

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
H05B 33/10

(11) 공개번호 10-2004-0106806
(43) 공개일자 2004년12월18일

(21) 출원번호 10-2003-0037654
(22) 출원일자 2003년06월11일

(71) 출원인 엘지전자 주식회사
서울특별시 영등포구 여의도동 20번지

(72) 발명자 김창남
서울특별시중랑구중화동299-24

(74) 대리인 김용인
심창섭

심사청구 : 있음

(54) 유기 E L 디스플레이 패널 제작 방법

요약

본 발명은 탑 이미션(top emission) 방식을 갖는 액티브 매트릭스 유기 EL 디스플레이 패널에서 평탄화막에 의한 비아 홀의 단차를 줄이는 유기 EL 디스플레이 패널을 제작하기 위한 것으로서, 기판 위에 형성된 TFT의 소스/드레인 전극과 상기 소스/드레인 전극과 애노드의 접촉을 위해 비아 홀이 형성된 평탄화막을 갖는 탑 이미션(top emission) 방식을 갖는 액티브 매트릭스 유기 EL 디스플레이 패널 제작 방법에 있어서, 상기 애노드와 접촉되는 소스/드레인 전극 하부에 소정 높이를 갖는 구조물을 형성하여, 애노드의 단차 피복(step coverage)을 좋게 함으로써 깊이 단차로 인해 발생하는 단락을 줄여 보다 성능이 좋은 탑 이미션 액티브 매트릭스 유기 EL 소자를 제작하게 된다.

대표도

도 3g

색인어

평탄화막, 유기 EL 디스플레이 패널, 액티브 매트릭스, 탑 이미션

명세서

도면의 간단한 설명

도 1 은 종래 기술에 따른 보텀 이미션 방식을 갖는 액티브 매트릭스 유기 EL 디스플레이 패널의 구조를 나타낸 도면

도 2a,b,c,d,e,f는 종래 기술에 따른 탑-이미션 방식을 갖는 액티브 매트릭스 유기 EL 디스플레이 패널의 구조를 나타낸 도면

도 3a,b,c,d,e,f,g는 본 발명에 따른 폴리 실리콘(P-Si) TFT를 이용한 탑 이미션 방식을 갖는 유기 EL 디스플레이 패널 제작 방법을 나타낸 도면

도 4 는 본 발명에 따른 본 발명에 따른 비정질 실리콘(A-Si) TFT를 이용한 탑 이미션 방식을 갖는 유기 EL 디스플레이 패널 제작 방법을 나타낸 도면

*도면의 주요부분에 대한 부호의 설명

10 : 기판 20 : 애노드

30 : 절연막 40 : 유기 EL층

50 : 캐소드 60 : TFT

62 : P-Si층 64 : 게이트 절연막/패시베이션

66 : 이온 도핑된 P-Si층 68 : 소스/드레인 전극

70 : 구조물 80 : 평탄화막

82 : 비아 홀

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 EL 디스플레이 패널에 관한 것으로, 특히 탑 이미션 방식을 갖는 액티브 매트릭스 유기 EL(Active Matrix Electroluminescence) 디스플레이 패널 제작 방법에 관한 것이다.

근래, 공액고분자(conjugate polymer)의 하나인 폴리(p-페닐렌비닐린)(PPV)를 이용한 유기전계발광소자가 개발된 이래 전도성을 지닌 공액고분자와 같은 유기물에 대한 연구가 활발하게 진행되고 있다. 이러한 유기물을 박막트랜지스터(Thin Film Transistor : TFT), 센서, 레이저, 광전소자 등에 응용하기 위한 연구도 계속 진행되고 있으며, 그 중에서도 유기전계발광소자에 대한 연구가 가장 활발하게 진행되고 있다.

인광물질(phosphors) 계통의 무기물로 이루어진 전계발광소자의 경우 작동전압이 교류 200V 이상 필요하고 소자의 제작 공정이 진공증착으로 이루어지기 때문에 대형화가 어렵고 특히 청색발광이 어려울 뿐만 아니라 제조가격이 높은 단점이 있다. 그러나, 유기물로 이루어진 전계발광소자는 뛰어난 발광효율, 대면적화의 용이화, 공정의 간편성, 특히 청색발광을 용이하게 얻을 수 있다는 장점과 함께 휘 수 있는 전계발광소자의 개발이 가능하다는 점등에 의하여 차세대 표시장치로서 각광받고 있다.

특히, 현재에는 액정표시장치와 마찬가지로 각 화소(pixel)에 능동형 구동소자를 구비한 액티브 매트릭스(active matrix) 전계발광소자가 평판표시장치(flat panel display)로서 활발히 연구되고 있다.

도 1 은 종래 기술에 따른 폴리 실리콘(P-Si) TFT를 이용한 액티브 매트릭스 유기 EL 디스플레이 패널의 구조를 나타낸 도면으로, 빛이 기판으로 발광되는 보텀 이미션(bottom emission) 방식을 나타내고 있다.

도 1과 같이, 투명 글라스로 구성되는 기판(10) 위에 TFT(60)를 형성하고, 상기 TFT(60)의 소스/드레인(source/drain) 전극에 오버랩(overlap)되어 접촉(contact)되도록 애노드(20)를 형성한다. 이어, 상기 TFT(60) 위에 절연막(30)을 형성하고, 전면에 유기 EL층(40) 및 캐소드(50)를 순차적으로 형성한다.

이와 같이 구성되는 보텀 이미션(bottom emission) 방식을 갖는 액티브 매트릭스 유기 EL 디스플레이 패널은 유기 EL층(40)에서 발광되는 빛이 기판(10)면을 통과해서 방사될 때, 상기 기판(10)과 유기 EL층(40) 사이에 형성되어 있는 TFT(60)에 의해 발광면이 가려지게 된다.

이에 따라, 상기 TFT(60)의 크기나 그 수가 많아질수록 액티브 매트릭스 유기 EL 디스플레이 패널의 개구율은 기하급수적으로 줄어들게 되어 디스플레이 소자로서의 사용이 어렵게 된다.

이러한 문제점을 극복하기 위하여 도 2a,b,c,d,e,f와 같이 기판에 형성되어지는 TFT(60)와 상관없이 기판(10) 반대면으로 발광시키는 탑 이미션(top emission) 방식이 대두되었다.

도 2a와 같이, 먼저 기판(10) 위에 TFT(60)를 형성한다. 그리고 도 2b와 같이, 상기 TFT(60)의 소스/드레인 전극(68)이 노출되도록 하는 비아 홀(82)이 형성된 평탄화막(80)을 전면에 형성한다.

이어 도 2c와 같이, 전면에 애노드(20)를 형성하여 비아 홀(82)에 의해 노출된 TFT의 소스/드레인 전극(68)과 형성된 애노드(20)가 접촉(contact)되도록 한다.

그리고 도 2d와 같이, 상기 소스/드레인 전극(68)과 애노드(20)가 접촉된 영역이 덮이도록 절연막(30)을 형성하고, 다시 도 2e,f와 같이 전면에 유기 EL층(40) 및 캐소드(50)를 순차적으로 형성한다.

이와 같이 구성되는 탑 이미션(top emission) 방식을 갖는 액티브 매트릭스 유기 EL 디스플레이 패널은 평탄화막(80) 사용이 필수적인데, 이때, TFT(60)의 소스/드레인 전극(68)과 애노드(20)의 접촉을 위해 평탄화막(80)에 형성되는 비아 홀(82)이 평탄화막(80)의 두께 때문에 그 깊이가 'A'와 같이 깊어지게 된다.

따라서, 상기 애노드(20) 성막시에 단차 피복(step coverage)이 좋지 않게 될 가능성이 매우 크다. 이는 소자 내에 불량 픽셀(dead pixel)을 많이 발생시키게 되는 원인으로 작용하여 디스플레이 소자의 수율에 나쁜 영향을 주게 된다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로서, 탑 이미션(top emission) 방식을 갖는 액티브 매트릭스 유기 EL 디스플레이 패널에서 평탄화막에 의한 비아 홀의 단차를 줄이는 유기 EL 디스플레이 패널을 제작하는데 그 목적이 있다.

본 발명의 다른 목적은 애노드의 단차 피복(step coverage)을 좋게 함으로써 깊이 단차로 인해 발생하는 단락을 줄여 보다 성능이 좋은 탑 이미션 액티브 매트릭스 유기 EL 소자를 제작하는데 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 따른 유기 EL 디스플레이 패널 제작 방법의 특징은 기판 위에 형성된 TFT의 소스/드레인 전극과 상기 소스/드레인 전극과 애노드의 접촉을 위해 비아 홀이 형성된 평탄화막을 갖는 탑 이미션(top emission) 방식을 갖는 액티브 매트릭스 유기 EL 디스플레이 패널 제작 방법에 있어서, 상기 애노드와 접촉되는 드레인 전극 하부에 소정 높이를 갖는 구조물을 형성하는데 있다.

상기와 같은 목적을 달성하기 위한 본 발명에 따른 유기 EL 디스플레이 패널 제작 방법의 다른 특징은 기판 위에 비아홀이 형성될 위치에 소정 높이를 갖는 구조물을 형성하는 단계와, 기판 위에 상기 구조물과 소정 간격을 두고 TFT 형성을 위한 섬 형상의 반도체층 및 상기 반도체층 위에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 및 구조물 위에 소스 및 드레인 전극을 형성하여 TFT를 형성하는 단계와, 상기 드레인 전극이 노출되도록 하는 비아 홀이 형성된 평탄화막을 전면에 형성하는 단계와, 상기 비아 홀에 의해 노출된 상기 드레인 전극이 접촉되도록 전면에 애노드를 형성하는 단계와, 상기 드레인 전극과 애노드가 접촉된 영역이 덮이도록 소정 패턴을 갖는 절연막을 형성하는 단계와, 전면에 유기 EL층 및 캐소드를 순차적으로 형성하는 단계를 포함하여 이루어지는데 있다.

이때, 상기 구조물의 소정 높이는 0.1~100 μ m인 것이 바람직하다.

그리고 상기 구조물은 상기 게이트 절연막 및 패시베이션막과 동시에 동일한 물질로 형성하는 것이 바람직하다.

본 발명의 다른 목적, 특성 및 잇점들은 첨부한 도면을 참조한 실시예들의 상세한 설명을 통해 명백해질 것이다.

본 발명에 따른 액티브 매트릭스 유기 EL 디스플레이 패널 제작 방법의 바람직한 실시예에 대하여 첨부한 도면을 참조하여 설명하면 다음과 같다.

도 3a,b,c,d,e,f,g는 본 발명에 따른 탑 이미션 방식을 갖는 유기 EL 디스플레이 패널 제작 방법을 나타낸 도면이다.

먼저, 도 3a와 같이, 기판(10) 위에 비아홀이 형성될 위치에 0.1~100 μ m 높이를 갖는 구조물(70)을 형성한다. 이어 기판(10)위에 상기 구조물과 소정간격을 두고 TFT를 형성하기 위해 비정질 실리콘막을 형성한 후, 상기 비정질 실리콘

막 표면에 레이저를 조사함으로써, 용융 재결정화하여 다결정 실리콘(poly silicon)막을 형성한다. 그리고 포토리소그래피 및 에칭을 이용하여 상기 다결정 실리콘막을 섬 형상으로 패터닝하여 반도체층(62)을 형성한다.

이어 상기 반도체층(62) 위에 SiO_2 및 SiN_x 막으로 이루어지는 게이트 절연막/패시베이션막(64)을 형성한다.

이때, 상기 구조물(70)은 TFT 공정 중 사용하는 물질, 즉 게이트 절연막/패시베이션막(64)막과 동일한 물질로 사용하거나 유기 절연막을 사용하면 된다.

이어 이 위에 도 3b와 같이 소스/드레인 전극(68)을 형성함으로써, TFT가 형성된다. 이때, 상기 구조물(70)로 인하여 비아홀이 형성될 부분의 전극(68)이 높게 형성되게 된다.

그리고 도 3c와 같이, 상기 TFT의 소스/드레인 전극(68)이 노출되도록 하는 비아 홀(82)이 형성된 평탄화막(80)을 전면에 형성한다. 이때, 상기 구조물(70)로 인하여 비아 홀(82)의 단차가 줄어들어 노출된 소스/드레인 전극(68)과 평탄화막(80)과의 단차도 'B'의 깊이로 줄어들게 된다.

다음으로 도 3d와 같이, 전면에 애노드(20)를 형성하여 비아 홀(82)에 의해 노출된 TFT의 소스/드레인 전극(68)과 형성된 애노드(20)가 접촉(contact)되도록 한다. 이때, 상기 애노드(20)는 2개 이상의 막으로 형성할 수 있으며, 합금을 사용해도 된다.

이어 도 3e와 같이, 상기 드레인 전극(68)과 애노드(20)가 접촉된 영역이 덮이도록 소정 패턴을 갖는 절연막(30)을 형성한다. 이때, 상기 절연막(30)은 무기/유기 절연막 중 어느 하나로 사용되며, 특히 SiO_2 , SiN_x , 폴리이미드(polyimide), 폴리아크릴(polyacryl), novolac계 PR등으로 형성되는 것이 바람직하다.

그리고 도 3f,g와 같이, 전면에 유기 EL층(40) 및 캐소드(50)를 순차적으로 형성한다.

미도시 하였지만, 추가로 상기 캐소드 위에 패시베이션(passivation)을 실시하여 보호막을 형성하고, 또한 상기 보호막 위에 인캡슐레이션(encapsulation)을 실시하여 유기 EL 디스플레이 패널을 제작하게 된다.

자세한 설명은 하지 않았지만 기 서술한 폴리 실리콘(P-Si) TFT 뿐만 아니라 도 4와 같이, 비정질 실리콘(A-Si) TFT에도 상기 구조물을 사용할 수 있다.

발명의 효과

이상에서 설명한 바와 같은 본 발명에 따른 액티브 매트릭스 유기 EL 디스플레이 패널 제작 방법은 평탄화막의 비아 홀 단차를 줄여 단차 피복(step coverage)을 좋게 함으로써, 깊이 단차로 인해 발생하는 애노드의 단락을 줄일 수 있으며, 이를 통해 보다 성능이 좋은 탑 이미션 액티브 매트릭스 유기 EL 소자를 만드는데 탁월한 효과가 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.

따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의하여 정해져야 한다.

(57) 청구의 범위

청구항 1.

기판 위에 형성된 TFT의 소스/드레인 전극과 상기 소스/드레인 전극과 애노드의 접촉을 위해 비아 홀이 형성된 평탄화막을 갖는 탑 이미션(top emission) 방식을 갖는 액티브 매트릭스 유기 EL 디스플레이 패널 제작 방법에 있어서,

상기 애노드와 접촉되는 전극 하부에 소정 높이를 갖는 구조물을 형성하는 것을 특징으로 하는 유기 EL 디스플레이 패널 제작 방법.

청구항 2.

제 1 항에 있어서,

상기 구조물의 소정 높이는 0.1~100 μm 인 것을 특징으로 하는 유기 EL 디스플레이 패널 제작 방법.

청구항 3.

제 1 항에 있어서,

상기 구조물은 게이트 절연막 및 패시베이션(SiO_2 또는 SiN_x) 중 적어도 하나 이상인 것을 특징으로 하는 유기 EL 디스플레이 제작 방법.

청구항 4.

제 1 항에 있어서,

상기 TFT는 비정질 실리콘(A-Si), 폴리 실리콘(P-Si) 중 적어도 어느 하나인 것을 특징으로 하는 유기 EL 디스플레이 패널 제작 방법.

청구항 5.

기판 위에 비아홀이 형성될 위치에 소정 높이를 갖는 구조물을 형성하는 단계와,

기판 위에 상기 구조물과 소정 거리를 두고 TFT 형성을 위한 섬 형상의 반도체층 및 상기 반도체층 위에 게이트 절연막을 형성하는 단계와,

상기 게이트 절연막과 소정 간격을 두고 드레인 전극이 형성될 위치에 소정 높이를 갖는 구조물을 형성하는 단계와,

상기 게이트 절연막 및 구조물 위에 소스 및 드레인 전극을 형성하여 TFT를 형성하는 단계와,

상기 소스/드레인 전극이 노출되도록 하는 비아 홀이 형성된 평탄화막을 전면에 형성하는 단계와,

상기 비아 홀에 의해 노출된 상기 소스/드레인 전극이 접촉되도록 전면에 애노드를 형성하는 단계와,

상기 소스/드레인 전극과 애노드가 접촉된 영역이 덮이도록 소정 패턴을 갖는 절연막을 형성하는 단계와,

전면에 유기 EL층 및 캐소드를 순차적으로 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 유기 EL 디스플레이 패널 제작 방법.

청구항 6.

제 5 항에 있어서,

상기 구조물의 소정 높이는 $0.1 \sim 100\mu\text{m}$ 인 것을 특징으로 하는 유기 EL 디스플레이 패널 제작 방법.

청구항 7.

제 5 항에 있어서,

상기 구조물은 상기 반도체층, 게이트 절연막 및 패시베이션막과 동일한 물질로 동시에 형성하는 것을 특징으로 하는 유기 EL 디스플레이 제작 방법.

청구항 8.

제 7 항에 있어서,

상기 구조물은 유기 절연막(폴리 이미드, 폴리 아크릴, novolac계 PR)인 것을 특징으로 하는 유기 EL 디스플레이 제작 방법.

청구항 9.

제 5 항에 있어서,

상기 절연막은 무기 또는 유기 절연막 중 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기 EL 디스플레이 패널 제작 방법.

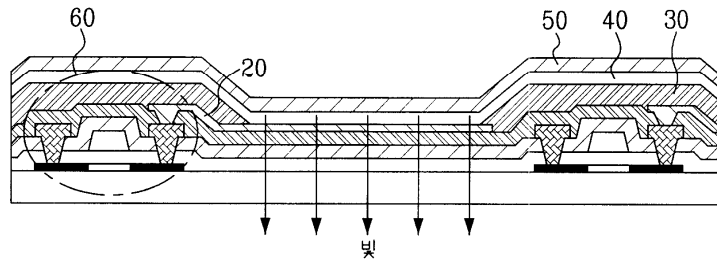
청구항 10.

제 9 항에 있어서,

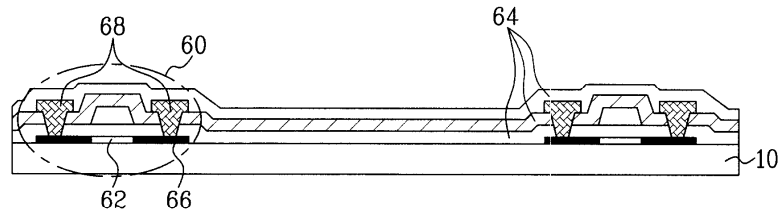
상기 절연막은 SiO_2 , SiNx , 폴리이미드(polyimide), 폴리아크릴(polyacryl), novolac계 PR 중 적어도 하나 이상으로 형성되는 것을 특징으로 하는 유기 EL 디스플레이 패널 제작 방법.

도면

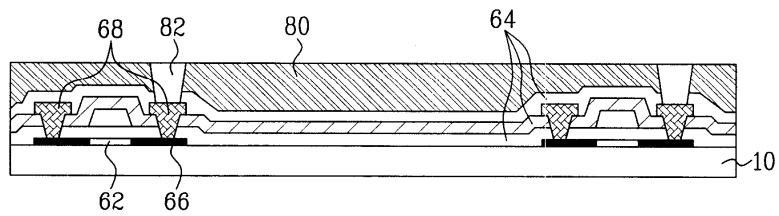
도면1



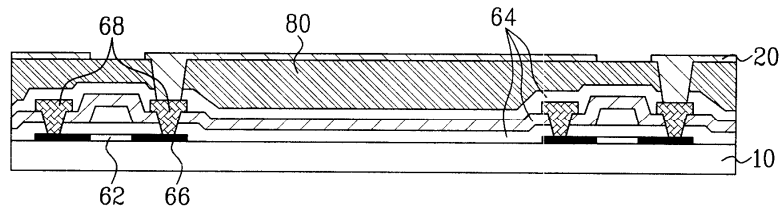
도면2a



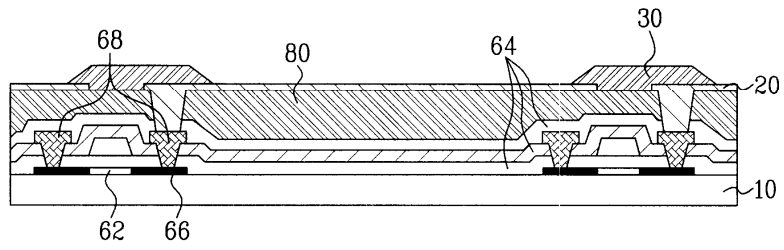
도면2b



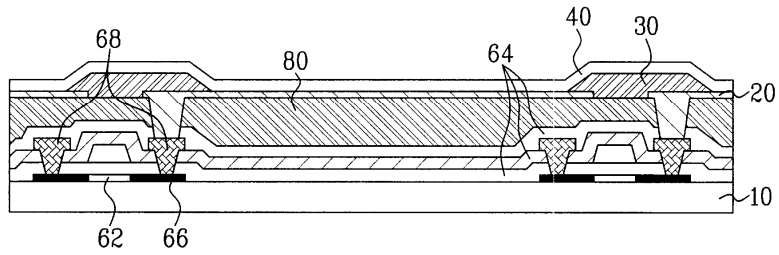
도면2c



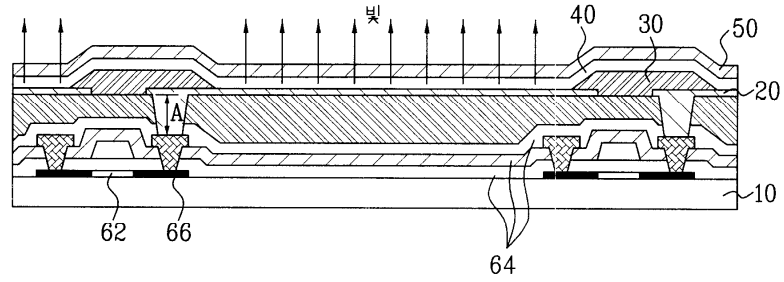
도면2d



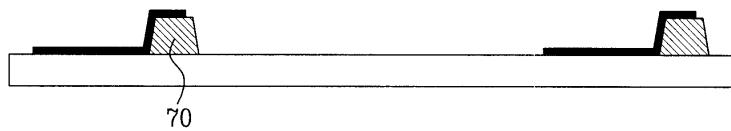
도면2e



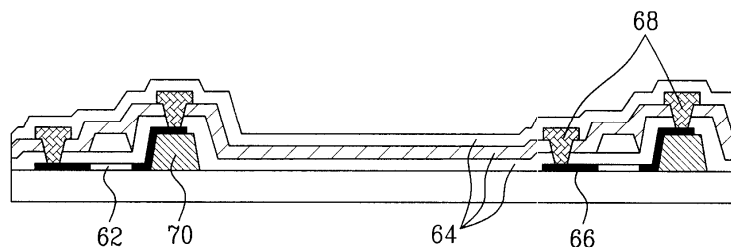
도면2f



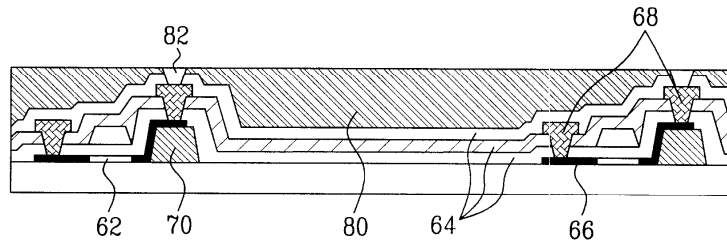
도면3a



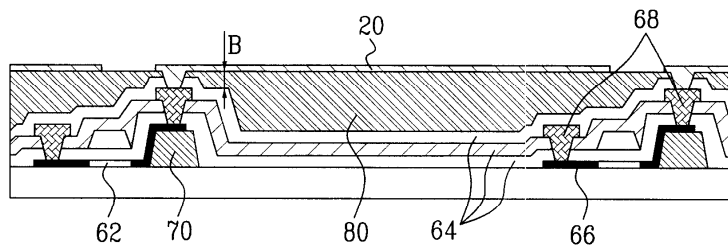
도면3b



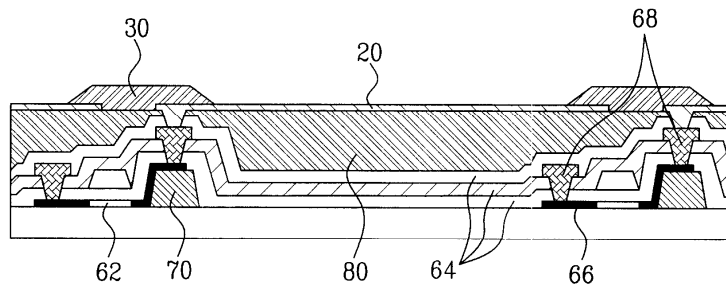
도면3c



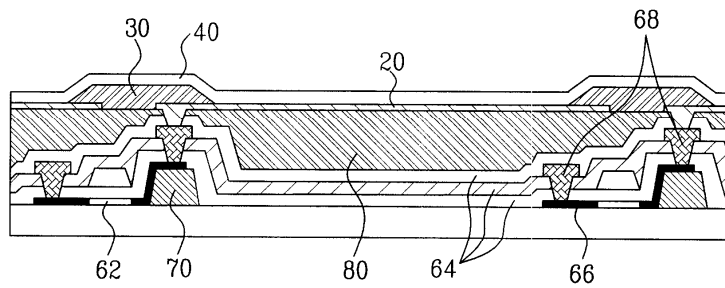
도면3d



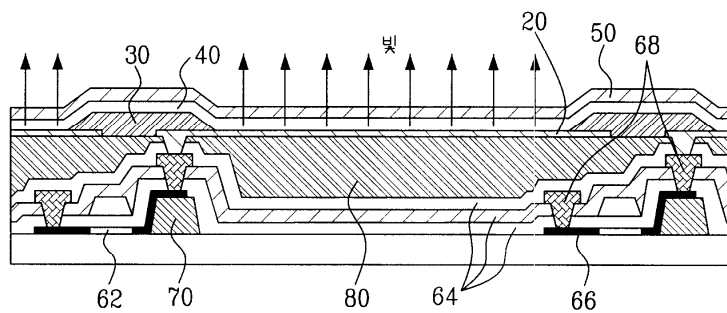
도면3e



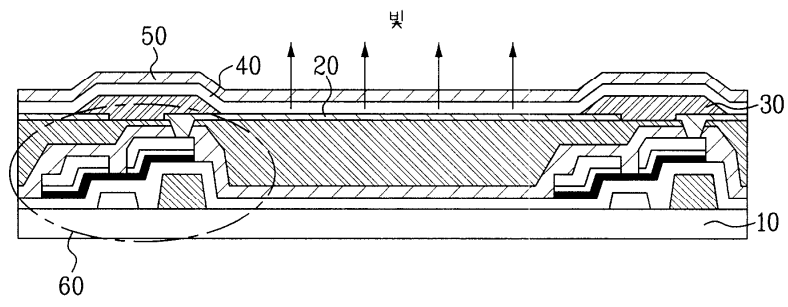
도면3f



도면3g



도면4



专利名称(译)	有机EL显示面板的制造方法		
公开(公告)号	KR1020040106806A	公开(公告)日	2004-12-18
申请号	KR1020030037654	申请日	2003-06-11
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	KIM CHANGNAM		
发明人	KIM,CHANGNAM		
IPC分类号	H05B33/10		
CPC分类号	H01L27/3248 H01L27/3258 H01L51/56 H01L2251/5315		
代理人(译)	金勇 新昌		
其他公开文献	KR100531292B1		
外部链接	Espacenet		

摘要(译)

至于有源矩阵有机EL显示板制造方法，其具有顶部发光模式，其具有平坦化膜，其中它使有机电致发光显示板通过平坦化膜减小通孔的阶梯式滑轮，因此形成通孔在具有本发明的顶部发光模式的有源矩阵有机电致发光显示面板上，在基板上形成的TFT的源/漏电极与源/漏电极和阳极的接触，在源/上形成具有预定高度的结构/排出与阳极接触的电极下部。通过使阳极的阶梯覆盖良好，由阶梯滑轮产生的短路产生的短路性能降低，性能良好，成为顶部发射有源矩阵的有机电致发光显示器。平面化膜，有机电致发光显示板，有源矩阵，顶部发射。

