(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
G09G 3/30

(11) 공개번호 특2002-0032570
(43) 공개일자 2002년05월03일

(21) 출원번호 10-2002-7003032
(22) 출원일자 2002년03월07일
번역문 제출일자 2002년03월07일
(86) 국제출원번호 PCT/GB2001/03085
(86) 국제출원출원일자 2001년07월09일
(87) 국제공개번호 WO 2002/05254
(87) 국제공개일자 2002년01월17일

(81) 지정국 국내특허 : 중국, 대한민국, 미국,

(30) 우선권주장 0016816.1 2000년07월07일 영국(GB)

(71) 출원인 세이코 엡슨 가부시키가이샤
구사마 사부로
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1

(72) 발명자 탐사이몬
영국씨비21에스제이캠브리지킹스퍼레이드8씨

(74) 대리인 문두현
문기상

심사청구 : 없음

(54) 유기 전계 발광 표시장치용 전류 샘플링 회로

요약

프로그래밍 단계 및 재생 단계를 포함하는 단계로 작동하는 드라이버 회로로서, 이 회로를 각각 통과하는 복수의 전류 경로, 전류 종동 소자, 상기 소자에 공급된 전류를 작동 가능하게 제어하도록 접속된 트랜지스터, 프로그래밍 단계 중에 상기 트랜지스터의 동작 전압을 저장하도록 접속된 커패시터, 및 상기 전류 경로를 제어하는 스위칭 수단을 구비하며, 상기 전류 경로의 하나가 상기 소자를 포함하지 않도록 배치된 드라이버 회로가 제공된다. 상기 프로그래밍 단계 중에 상기 전류 제어 트랜지스터에 의하여 상기 전류 종동 소자에는 전류가 공급되지 않으며, 따라서 전체 소비 전력이 감소된다. 또한, 상기 회로는 높은 바이어스 전압이 아닌 통상의 공급 전압에 의해 작동할 수 있다. 프로그래밍 단계 중에 상기 회로는 전류원이 아닌 전류 싱크(sink)를 사용한다. 상기 전류 종동 소자는 전계 발광 소자인 것이 바람직하다.

대표도

도 3

색인어

드라이버 회로, 전류 샘플링 회로, 유기 EL 소자, OEL, 프로그래밍 단계, 재생 단계, 전계 발광

명세서

(회로, 드라이버 회로, 유기 전계 발광 표시장치, 전기 광학 장치, 전자기기, 유기 전계 발광 화소로의 전류 공급을 제어하는 방법 및 회로를 구동하는 방법)

본 발명은 특히 드라이버 회로에 관한 것이다. 이러한 드라이버 회로는 특히 유기 전계 발광 장치의 화소를 구동하는데 적용된다.

유기 전계 발광(OEL) 소자는 애노드층과 캐소드층 사이에 샌드위치된 발광 재료층을 포함한다. 이 소자는, 전기적으로는 다이오드처럼 동작하고, 광학적으로는 순방향 바이어스일 때 발광하고 순방향 바이어스 전류에 따라 발광 강도가 증가한다. 투명 기판상에 제조된 OEL 소자의 매트릭스와 투명한 적어도 하나의 전극층으로 표시 패널을 구성하는 것이 가능하다. 저온 폴리실리콘 박막 트랜지스터(TFT) 기술을 사용하여 동일 패널상에 구동 회로를 집적할 수도 있다.

액티브 매트릭스 OEL 표시장치용의 기본적인 아날로그 구동 방식에서, 화소마다 적어도 2개의 트랜지스터가 요구된다(도 1). T_1은 화소를 어드레싱하기 위한 것이고, T_2는 데이터 전압신호를 OEL 소자를 지정된 밝기로 구동하는 전류로 변환하기 위한 것이다. 화소가 어드레싱되지 않으면, 데이터 신호는 축적 커패시터($C_{storage}$)에 저장된다. p-채널 TFT가 도면에 나타나 있지만, 동일한 원리가 n-채널 TFT에도 적용될 수 있다.

TFT 아날로그 회로에 연관된 문제가 있으며, OEL 소자도 완전한 다이오드처럼 작용하지는 않는다. 그러나, 발광 재료는 비교적 균일한 특성을 갖는다. TFT 제조 기술의 성질에 기인하여, TFT 특성의 공간적인 변화가 전체 패널에 걸쳐 존재한다. TFT 아날로그 회로에서 가장 중요한 고려 사항중 하나는 장치마다의 문턱 전압($\triangle V_T$)의 변화이다. 불완전한 다이오드 동작에 의해 악화되는, OEL 표시장치에서의 이러한 변화의 결과는 표시 패널에 걸쳐 불균일한 화소 밝기이며, 이는 화상 품질에 심각한 영향을 미친다. 그러므로, 트랜지스터 특성의 분산을 보상하기 위한 내장 회로가 요구된다.

트랜지스터 특성의 변화를 보상하기 위한 내장 회로의 하나로서 도 2에 나타낸 회로가 제안된다. 이 회로에서 T_1은 화소를 어드레싱하기 위한 것이다. T_2는 구동 전류를 제공하는 아날로그 전류 제어의 작용을 한다. T_3는 T_2의 드레인과 게이트 사이에 접속되며, T_2를 다이오드 또는 포화 상태에 있도록 고정한다. T_4는 스위치로서 작용한다. T_1이나 T_4는 상시 온(ON) 상태에 있을 수 있다. 초기에는, T_1 및 T_3는 오프(OFF)이고 T_4는 온이다. T_4가 오프인인 경우, T_1 및 T_3는 온되고 공지된 값의 전류가 T_2를 통하여 OEL 소자로 흐르게 된다. 이때, T_2가 다이오드로서 동작하면서 (T_3가 턴온된 채로) 프로그래밍 전류가 T_1 및 T_2를 통하여 OEL 소자로 흐르게 되는 동안 T_2의 문턱 전압이 측정되므로, 이 때가 프로그래밍 단계이다. T_3는 T_2의 드레인과 게이트를 단락시켜서 T_2가 다이오드가 된다. T_3 및 T_1이 오프로 스위치되는 경우에 검출된 T_2의 문턱 전압은 T_2의 게이트 단자와 소스 단자 사이에 접속된 커패시터(C_1)에 저장된다. 다음에, T_4가 턴온되고 V_{DD}에 의해 전류가 공급된다. 출력 특성의 기울기가 평탄하면, 재생된 전류는 검출된 T_2의 임의의 문턱 전압에 대한 프로그래밍된 전류와 동일하다. T_4를 턴온시킴으로써, T_2의 드레인-소스 전압이 풀업되며, 그래서 평탄한 출력 특성은 재생된 전류를 프로그래밍된 전류와 동일하게 유지한다. 도 2에 나타낸 $\triangle V_{T2}$는 가상의 것이며 실제의 것이 아님에 주의한다.

도 2에 나타낸 타이밍도에서 t_2 내지 t_5인 액티브 프로그래밍 단계 중에는 이론적으로 일정한 전류가 제공된다. 재생 단계는 t_6에서 시작한다.

도 2의 회로는 이롭기는 하지만 전력 소비를 감소시켜야 한다는 계속적인 소망이 있다. 특히, 도 2의 회로에서 전류원의 구성은 공급 전압(V_{DD}) 이외에도 바이어스 전압(V_{BIAS})을 요구한다. 공급 전압(V_{DD})이 요구되는 바이어스 전압(V_{BIAS})을 커버하도록 증가될 수 있지만- 구성요소의 수를 감소시키는 이점이 있음, 임의의 값의 데이터 전류(I_{DATA})로 프로그래밍하기 위한 시스템 전력 소비의 전체적인 증가는 여전하다.

본 발명은, 도 2의 회로를 통과하는 모든 전류가 OEL 소자를 통과한다는 사실에 주목하고 있다. 본 발명에 대한 이것의 의미는 이하의 기재로부터 분명해질 것이다.

본 발명의 제 1 관점에 따르면, 프로그래밍 단계 및 재생 단계를 포함하는 단계에서 작동하는 드라이버 회로가 제공되는데, 이 회로는 각각이 상기 회로를 통과하는 복수의 전류 경로; 전류 종동 소자; 상기 소자에 공급된 전류를 유효하게 제어하도록 접속된 트랜지스터; 상기 프로그래밍 단계 중에 상기 트랜지스터의 동작 전압을 저장하도록 접속된 커패시터; 및 상기 전류 경로를 제어하는 스위칭 수단을 구비하며, 상기 전류 경로의 하나가 상기 소자를 포함하지 않도록 배치되어 있다.

본 발명의 제 2 관점에 따르면, 전계 발광 장치의 화소를 구동하는 드라이버 회로로서, 상기 화소는 전계 발광 소자를 포함하고, 상기 회로는, 상기 전계 발광 소자에 공급된 전류를 유효하게 제어하도록 접속된 트랜지스터와, 프로그래밍 단계 중에 상기 트랜지스터의 동작 전압을 저장하도록 접속된 커패시터와, 상기 프로그래밍 단계 중에 상기 트랜지스터를 통과하는 전류 경로를 유효화시킬 시기를 설정하도록 접속된 제 1 스위칭 수단과, 재생 단계 중에 상기 트랜지스터와 상기 전계 발광 소자를 통과하는 전류 경로를 유효화시킬 시기를 설정하도록 접속된 제 2 스위칭 수단을 구비하며, 상기 제 1 스위칭 수단은 상기 프로그래밍 단계 중의 전류 경로가 상기 전계 발광 소자를 통과하지 않도록 접속된 드라이버 회로가 제공된다.

본 발명의 제 3 관점에 따르면, 전계 발광 장치의 화소를 구동하는 드라이버 회로로서, 상기 화소는 전계 발광 소자를 포함하고, 상기 회로는, 상기 전계 발광 소자에 공급된 전류를 유효하게 제어하도록 접속된 트랜지스터와, 프로그래밍 단계 중에 상기 트랜지스터의 작동 전압을 저장하도록 접속된 커패시터와, 상기 프로그래밍 단계 중에 상기 트랜지스터를 통과하는 전류 경로를 유효화시킬 시기를 설정하도록 접속된 제 1 스위칭 수단과, 재생 단계 중에 상기 트랜지스터 및 상기 전계 발광 소자를 통과하는 전류 경로를 유효화시킬 시기를 설정하도록 접속된 제 2 스위칭 수단과, 전류 싱크(sink)를 구비하며, 상기 제 1 스위칭 수단은, 상기 프로그래밍 단계 중에 상기 전류 경로가 상기 트랜지스터를 통하여 상기 전류 싱크에 이르도록 접속된 드라이버 회로가 제공된다.

본 발명의 제 4 관점에 따르면, 전계 발광 소자로의 전류 공급을 제어하는 방법으로서, 프로그래밍 단계 중에 상기 전계 발광 소자를 통과하지 않는 전류 경로를 제공하는 단계와, 재생 단계 중에 상기 전계 발광 소자를 통과하는 전류 경로를 제공하는 단계를 포함하는 제어 방법이 제공된다.

본 발명의 제 5 관점에 따르면, 전계 발광 소자로의 전류 공급을 제어하는 방법으로서, 프로그래밍 단계 중에 전류 싱크(sink)에 접속된 전류 경로를 제공하는 단계와, 재생 단계 중에 상기 전계 발광 소자를 통과하는 전류 경로를 제공하는 단계를 포함하는 제어 방법이 제공된다.

본 발명의 제 6 관점에 따르면, 본 발명의 제 1 내지 제 3 관점에 따른 하나 이상의 드라이버 회로를 구비하는 전계 발광 표시장치가 제공된다.

본 발명의 제 7 관점에 따르면, 본 발명의 제 6 관점에 따른 전계 발광 표시장치를 포함하는 전자기기가 제공된다.

본 발명의 제 8 관점에 따르면, 전류 종동 소자를 포함하는 회로로서, 상기 전류 종동 소자를 포함하는 제 1 전류 경로와 상기 전류 종동 소자를 포함하지 않는 제 2 전류 경로를 제공하는 회로가 제공된다.

본 발명의 제 9 관점에 따르면,전류 종동 소자를 포함하는 회로로서, 상기 전류 종동 소자를 통하여 전류가 흐르는 제 1 전류 경로와 상기 전류 종동 소자를 통하여 전류가 흐르지 않는 제 2 전류 경로를 제공하는 회로가 제공된다.

본 발명의 제 10 관점에 따르면, 전류 종동 소자와 상기 전류 종동 소자에 공급된 전류를 제어하는 트랜지스터를 포함하는 회로를 구동하는 방법으로서, 소정의 전류에 기초하여 상기 트랜지스터의 게이트 전압을 결정하는 단계를 포함하는 회로 구동 방법이 제공된다.

본 발명에 따르면, 프로그래밍 단계 중에는 전류를 제어하는 트랜지스터에 의해서 전류 종동 소자에는 어떠한 전류도 인가되지 않는다는 점에 주의한다. 전계 발광 소자에서의 본 발명에 따르면, 전계 발광 소자에 의해 제공된 감지 화상을 열화시키지 않고도 화소 드라이버 회로가 구성될 수 있다. 이것은, 프로그래밍 단계 및 재생 단계 중에 OEL 소자에 동일한 전류가 공급되는 종래 기술에 비하여 전체 전력 소비를 감소시킨다는 이점을 갖는다. 또한, 이 회로는 종래기술에서의 높은 바이어스 전압이 아닌 통상의 공급 전압으로 작동될 수 있다. 실제로, 본 발명은 프로그래밍 전류 경로와 재생 전류 경로의 분리를 제공한다. 이로 인하여 많은 이점이 달성될 수 있다. 예컨대, 프로그래밍 단계 중에 OEL 소자를 통과하는 전류 흐름이 없다면, 프로그래밍 단계는, OEL 소자의 기생 커패시턴스에 의해 초래된 슬로우 다운을 피할 수 있기 때문에, 보다 신속하게 동작한다.

본 발명의 실시예를 첨부 도면을 참조하여 다른 예들을 통하여 설명한다.

도 1은 2개의 트랜지스터를 사용하는 종래의 OEL 소자의 화소 드라이버 회로를 나타내는 도면.

도 2는 문턱 전압 보상 회로를 갖는 공지된 전류 프로그래밍된 OEL 소자 드라이버 회로를 나타내는 도면.

도 3은 본 발명의 제 1 실시예에 따른 화소 드라이버 회로를 나타내는 도면.

도 4는 본 발명의 제 2 실시예에 따른 화소 드라이버 회로를 나타내는 도면.

도 5는 각 화소가 도 4의 회로를 사용하는 매트릭스 표시장치의 수개의 화소를 나타내는 도면.

도 6은 본 발명의 일 실시예에 따른 OEL 소자와 화소 드라이버 회로의 물리적인 구성을 나타내는 개략 단면도.

도 7은 본 발명을 포함하는 OEL 표시 패널의 개략 평면도.

도 8은 본 발명에 따른 화소 드라이버 회로의 또다른 실시예를 나타내는 도면.

도 9는 본 발명에 따른 화소 드라이버 회로의 또다른 실시예를 나타내는 도면.

도 10은 본 발명에 따른 화소 드라이버 회로를 갖는 표시장치를 포함하는 휴대용 퍼스날 컴퓨터의 개략도.

도 11은 본 발명에 따른 화소 드라이버 회로를 갖는 표시장치를 포함하는 이동 전화기의 개략도.

도 12는 본 발명에 따른 화소 드라이버 회로를 갖는 표시장치를 포함하는 디지털 카메라의 개략도.

도 13은 본 발명의 드라이버 회로를 자기 RAM에 적용한 예를 예시하는 도면.

도 14는 본 발명의 드라이버 회로를 자기저항 소자에 적용한 예를 예시하는 도면.

도 15는 본 발명의 드라이버 회로를 커패시턴스 센서 또는 전하 센서에 적용한 예를 예시하는 도면.

도 16은 본 발명의 드라이버 회로를 야간 투시 카메라에 적용한 예를 예시하는 도면.

도 17은 도 4의 회로의 선택적인 구성의 간단한 윤곽을 나타내는 도면.

본 발명의 제 1 실시예에 따른 화소 드라이버 회로를 도 3에 나타낸다. 트랜지스터 T_2는 아날로그 전류 제어기로서 동작하여 구동 전류를 OEL 소자로 공급한다. 또한, 축적 커패시터 C_1은 트랜지스터 T_2의 게이트와 소스 사이에 접속되어 있다. 도 2의 회로에서는, 프로그래밍 단계 중에 전류원이 트랜지스터 T_1에 의해 트랜지스터 T_2의 소스에 유효하게 접속되고, 따라서 전류가 OEL 소자에 공급된다. 본 실시예에서는, 프로그래밍 단계 중에 트랜지스터 T_1이 트랜지스터 T_2를 전류 싱크(sink)에 유효하게 접속한다. 즉, 본 발명에 따르면, 프로그래밍 단계 중에는 트랜지스터 T_2를 통하여 OEL 소자에 공급되는 전류는 없다. 도 3의 회로에서는, 트랜지스터 T_2의 드레인이 트랜지스터 T_3의 소스/드레인을 통하여 트랜지스터 T_1의 소스에 접속되어 있다. 트랜지스터 T_1의 소스는 트랜지스터 T_2의 게이트에 접속되고 트랜지스터 T_1 및 T_3의 게이트가 서로 접속되어 있다. 프로그래밍 전압(V_P)이 T_1 및 T_3의 게이트에 인가된다. 프로그래밍 단계 중에 스위치 오프되는 트랜지스터 T_4는 T_2의 드레인과 T_3의 소스를 OEL 소자에 접속한다. 프로그래밍 단계 중에, 트랜지스터 T_1은 접지 또는 기준 전압으로 고정된 전류 싱크에 트랜지스터 T_2를 유효하게 접속한다.

도 3의 회로는 프로그래밍 단계에서 T_4는 스위치 오프하고 T_1과 T_3는 스위치 온한 채로 작동한다. 스위치 온된 T_3는 T_2가 다이오드로서 작용하게 하는 효과를 갖고, T_1은 이 다이오드를 데이터 전류 싱크에 접속한다. 그 결과, 커패시터 C_1이 충전된다(또는 이전 프레임 중에 저장된 전압에 따라 방전한다). 커패시터 C_1은 트랜지스터 T_2의 게이트/소스 전압까지 충전되며, 따라서 재생 단계 중에 OEL 소자로의 전류 공급을 제어하는 전압(V_{GS2}, 데이터 전류 I_{DAT}에 대응)을 저장한다. 프로그래밍 단계의 마지막에, T_1과 T_3가 스위치 오프된다. 프레임 기간의 나머지 기간동안 전압 V_{GS2}이 C_1에 저장된다. 회로도와 본 명세서의 기재로부터 분명해지는 바와 같이, 본 발명에 따르면, 전류원을 제공하는 바이어스 전압이 필요치 않다. 즉, 도 3에서의 공급 전압 V_{DD}는 T_2 및 OEL 소자에 의해 결정되며, 전류원을 작동시키기 위한 고전압은 필요치 않다. 이 회로에 의해 요구되는 최대 전압은 따라서 도 2의 회로에서 요구되는 것보다 상당히 작다.

프로그래밍 단계의 초기에는, T_4가 스위치 오프되어 OEL 소자가 장치를 통하여 방전하는 기생 커패시턴스를 나타낸다는 것이 알려졌다. C_1의 충전 속도가 프로그래밍 단계에 걸리는 시간을 결정한다. 본 발명을 구현하는 회로에 따르면, 커패시턴스 C_1은 비교적 작으며, 따라서 충전이 매우 빠르다. 그 결과, T_2에 의해 OEL 소자에 전류가 공급되지 않는 기간은 전체 프레임에 비하여 매우 짧다. 이들 요인은 육안에 의한 잔상과 함께 표시되는 화상에 대한 열화를 감지할 수 없음을 의미한다.

C_1이 충전되고 T_3가 스위치 오프된 후에 T_3의 오프 저항이 프레임 기간의 나머지 기간 동안 C_1에 걸리는 전압에 영향을 줄 수 있기 때문에, T_3의 오프 저항은 중요할 수 있다. 따라서, T_3의 게이트/소스 커패시턴스는 C_1에 비하여 작은 것이 바람직하다.

재생 전압(V_R)이 트랜지스터 T_4의 게이트에 인가된다. 재생 단계의 초기에는, 도 3의 회로에서 T_4는 스위치 온되고 T_1과 T_3는 스위치 오프 상태로 남아 있다. 그 결과, T_2는 C_1에 의해 바이어스된 V_{GS2}를 갖는 전류원으로서 작용하며, 따라서 전류를 OEL 소자에 공급한다. 재생 단계의 마지막에서, T_4는 스위치 오프되고, T_1 및 T_3는 스위치 오프 상태로 남아 있다. 이로써 1사이클이 완료된다. 도 3에 구동 파형이 나타나 있다.

도 4는 본 발명에 따른 제 2 실시예를 나타낸다. 도 4의 회로는 트랜지스터 T_3의 접속에 있어서 도 3의 것과는 다르다. 도 4의 회로에서, T_1은 T_3의 드레인/소스 경로를 통하여 C_1에 접속되어 있다. 프로그래밍 단계 중에 T_3는 전류 경로에 존재하지 않기 때문에, 도 4의 회로가 도 3의 것보다 선호된다. 그 이외에는 제 2 실시예의 작동과 효과는 제 1 실시예와 유사하다.

도 5는 액티브 매트릭스 표시장치의 많은 화소를 나타내는 회로도이며, 여기서 각 화소는 도 4의 회로에 따라 구성되어 있다. 설명을 간단히 하기 위하여, 단색 표시장치가 나타나 있다. 회로가 액티브 매트릭스 형태이기 때문에, 동일한 행의 화소는 동시에 어드레싱된다. 트랜지스터 T_3는 화소 어드레싱을 담당하여, 그 소스 단자가 화소 열과 공유하는 전류 데이터 라인에 접속되어 있다. 이 때문에, T_3의 누설 전류가 최소로 유지되어야 한다. 이것은 T_1의 멀티게이트 구조를 사용함으로써 확보될 수 있다. 멀티게이트 구조 이외에, 약하게 도핑된 드레인(LDD) 구조도 누설 전류를 줄일 수 있다.

도 6은 OEL 소자 구조에서 화소 드라이버 회로의 물리적인 구성의 개략 단면도이다. 도 6에서, 번호 132는 홀 주입층을 나타내고, 번호 133은 유기 EL층을 나타내며, 번호 151은 레지스트나 분리 구조를 나타낸다. 스위칭 박막 트랜지스

터(121)와 n-채널형 전류 박막 트랜지스터(122)는 이 구조와, 예컨대 탑 게이트 구조와 같은 공지된 박막 트랜지스터 액정표시장치 및 최대 온도가 600℃ 이하인 제조 공정에 사용되는 바와 같은 저온 폴리실리콘 박막 트랜지스터에 일반적으로 사용되는 공정을 채용한다. 그러나, 다른 구조 및 공정도 적용 가능하다.

순방향 배향된 유기 EL 표시 소자(131)는, Al으로 이루어진 화소 전극(115), ITO로 이루어진 대향 전극(116), 홀 주입층(132) 및 유기 EL층(133)으로 구성된다. 순방향 배향된 유기 EL 표시 소자(131)에서, 유기 EL 표시 소자의 전류 방향은 ITO로 이루어진 대향 전극(116)으로부터 Al으로 이루어진 화소 전극(115)으로 설정될 수 있다.

홀 주입층(132) 및 유기 EL층(133)은 화소간의 분리 구조로서 레지스트(151)를 채용하는 잉크젯 프린팅 방법을 사용하여 형성될 수 있다. ITO로 형성된 대향 전극(116)은 스퍼터링 방법을 사용하여 형성될 수 있다. 그러나, 다른 방법들을 사용하여 이들 구성 요소 모두를 형성할 수도 있다.

본 발명을 채용하는 풀 표시 패널의 전형적인 레이아웃을 도 7에 개략적으로 나타낸다. 패널은 아날로그 전류 프로그램 화소들을 갖는 액티브 매트릭스 OEL 소자(200), 레벨 시프터를 갖는 일체형 TFT 스캐닝 드라이버(210), 플렉시블 TAB 테이프(220), 및 일체형 RAM/컨트롤러를 갖는 외부 아날로그 드라이버 LSI(230)를 포함한다. 이것은 본 발명이 사용될 수 있는 가능한 패널 배열의 일례임은 물론이다.

유기 EL 표시 장치의 구성은 여기서 설명된 것에 한정되지 않고, 다른 구성이 적용될 수도 있다.

도 3의 회로 예를 참조하면, 본 발명이 이 경우 OEL 소자용 데이터 전류원을 제공하는 것이 분명해질 것이다. 증폭 및/또는 다중 레벨(전류) 출력을 제공하도록 회로가 바로 확장된다. 이러한 회로의 원리는 도 8을 참조하면 이해될 것이다. 도 8의 회로는 추가 구동 트랜지스터 T_5를 갖는 도 3의 회로 및 추가 스위칭 트랜지스터 T_6를 포함한다. T_5의 소스는 V_{DD} 에 접속되고, 그 게이트는 트랜지스터 T_2의 게이트에 인가되는 동일한 구동 전압 신호를 수신한다. 트랜지스터 T_5의 드레인은 트랜지스터 T_6의 드레인에 직렬 접속되고 T_6의 소스는 트랜지스터 T_2, T_3 및 T_4의 접속 공통 지점에 접속된다. 트랜지스터 T_6의 게이트는 트랜지스터 T_4의 게이트에 접속된다. 트랜지스터 T_2의 특성이 W/L이고, 트랜지스터 T_5의 특성이 (N-1)W/L이 되도록 선택되는 것이라고 하면, 이하와 같은 전류 증폭이 달성된다.

$$I_{out} = I_{in} \times N$$

I_{in} 은 전류 싱크를 통해 흐르는 전류, 즉 도 3 및 도 4의 I_{DAT} 이다. I_{out} 은 OEL 소자를 통해 흐르는 전류이다. 따라서 도 8의 회로는 OEL 소자를 통하는 동일한 전류를 유지하면서 도 3 및 도 4의 회로에 비해서 I_{DAT} 를 감소시키도록 사용될 수 있다. I_{DAT} 의 값을 낮추는 것은 회로의 동작 속도를 증가시킬 수 있는 이점이 있다. 또한 I_{DAT} 의 값을 낮추는 것은 스케일이 큰 표시 패널에 대해서 특히 중요한 화소들의 매트릭스 양단에서 생기는 전송 손실을 낮출 수 있는 이점도 있다.

추가 트랜지스터 T_5 및 T_6의 그 자체의 회로를 각각 추가하는 추가 단계들을 추가할 수 있음은 물론이다. 도 9(A, B 등)에 나타낸 바와 같이, 직렬 접속되고 자신의 게이트 구동 신호를 각각 수신하는 스위칭 트랜지스터 T_6에 의해 OEL 소자를 통과하는 전류값들을 다르게 선택하여 광 출력의 강도를 다르게 할 수 있다.

도 3 내지 도 9에 나타낸 회로들은 박막 트랜지스터(TFT) 기술을 이용하여 구현되는 것이 바람직하고, 폴리실리콘을 이용하여 구현되는 것이 가장 바람직하다.

본 발명은 이동 전화기, 컴퓨터, CD 플레이어 등의 소형의 이동형 전자 제품에서의 사용시 특히 이롭지만, 이것에 한정되지는 않는다.

이하, 상기 유기 EL 표시 장치를 사용하는 몇개의 전자 장치를 설명한다.

< 1: 이동형 컴퓨터>

상기 실시예의 하나에 따른 표시 장치를 이동형 퍼스널 컴퓨터에 적용한 예를 설명한다.

도 10은 이 퍼스널 컴퓨터의 구성을 나타낸 등각도이다. 도면에서, 퍼스널 컴퓨터(1100)는 키보드(1102) 및 표시 유닛(1106)을 포함하는 본체(1104)를 구비하고 있다. 표시 유닛(1106)은 상술한 바와 같이 본 발명에 따라 제조된 표시 패널을 사용하여 구현된다.

< 2: 휴대형 전화기>

다음에, 표시 장치를 휴대형 전화기의 표시부에 적용한 예를 설명한다. 도 11은 휴대형 전화기의 구성을 나타낸 등각도이다. 도면에서, 휴대형 전화기(1200)는 복수의 조작키(1202), 수화기(1204), 송화기(1206), 및 표시 패널(100)을 구비하고 있다. 이 표시 패널(100)은 상술한 바와 같이 본 발명에 따라 제조된 표시 패널을 사용하여 구현된다.

< 3: 디지털 스틸 카메라>

다음에, OEL 표시 장치를 파인더로서 사용하는 디지털 스틸 카메라를 설명한다. 도 12는 디지털 스틸 카메라의 구성 및 외부 장치와 접속을 간략하게 나타낸 등각도이다.

전형적인 카메라는 피사체로부터의 광학 화상에 기초하여 필름에 감광성을 주는 반면에, 디지털 스틸 카메라(1300)는 예를 들면 전하결합장치(CCD)를 사용하는 광전 변환에 의해 피사체의 광학 화상으로부터 화상 신호를 생성한다. 디지털 스틸 카메라(1300)는 케이스(1302)의 이면에 OEL 소자(100)를 구비하고 있어 CCD로부터의 화상 신호에 기초하여 표시를 수행한다. 따라서, 표시 패널(100)은 피사체를 표시하는 파인더로서 기능한다. 광학 렌즈 및 CCD를 포함하는 수광 유닛(1304)이 케이스(1302)의 전면측(도면에서는 뒤쪽)에 설치된다.

카메라맨이 OEL 소자 패널(100)에 표시된 피사체 화상을 판정하여 셔터를 릴리즈하면, CCD로부터의 화상 신호가 회로 기판(1308)의 메모리로 전송되어 저장된다. 디지털 스틸 카메라(1300)에서는, 비디오 신호 출력 단자(1312) 및 데이터 통신용 입출력 단자(1314)가 케이스(1302)의 측면에 설치된다. 도면에 나타낸 바와 같이, 텔레비젼 모니터(1430) 및 퍼스널 컴퓨터(1440)는 필요에 따라 비디오 신호 단자(1312) 및 입출력 단자(1314)에 각각 접속된다. 회로 기판(1308)의 메모리 내에 저장된 화상 신호는 주어진 동작에 의해 텔레비젼 모니터(1430) 및 퍼스널 컴퓨터(1440)로 출력된다.

도 10에 나타낸 퍼스널 컴퓨터, 도 11에 나타낸 휴대형 전화기 및 도 12에 나타낸 디지털 스틸 카메라 외의 전자 장치의 예는 OEL 소자 텔레비젼 세트, 뷰파인더형/모니터링형 비디오 테이프 레코더, 차량 항법 시스템, 페이저, 전자 노트북, 휴대형 계산기, 워드 프로세서, 워크스테이션, TV 전화기, POS(point-of-sales) 시스템 단말, 및 터치 패널이 있는 장치들을 포함한다. 상기 OEL 장치가 이들 전자 장치의 표시부에 적용될 수 있음은 물론이다.

본 발명의 드라이버 회로는 표시 유닛의 화소 뿐만 아니라 표시 유닛의 외측에 배치된 드라이버에 배치될 수 있다.

상기에서는, 본 발명의 드라이버 회로가 다양한 표시 장치를 참조하여 설명되어 있다. 본 발명의 드라이버 회로의 응용은 표시 장치 이외에 광범위하고, 예를 들면 자기 저항 RAM, 커패시턴스 센서, 차지 센서, DNA 센서, 암시(night vision) 카메라 및 다수의 다른 장치로서의 사용을 포함한다.

도 13은 본 발명의 드라이버 회로를 자기 RAM에 적용한 도면이다. 도 13에서 자기 헤드는 참조 부호 MH로 표기되어 있다.

도 14는 본 발명의 드라이버 회로를 자기 저항 소자에 적용한 도면이다. 도 14에서 자기 헤드는 참조 부호 MH로 표기되고, 자기 저항기는 참조 부호 MR로 표기되어 있다.

도 15는 본 발명의 드라이버 회로를 커패시턴스 센서 또는 차지 센서에 적용한 도면이다. 도 15에서 센스 커패시터는 참조 부호 C_{sense} 로 표기되어 있다. 도 15의 회로는 핑거프린트 센서 및 DNA 센서 등의 다른 응용에 적용할 수도 있다.

도 16은 본 발명의 드라이버 회로를 암시 카메라에 적용한 도면이다. 도 16에서 광도전체는 참조 부호 R로 표기되어 있다.

상기 특정 설명을 참조하여 나타낸 실시예들에서는 트랜지스터들이 p-채널형 트랜지스터로서 나타나 있지만, 본 발명은 이것에 한정되지 않는다. 예를 들면, 도 17은 도 4의 회로의 대체 구현의 간략한 아웃라인이다. 도 17에서, p-채널 트랜지스터로서 사용되고 있는 구동 트랜지스터를 제외하고는, 회로 전체에 걸쳐 n-채널 트랜지스터들을 사용하고 있다.

본 발명의 범주를 이탈하지 않고서 도 3 내지 도 16에 대하여 설명한 구성에 다른 변경 및 변형이 이루어질 수 있음은 당 분야에서 통상의 지식을 가진 자에게는 명백할 것이다.

(57) 청구의 범위

청구항 1.

프로그래밍 단계와 재생 단계를 포함하는 단계로 작동하는 드라이버 회로로서, 상기 회로를 각각 통과하는 복수의 전류 경로와, 전류 종동 소자와, 상기 소자에 공급된 전류를 유효하게 제어하도록 접속된 트랜지스터와, 상기 프로그래밍 단계 중에 상기 트랜지스터의 동작 전압을 저장하도록 접속된 커패시터와, 상기 전류 경로를 제어하는 스위칭 수단을 구비하며, 상기 전류 경로의 하나가 상기 소자를 포함하지 않도록 배치된 것을 특징으로 하는 드라이버 회로.

청구항 2.

전계 발광 장치의 화소를 구동하는 드라이버 회로로서, 상기 화소는 전계 발광 소자를 포함하고, 상기 회로는, 상기 전계 발광 소자에 공급된 전류를 유효하게 제어하도록 접속된 트랜지스터와, 프로그래밍 단계 중에 상기 트랜지스터의 동작 전압을 저장하도록 접속된 커패시터와, 상기 프로그래밍 단계 중에 상기 트랜지스터를 통과하는 전류 경로를 유효화시킬 시기를 설정하도록 접속된 제 1 스위칭 수단과, 재생 단계 중에 상기 트랜지스터와 상기 전계 발광 소자를 통과하는 전류 경로를 유효화시킬 시기를 설정하도록 접속된 제 2 스위칭 수단을 구비하며, 상기 제 1 스위칭 수단은 상기 프로그래밍 단계 중의 전류 경로가 상기 전계 발광 소자를 통과하지 않도록 접속된 것을 특징으로 하는 드라이버 회로.

청구항 3.

전계 발광 장치의 화소를 구동하는 드라이버 회로로서, 상기 화소는 전계 발광 소자를 포함하고, 상기 회로는, 상기 전계 발광 소자에 공급된 전류를 유효하게 제어하도록 접속된 트랜지스터와, 프로그래밍 단계 중에 상기 트랜지스터의 작동 전압을 저장하도록 접속된 커패시터와, 상기 프로그래밍 단계 중에 상기 트랜지스터를 통과하는 전류 경로를 유효화시킬 시기를 설정하도록 접속된 제 1 스위칭 수단과, 재생 단계 중에 상기 트랜지스터 및 상기 전계 발광 소자를 통과하는 전류 경로를 유효화시킬 시기를 설정하도록 접속된 제 2 스위칭 수단과, 전류 싱크(sink)를 구비하며, 상기 제 1 스위칭 수단은, 상기 프로그래밍 단계 중에 상기 전류 경로가 상기 트랜지스터를 통하여 상기 전류 싱크에 이르도록 접속된 것을 특징으로 하는 드라이버 회로.

청구항 4.

제 2 항 또는 제 3 항에 있어서,

상기 제 1 및 제 2 스위칭 수단은 서로 다른 제어 신호에 의해 개별적으로 제어되는 것을 특징으로 하는 드라이버 회로.

청구항 5.

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 트랜지스터를 바이어스하여 상기 프로그래밍 단계 중에 다이오드로서 작용하도록 접속된 제 3 스위칭 수단을 더 구비하는 것을 특징으로 하는 드라이버 회로.

청구항 6.

제 5 항에 있어서,

상기 제 3 스위칭 수단은 상기 제 1 스위칭 수단을 상기 트랜지스터의 소스/드레인 전류 경로로 접속하는 것을 특징으로 하는 드라이버 회로.

청구항 7.

제 5 항에 있어서,

상기 제 3 스위칭 수단은 상기 제 1 스위칭 수단을 상기 트랜지스터의 게이트에 접속하는 것을 특징으로 하는 드라이버 회로.

청구항 8.

제 2 항 내지 제 7 항 중 어느 한 항에 있어서,

추가 트랜지스터가 상기 트랜지스터와 병렬로 접속되고, 추가 스위칭 수단이 상기 트랜지스터들의 드레인을 상호 접속시키며, 상기 추가 트랜지스터의 게이트가 상기 트랜지스터의 게이트에 접속된 것을 특징으로 하는 드라이버 회로.

청구항 9.

제 8 항에 있어서,

각각의 추가 스위칭 수단을 갖는 복수의 추가 트랜지스터를 구비하며, 상기 추가 트랜지스터와 추가 스위칭 수단 각각은 서로 직렬로 접속된 상기 추가 스위칭 수단과 전술한 바와 같이 접속된 것을 특징으로 하는 드라이버 회로.

청구항 10.

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 회로는 폴리실리콘 박막 트랜지스터로 구성된 것을 특징으로 하는 드라이버 회로.

청구항 11.

전계 발광 소자로의 전류 공급을 제어하는 방법으로서, 프로그래밍 단계 중에 상기 전계 발광 소자를 통과하지 않는 전류 경로를 제공하는 단계와, 재생 단계 중에 상기 전계 발광 소자를 통과하는 전류 경로를 제공하는 단계를 포함하는 것을 특징으로 하는 제어 방법.

청구항 12.

전계 발광 소자로의 전류 공급을 제어하는 방법으로서, 프로그래밍 단계 중에 전류 싱크에 접속된 전류 경로를 제공하는 단계와, 재생 단계 중에 상기 전계 발광 소자를 통과하는 전류 경로를 제공하는 단계를 포함하는 것을 특징으로 하는 제어 방법.

청구항 13.

제 1 항 내지 제 10 항 중 어느 한 항에 기재된 하나 이상의 드라이버 회로를 구비하는 것을 특징으로 하는 전계 발광 표시장치.

청구항 14.

제 13 항에 기재된 전계 발광 표시장치를 포함한 것을 특징으로 하는 전자기기.

청구항 15.

제 5 항에 있어서,

상기 제 3 스위칭 수단은 상기 커패시터와 상기 제 1 스위칭 수단의 사이에 배치된 것을 특징으로 하는 드라이버 회로.

청구항 16.

제 1 항 내지 제 10 항 중 어느 한 항에 있어서,

상기 트랜지스터는 p-채널 박막 트랜지스터인 것을 특징으로 하는 드라이버 회로.

청구항 17.

제 5 항에 있어서,

상기 제 1, 제 2 및 제 3 스위칭 수단은 각각 n-채널 박막 트랜지스터로 구성된 것을 특징으로 하는 드라이버 회로.

청구항 18.

전류 종동 소자를 포함하는 회로로서, 상기 전류 종동 소자를 포함하는 제 1 전류 경로와 상기 전류 종동 소자를 포함하지 않는 제 2 전류 경로를 제공하는 것을 특징으로 하는 회로.

청구항 19.

전류 종동 소자를 포함하는 회로로서, 상기 전류 종동 소자를 통하여 전류가 흐르는 제 1 전류 경로와 상기 전류 종동 소자를 통하여 전류가 흐르지 않는 제 2 전류 경로를 제공하는 것을 특징으로 하는 회로.

청구항 20.

제 18 항 또는 제 19 항에 있어서,

상기 전류 종동 소자에 공급된 전류를 제어하는 트랜지스터를 더 구비하는 것을 특징으로 하는 회로.

청구항 21.

제 20 항에 있어서,

상기 제 2 전류 경로는 전원에 접속될 수 있도록 배치된 것을 특징으로 하는 회로.

청구항 22.

제 20 항에 있어서,

상기 제 2 전류 경로는 제 1 스위칭 수단을 더 포함하는 것을 특징으로 하는 회로.

청구항 23.

제 20 항에 있어서,

상기 제 2 전류 경로는 상기 트랜지스터와 상기 트랜지스터를 통과하여 흐르는 전류를 결정하는 다른 트랜지스터 중 적어도 하나를 포함하는 것을 특징으로 하는 회로.

청구항 24.

제 20 항에 있어서,

상기 트랜지스터의 게이트에 접속된 커패시터를 더 포함하는 것을 특징으로 하는 회로.

청구항 25.

제 24 항에 있어서,

상기 전류 종동 소자와 상기 트랜지스터의 사이에 배치된 제 2 스위칭 수단을 더 포함하는 것을 특징으로 하는 회로.

청구항 26.

제 25 항에 있어서, 상기 제 1 스위칭 수단과 상기 커패시터의 사이에 배치된 제 3 스위칭 수단을 더 포함하는 것을 특징으로 하는 회로.

청구항 27.

제 25 항에 있어서,

상기 제 1 스위칭 수단과 상기 제 2 스위칭 수단은 서로 다른 제어 신호에 의해 개별적으로 제어되는 것을 특징으로 하는 회로.

청구항 28.

제 18 항 또는 제 19 항에 있어서,

상기 전류 종동 소자는 유기 전계 발광 소자인 것을 특징으로 하는 회로.

청구항 29.

제 20 항에 있어서,

상기 트랜지스터는 p-채널 박막 트랜지스터인 것을 특징으로 하는 회로.

청구항 30.

제 26 항에 있어서, 상기 제 1, 제 2 및 제 3 스위칭 수단은 n-채널 박막 트랜지스터인 것을 특징으로 하는 회로.

청구항 31.

제 20 항에 있어서, 상기 제 1 전류 경로와 상기 제 2 전류 경로는 상기 트랜지스터를 포함하는 것을 특징으로 하는 회로.

청구항 32.

복수의 화소와, 전류 종동 소자 및 데이터 신호에 따라 전류를 결정하는 전류 결정 수단을 갖는 회로를 구비하는 적어도 하나의 화소를 가지며, 상기 회로는 상기 전류 종동 소자를 포함하는 제 1 전류 경로와 상기 전류 종동 소자를 포함하지 않는 제 2 전류 경로를 제공하는 것을 특징으로 하는 전기 광학 장치.

청구항 33.

제 32 항에 기재된 전기 광학 장치를 포함하는 것을 특징으로 하는 전자기기.

청구항 34.

제 18 항 또는 제 19 항에 있어서,

상기 제 2 전류 경로는 전류 싱크에 접속된 것을 특징으로 하는 회로.

청구항 35.

제 21 항에 있어서,

상기 제 2 전류 경로는 전류 싱크에 접속된 것을 특징으로 하는 회로.

청구항 36.

전류 종동 소자와 상기 전류 종동 소자에 공급된 전류를 제어하는 트랜지스터를 포함하는 회로를 구동하는 방법으로서, 소정의 전류에 기초하여 상기 트랜지스터의 게이트 전압을 결정하는 단계를 포함하는 것을 특징으로 하는 회로 구동 방법.

청구항 37.

제 36 항에 있어서,

상기 전류 종동 소자에 전류를 공급하는 단계를 더 포함하는 것을 특징으로 하는 회로 구동 방법.

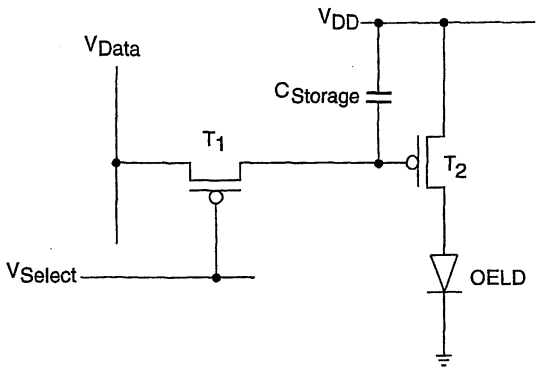
청구항 38.

제 36 항에 있어서,

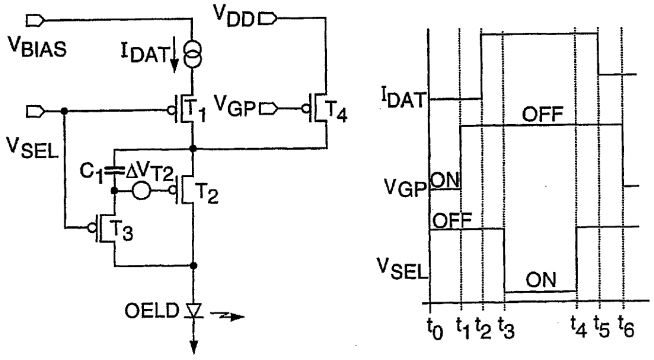
소정의 전류에 기초하여 상기 트랜지스터의 게이트 전압을 결정하는 상기 단계 중에는 상기 전류 종동 소자에 전류가 공급되지 않는 것을 특징으로 하는 회로 구동 방법.

도면

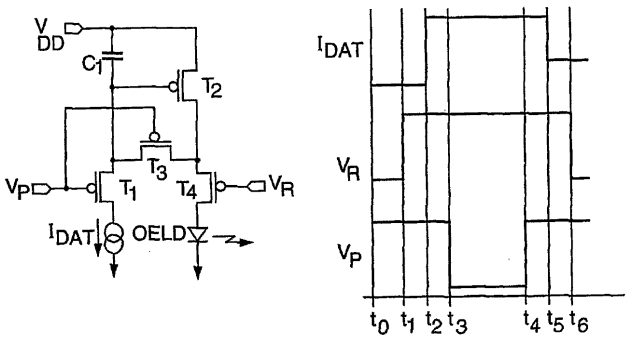
도면 1



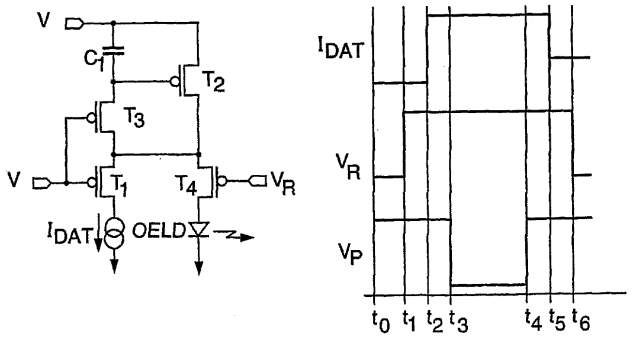
도면 2



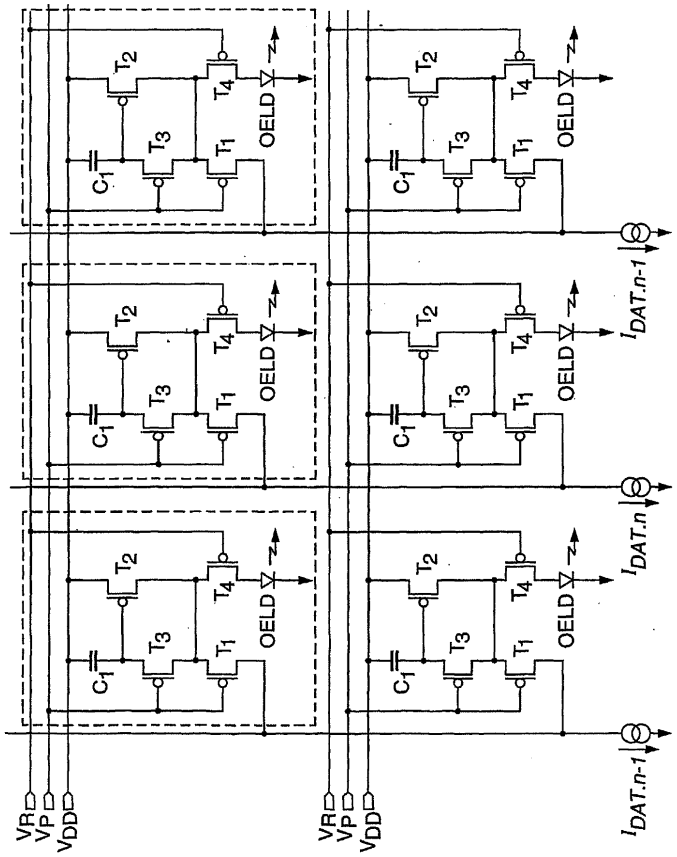
도면 3



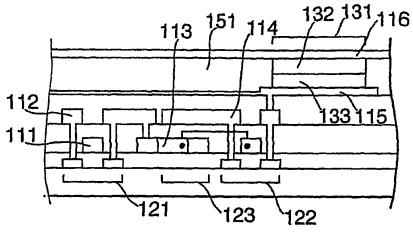
도면 4


V
C1
T2
T3
V
T1
T4
VR
IDAT
OELD
IDAT
VR
VP
t0 t1 t2 t3 t4 t5 t6

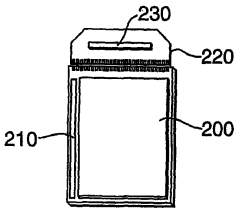
도면 5


T2
T4
OELD
T3
T1
C1
IDAT.n-1
IDAT.n
IDAT.n-1
VR
VP
VDD

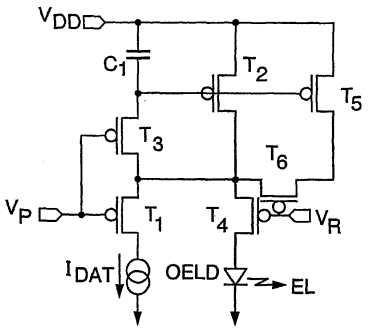
도면 6



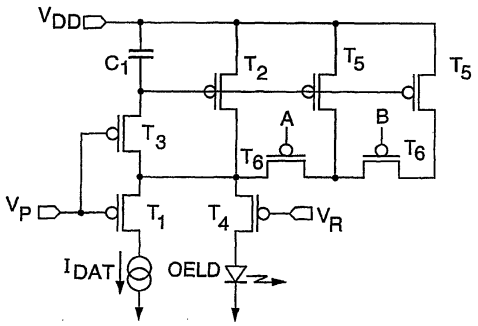
도면 7



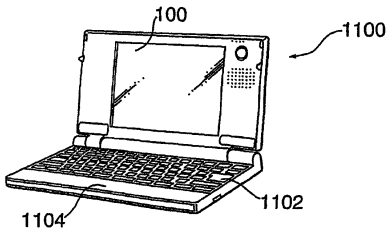
도면 8



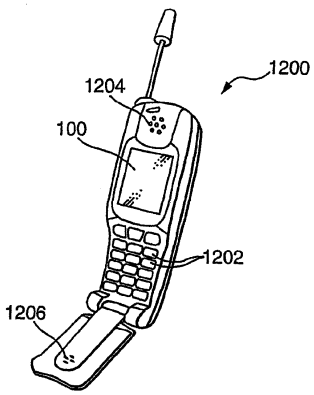
도면 9



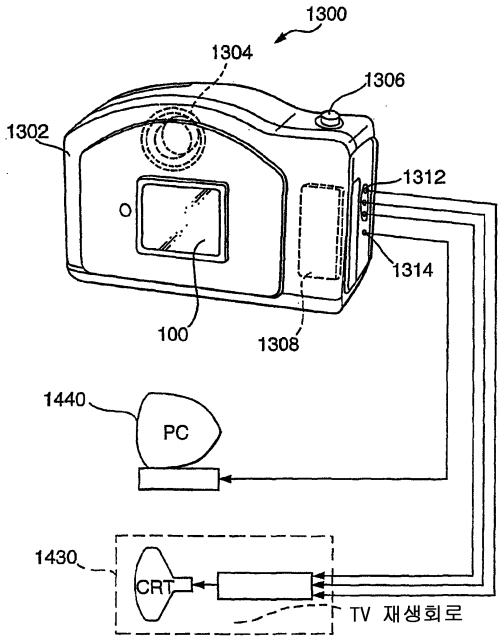
도면 10



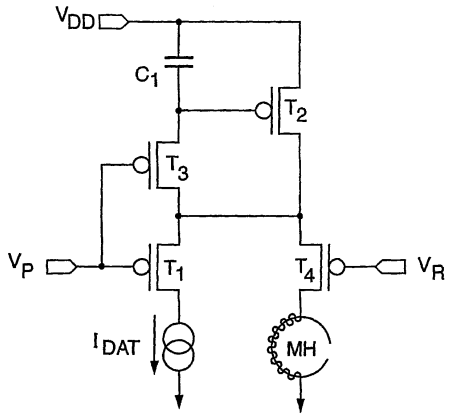
도면 11



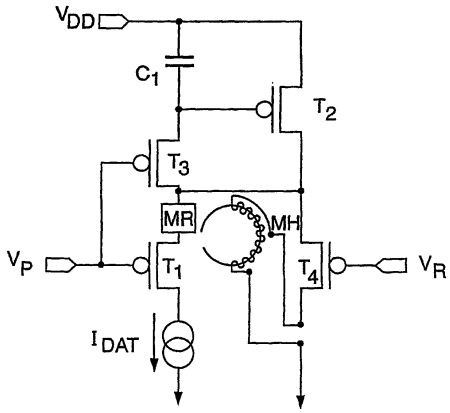
도면 12



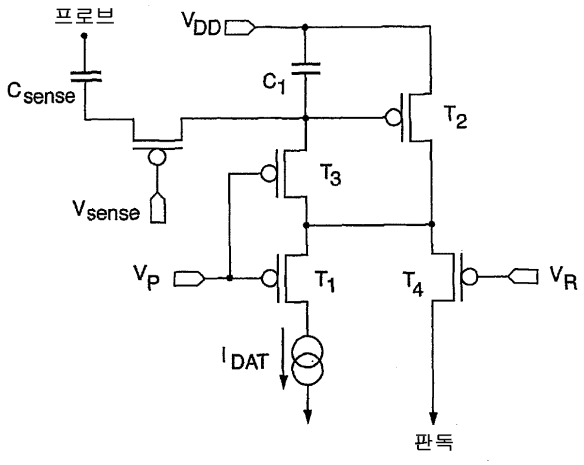
도면 13



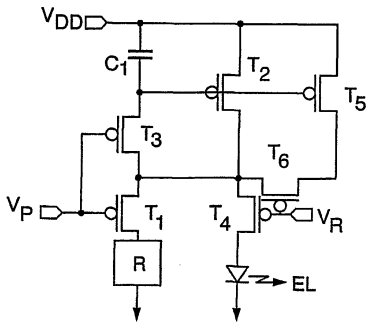
도면 14



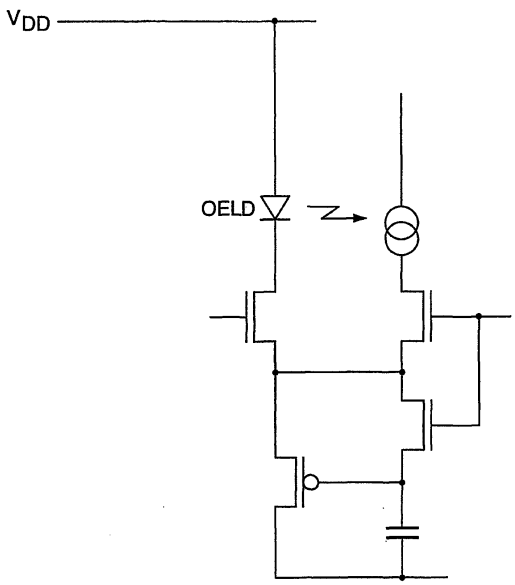
도면 15


프로브
V_{DD}
C_{sense}
C_1
T_2
T_3
V_{sense}
V_P
T_1
T_4
V_R
I_{DAT}
판독

도면 16


V_{DD}
C_1
T_2
T_5
T_3
T_6
V_P
T_1
T_4
V_R
R
EL

도면 17



专利名称(译)	用于有机电致发光显示装置的电流采样电路		
公开(公告)号	KR1020020032570A	公开(公告)日	2002-05-03
申请号	KR1020027003032	申请日	2001-07-09
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	TAM SIMON		
发明人	TAM,SIMON		
IPC分类号	G09G3/32 G11C27/02 G09G3/30		
CPC分类号	G09G3/325 G09G2300/0842 G09G2300/0861 G09G2320/0252 G11C27/024		
代理人(译)	MOON，KI桑		
优先权	2000016816 2000-07-07 GB		
外部链接	Espacenet		

摘要(译)

提供的电流路径之一是器件电流路径，电流跟随器件，晶体管和电容器是通过该电路的各个多个驱动电路，它是对包括编程的步骤进行操作的驱动电路levle和循环步骤。连接晶体管以便可操作地控制提供给器件的电流。电容器连接在一起，它存储编程级中晶体管的工作电压和控制电流路径的开关装置。在编程级中的电流控制晶体管的电流跟随器件中，不提供电流。整个消费能力降低。而且，该电路可以在不是高偏压的正常供电电压下工作。编程级中的电路可以由不是电流源的电流阱形成。电流跟随器装置可能是理想的电致发光器件。驱动电路，电流采样电路，有机电致发光显示器，OEL，编程级，循环步骤，电致发光。