



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년01월16일
 (11) 등록번호 10-1818451
 (24) 등록일자 2018년01월09일

(51) 국제특허분류(Int. Cl.)
 H01L 27/32 (2006.01) G09G 3/3225 (2016.01)
 (21) 출원번호 10-2010-0134890
 (22) 출원일자 2010년12월24일
 심사청구일자 2015년12월24일
 (65) 공개번호 10-2012-0072948
 (43) 공개일자 2012년07월04일
 (56) 선행기술조사문헌
 KR100830331 B1*
 KR100858610 B1*
 W02006033919 A2
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
이현오
 서울특별시 관악구 문성로 205-12 (신림동)
심재호
 대구광역시 달성군 가창면 용계리 대한중석사원아파트 102동 302호
 (74) 대리인
박영복

전체 청구항 수 : 총 10 항

심사관 : 홍종선

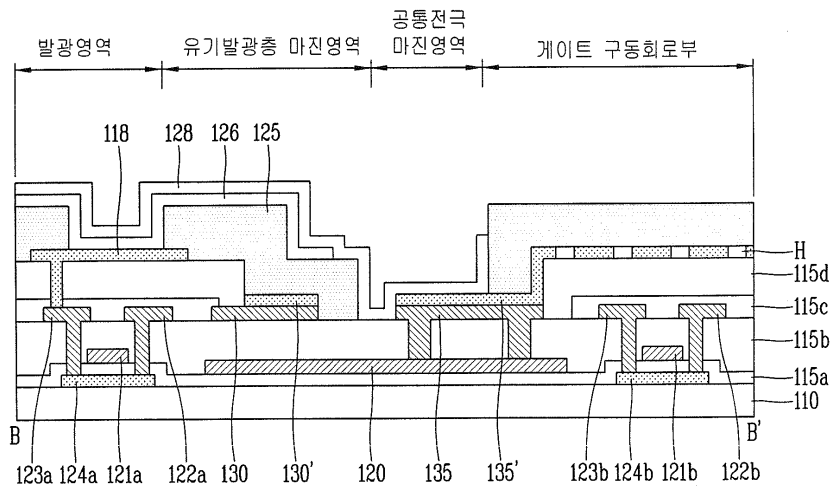
(54) 발명의 명칭 **유기발광다이오드 표시소자 및 그 제조방법**

(57) 요약

본 발명의 유기발광다이오드(Organic Light Emitting Diode; OLED) 표시소자 및 그 제조방법은 기존의 데이터 배선용 금속을 이용한 전원 배선을 공통전극 마진(margin)영역을 경계로 분리하여 전원 배선 이외의 배선으로 사용할 때, 그 줄어든 배선의 폭을 애노드(anode) 및 캐소드(cathode)용 금속을 이용하여 배선의 두께를 증가시켜 보상함으로써 좌우 베젤(bezel) 폭을 축소하는 것을 특징으로 한다.

이와 같이 본 발명은, 베젤 폭이 축소됨에 따라 불필요한 공간사용을 줄이며 시각적으로나 디자인상으로 제약을 주지 않는 효과를 제공한다.

대표도 - 도7



명세서

청구범위

청구항 1

다수의 RGB 화소들로 이루어진 발광영역과, 상기 발광영역의 적어도 일측에 위치하는 게이트 구동회로부 및 상기 발광영역과 상기 게이트 구동회로부 사이에 위치하는 배선영역으로 구분되는 기판을 제공하는 단계;

상기 발광영역에 게이트 배선을 형성하는 동시에, 상기 배선영역에 더미 배선을 형성하는 단계;

상기 발광영역에 데이터 배선을 형성하는 동시에, 상기 배선영역에 일정한 간격을 가지고 서로 분리, 배치되도록 제 1 전원 배선 및 제 2 전원 배선을 형성하는 단계;

상기 데이터 배선과, 상기 제 1 전원 배선 및 상기 제 2 전원 배선이 형성된 상기 기판 위에 평탄화막을 형성하는 단계;

상기 발광영역에 화소전극을 형성하는 동시에, 상기 제 1 전원 배선 위에 상기 제 1 전원 배선과 접촉하는 제 1 전원 배선패턴 및 상기 제 2 전원 배선 위에 상기 제 2 전원 배선과 접촉하는 제 2 전원 배선패턴을 형성하는 단계;

상기 화소전극과, 상기 제 1 전원 배선패턴 및 상기 제 2 전원 배선패턴이 형성된 상기 기판 위에 화소영역을 구획하는 격벽을 형성하는 단계;

상기 격벽이 형성된 상기 기판 위에 유기발광층을 형성하는 단계; 및

상기 유기발광층 위에 공통전극을 형성하는 단계를 포함하며,

상기 더미 배선은 상기 제 1 전원 배선이나 상기 제 2 전원 배선에 접속하는 유기발광다이오드(Organic Light Emitting Diode; OLED) 표시소자의 제조방법.

청구항 2

제 1 항에 있어서, 상기 다수의 배선은 전원 배선, 온-오프 스위치 배선, 또는 레퍼런스 배선을 포함하는 OLED 표시소자의 제조방법.

청구항 3

제 1 항에 있어서, 상기 게이트 구동회로부의 상기 제 2 전원 배선패턴에, 그 하부의 평탄화막을 노출시키는 다수의 애노드 홀을 형성하는 단계를 추가로 포함하는 OLED 표시소자의 제조방법.

청구항 4

삭제

청구항 5

제 1 항에 있어서, 상기 격벽은 상기 제 2 전원 배선과 접촉하는 부분의 상기 제 2 전원 배선패턴을 노출시키도록 형성하는 OLED 표시소자의 제조방법.

청구항 6

제 5 항에 있어서, 상기 공통전극은 상기 노출된 제 2 전원 배선패턴의 상부 및 측면과 접속하도록 형성하는 OLED 표시소자의 제조방법.

청구항 7

다수의 RGB 화소들로 이루어진 발광영역;

상기 RGB 화소들 각각에 구비되는 박막 트랜지스터;

상기 발광영역의 적어도 일측에 위치하는 게이트 구동회로부;

상기 게이트 구동회로부와 상기 발광영역 사이에 위치하여 다수의 배선이 배치되는 배선영역;

상기 배선영역에 배치되며, 상기 박막 트랜지스터의 게이트 배선과 동일층에 위치하는 더미 배선;

상기 배선영역에 일정한 간격을 가지고 서로 분리, 배치되며, 상기 박막 트랜지스터의 데이터 배선과 동일층에 위치하는 제 1 전원 배선 및 제 2 전원 배선; 및

상기 제 1 전원 배선 및 상기 제 2 전원 배선 위에 각각 배치되며, 상기 박막 트랜지스터의 화소전극과 동일층에 위치하여 상기 제 1 전원 배선과 접속하는 제 1 전원 배선패턴 및 상기 제 2 전원 배선과 접속하는 제 2 전원 배선패턴을 포함하며,

상기 더미 배선은 상기 제 1 전원 배선이나 상기 제 2 전원 배선에 접속하는 OLED 표시소자.

청구항 8

제 7 항에 있어서, 상기 게이트 구동회로부의 상기 제 2 전원 배선패턴에 구비되며, 그 하부의 평탄화막을 노출시키는 다수의 애노드 홀을 추가로 포함하는 OLED 표시소자.

청구항 9

제 7 항에 있어서, 상기 다수의 배선은 전원 배선, 온-오프 스위치 배선, 또는 레퍼런스 배선을 포함하는 OLED 표시소자.

청구항 10

제 7 항에 있어서, 상기 제 2 전원 배선패턴 위에 구비되며, 상기 제 2 전원 배선과 접속하는 부분의 상기 제 2 전원 배선패턴의 일부를 노출시키는 격벽을 추가로 포함하는 OLED 표시소자.

청구항 11

제 10 항에 있어서, 상기 노출된 제 2 전원 배선패턴의 상부 및 측면과 접속하는 공통전극을 추가로 포함하는 OLED 표시소자.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광다이오드(Organic Light Emitting Diode; OLED) 표시소자 및 그 제조방법에 관한 것으로, 보다 상세하게는 베젤 폭을 축소할 수 있는 OLED 표시소자 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시소자인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박형 평판표시소자(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다.

[0003] 이러한 평판표시소자 분야에서, 지금까지는 가볍고 전력소모가 적은 액정표시소자(Liquid Crystal Display Device; LCD)가 가장 주목받는 디스플레이 소자였지만, 상기 액정표시소자는 발광소자가 아니라 수광소자이며 밝기, 명암비(contrast ratio) 및 시야각 등에 단점이 있기 때문에 이러한 단점을 극복할 수 있는 새로운 디스플레이 소자에 대한 개발이 활발하게 전개되고 있다.

[0004] 새로운 디스플레이 소자 중 하나인 유기발광다이오드(Organic Light Emitting Diode; OLED) 표시소자는 자체발광형이기 때문에 상기 액정표시소자에 비해 시야각과 명암비 등이 우수하며 백라이트(backlight)가 필요하지 않기 때문에 경량 박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고, 직류 저전압 구동이 가능하고 응답속도가 빠르다는 장점이 있으며, 특히 제조비용 측면에서도 유리한 장점을 가지고 있다.

[0005] 이와 같은 상기 유기발광다이오드 표시소자의 제조공정에는 액정표시소자나 플라즈마 표시패널(Plasma Display Panel; PDP)과는 달리 증착 및 봉지(encapsulation) 공정이 공정의 전부라고 할 수 있기 때문에 제조공정이 매우 단순하다. 또한, 각 화소마다 스위칭 소자인 박막 트랜지스터(Thin Film Transistor; TFT)를 가지는 액티브

매트릭스(active matrix)방식으로 유기발광다이오드 표시소자를 구동하게 되면, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로 저소비 전력, 고정세 및 대형화가 가능한 장점을 가진다.

- [0006] 이하, 상기 유기발광다이오드 표시소자의 기본적인 구조 및 동작 특성에 대해서 도면을 참조하여 상세히 설명한다.
- [0007] 도 1은 일반적인 유기발광다이오드 표시소자의 발광원리를 설명하는 다이어그램이다.
- [0008] 일반적인 유기발광다이오드 표시소자는 상기 도 1과 같이, 유기발광다이오드를 구비한다. 상기 유기발광다이오드는 화소전극인 양극(anode)(18)과 공통전극인 음극(cathode)(28) 사이에 형성된 유기 화합물층(30a, 30b, 30c, 30d, 30e)을 구비한다.
- [0009] 이때, 상기 유기 화합물층(30a, 30b, 30c, 30d, 30e)은 정공주입층(hole injection layer)(30a), 정공수송층(hole transport layer)(30b), 발광층(emission layer)(30c), 전자수송층(electron transport layer)(30d) 및 전자주입층(electron injection layer)(30e)을 포함한다.
- [0010] 상기 양극(18)과 음극(28)에 구동전압이 인가되면 상기 정공수송층(30b)을 통과한 정공과 상기 전자수송층(30d)을 통과한 전자가 발광층(30c)으로 이동되어 여기자를 형성하고, 그 결과 발광층(30c)이 가시광선을 발산하게 된다.
- [0011] 유기발광다이오드 표시소자는 전술한 구조의 유기발광다이오드를 가지는 화소를 매트릭스 형태로 배열하고 그 화소들을 데이터전압과 스캔전압으로 선택적으로 제어함으로써 화상을 표시한다.
- [0012] 이와 같은 상기 유기발광다이오드 표시소자는 수동 매트릭스(passive matrix) 방식 또는 스위칭소자로서 TFT를 이용하는 능동 매트릭스(active matrix) 방식의 표시소자로 나뉘어진다. 이 중 상기 능동 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온(turn on)시켜 화소를 선택하고 스토리지 커패시터(storage capacitor)에 유지되는 전압으로 화소의 발광을 유지한다.
- [0013] 도 2는 일반적인 유기발광다이오드 표시소자에 있어, 하나의 화소에 대한 등가 회로도로서, 능동 매트릭스 방식의 유기발광다이오드 표시소자에 있어, 일반적인 2T1C(2개의 트랜지스터와 1개의 커패시터를 포함)의 화소에 대한 등가 회로도를 나타내고 있다.
- [0014] 상기 도 2를 참조하면, 능동 매트릭스 방식의 유기발광다이오드 표시소자의 화소는 유기발광다이오드(OLED), 서로 교차하는 데이터라인(DL)과 게이트라인(GL), 스위칭 TFT(SW), 구동 TFT(DR) 및 스토리지 커패시터(Cst)를 구비한다.
- [0015] 이때, 상기 스위칭 TFT(SW)는 게이트라인(GL)으로부터의 스캔펄스에 응답하여 턴-온됨으로써 자신의 소오스전극과 드레인전극 사이의 전류패스를 도통시킨다. 상기 스위칭 TFT(SW)의 온-타임기간 동안 데이터라인(DL)으로부터의 데이터전압은 스위칭 TFT(SW)의 소오스전극과 드레인전극을 경유하여 구동 TFT(DR)의 게이트전극과 스토리지 커패시터(Cst)에 인가된다.
- [0016] 이때, 상기 구동 TFT(DR)는 자신의 게이트전극에 인가되는 데이터전압에 따라 상기 유기발광다이오드(OLED)에 흐르는 전류를 제어한다. 그리고, 스토리지 커패시터(Cst)는 데이터전압과 저전위 전원전압(VSS) 사이의 전압을 저장한 후, 한 프레임기간동안 일정하게 유지시킨다.
- [0017] 도 3은 일반적인 유기발광다이오드 표시소자의 사용상태를 예를 들어 나타내는 도면이다.
- [0018] 상기 도 3을 참조하면, 일반적인 유기발광다이오드 표시소자(1)는 유기발광다이오드로 이루어진 발광영역(3) 및 인쇄회로기판(Printed Circuit Board; PCB)과 전기적으로 연결되어 상기 인쇄회로기판으로부터 전달된 신호를 상기 발광영역(3)에 전달하는 회로부(30)로 이루어진다.
- [0019] 상기 발광영역(3)은 회로부(30)를 통해 인쇄회로기판으로부터 전달받은 신호에 따라 디스플레이 영상을 출력한다.
- [0020] 상기 일반적인 유기발광다이오드 표시소자(1)는 외관글라스(2)가 전면부에 부착되어 이동통신단말기나 디지털TV, 컴퓨터 등의 정보단말기에 사용되며, 통상적으로 상기 외관글라스(2)의 외측과 발광영역(3) 사이의 간격을 베젤폭(bezel width)(W')이라 한다.
- [0021] 도 4는 상기 도 3에 도시된 유기발광다이오드 표시소자에 있어, 베젤 영역을 개략적으로 나타내는 평면도이다.
- [0022] 상기 도 4를 참조하면, 일반적인 유기발광다이오드 표시소자는 소정의 기판(10) 위에 디스플레이 정보를 표시하

는 발광영역(3)이 형성되어 있으며, 상기 발광영역(3)에는 다수의 유기발광다이오드의 RGB 화소(미도시)들이 형성되어 있다.

- [0023] 이때, 상기 발광영역(3)의 측면에는 게이트 구동회로부(14)가 위치하며, 상기 게이트 구동회로부(14)는 인쇄회로기판(미도시)과 전기적으로 접속되어 외부 신호를 인가 받는다.
- [0024] 상기 게이트 구동회로부(14)의 외측에는 실린트(40)가 형성되어 있어 상기 게이트 구동회로부(14)와 발광영역(3)을 외부의 수분이나 산소 등 불순물로부터 보호하게 된다.
- [0025] 그리고, 상기 게이트 구동회로부(14)와 발광영역(3) 사이에는 상기 인쇄회로기판으로부터 연장된 전원(GND) 배선(미도시), 온-오프 스위치 배선(미도시) 또는 레퍼런스(reference) 배선(미도시) 등이 배치되는 배선영역(5)이 위치한다.
- [0026] 전술한 바와 같이, 상기 기판(10)의 외측과 발광영역(3) 사이의 간격을 베젤 폭(W')이라 하며, 베젤 폭(W')이 넓은 경우 휴대폰과 같은 정보단말기의 빈 공간(dead space)이 많아지게 되어 시각적으로나 디자인상 많은 제약을 주게 된다.
- [0027] 특히, 유기발광다이오드 표시소자를 제작할 때 좌우 베젤의 일부 영역을 이용하여 수평 전원 배선을 상기 발광영역(3) 내로 인입(引入)시키고 있다. 이때, 좌우 베젤을 이용한 수평방향으로 인입되는 전원 구성의 경우 전원 공급을 위해서는 베젤 영역에 추가적인 배선영역(5)이 필요하며, 그 결과 베젤 폭(W')이 증가하게 된다.
- [0028] 즉, 유기발광다이오드 표시소자가 고해상도로 갈수록 발광영역(3) 내로 인입되는 전원 배선의 레이아웃(layout)이 수직인 방향으로서는 불가능하여 화소 내에 수평한 방향으로 설계되어야 할 필요가 있다. 이때, 발광영역(3)으로 인입되는 전원 배선을 수평으로 적용할 경우 데이터 배선 또는 게이트 배선용 금속을 이용하여 좌우 배선영역(5)에 설계하여야 하므로 배선영역(5)의 폭(Y'), 즉 베젤 폭(W')이 증가하게 된다.

발명의 내용

해결하려는 과제

- [0029] 본 발명은 상기한 문제를 해결하기 위한 것으로, 베젤 폭을 축소하도록 한 유기발광다이오드 표시소자 및 그 제조방법을 제공하는데 목적이 있다.
- [0030] 기타, 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

과제의 해결 수단

- [0031] 상기한 목적을 달성하기 위하여, 본 발명의 유기발광다이오드 표시소자는 다수의 RGB 화소들로 이루어진 발광영역, 상기 RGB 화소들 각각에 구비되는 박막 트랜지스터, 상기 발광영역의 적어도 일측에 위치하는 게이트 구동회로부 및 상기 게이트 구동회로부와 상기 발광영역 사이에 위치하여 다수의 배선이 배치되는 배선영역을 포함하여 구성될 수 있다.
또한, 본 발명의 유기발광다이오드 표시소자는 상기 배선영역에 배치되며, 상기 박막 트랜지스터의 게이트 배선과 동일층에 위치하는 더미 배선, 상기 배선영역에 일정한 간격을 가지고 서로 분리, 배치되며, 상기 박막 트랜지스터의 데이터 배선과 동일층에 위치하는 제 1 전원 배선 및 제 2 전원 배선 및 상기 제 1 전원 배선 및 상기 제 2 전원 배선 위에 각각 배치되며, 상기 박막 트랜지스터의 화소전극과 동일층에 위치하여 상기 제 1 전원 배선과 접속하는 제 1 전원 배선패턴 및 상기 제 2 전원 배선과 접속하는 제 2 전원 배선패턴을 포함할 수 있다.
- [0032] 이때, 상기 제 1 전원 배선패턴은 상기 제 1 전원 배선 위에 위치하며, 상기 제 2 전원 배선패턴은 상기 제 2 전원 배선 위에 위치하는 것을 특징으로 한다.
- [0033] 상기 배선영역에 형성된 배선들은 전원 배선, 온-오프 스위치 배선 또는 레퍼런스 배선 등을 포함하며, 상기 발광영역의 RGB 화소에 신호 또는 전원 등을 공급하는 것을 특징으로 한다.
- [0034] 상기 배선영역에 배치되며, 게이트배선용 금속으로 이루어진 더미 배선을 추가로 포함하는 것을 특징으로 한다.
- [0035] 이때, 상기 더미 배선은 상기 제 1 전원 배선 또는 상기 제 2 전원 배선과 전기적으로 접속하는 것을 특징으로 한다.
- [0036] 본 발명의 유기발광다이오드 표시소자의 제조방법은 상기 발광영역에 게이트 배선을 형성하는 동시에, 상기 배

선영역에 더미 배선을 형성하는 단계, 상기 발광영역에 데이터 배선을 형성하는 동시에, 상기 배선영역에 일정한 간격을 가지고 서로 분리, 배치되도록 제 1 전원 배선 및 제 2 전원 배선을 형성하는 단계 및 상기 발광영역에 화소전극을 형성하는 동시에, 상기 제 1 전원 배선 위에 상기 제 1 전원 배선과 접속하는 제 1 전원 배선패턴 및 상기 제 2 전원 배선 위에 상기 제 2 전원 배선과 접속하는 제 2 전원 배선패턴을 형성하는 단계를 포함하여 구성될 수 있다.

또한, 본 발명의 유기발광다이오드 표시소자의 제조방법은 상기 화소전극과, 상기 제 1 전원 배선패턴 및 상기 제 2 전원 배선패턴이 형성된 상기 기판 위에 화소영역을 구획하는 격벽을 형성하는 단계, 상기 격벽이 형성된 상기 기판 위에 유기발광층을 형성하는 단계 및 상기 유기발광층 위에 공통전극을 형성하는 단계를 포함할 수 있다.

- [0037] 이때, 상기 배선영역에 형성된 배선들은 전원 배선, 온-오프 스위치 배선 또는 레퍼런스 배선 등을 포함하며, 상기 발광영역의 RGB 화소에 신호 또는 전원 등을 공급하는 것을 특징으로 한다.
- [0038] 상기 배선영역의 기판 위에 게이트배선용 금속으로 더미 배선을 형성하는 단계를 추가로 포함하는 것을 특징으로 한다.
- [0039] 이때, 상기 더미 배선은 상기 제 1 전원 배선 또는 상기 제 2 전원 배선과 전기적으로 접속하는 것을 특징으로 한다.
- [0040] 상기 격벽은 상기 제 1 전원 배선패턴을 덮는 한편, 상기 제 2 전원 배선패턴을 노출시키도록 형성하는 것을 특징으로 한다.
- [0041] 이때, 상기 캐소드용 금속은 노출된 상기 제 2 전원 배선패턴과 접속하도록 형성하는 것을 특징으로 한다.

발명의 효과

- [0042] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시소자 및 그 제조방법은 기존의 데이터 배선용 금속을 이용한 전원 배선을 공통전극 마진영역을 경계로 분리하여 전원 배선 이외의 배선으로 사용할 때, 그 줄어드는 배선의 폭을 애노드 및 캐소드용 금속을 이용하여 배선의 두께를 증가시켜 보상함으로써 좌우 베젤 폭을 축소할 수 있게 된다. 이와 같이 베젤 폭이 축소됨에 따라 불필요한 공간사용을 줄이며 시각적으로나 디자인상으로 제약을 주지 않는 효과를 제공한다.

도면의 간단한 설명

- [0043] 도 1은 일반적인 유기발광다이오드 표시소자의 발광원리를 설명하는 다이어그램.
- 도 2는 일반적인 유기발광다이오드 표시소자에 있어, 하나의 화소에 대한 등가 회로도.
- 도 3은 일반적인 유기발광다이오드 표시소자의 사용상태를 예를 들어 나타내는 도면.
- 도 4는 상기 도 3에 도시된 유기발광다이오드 표시소자에 있어, 베젤 영역을 개략적으로 나타내는 평면도.
- 도 5는 본 발명의 실시예에 따른 유기발광다이오드 표시소자의 내부 구성을 개략적으로 나타내는 평면도.
- 도 6은 상기 도 5에 도시된 유기발광다이오드 표시소자에 있어, 베젤 영역을 개략적으로 나타내는 평면도.
- 도 7은 상기 도 5에 도시된 유기발광다이오드 표시소자에 있어, B-B'선에 따라 절단한 단면을 개략적으로 나타내는 도면.
- 도 8 및 도 9는 더미전극의 사용에 따른 전압 감소를 나타내기 위한 시뮬레이션(simulation) 결과.
- 도 10a 내지 도 10i는 상기 도 7에 도시된 유기발광다이오드 표시소자의 제조방법을 순차적으로 나타내는 단면도.

발명을 실시하기 위한 구체적인 내용

- [0044] 이하, 첨부한 도면을 참조하여 본 발명에 따른 유기발광다이오드 표시소자 및 그 제조방법의 바람직한 실시예를 상세히 설명한다.
- [0045] 도 5는 본 발명의 실시예에 따른 유기발광다이오드 표시소자의 내부 구성을 개략적으로 나타내는 평면도이다.

- [0046] 도 6은 상기 도 5에 도시된 유기발광다이오드 표시소자에 있어, 베젤 영역을 개략적으로 나타내는 평면도로써, A 부분을 확대하여 나타내고 있다.
- [0047] 상기 도 5 및 도 6을 참조하면, 본 발명의 실시예에 따른 유기발광다이오드 표시소자(100)는 소정의 기관(110) 위에 디스플레이 정보를 표시하는 발광영역(103)이 형성되어 있으며, 상기 발광영역(103)에는 다수의 유기발광다이오드의 RGB 화소(111)들이 형성되어 있다.
- [0048] 이때, 상기 발광영역(103)의 상측에는 데이터 구동회로부(113)가 형성되어 있는 한편, 좌우 측면에는 게이트 구동회로부(114)가 형성되어 있다. 상기 데이터 구동회로부(113)와 게이트 구동회로부(114)는 인쇄회로기판(112)과 전기적으로 접속되어 외부 신호를 인가 받는다.
- [0049] 상기 게이트 구동회로부(114)의 외측에는 실런트(140)가 형성되어 있어 상기 게이트 구동회로부(114)와 발광영역(103)을 외부의 수분이나 산소 등 불순물로부터 보호하게 된다.
- [0050] 그리고, 상기 게이트 구동회로부(114)와 발광영역(103) 사이에는 상기 인쇄회로기판(112)으로부터 연장된 전원 배선(151), 온-오프 스위치 배선(미도시) 또는 레퍼런스(reference) 배선(153) 등이 배치되는 배선영역(105)이 위치한다.
- [0051] 이때, 상기 전원 배선(151)은 패널의 기준전압에 연결되는 배선이며, 상기 온-오프 스위치 배선은 구동 중 스캔을 변경할 때 스위칭 박막 트랜지스터를 온-오프하는 기능을 한다.
- [0052] 또한, 상기 레퍼런스 배선(153)은 입력 데이터 신호의 기준전압에 연결되는 배선이며, 도면부호 152는 데이터 배선을 나타낸다.
- [0053] 전술한 바와 같이, 상기 기관(110)의 외측과 발광영역(103) 사이의 간격을 베젤 폭(W)이라 하며, 베젤 폭(W)이 넓은 경우 휴대폰과 같은 정보단말기의 빈 공간이 많아지게 되어 시각적으로나 디자인상 많은 제약을 주게 된다.
- [0054] 유기발광다이오드 표시소자(100)가 고해상도로 갈수록 발광영역(103) 내로 인입되는 전원 배선의 레이아웃이 수직인 방향으로서는 불가능하여 화소 내에 수평한 방향으로 설계되어야 할 필요가 있다. 이때, 기존에는 발광영역(103)으로 인입되는 전원 배선(151)을 수평으로 적용할 경우 데이터 배선 또는 게이트 배선용 금속을 이용하여 좌우 배선영역(105)에 설계하여야 하므로 베젤 폭(W)이 증가하게 되었으나, 본 발명의 실시예에서는 기존의 전원 배선(151)을 공통전극 마진영역을 경계로 분리하여 전원 배선(151) 이외의 배선(미도시)으로 사용하며, 이때 그 줄어든 배선의 폭을 애노드 및 캐소드용 금속을 이용하여 배선의 두께를 증가시켜 보상함으로써 좌우 베젤 폭(W)을 축소시킬 수 있게 된다.
- [0055] 즉, 유기발광다이오드 표시소자(100)에서는 베젤 영역에 배치된 배선을 이용하여 발광영역(103) 내의 화소(111)를 동작하기 위한 전원으로 이용하게 되는데, 이때 애노드 하부의 데이터 배선 또는 게이트 배선용 금속을 이용할 경우 베젤 영역을 고정적으로 차지하게 된다.
- [0056] 이에 본 발명의 실시예에서는 기존의 전원 배선(151)을 공통전극 마진영역을 경계로 분리하여 전원 배선(151) 이외의 배선으로 사용하며, 이때 그 줄어든 배선의 폭을 베젤 영역에 형성된 애노드 및 캐소드용 금속을 이용하여 배선의 두께를 증가시켜 보상함으로써 배선영역(105)의 폭(Y), 즉 베젤 폭(W)을 축소시킬 수 있게 된다. 이때, 이렇게 분리된 배선은 상기 공통전극 마진영역을 경계로 공통전극에 의해서 전원이 서로 오픈(open)되기 때문에 각 분리되는 전원을 이용할 수 있게 된다. 따라서, 별도의 전원 배선을 위한 베젤 영역의 추가 없이 발광영역(103)에서 사용되는 전원을 공급할 수 있게 된다.
- [0057] 도 7은 상기 도 5에 도시된 유기발광다이오드(Organic Light Emitting Diode; OLED) 표시소자에 있어, B-B'선에 따라 절단한 단면을 개략적으로 나타내는 도면으로써, 도면의 좌측으로부터 차례대로 발광영역, 유기발광층 마진영역, 공통전극 마진영역 및 게이트 구동회로부를 예를 들어 나타내고 있다.
- [0058] 도면에 도시된 바와 같이, 본 발명의 실시예에 따른 OLED 표시소자는 투명한 유리 또는 플라스틱 등의 절연물질로 이루어진 기관(110) 위에 다결정 규소로 이루어진 제 1 액티브층(124a) 및 제 2 액티브층(124b)이 형성되어 있다.
- [0059] 이때, 설명의 편의를 위해 상기 발광영역에는 스위칭 박막 트랜지스터 및 구동 박막 트랜지스터가 형성되며, 상기 게이트 구동회로부에는 게이트 구동 박막 트랜지스터가 형성되는 것으로 한다. 즉, 예를 들어 상기 발광영역의 기관(110)에는 제 1 액티브층(124a)이 형성되어 있으며, 상기 게이트 구동회로부의 기관(110)에는 제 2 액티

브층(124b)이 형성되어 있다.

- [0060] 이때, 상기 본 발명의 실시예는 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b)이 다결정 규소로 이루어진 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며, 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b)은 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 산화물 반도체로 이루어질 수 있다.
- [0061] 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b)을 포함하는 기판(110) 위에는 질화규소(SiNx) 또는 이산화규소(SiO₂) 등으로 이루어진 게이트절연막(115a)이 형성되어 있으며, 그 위에 제 1 게이트전극(121a), 게이트라인(미도시), 유지전극(storage electrode)(미도시) 및 제 2 게이트전극(121b)(이하, 상기 제 1 게이트전극(121a), 게이트라인, 유지전극 및 제 2 게이트전극(121b)을 포함하여 게이트 배선이라 함)이 형성되어 있다.
- [0062] 이때, 상기 제 1 게이트전극(121a) 및 제 2 게이트전극(121b)은 각각 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b) 상부에 위치한다.
- [0063] 이때, 상기 유기발광층 마진영역과 공통전극 마진영역에는 상기 게이트 배선용 금속으로 이루어진 더미 배선(120)이 형성될 수 있다. 참고로, 상기 유기발광층 마진영역과 공통전극 마진영역은 배선영역을 의미한다.
- [0064] 상기 제 1 게이트전극(121a), 게이트라인, 유지전극 및 제 2 게이트전극(121b)이 형성된 기판(110) 위에는 질화규소 또는 이산화규소 등으로 이루어진 제 1 보호막(passivation layer)(115b)이 형성되어 있으며, 그 위에 데이터라인(미도시)과 구동 전압라인(미도시)과 제 1 소오스/드레인전극(122a, 123a) 및 제 2 소오스/드레인전극(122b, 123b)(이하, 상기 데이터라인과 구동 전압라인과 제 1 소오스/드레인전극(122a, 123a) 및 제 2 소오스/드레인전극(122b, 123b)을 포함하여 데이터 배선이라 함)이 형성되어 있다.
- [0065] 이때, 상기 제 1 소오스전극(122a)과 제 1 드레인전극(123a)은 상기 제 1 게이트전극(121a)을 중심으로 서로 마주보고, 상기 제 2 소오스전극(122b)과 제 2 드레인전극(123b)은 상기 제 2 게이트전극(121b)을 중심으로 서로 마주본다.
- [0066] 또한, 상기 제 1 소오스/드레인전극(122a, 123a)은 제 1 콘택홀을 통해 상기 제 1 액티브층(124a)의 소오스/드레인영역에 전기적으로 접속하며, 상기 제 2 소오스/드레인전극(122b, 123b)은 제 2 콘택홀을 통해 상기 제 2 액티브층(124b)의 소오스/드레인영역에 전기적으로 접속하게 된다.
- [0067] 이때, 상기 유기발광층 마진영역 및 공통전극 마진영역에는 각각 상기 데이터 배선용 금속으로 이루어진 제 1 전원 배선(130) 및 제 2 전원 배선(135)이 형성될 수 있다. 상기 제 2 전원 배선(135)은 레퍼런스 배선일 수 있으며, 제 3 콘택홀을 통해 그 하부의 더미 배선(120)과 전기적으로 접속할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 상기 제 3 콘택홀을 통해 제 1 전원 배선(130)과 상기 더미 배선(120)이 전기적으로 접속할 수도 있다.
- [0068] 상기 데이터라인과 구동 전압라인과 제 1 소오스/드레인전극(122a, 123a) 및 제 2 소오스/드레인전극(122b, 123b)이 형성된 기판(110) 위에는 질화규소 또는 이산화규소 등으로 이루어진 제 2 보호막(115c)이 형성되어 있으며, 그 위의 포토 아크릴과 같은 유기 절연물질로 이루어진 평탄화막(115d)이 형성되어 있다.
- [0069] 이때, 상기 평탄화막(115d)과 제 2 보호막(115c)에는 상기 제 1 드레인전극(123a)을 노출시키는 제 4 콘택홀이 형성되어 있으며, 상기 유기발광층 마진영역 및 공통전극 마진영역의 평탄화막(115d)과 제 2 보호막(115c)은 일부가 선택적으로 제거되어 상기 제 1 전원 배선(130) 및 제 2 전원 배선(135)이 노출되게 된다.
- [0070] 그리고, 상기 평탄화막(115d) 위에는 화소전극(pixel electrode)(118)과 연결전극(connecting electrode)(미도시)이 형성되어 있다. 이들은 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO) 등의 투명한 도전물질이나 알루미늄, 은 또는 그 합금 등의 반사성 도전물질로 이루어질 수 있다.
- [0071] 이때, 애노드인 상기 화소전극(118)은 상기 제 4 콘택홀을 통해 상기 제 1 드레인전극(123a)과 전기적으로 접속하게 된다.
- [0072] 이때, 상기 애노드용 금속을 이용하여 상기 제 1 전원 배선(130) 위에 제 1 전원 배선패턴(130')을 형성하는 한편, 상기 제 2 전원 배선(135) 위에 제 2 전원 배선패턴(135')을 형성하게 된다.
- [0073] 전술한 바와 같이 상기 발광영역에 수평 배선을 인입하여 사용하는 경우 상기 제 1 전원 배선패턴(130')과 제 2 전원 배선패턴(135')은 서로 분리되도록 일정한 갭을 가진다.

- [0074] 이와 같이 상기 제 1 전원 배선(130) 위에 제 1 전원 배선패턴(130')이 형성되어 상기 제 1 전원 배선(130)과 접속함에 따라 실질적으로 상기 제 1 전원 배선(130)의 두께가 증가하는 효과를 얻을 수 있어, 동일한 배선저항을 갖는 경우 배선의 폭을 감소시킬 수 있게 된다.
- [0075] 또한, 상기 제 2 전원 배선(135) 위에 제 2 전원 배선패턴(135')이 형성되는 한편, 그 하부에 더미 배선(120)이 형성되어 상기 제 2 전원 배선(135)과 접속함에 따라 실질적으로 상기 제 2 전원 배선(135)의 두께가 증가하는 효과를 얻을 수 있어, 동일한 배선저항을 갖는 경우 배선의 폭을 감소시킬 수 있게 된다.
- [0076] 이때, 도면부호 H는 애노드 홀을 나타내며, 상기 화소전극(118)과 제 1 전원 배선패턴(130') 및 제 2 전원 배선패턴(135')이 형성된 기판(110) 위에는 격벽(partition)(125)이 형성되어 있다.
- [0077] 이때, 상기 격벽(125)은 화소전극(118) 가장자리 주변을 둑(bank)처럼 둘러싸서 개구부(opening)를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어진다. 상기 격벽(125)은 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 격벽(125)은 차광부재의 역할을 하게 된다.
- [0078] 그리고, 본 발명의 실시예에 따른 상기 격벽(125)은 상기 유기발광층 마진영역에 형성된 제 1 전원 배선패턴(130')은 덮는 한편, 상기 공통전극 마진영역에 형성된 제 2 전원 배선패턴(135')의 일부는 노출시키도록 형성되어 있으나, 본 발명이 이에 한정되는 것은 아니다.
- [0079] 상기 격벽(125)이 형성된 기판(110) 위에는 소정의 유기발광층(126)이 형성되어 있다.
- [0080] 이때, 상기 유기발광층(126)은 빛을 내는 발광층 외에 발광층의 발광 효율을 향상하기 위한 부대층(auxiliary layer)을 포함하는 다층 구조를 가질 수 있다. 상기 부대층에는 전자와 정공의 균형을 맞추기 위한 전자수송층 및 정공수송층과 전자와 정공의 주입을 강화하기 위한 전자주입층 및 정공주입층 등이 있다.
- [0081] 상기 유기발광층(126) 위에는 캐소드인 공통전극(common electrode)(128)이 형성되어 있다. 이때, 상기 공통전극(128)은 공통 전압을 인가 받으며, 칼슘(Ca), 바륨(Ba), 마그네슘(Mg), 알루미늄, 은 등을 포함하는 반사성 도전물질 또는 ITO, IZO 등의 투명한 도전물질로 이루어질 수 있다.
- [0082] 그리고, 상기 공통전극(128)을 구성하는 캐소드용 금속은 노출된 상기 제 2 전원 배선패턴(135')과 일부 접속하게 된다.
- [0083] 이와 같이 상기 더미 배선(120)과 제 1 전원 배선패턴(130') 및 제 2 전원 배선패턴(135') 등의 더미전극을 사용하는 경우 실질적으로 전원 배선(130, 135)의 두께가 증가하는 효과를 얻을 수 있어 배선저항이 감소되는 것을 알 수 있다.
- [0084] 이때, 배선저항의 감소로 전원 배선(130, 135)의 폭을 줄일 수 있으며, 그 줄어든 폭(상기 도 6에 도시된 α)만큼 다른 신호선 또는 배선을 추가로 형성할 수 있게 된다.
- [0085] 도 8 및 도 9는 더미전극의 사용에 따른 전압 감소를 나타내기 위한 시뮬레이션(simulation) 결과로써, 4.3" WVGA(wide video graphics array) OLED 표시소자를 예를 들고 있다.
- [0086] 이때, 상기 도 8은 더미전극을 사용하지 않은 경우이고, 상기 도 9는 더미전극을 사용한 경우의 시뮬레이션 결과를 나타내고 있다.
- [0087] 또한, 상기 도 8 및 도 9는 패널의 하부가 상측에 위치하도록 패널을 배치한 경우의 배선저항을 보여주고 있다.
- [0088] 상기 도 8 및 도 9를 참조하면, 더미전극을 사용하는 경우 0.5V의 구동에서도 더미전극을 사용하지 않은 0.7V의 구동과 동일한 배선저항을 보여주고 있음을 알 수 있다.
- [0089] 즉, 전술한 더미 배선과 제 1 전원 배선패턴 및 제 2 전원 배선패턴 등의 더미전극을 사용하는 경우 실질적으로 전원 배선의 두께가 증가하는 효과를 얻을 수 있어 배선저항 감소로 인해 구동 전압이 감소되는 것을 알 수 있다.
- [0090] 이때, 배선저항의 감소로 배선의 폭을 줄일 수 있으며, 그 줄어든 폭만큼 다른 신호선 또는 배선을 추가로 형성할 수 있게 된다.
- [0091] 예를 들어, 더미전극을 사용한 경우는 더미전극을 사용하지 않은 경우에 비해 측면 저항이 약 1/13로 줄어들게 되며, 더미전극을 사용하지 않은 경우 약 600 μ m 폭의 배선영역이 필요한데 비해 더미전극을 사용한 경우는 약 550 μ m 폭의 배선영역만이 필요하게 된다. 그 결과 여분의 50 μ m는 다른 영역의 신호선 또는 배선으로 사용할 수

있다.

- [0092] 이하, 상기와 같이 구성되는 본 발명의 실시예에 따른 OLED 표시소자의 제조방법을 도면을 참조하여 상세히 설명한다.
- [0093] 도 10a 내지 도 10i는 상기 도 7에 도시된 유기발광다이오드 표시소자의 제조방법을 순차적으로 나타내는 단면도로써, 도면의 좌측으로부터 차례대로 표시소자의 발광영역, 유기발광층 마진영역, 공동전극 마진영역 및 게이트 구동회로부의 제조방법을 예를 들어 나타내고 있다.
- [0094] 도 10a에 도시된 바와 같이, 투명한 유리 또는 플라스틱 등의 절연물질로 이루어진 기판(110) 위에 버퍼막(buffer layer)(미도시)과 규소막을 형성한다.
- [0095] 이때, 상기 버퍼막은 상기 기판(110) 내에 존재하는 나트륨(natrium; Na) 등의 불순물이 공정 중에 상부 층으로 침투하는 것을 차단하는 역할을 한다.
- [0096] 상기 규소막은 비정질 규소 또는 다결정 규소로 형성할 수 있으나, 상기 본 발명의 실시예에서는 다결정 규소를 이용하여 박막 트랜지스터를 구성한 경우를 예를 들어 나타내고 있다. 이때, 상기 다결정 규소는 기판(110) 위에 비정질 규소를 증착한 후 여러 가지 결정화 방식을 이용하여 형성할 수 있으며, 이를 설명하면 다음과 같다.
- [0097] 먼저, 비정질 규소는 여러 가지 방법으로 증착할 수 있으며, 상기 비정질 규소를 증착하는 대표적인 방법으로는 저압 화학 기상 증착(Low Pressure Chemical Vapor Deposition; LPCVD)방법과 플라즈마 화학 기상 증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)방법이 있다.
- [0098] 상기 비정질 규소를 결정화하는 방법으로는 크게 비정질 규소를 고온 요로(furnace)에서 열처리하는 고상 결정화(Solid Phase Crystallization; SPC)방법과 레이저를 이용하는 엑시머 레이저 어닐링(Eximer Laser Annealing; ELA)방법이 있다.
- [0099] 상기 레이저 결정화로는 펄스(pulse) 형태의 레이저를 이용한 엑시머 레이저 어닐링방법이 주로 이용되나, 근래에는 그레인(grain)을 수평방향으로 성장시켜 결정화특성을 향상시킨 순차적 수평결정화(Sequential Lateral Solidification; SLS)방법이 연구되고 있다.
- [0100] 이후, 포토리소그래피공정을 통해 상기 규소막을 선택적으로 제거함으로써 상기 다결정 규소로 이루어진 제 1 액티브층(124a) 및 제 2 액티브층(124b)을 형성한다.
- [0101] 이때, 설명의 편의를 위해 상기 발광영역에는 스위칭 박막 트랜지스터 및 구동 박막 트랜지스터가 형성되며, 상기 게이트 구동회로부에는 게이트 구동 박막 트랜지스터가 형성되는 것으로 한다. 즉, 예를 들어 상기 발광영역의 기판(110)에는 상기 제 1 액티브층(124a)이 형성되게 되며, 상기 게이트 구동회로부의 기판(110)에는 상기 제 2 액티브층(124b)이 형성되게 된다.
- [0102] 이때, 전술한 바와 같이 상기 본 발명의 실시예는 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b)을 다결정 규소로 형성한 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며, 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b)은 수소화 비정질 규소 또는 산화물 반도체로 이루어질 수 있다.
- [0103] 한편, 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b)으로 수소화 비정질 규소를 이용하는 경우에는 상기 비정질 규소와 함께 n+ 비정질 규소를 증착하여 패터닝함으로써 저항성 접촉 부재를 형성하게 되며, 이 경우에는 코플라나(coplanar) 구조 대신에 탑 게이트(top gate) 구조로 박막 트랜지스터를 형성할 수 있다. 이와 같이 본 발명은 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b)을 구성하는 물질 및 그에 따른 박막 트랜지스터의 구조에 관계없이 적용 가능하다.
- [0104] 다음으로, 도 10b에 도시된 바와 같이, 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b)이 형성된 기판(110) 위에 질화규소 또는 이산화규소 등으로 이루어진 게이트절연막(115a)을 형성하며, 그 위에 제 1 게이트전극(121a), 게이트라인(미도시), 유지전극(미도시) 및 제 2 게이트전극(121b)을 형성한다.
- [0105] 이때, 상기 제 1 게이트전극(121a), 게이트라인, 유지전극 및 제 2 게이트전극(121b)은 제 1 도전막을 상기 기판(110) 전면에 증착한 후 포토리소그래피공정을 통해 선택적으로 패터닝하여 형성하게 된다.
- [0106] 여기서, 상기 제 1 도전막으로 알루미늄(Al)이나 알루미늄 합금(Al alloy) 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti)과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나,

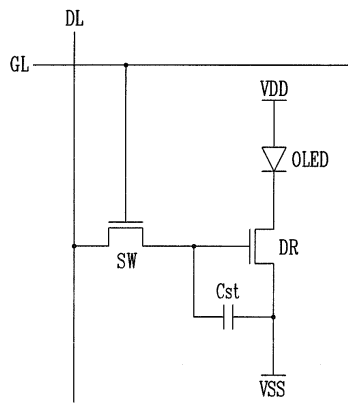
이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다층막 구조를 가질 수 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어질 수 있다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO 및 IZO와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 예를 들면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 만들어질 수 있다.

- [0107] 상기 제 1 게이트전극(121a), 게이트라인, 유지전극 및 제 2 게이트전극(121b)의 측면은 기판(110) 면에 대하여 경사질 수 있으며, 그 경사각은 약 30° 내지 약 80° 인 것이 바람직하다.
- [0108] 상기 제 1 게이트전극(121a) 및 제 2 게이트전극(121b)은 각각 상기 제 1 액티브층(124a) 및 제 2 액티브층(124b) 상부에 위치한다.
- [0109] 이때, 전술한 바와 같이 상기 유기발광층 마진영역과 공통전극 마진영역에는 상기 게이트 배선용 금속으로 이루어진 더미 배선(120)이 형성될 수 있다.
- [0110] 다음으로, 도 10c에 도시된 바와 같이, 상기 제 1 게이트전극(121a), 게이트라인, 유지전극 및 제 2 게이트전극(121b)이 형성된 기판(110) 전면에 질화규소 또는 이산화규소 등으로 이루어진 제 1 보호막(115b)을 형성한 후, 포토리소그래피공정을 통해 상기 제 1 보호막(115b)과 게이트절연막(115a)을 선택적으로 제거하여 상기 제 1 액티브층(124a)의 소오스/드레인영역을 노출시키는 제 1 콘택홀(150a) 및 상기 제 2 액티브층(124b)의 소오스/드레인영역을 노출시키는 제 2 콘택홀(150b)을 형성한다.
- [0111] 또한, 상기 포토리소그래피공정을 통해 상기 제 1 보호막(115b)을 선택적으로 제거하여 상기 더미 배선(120)을 노출시키는 제 3 콘택홀(150c)을 형성한다.
- [0112] 그리고, 도 10d에 도시된 바와 같이, 상기 제 1 보호막(115b)이 형성된 기판(110) 전면에 제 2 도전막을 형성한 후, 포토리소그래피공정을 통해 상기 제 2 도전막을 선택적으로 제거함으로써 상기 제 2 도전막으로 이루어진 데이터라인(미도시)과 구동 전압라인(미도시)과 제 1 소오스/드레인전극(122a, 123a) 및 제 2 소오스/드레인전극(122b, 123b)을 형성한다.
- [0113] 이때, 상기 제 1 소오스전극(122a)과 제 1 드레인전극(123a)은 상기 제 1 게이트전극(121a)을 중심으로 서로 마주보고, 상기 제 2 소오스전극(122b)과 제 2 드레인전극(123b)은 상기 제 2 게이트전극(121b)을 중심으로 서로 마주본다.
- [0114] 또한, 상기 제 1 소오스/드레인전극(122a, 123a)은 상기 제 1 콘택홀을 통해 상기 제 1 액티브층(124a)의 소오스/드레인영역에 전기적으로 접속하며, 상기 제 2 소오스/드레인전극(122b, 123b)은 상기 제 2 콘택홀을 통해 상기 제 2 액티브층(124b)의 소오스/드레인영역에 전기적으로 접속하게 된다.
- [0115] 이때, 상기 유기발광층 마진영역 및 공통전극 마진영역에는 각각 상기 데이터 배선용 금속으로 이루어진 제 1 전원 배선(130) 및 제 2 전원 배선(135)이 형성될 수 있다. 상기 제 2 전원 배선(135)은 레퍼런스 배선일 수 있으며, 상기 제 3 콘택홀을 통해 그 하부의 더미 배선(120)과 전기적으로 접속할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 상기 제 3 콘택홀을 통해 제 1 전원 배선(130)과 상기 더미 배선(120)이 전기적으로 접속할 수도 있다.
- [0116] 또한, 상기 제 2 도전막으로 알루미늄이나 알루미늄 합금 등 알루미늄 계열 금속, 은이나 은 합금 등 은 계열 금속, 구리나 구리 합금 등 구리 계열 금속, 몰리브덴이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다층막 구조를 가질 수 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어질 수 있다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO 및 IZO와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 예를 들면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 만들어질 수 있다.
- [0117] 상기 데이터라인과 구동 전압라인과 제 1 소오스/드레인전극(122a, 123a) 및 제 2 소오스/드레인전극(122b, 123b) 또한 그 측면이 기판(110) 면에 대하여 약 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- [0118] 다음으로, 도 10e에 도시된 바와 같이, 상기 데이터라인과 구동 전압라인과 제 1 소오스/드레인전극(122a, 123a)과 제 2 소오스/드레인전극(122b, 123b)과 제 1 전원 배선(130) 및 제 2 전원 배선(135)이 형성된 기판(110) 전면에 질화규소 또는 이산화규소 등으로 이루어진 제 2 보호막(115c)을 형성한 후, 그 위에 포토 아크릴

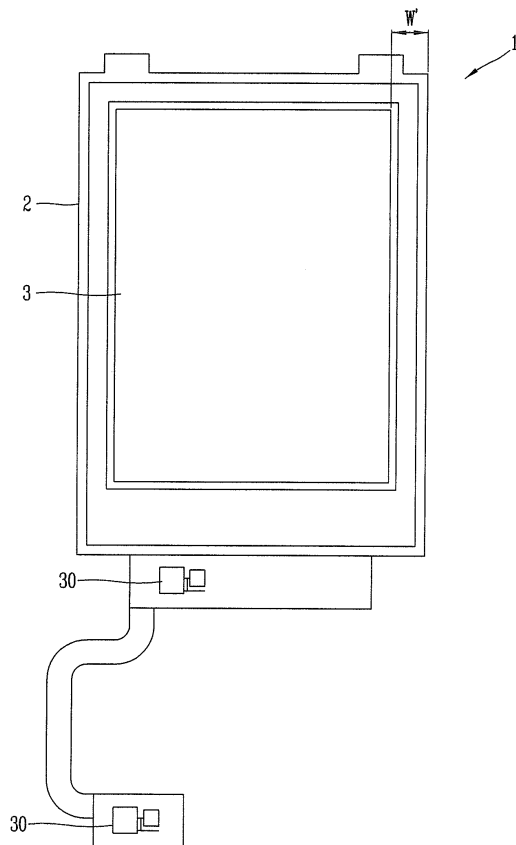
과 같은 유기 절연물질로 이루어진 평탄화막(115d)을 형성한다.

- [0119] 이후, 포토리소그래피공정을 통해 상기 평탄화막(115d)과 제 2 보호막(115c)을 선택적으로 제거하여 상기 제 1 드레인전극(123a)을 노출시키는 제 4 콘택홀(150d)을 형성하는 한편, 상기 유기발광층 마진영역 및 공통전극 마진영역의 평탄화막(115d)과 제 2 보호막(115c)을 선택적으로 제거하여 상기 제 1 전원 배선(130) 및 제 2 전원 배선(135)을 외부로 노출시킨다.
- [0120] 그리고, 도 10f에 도시된 바와 같이, 상기 평탄화막(115d)이 형성된 기관(110) 전면에서 제 3 도전막을 증착한 후, 포토리소그래피공정을 통해 상기 제 3 도전막을 선택적으로 제거하여 상기 제 3 도전막으로 이루어진 화소 전극(118)과 연결전극(미도시)을 형성한다.
- [0121] 이때, 상기 제 3 도전막은 ITO 또는 IZO 등의 투명한 도전물질로 이루어질 수 있다.
- [0122] 또한, 애노드인 상기 화소전극(118)은 상기 제 4 콘택홀을 통해 상기 제 1 드레인전극(123a)과 전기적으로 접속하게 된다.
- [0123] 이때, 상기 애노드용 금속을 이용하여 상기 제 1 전원 배선(130) 위에 제 1 전원 배선패턴(130')을 형성하는 한편, 상기 제 2 전원 배선(135) 위에 제 2 전원 배선패턴(135')을 형성하게 된다.
- [0124] 전술한 바와 같이 상기 발광영역에 수평 배선을 인입하여 사용하는 경우 상기 제 1 전원 배선패턴(130')과 제 2 전원 배선패턴(135')은 서로 분리되도록 일정한 갭을 가진다.
- [0125] 이와 같이 상기 제 1 전원 배선(130) 위에 제 1 전원 배선패턴(130')이 형성되어 상기 제 1 전원 배선(130)과 접속함에 따라 실질적으로 상기 제 1 전원 배선(130)의 두께가 증가하는 효과를 얻을 수 있어, 동일한 배선저항을 갖는 경우 배선의 폭을 감소시킬 수 있게 된다.
- [0126] 또한, 상기 제 2 전원 배선(135) 위에 제 2 전원 배선패턴(135')이 형성되는 한편, 그 하부에 더미 배선(120)이 형성되어 상기 제 2 전원 배선(135)과 접속함에 따라 실질적으로 상기 제 2 전원 배선(135)의 두께가 증가하는 효과를 얻을 수 있어, 동일한 배선저항을 갖는 경우 배선의 폭을 감소시킬 수 있게 된다.
- [0127] 다음으로, 도 10g에 도시된 바와 같이, 상기 화소전극(118)과 연결전극과 제 1 전원 배선패턴(130') 및 제 2 전원 배선패턴(135')이 형성된 기관(110) 위에 서브-화소 사이를 구획하는 격벽(125)을 형성한다.
- [0128] 이때, 상기 격벽(125)은 화소전극(118) 가장자리 주변을 둘러싸서 개구부를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어진다. 상기 격벽(125)은 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 격벽(125)은 차광부재의 역할을 하게 된다.
- [0129] 그리고, 본 발명의 실시예에 따른 상기 격벽(125)은 상기 유기발광층 마진영역에 형성된 제 1 전원 배선패턴(130')은 덮는 한편, 상기 공통전극 마진영역에 형성된 제 2 전원 배선패턴(135')의 일부는 노출시키도록 형성되어 있으나, 본 발명이 이에 한정되는 것은 아니다.
- [0130] 그리고, 도 10h에 도시된 바와 같이, 상기 격벽(125)이 형성된 발광영역의 기관(110) 위에 소정의 유기발광층(126)을 형성한다.
- [0131] 전술한 바와 같이 상기 유기발광층(126)은 빛을 내는 발광층 외에 발광층의 발광 효율을 향상하기 위한 부대층을 포함하는 다층 구조를 가질 수 있다. 상기 부대층에는 전자와 정공의 균형을 맞추기 위한 전자수송층 및 정공수송층과 전자와 정공의 주입을 강화하기 위한 전자주입층 및 정공주입층 등이 있다.
- [0132] 다음으로, 도 10i에 도시된 바와 같이, 상기 유기발광층(126)이 형성된 기관(110) 위에 캐소드인 공통전극(128)을 형성한다.
- [0133] 이때, 상기 공통전극(128)은 공통 전압을 인가 받으며, 칼슘, 바륨, 마그네슘, 알루미늄, 은 등을 포함하는 반사성 도전물질 또는 ITO, IZO 등의 투명한 도전물질로 이루어질 수 있다.
- [0134] 그리고, 상기 공통전극(128)을 구성하는 캐소드용 금속은 노출된 상기 제 2 전원 배선패턴(135')과 일부 접속하게 된다.
- [0135] 이와 같이 상기 더미 배선(120)과 제 1 전원 배선패턴(130') 및 제 2 전원 배선패턴(135') 등의 더미전극을 사용하는 경우 실질적으로 전원 배선(130, 135)의 두께가 증가하는 효과를 얻을 수 있어 배선저항이 감소되는 것을 알 수 있다.

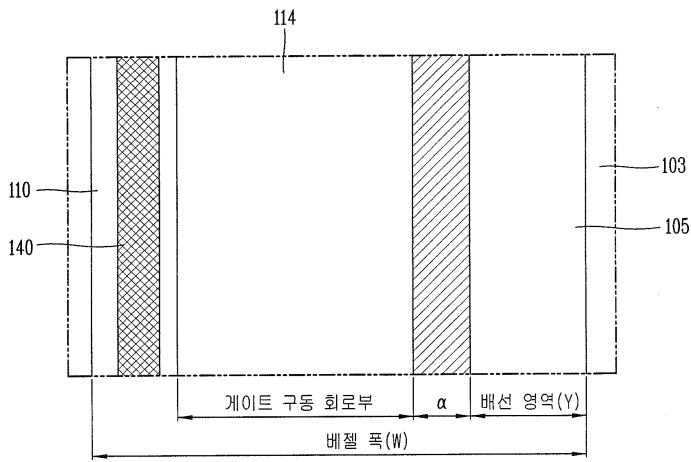
도면2



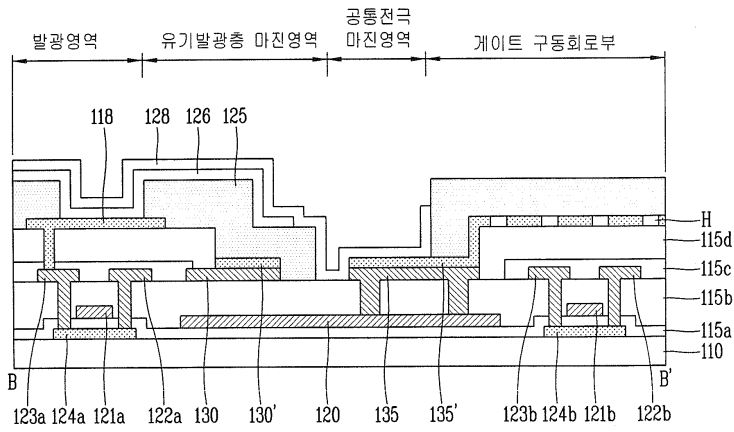
도면3



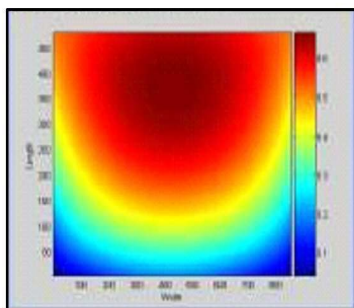
도면6



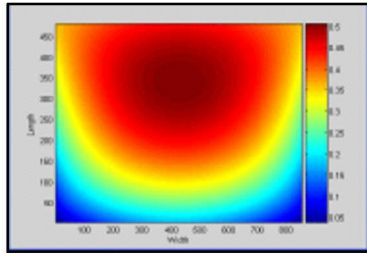
도면7



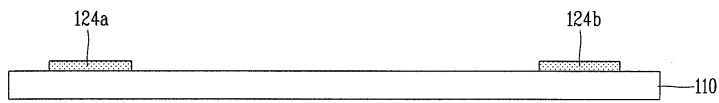
도면8



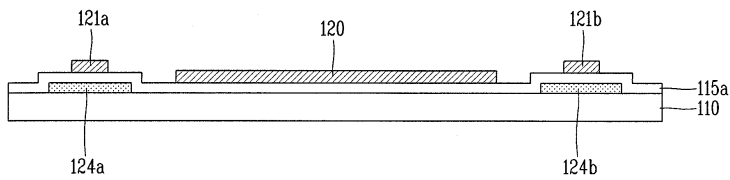
도면9



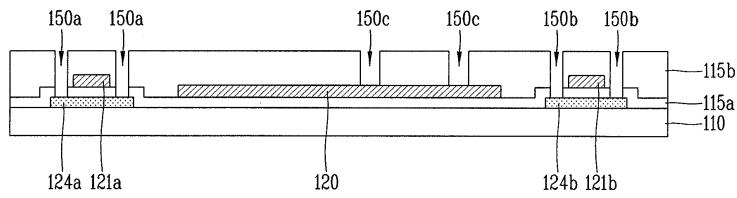
도면10a



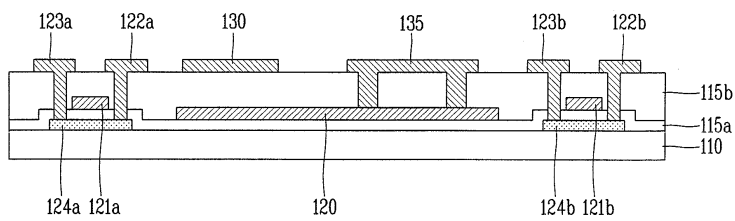
도면10b



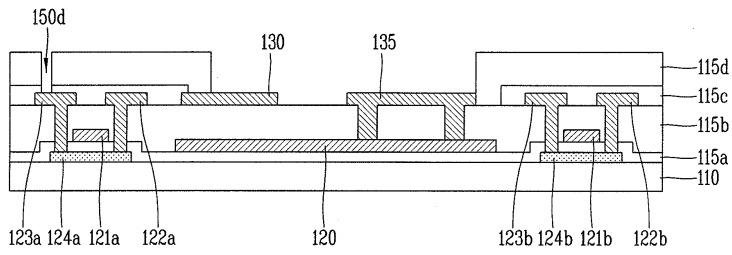
도면10c



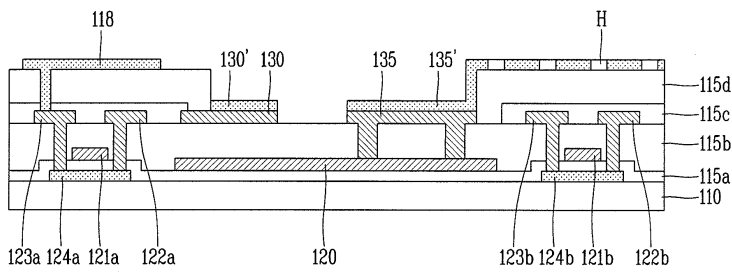
도면10d



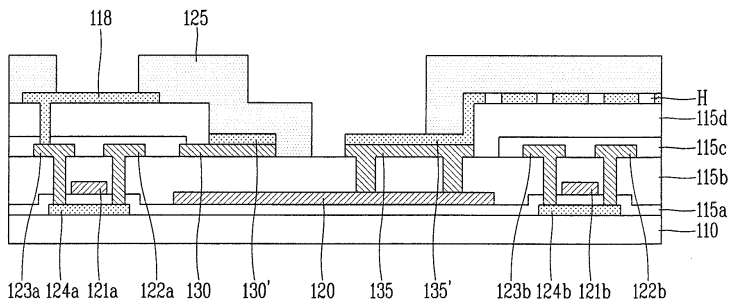
도면10e



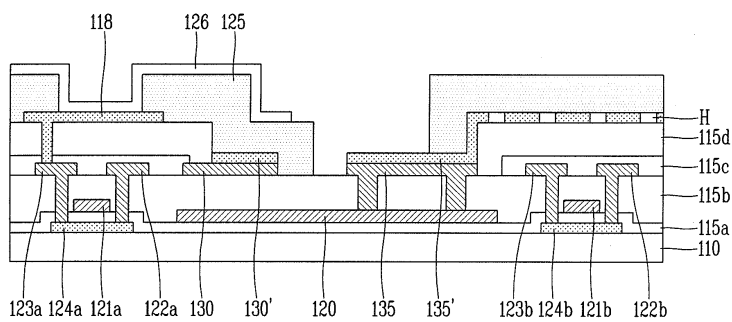
도면10f



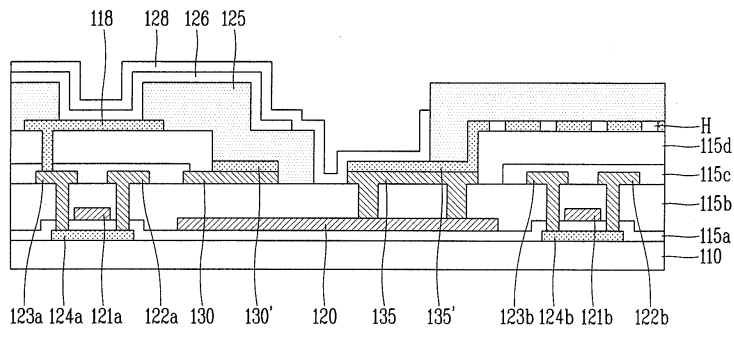
도면10g



도면10h



도면10i



专利名称(译)	有机发光二极管显示装置及其制造方法		
公开(公告)号	KR101818451B1	公开(公告)日	2018-01-16
申请号	KR1020100134890	申请日	2010-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HYUN HO 이현오 SIM JAE HO 심재호		
发明人	이현오 심재호		
IPC分类号	H01L27/32 G09G3/3225		
CPC分类号	H01L27/3276 H01L27/3223 H01L27/3279 G09G3/3225 H01L2227/323		
代理人(译)	Bakyounbok		
其他公开文献	KR1020120072948A		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机发光二极管显示装置及其制造方法，通过使用金属作为阳极和阴极来补偿减小的布线宽度，从而减少不必要的空间。组成：第一有源层 (124a) 和第二有源层 (124b) 形成在基板 (110) 上。第一栅电极 (121a) 和第二栅电极 (121b) 分别形成在第一有源层和第二有源层上。在第一栅电极和第二栅电极上形成第一钝化层 (115b) 。第一源/漏电极 (122a , 123a) 通过第一接触孔电连接到第一有源层的源/漏区。第二源/漏电极 (122b , 123b) 通过第二接触孔电连接到第二有源层的源/漏区。

