



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년10월19일
(11) 등록번호 10-1193195
(24) 등록일자 2012년10월15일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01)

(21) 출원번호 10-2010-0063868

(22) 출원일자 2010년07월02일

심사청구일자 2010년07월02일

(65) 공개번호 10-2012-0003165

(43) 공개일자 2012년01월10일

(56) 선행기술조사문헌

JP2002033198 A*

JP2008112112 A*

JP2010097925 A*

KR1020100047457 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

하재홍

경기도 용인시 기흥구 삼성2로 95 (농서동)

황규환

경기도 용인시 기흥구 삼성2로 95 (농서동)

(뒷면에 계속)

(74) 대리인

리엔목특허법인

전체 청구항 수 : 총 18 항

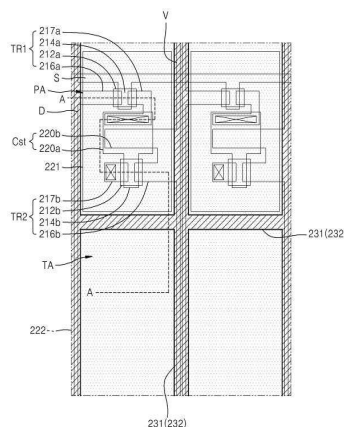
심사관 : 김주승

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명은 투과율을 향상시켜 투명하도록 함과 동시에 대향 전극에서의 전압 강하를 줄이기 위한 것으로, 투과 영역과 상기 투과 영역을 사이에 두고 서로 이격된 복수의 화소 영역들이 구획된 제1기판과, 상기 제1기판 상에 형성되고 상기 각 화소 영역 내에 위치하는 복수의 박막 트랜지스터와, 상기 복수의 박막 트랜지스터를 덮는 패시베이션막과, 상기 패시베이션막 상에 상기 각 박막 트랜지스터와 전기적으로 연결되도록 형성되고, 상기 각 화소 영역 내에 위치하며, 상기 각 박막 트랜지스터를 가릴 수 있도록 상기 각 박막 트랜지스터와 중첩되도록 배치된 복수의 화소 전극과, 상기 복수의 화소 전극과 대향되고 상기 투과 영역 및 화소 영역들에 걸쳐 위치하는 대향 전극과, 상기 화소 전극과 대향 전극의 사이에 개재되어 발광하는 유기 발광층과, 상기 대향 전극과 대향되도록 배치되고 상기 기판과 접합되는 제2기판과, 상기 제2기판과 대향 전극 사이에 개재되고 양단이 각각 상기 제2기판 및 대향 전극에 접하며 도전성 물질로 구비된 제1도전부와, 상기 대향 전극을 사이에 두고 상기 제1도전부와 대향되고, 상기 대향 전극에 접하며 도전성 물질로 구비된 제2도전부를 포함하는 유기 발광 표시장치에 관한 것이다.

대표도 - 도5



(72) 발명자

윤석규

경기도 용인시 기흥구 삼성2로 95 (농서동)

송영우

경기도 용인시 기흥구 삼성2로 95 (농서동)

이중혁

경기도 용인시 기흥구 삼성2로 95 (농서동)

김금남

경기도 용인시 기흥구 삼성2로 95 (농서동)

황영인

경기도 용인시 기흥구 삼성2로 95 (농서동)

특허청구의 범위

청구항 1

투과 영역과 상기 투과 영역을 사이에 두고 서로 이격된 복수의 화소 영역들이 구획된 제1기판;

상기 제1기판 상에 형성되고 상기 각 화소 영역 내에 위치하는 복수의 박막 트랜지스터;

상기 복수의 박막 트랜지스터를 덮는 패시베이션막;

상기 패시베이션막 상에 상기 각 박막 트랜지스터와 전기적으로 연결되도록 형성되고, 상기 각 화소 영역 내에 위치하며, 상기 각 박막 트랜지스터를 가릴 수 있도록 상기 각 박막 트랜지스터와 중첩되도록 배치된 복수의 화소 전극;

상기 패시베이션막 상에 상기 화소 전극의 가장자리를 덮는 절연막;

상기 복수의 화소 전극과 대향되고, 상기 투과 영역 및 화소 영역들에 걸쳐 위치하며, 상기 절연막 상에 형성되는 대향 전극;

상기 화소 전극과 대향 전극의 사이에 개재되어 발광하는 유기 발광층;

상기 대향 전극과 대향되도록 배치되고 상기 기판과 접합되는 제2기판;

상기 제2기판과 대향 전극 사이에 개재되고, 양단이 각각 상기 제2기판 및 대향 전극에 접하며, 도전성 물질로 구비된 제1도전부; 및

상기 절연막 상에 형성되어 상기 대향 전극에 의해 덮이고, 상기 대향 전극을 사이에 두고 상기 제1도전부와 대향되며, 상기 대향 전극에 접하고, 도전성 물질로 구비된 제2도전부;를 포함하는 유기 발광 표시장치.

청구항 2

제1항에 있어서,

상기 화소 전극의 면적은 상기 화소 영역들 중 하나의 면적과 동일한 것을 특징으로 하는 유기 발광 표시장치.

청구항 3

제1항에 있어서,

상기 각 박막 트랜지스터와 전기적으로 연결된 복수의 도전 라인들을 더 포함하고, 상기 도전 라인들 중 적어도 하나는 상기 각 화소 전극과 중첩되도록 배열된 것을 특징으로 하는 유기 발광 표시장치.

청구항 4

제1항에 있어서,

상기 투과 영역의 면적은 상기 화소 영역들과 상기 투과 영역의 면적의 합에 대해 5% 내지 90%의 범위 내인 것을 특징으로 하는 유기 발광 표시장치.

청구항 5

제1항에 있어서,

상기 패시베이션막은 상기 투과 영역 및 화소 영역들 모두에 형성되고, 투명한 물질로 구비된 것을 특징으로 하는 유기 발광 표시장치.

청구항 6

제1항에 있어서,

상기 제1도전부 및 제2도전부는 적어도 일부가 상기 투과 영역에 중첩되도록 배치된 것을 특징으로 하는 유기 발광 표시장치.

청구항 7

제1항에 있어서,

상기 제1도전부는 상기 제2기판의 상기 대향 전극을 향한 면에 형성된 것을 특징으로 하는 발광 표시장치.

청구항 8

삭제

청구항 9

제1항에 있어서,

상기 대향 전극은 상기 투과 영역의 적어도 일부에 대응되도록 개구된 투과창을 더 구비하고, 상기 제1도전부 및 제2도전부는 상기 투과창에 인접하게 배치된 것을 특징으로 하는 발광 표시장치.

청구항 10

제1항에 있어서,

상기 화소 전극은 반사 전극인 것을 특징으로 하는 발광 표시장치.

청구항 11

투과 영역과 상기 투과 영역을 사이에 두고 서로 이격된 복수의 화소 영역들이 구획된 제1기판;

상기 제1기판 상에 형성되고 각각 적어도 하나의 박막 트랜지스터를 포함하며, 상기 각 화소 영역 내에 위치하는 복수의 화소 회로부;

상기 화소 회로부들을 덮는 제1절연막;

상기 제1절연막 상에 상기 각 화소 회로부와 전기적으로 연결되도록 형성되고 상기 각 화소 회로부를 가릴 수 있도록 상기 각 화소 회로부와 중첩되도록 배치된 복수의 화소 전극;

상기 제1절연막 상에 상기 화소 전극의 가장자리를 덮는 제2절연막;

상기 복수의 화소 전극들과 대향되고 상기 투과 영역 및 화소 영역들에 걸쳐 위치하고 상기 제2절연막 상에 형성되는 대향 전극;

상기 화소 전극과 대향 전극의 사이에 개재되어 발광하는 유기 발광층;

상기 대향 전극과 대향되도록 배치되고 상기 기판과 접합되는 제2기판;

상기 제2기판과 대향 전극 사이에 개재되고 양단이 각각 상기 제2기판 및 대향 전극에 접하며 도전성 물질로 구비된 제1도전부; 및

상기 제2절연막 상에 형성되어 상기 대향 전극에 의해 덮이고, 상기 대향 전극을 사이에 두고 상기 제1도전부와 대향되며, 상기 대향 전극에 접하고, 도전성 물질로 구비된 제2도전부;를 포함하는 유기 발광 표시장치.

청구항 12

제11항에 있어서,

상기 화소 전극은 상기 각 화소 영역과 동일한 영역에 형성된 것을 특징으로 하는 유기 발광 표시장치.

청구항 13

제11항에 있어서,

상기 각 화소 회로부와 전기적으로 연결된 복수의 도전 라인들을 더 포함하고, 상기 각 도전 라인들 중 적어도 하나는 상기 각 화소 영역을 지나도록 배열된 것을 특징으로 하는 유기 발광 표시장치.

청구항 14

제11항에 있어서,

상기 투과 영역의 면적은 상기 화소 영역들과 상기 투과 영역의 면적의 합에 대해 5% 내지 90%의 범위 내인 것을 특징으로 하는 유기 발광 표시장치.

청구항 15

제11항에 있어서,

상기 투과 영역 및 화소 영역들에는 상기 제1절연막 및 상기 제2절연막이 배치되고, 상기 제1절연막 및 제2절연막들은 투명한 물질로 구비된 것을 특징으로 하는 유기 발광 표시장치.

청구항 16

제11항에 있어서,

상기 제1도전부 및 제2도전부는 적어도 일부가 상기 투과 영역에 중첩되도록 배치된 것을 특징으로 하는 유기 발광 표시장치.

청구항 17

제11항에 있어서,

상기 제1도전부는 상기 제2기판의 상기 대향 전극을 향한 면에 형성된 것을 특징으로 하는 발광 표시장치.

청구항 18

삭제

청구항 19

제11항에 있어서,

상기 대향 전극은 상기 투과 영역의 적어도 일부에 대응되도록 개구된 투과창을 더 구비하고, 상기 제1도전부 및 제2도전부는 상기 투과창에 인접하게 배치된 것을 특징으로 하는 발광 표시장치.

청구항 20

제11항에 있어서,

상기 화소 전극은 반사 전극인 것을 특징으로 하는 발광 표시장치.

명세서

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로, 보다 상세하게는 투명한 유기 발광 표시장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 시야각, 콘트라스트(contrast), 응답속도, 소비전력 등의 측면에서 특성이 우수하기 때문에 MP3 플레이어나 휴대폰 등과 같은 개인용 휴대기기에서 텔레비전(TV)에 이르기까지 응용 범위가 확대되고 있다.

[0003] 이러한 유기 발광 표시 장치는 자발광 특성을 가지며, 액정 표시 장치와 달리 별도의 광원을 필요로 하지 않으므로 두께와 무게를 줄일 수 있다.

[0004] 또한, 유기 발광 표시 장치는 장치 내부의 박막 트랜지스터나 유기 발광 소자를 투명한 형태로 만들어 줌으로써, 투명 표시 장치로 형성할 수 있다.

[0005] 그런데, 이러한 투명 표시 장치에서는, 스위치 오프 상태일 때 반대편에 위치한 사물 또는 이미지가 유기 발광 소자 뿐만 아니라 박막 트랜지스터 및 여러 배선 등의 패턴 및 이들 사이의 공간을 투과해 사용자에게 전달되는데, 비록 투명 표시 장치라 하더라도 전술한 유기 발광 소자, 박막 트랜지스터 및 배선들 자체의 투과율이 그리

높지 않고, 이들 사이 공간도 매우 적어 전체 디스플레이의 투과율은 높지 못하다.

[0006] 또한, 전술한 패턴들, 즉, 유기 발광 소자, 박막 트랜지스터 및 배선들의 패턴들에 의해 사용자는 왜곡된 이미지를 전달받게 될 수 있다. 이는 상기 패턴들 사이의 간격이 수백 nm 수준이기 때문에, 가시광 파장과 동일 수준이 되어 투과된 빛의 산란을 야기하게 되기 때문이다.

[0007] 뿐만 아니라, 외광에 대한 투과율을 높이기 위하여 화면 전체에 대해 공통으로 증착되는 대향 전극을 얇게 형성할 경우에는 이 대향 전극에서 전압 강하(즉, IR drop) 현상이 나타날 우려가 있고, 특히 유기 발광 표시 장치의 크기가 증가됨에 따라 상기 현상이 두드러질 우려가 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명은, 투과율을 향상시켜 투명하도록 함과 동시에 대향 전극에서의 전압 강하를 줄일 수 있는 유기 발광 표시 장치를 제공하는 데에 목적이 있다.

[0009] 본 발명의 다른 목적은 투과하는 빛의 산란을 억제하여 투과 이미지의 왜곡 현상이 방지된 투명한 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0010] 상기와 같은 목적을 달성하기 위하여, 본 발명은, 투과 영역과 상기 투과 영역을 사이에 두고 서로 이격된 복수의 화소 영역들이 구획된 제1기판과, 상기 제1기판 상에 형성되고 상기 각 화소 영역 내에 위치하는 복수의 박막 트랜지스터와, 상기 복수의 박막 트랜지스터를 덮는 패시베이션막과, 상기 패시베이션막 상에 상기 각 박막 트랜지스터와 전기적으로 연결되도록 형성되고, 상기 각 화소 영역 내에 위치하며, 상기 각 박막 트랜지스터를 가릴 수 있도록 상기 각 박막 트랜지스터와 중첩되도록 배치된 복수의 화소 전극과, 상기 복수의 화소 전극과 대향되고 상기 투과 영역 및 화소 영역들에 걸쳐 위치하는 대향 전극과, 상기 화소 전극과 대향 전극의 사이에 개재되어 발광하는 유기 발광층과, 상기 대향 전극과 대향되도록 배치되고 상기 기판과 접합되는 제2기판과, 상기 제2기판과 대향 전극 사이에 개재되고 양단이 각각 상기 제2기판 및 대향 전극에 접하며 도전성 물질로 구비된 제1도전부와, 상기 대향 전극을 사이에 두고 상기 제1도전부와 대향되고, 상기 대향 전극에 접하며 도전성 물질로 구비된 제2도전부를 포함하는 유기 발광 표시장치를 제공한다.

[0011] 본 발명의 다른 특징에 의하면, 상기 화소 전극의 면적은 상기 화소 영역들 중 하나의 면적과 동일할 수 있다.

[0012] 본 발명의 또 다른 특징에 의하면, 상기 각 박막 트랜지스터와 전기적으로 연결된 복수의 도전 라인들을 더 포함하고, 상기 도전 라인들 중 적어도 하나는 상기 각 화소 전극과 중첩되도록 배열될 수 있다.

[0013] 본 발명의 또 다른 특징에 의하면, 상기 투과 영역의 면적은 상기 화소 영역들과 상기 투과 영역의 면적의 합에 대해 5% 내지 90%의 범위 내일 수 있다.

[0014] 본 발명의 또 다른 특징에 의하면, 상기 패시베이션막은 상기 투과 영역 및 화소 영역들 모두에 형성되고, 투명한 물질로 구비될 수 있다.

[0015] 본 발명의 또 다른 특징에 의하면, 상기 제1도전부 및 제2도전부는 적어도 일부가 상기 투과 영역에 중첩되도록 배치될 수 있다.

[0016] 본 발명의 또 다른 특징에 의하면, 상기 제1도전부는 상기 제2기판의 상기 대향 전극을 향한 면에 형성될 수 있다.

[0017] 본 발명의 또 다른 특징에 의하면, 상기 패시베이션막 상에 상기 화소 전극의 가장자리를 덮는 절연막이 더 구비되고, 상기 제2도전부는 상기 절연막 상에 형성될 수 있다.

[0018] 본 발명의 또 다른 특징에 의하면, 상기 대향 전극은 상기 투과 영역의 적어도 일부에 대응되도록 개구된 투과창을 더 구비하고, 상기 제1도전부 및 제2도전부는 상기 투과창에 인접하게 배치될 수 있다.

[0019] 본 발명의 또 다른 특징에 의하면, 상기 화소 전극은 반사 전극일 수 있다.

[0020] 본 발명은 또한 전술한 목적을 달성하기 위하여, 투과 영역과 상기 투과 영역을 사이에 두고 서로 이격된 복수의 화소 영역들이 구획된 제1기판과, 상기 제1기판 상에 형성되고 각각 적어도 하나의 박막 트랜지스터를 포함

하며, 상기 각 화소 영역 내에 위치하는 복수의 화소 회로부와, 상기 화소 회로부들을 덮는 제1절연막과, 상기 제1절연막 상에 상기 각 화소 회로부와 전기적으로 연결되도록 형성되고 상기 각 화소 회로부를 가릴 수 있도록 상기 각 화소 회로부와 중첩되도록 배치된 복수의 화소 전극과, 상기 복수의 화소 전극들과 대향되고 상기 투과 영역 및 화소 영역들에 걸쳐 위치하는 대향 전극과, 상기 화소 전극과 대향 전극의 사이에 개재되어 발광하는 유기 발광층과, 상기 대향 전극과 대향되도록 배치되고 상기 기판과 접합되는 제2기판과, 상기 제2기판과 대향 전극 사이에 개재되고 양단이 각각 상기 제2기판 및 대향 전극에 접하며 도전성 물질로 구비된 제1도전부와, 상기 대향 전극을 사이에 두고 상기 제1도전부와 대향되고, 상기 대향 전극에 접하며 도전성 물질로 구비된 제2도전부를 포함하는 유기 발광 표시장치를 제공한다.

- [0021] 본 발명의 다른 특징에 의하면, 상기 화소 전극은 상기 각 화소 영역과 동일한 영역에 형성될 수 있다.
- [0022] 본 발명의 또 다른 특징에 의하면, 상기 각 화소 회로부와 전기적으로 연결된 복수의 도전 라인들을 더 포함하고, 상기 각 도전 라인들 중 적어도 하나는 상기 각 화소 영역을 지나도록 배열될 수 있다.
- [0023] 본 발명의 또 다른 특징에 의하면, 상기 투과 영역의 면적은 상기 화소 영역들과 상기 투과 영역의 면적의 합에 대해 5% 내지 90%의 범위 내일 수 있다.
- [0024] 상기 투과 영역 및 화소 영역들에는 상기 제1절연막 및 복수의 제2절연막들이 배치되고, 상기 제1절연막 및 제2절연막들은 투명한 물질로 구비될 수 있다.
- [0025] 상기 제1도전부 및 제2도전부는 적어도 일부가 상기 투과 영역에 중첩되도록 배치될 수 있다.
- [0026] 본 발명의 또 다른 특징에 의하면, 상기 제1도전부는 상기 제2기판의 상기 대향 전극을 향한 면에 형성될 수 있다.
- [0027] 본 발명의 또 다른 특징에 의하면, 상기 제1절연막 상에 상기 화소 전극의 가장자리를 덮는 제2절연막이 더 구비되고, 상기 제2도전부는 상기 제2절연막 상에 형성될 수 있다.
- [0028] 본 발명의 또 다른 특징에 의하면, 상기 대향 전극은 상기 투과 영역의 적어도 일부에 대응되도록 개구된 투과창을 더 구비하고, 상기 제1도전부 및 제2도전부는 상기 투과창에 인접하게 배치될 수 있다.
- [0029] 상기 화소 전극은 반사 전극일 수 있다.

발명의 효과

- [0030] 상기한 바와 같은 본 발명에 따르면, 외광에 대한 투과율을 높여 투명한 유기 발광 표시장치를 구현함과 동시에 대향 전극의 면저항을 감소시켜 대향 전극의 전압 강하를 줄일 수 있다.
- [0031] 또한, 투과하는 빛의 산란을 억제하여 투과 이미지의 왜곡 현상이 방지된 투명한 유기 발광 표시 장치를 얻을 수 있다.
- [0032] 비록 제1도전부와 대향 전극이 과도하게 접촉하게 되어 대향 전극이 손상되는 문제가 발생되어도 제2도전부가 제1도전부 또는 대향 전극과 콘택됨으로 인하여 대향 전극의 전압 강하를 방지할 수 있다.
- [0033] 그리고 제1도전부와 제2도전부가 투과 영역에서의 미세 도전 라인 패턴들을 가리는 역할을 하므로 외부 투과 이미지의 왜곡을 방지할 수 있다.

도면의 간단한 설명

- [0034] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 도시하는 단면도이다.
- 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 도시하는 확대 단면도이다.
- 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 유기 발광부를 개략적으로 도시한 개략 회로도이다.
- 도 4는 도 3의 유기 발광부의 일 예를 보다 상세히 도시한 개략 회로도이다.
- 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 유기 발광부를 개략적으로 도시한 평면도이다.
- 도 6은 도 5의 A-A의 일 예를 도시한 단면도이다.
- 도 7a 내지 도 7c는 도 6의 제1도전부의 다른 실시예들을 도시한 평면도들이다.

도 8a 내지 도 8c는 도 6의 제1도전부의 또 다른 실시예들을 도시한 단면도들이다.

도 9는 도 6의 제1도전부, 제2도전부 및 대향 전극을 보다 상세히 도시한 단면도이다.

도 10은 본 발명의 다른 일 실시예에 따른 유기 발광 표시 장치의 유기 발광부를 개략적으로 도시한 평면도이다.

도 11은 도 10의 B-B의 일 예를 도시한 단면도이다.

도 12는 도 10의 B-B의 다른 일 예를 도시한 단면도이다.

도 13은 본 발명의 또 다른 일 실시예에 따른 유기 발광 표시 장치의 유기 발광부를 개략적으로 도시한 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0035] 이하, 첨부된 도면을 참조로 본 발명의 바람직한 실시예들에 대하여 보다 상세히 설명한다.
- [0036] 도 1은 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치를 도시한 단면도이다.
- [0037] 도 1을 참조하면, 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치는 제1기관(1)의 제1면(11)에 디스플레이부(2)가 구비된다.
- [0038] 이러한 유기 발광 표시장치에서 외광은 제1기관(1) 및 디스플레이부(2)를 투과하여 입사된다.
- [0039] 그리고 디스플레이부(2)는 후술하는 바와 같이 외광이 투과 가능하도록 구비된 것으로, 도 1에서 볼 때, 화상이 구현되는 측에 위치한 사용자가 제1기관(1) 하부 외측의 이미지를 관찰 가능하도록 구비된다.
- [0040] 도 2는 도 1의 유기 발광 표시장치를 보다 구체적으로 나타낸 일 실시예로서, 상기 디스플레이부(2)는 제1기관(1)의 제1면(11)에 형성된 유기 발광부(21)와 이 유기 발광부(21)를 밀봉하는 제2기관(23)을 포함한다.
- [0041] 상기 제2기관(23)은 투명한 부재로 형성되어 유기 발광부(21)로부터의 화상이 구현될 수 있도록 하고, 유기 발광부(21)로 외기 및 수분이 침투하는 것을 차단한다.
- [0042] 상기 제1기관(1)과 상기 제2기관(23)은 그 가장자리가 밀봉재(24)에 의해 결합되어 상기 제1기관(1)과 제2기관(23)의 사이 공간(25)이 밀봉된다. 후술하는 바와 같이, 상기 공간(25)에는 제1도전부(231)가 위치한다. 그리고 상기 공간(25)에는 충전제가 충전될 수 있다.
- [0043] 도 3은 도 2의 유기 발광부(21)의 개략적인 구성을 나타내는 개략도이고, 도 4는 상기 화소 회로부(PC)의 보다 구체적인 일 예를 도시한 개략도이다. 도 2 내지 도 4에서 볼 때, 본 발명의 바람직한 일 실시예에 따르면, 상기 유기 발광부(21)는 외광이 투과되도록 구비된 투과 영역(TA)과, 이 투과 영역(TA)을 사이에 두고 서로 이격된 복수의 화소 영역(PA)들로 구성된 제1기관(1) 상에 형성된 것이다.
- [0044] 각 화소 영역(PA) 내에는 화소 회로부(PC)가 구비되어 있으며, 스캔 라인(S), 데이터 라인(D) 및 구동전원 라인(V)과 같은 복수의 도선 라인이 이 화소 회로부(PC)에 전기적으로 연결된다. 도면에 도시하지는 않았지만 상기 화소 회로부(PC)의 구성에 따라 상기 스캔 라인(S), 데이터 라인(D) 및 구동전원 라인(V) 외에도 더 다양한 도선 라인들이 구비되어 있을 수 있다.
- [0045] 도 4에서 볼 수 있듯이, 상기 화소 회로부(PC)는, 스캔 라인(S)과 데이터 라인(D)에 연결된 제1박막 트랜지스터(TR1)와, 제1박막 트랜지스터(TR1)와 Vdd라인(V)에 연결된 제2박막 트랜지스터(TR2)와, 제1박막 트랜지스터(TR1)와 제2박막 트랜지스터(TR2)에 연결된 커패시터(Cst)를 포함한다. 이 때, 제1박막 트랜지스터(TR1)는 스위칭 트랜지스터가 되고, 제2박막 트랜지스터(TR2)는 구동 트랜지스터가 된다. 상기 제2박막 트랜지스터(TR2)는 화소 전극(221)과 전기적으로 연결되어 있다. 도 4에서 제1박막 트랜지스터(TR1)와 제2박막 트랜지스터(TR2)는 P형으로 도시되어 있으나, 반드시 이에 한정되는 것은 아니며 적어도 하나가 N형으로 형성될 수도 있다. 상기과 같은 박막 트랜지스터 및 커패시터의 개수는 반드시 도시된 실시예에 한정되는 것은 아니며, 화소 회로부(PC)에 따라 2 이상의 박막 트랜지스터, 1 이상의 커패시터가 조합될 수 있다.
- [0046] 도 3 및 도 4에 따르면, 스캔 라인(S)이 화소 전극(221)과 중첩되게 배치된다. 그러나, 본 발명은 반드시 이에 한정되는 것은 아니며, 스캔 라인(S), 데이터 라인(D) 및 Vdd 라인(V)을 포함한 복수의 도선 라인들 중 적어도 하나가 상기 화소 전극(221)과 중첩되도록 배치시킬 수 있으며, 경우에 따라서는 스캔 라인(S), 데이터 라인(D) 및 Vdd 라인(V)을 포함한 복수의 도선 라인들 모두 화소 전극(221)과 중첩되거나 화소 전극(221) 옆에 배치시킬

수 있다.

- [0047] 상기 각 화소 영역(PA)은 발광이 이뤄지는 영역이 되는 데, 이렇게 발광이 이뤄지는 영역 내에 화소 회로부(PC)가 위치하기 때문에 사용자는 투과 영역(TA)을 통해 외부를 볼 수 있게 된다. 이처럼 본 발명은 화상이 구현되는 영역을 화소 영역(PA)과 투과 영역(TA)으로 나누고, 디스플레이 전체 투과율을 떨어뜨리는 요소 중 하나인 도전 패턴들의 대부분을 화소 영역(PA)으로 배치함으로써 투과 영역(TA)의 투과율을 높여, 화상이 구현되는 영역 전체의 투과율을 종래의 투명 표시장치 대비 향상시킬 수 있게 된다.
- [0048] 본 발명은 또한 전술한 화소 영역(PA)과 투과 영역(TA)의 분리에 따라 투과 영역(TA)을 통해 외부를 관찰할 때에, 외부광이 화소 회로부(PC) 내의 소자들의 패턴과 관련하여 산란함에 따라 발생하는 외부 이미지 왜곡 현상을 방지할 수 있다.
- [0049] 비록 화소 영역(PA)과 화소 영역(PA) 사이의 투과 영역(TA)에도 스캔 라인(S), 데이터 라인(D) 및 구동전원 라인(V)을 포함하는 도전 라인들이 가로지르도록 배치되어 있기는 하나, 이 도전 라인들은 매우 얇게 형성되기 때문에, 이는 사용자의 세밀한 관찰에 의해서만 발견될 뿐, 유기 발광부(21)의 전체 투과도에는 영향을 미치지 않게 되며, 특히 투명 디스플레이를 구현하는 데에는 전혀 문제가 없다. 또 사용자가 상기 화소 영역(PA)에 가리워진 영역만큼 외부 이미지를 볼 수 없다 하더라도 디스플레이 영역 전체를 놓고 봤을 때에, 상기 화소 영역(PA)은 마치 투명 글라스의 표면에 복수의 점들이 규칙적으로 배열되어 있는 것과 같은 것이므로, 사용자가 외부 이미지를 관찰하는 데에는 큰 무리가 없게 된다.
- [0050] 이러한 화소 영역(PA)과 투과 영역(TA)의 전체 면적 대비 투과 영역(TA)의 면적의 비율이 5% 내지 90% 범위에 속하도록 화소 영역(PA)과 투과 영역(TA)이 형성된다.
- [0051] 화소 영역(PA)과 투과 영역(TA)의 전체 면적 대비 투과 영역(TA)의 면적의 비율이 5% 보다 작으면, 도 1에서 디스플레이부(2)가 스위치 오프 상태일 때 디스플레이부(2)를 투과할 수 있는 빛이 적어 사용자가 반대 측에 위치한 사물 또는 이미지를 보기 어렵다. 즉, 디스플레이부(2)가 투명하다고 할 수 없게 된다. 투과 영역(TA)의 면적이 화소 영역(PA)과 투과 영역(TA)의 전체 면적 대비 5% 정도라 하더라도 화소 영역(PA)이 전체 투과 영역(TA)에 대하여 아일랜드 형태로 존재하는 것이고, 화소 영역(PA) 내에 가능한 한 모든 도전 패턴들이 배치되어 있어 태양광의 산란도를 최저화시키므로, 사용자는 투명 디스플레이로서 인식이 가능하게 된다. 그리고, 후술하는 바와 같이 화소 회로부(PC)에 구비되는 박막 트랜지스터를 산화물 반도체와 같이 투명 박막 트랜지스터로 형성하고, 유기 발광 소자도 투명 소자로 형성할 경우에는 더욱 투명 디스플레이로서의 인식이 커질 수 있다.
- [0052] 화소 영역(PA)과 투명 영역(TA)의 전체 면적 대비 투명 영역(TA)의 면적의 비율이 90% 보다 크면 디스플레이부(2)의 화소 집적도가 지나치게 낮아져 화소 영역(PA)에서의 발광을 통해 안정적인 화상을 구현하기 어렵다. 즉, 화소 영역(PA)의 면적이 작아질수록, 화상을 구현하기 위해서는 후술하는 유기막(223)에서 발광하는 빛의 휘도가 높아져야 한다. 이와 같이, 유기 발광 소자를 고휘도 상태로 작동시키면 수명이 급격히 저하되는 문제점이 생긴다. 또한, 하나의 화소 영역(PA)의 크기를 적절한 크기로 유지하면서 투명 영역(TA)의 면적 비율을 90%보다 크게 하면, 화소 영역(PA)의 수가 줄어 해상도가 저하되는 문제점이 생긴다.
- [0053] 상기 화소 영역(PA)과 투과 영역(TA)의 전체 면적 대비 투과 영역(TA)의 면적의 비율은 20% 내지 70%의 범위에 속하도록 하는 것이 바람직하다.
- [0054] 20% 미만에서는 투과 영역(TA)에 비해 상기 화소 영역(PA)의 면적이 지나치게 크므로, 사용자가 투과 영역(TA)을 통해 외부 이미지를 관찰하는 데에 한계가 있다. 70%를 초과할 경우 화소 영역(PA) 내에 배치할 화소 회로부(PC) 설계에 많은 제약이 따르게 된다.
- [0055] 상기 화소 영역(PA)에는 이 화소 영역(PA)에 대응되는 면적으로 화소 회로부(PC)와 전기적으로 연결된 화소 전극(221)이 구비되며, 상기 화소 회로부(PC)는 상기 화소 전극(221)에 가리워지도록 상기 화소 전극(221)과 중첩된다. 그리고, 전술한 스캔 라인(S), 데이터 라인(D) 및 구동전원 라인(V)을 포함하는 도전 라인들도 모두 이 화소 전극(221)을 지나가도록 배치된다. 본 발명의 바람직한 일 실시예에 따르면, 상기 화소 전극(221)은 화소 영역(PA)의 면적과 동일하거나 이보다 약간 정도 작도록 하는 것이 바람직하다. 따라서, 도 4에서 볼 수 있듯이, 사용자가 볼 때 화소 전극(221)에 의해 전술한 화소 회로부(PC)가 가리워진 상태가 되며, 도전 라인들의 상당 부분도 가리워진 상태가 된다. 이에 따라 사용자는 투과 영역(TA)을 통해서도 도전 라인들의 일부만을 볼 수 있어 전술한 바와 같이 디스플레이 전체 투과율이 향상될 수 있게 되며, 투과 영역(TA)을 통해 외부 이미지를 잘 볼 수 있게 된다.
- [0056] 도 5 및 도 6은 상기 유기 발광부(21)를 보다 상세히 설명하기 위한 일 실시예를 도시한 평면도 및 단면도로서,

도 4에 나타난 화소 회로부(PC)를 구현한 것이다.

- [0057] 도 5 및 도 6에 따른 본 발명의 바람직한 일 실시예에 따르면, 상기 제1기관(1)의 제1면(11)상에 버퍼막(211)이 형성되고, 이 버퍼막(211)상에 제1박막 트랜지스터(TR1), 커패시터(Cst) 및 제2박막 트랜지스터(TR2)가 형성된다.
- [0058] 먼저, 상기 버퍼막(211)상에는 제1반도체 활성층(212a) 및 제2반도체 활성층(212b)이 형성된다.
- [0059] 상기 버퍼막(211)은 불순 원소의 침투를 방지하며 표면을 평탄화하는 역할을 하는 것으로, 이러한 역할을 수행할 수 있는 다양한 물질로 형성될 수 있다. 일례로, 상기 버퍼막(211)은 실리콘 옥사이드, 실리콘 나이트라이드, 실리콘 옥시나이트라이드, 알루미늄옥사이드, 알루미늄나이트라이드, 티타늄옥사이드 또는 티타늄나이트라이드 등의 무기물이나, 폴리이미드, 폴리에스테르, 아크릴 등의 유기물 또는 이들의 적층체로 형성될 수 있다. 상기 버퍼막(211)은 필수 구성요소는 아니며, 필요에 따라서는 구비되지 않을 수도 있다.
- [0060] 상기 제1반도체 활성층(212a) 및 제2반도체 활성층(212b)은 다결정 실리콘으로 형성될 수 있는 데, 반드시 이에 한정되는 것은 아니며, 산화물 반도체로 형성될 수 있다. 예를 들면 $G-I-Z-O$ 층[(In₂O₃)^a(Ga₂O₃)^b(ZnO)^c층](a, b, c는 각각 $a \geq 0$, $b \geq 0$, $c > 0$ 의 조건을 만족시키는 실수)일 수 있다. 이렇게 제1반도체 활성층(212a) 및 제2반도체 활성층(212b)을 산화물 반도체로 형성할 경우에는 광투과도가 더욱 높아질 수 있다.
- [0061] 상기 제1반도체 활성층(212a) 및 제2반도체 활성층(212b)을 덮도록 게이트 절연막(213)이 버퍼막(211)상에 형성되고, 게이트 절연막(213)상에 제1게이트 전극(214a) 및 제2게이트 전극(214b)이 형성된다.
- [0062] 제1게이트 전극(214a) 및 제2게이트 전극(214b)을 덮도록 게이트 절연막(213)상에 층간 절연막(215)이 형성되고, 이 층간 절연막(215)상에 제1소스 전극(216a)과 제1드레인 전극(217a) 및 제2소스 전극(216b)과 제2드레인 전극(217b)이 형성되어 각각 제1반도체 활성층(212a) 및 제2반도체 활성층(212b)과 콘택 홀을 통해 콘택된다.
- [0063] 도 6에서 볼 때, 상기 스캔 라인(S)은 제1게이트 전극(214a) 및 제2게이트 전극(214b)의 형성과 동시에 형성될 수 있다. 그리고, 데이터 라인(D)은 제1소스 전극(216a)과 동시에 제1소스 전극(216a)과 연결되도록 형성되며, 구동전원 라인(V)은 제2소스 전극(216b)과 동시에 제2소스 전극(216b)과 연결되도록 형성된다.
- [0064] 커패시터(Cst)는 제1게이트 전극(214a) 및 제2게이트 전극(214b)의 형성과 동시에 하부 전극(220a)이, 제1드레인 전극(217a)과 동시에 상부 전극(220b)이 형성된다.
- [0065] 상기와 같은 제1박막 트랜지스터(TR1), 커패시터(Cst) 및 제2박막 트랜지스터(TR2)의 구조는 반드시 이에 한정되는 것은 아니며, 다양한 형태의 박막 트랜지스터 및 커패시터의 구조가 적용 가능함은 물론이다.
- [0066] 이러한 제1박막 트랜지스터(TR1), 커패시터(Cst) 및 제2박막 트랜지스터(TR2)를 덮도록 패시베이션막(218)이 형성된다. 상기 패시베이션막(218)은 상면이 평탄화된 단일 또는 복수층의 절연막이 될 수 있다. 이 패시베이션막(218)은 무기물 및/또는 유기물로 형성될 수 있다.
- [0067] 상기 패시베이션막(218)상에는 도 5 및 도 6에서 볼 수 있듯이, 제1박막 트랜지스터(TR1), 커패시터(Cst) 및 제2박막 트랜지스터(TR2)를 가리도록 화소 전극(221)이 형성되고, 이 화소 전극(221)은 패시베이션막(218)에 형성된 비아 홀에 의해 제2박막 트랜지스터(TR2)의 제2드레인 전극(217b)에 연결된다. 상기 각 화소 전극(221)은 도 5에서 볼 수 있듯이 각 화소마다 서로 독립된 아일랜드 형태로 형성된다.
- [0068] 상기 패시베이션막(218)상에는 상기 화소 전극(221)의 가장자리를 덮도록 화소 정의막(219)이 형성되며, 화소 전극(221)상에는 유기막(223)과 대향 전극(222)이 순차로 적층된다. 상기 대향 전극(222)은 전체 화소 영역(PA)들과 투과 영역(TA)에 걸쳐 형성된다.
- [0069] 상기 유기막(223)은 저분자 또는 고분자 유기막이 사용될 수 있다. 저분자 유기막을 사용할 경우, 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N'-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(N,N'-Di(naphthalene-1-yl)-N,N'-diphenylbenzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이들 저분자 유기막은 진공증착의 방법으로 형성될 수 있다. 이 때, 홀 주입층, 홀 수송층, 전자 수송층, 및 전자 주입층 등은 공통층으로서, 적, 녹, 청색의 픽셀에 공통으로 적용될 수 있다. 따라서, 도 6과는 달리, 이들 공통층들은 대향전극(222)과 같이, 전체 화소 영역(PA)들과 투과 영역(TA)을 덮도

록 형성될 수 있다.

- [0070] 상기 화소 전극(221)은 애노우드 전극의 기능을 하고, 상기 대향 전극(222)은 캐소우드 전극의 기능을 할 수 있는 데, 물론, 이들 화소 전극(221)과 대향 전극(222)의 극성은 서로 반대로 되어도 무방하다.
- [0071] 상기 화소 전극(221)은 각 화소마다 화소영역(PA)에 대응되는 크기로 형성된다. 실제 화소 정의막(219)에 의해 가리워지는 영역을 제외하면 화소 영역(PA)과 일치된다. 그리고 상기 대향 전극(222)은 유기 발광부 전체의 모든 화소들을 덮도록 공통 전극으로 형성된다.
- [0072] 본 발명의 일 실시예에 따르면, 상기 화소 전극(221)은 반사전극이 될 수 있고, 상기 대향 전극(222)은 투명 전극이 될 수 있다. 따라서, 상기 유기 발광부(21)는 대향 전극(222)의 방향으로 화상을 구현하는 전면 발광형(top emission type)이 된다.
- [0073] 이를 위해, 상기 화소 전극(221)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물 등으로 형성된 반사막과, 일함수가 높은 ITO, IZO, ZnO, 또는 In₂O₃ 등으로 구비될 수 있다. 그리고 상기 대향 전극(222)은 일함수가 작은 금속 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, 또는 이들의 합금 등으로 형성될 수 있다. 상기 대향 전극(222)은 투과율이 높도록 박막으로 형성하는 것이 바람직하다.
- [0074] 이렇게 화소 전극(221)이 반사전극으로 구비될 경우, 그 하부에 배치된 화소 회로부는 화소 전극(221)에 의해 가리워진 상태가 되며, 이에 따라 도 6에서 볼 때, 대향 전극(222)의 상부 외측에서 사용자는 화소 전극(221) 하부의 제1박막 트랜지스터(TR1), 커패시터(Cst) 및 제2박막 트랜지스터(TR2)의 각 패턴과 스캔 라인(S), 데이터 라인(D) 및 Vdd라인(V)의 일부를 관찰할 수 없게 된다.
- [0075] 이렇게 화소 전극(221)이 반사전극으로 구비됨에 따라 발광된 광이 관찰자 쪽으로만 발산되므로 관찰자의 반대 방향으로 소실되는 광량을 줄일 수 있다. 또, 전술한 바와 같이 화소 전극(221)이 그 하부의 화소 회로의 다양한 패턴을 가리는 역할을 하므로 관찰자가 보다 선명한 투과 이미지를 볼 수 있게 된다.
- [0076] 그러나 본 발명은 반드시 이에 한정되는 것은 아니며, 상기 화소 전극(221)도 투명 전극으로 구비될 수 있다. 이 경우, 전술한 반사막 없이 일함수가 높은 ITO, IZO, ZnO, 또는 In₂O₃ 등으로 구비되면 충분하다. 이렇게 화소 전극(221)이 투명한 경우 사용자가 대향 전극(222)의 상부 외측에서 화소 전극(221) 하부의 제1박막 트랜지스터(TR1), 커패시터(Cst) 및 제2박막 트랜지스터(TR2)의 각 패턴과 스캔 라인(S), 데이터 라인(D) 및 Vdd라인(V)의 일부를 볼 수 있게 된다. 그러나 상기 화소 전극(221)이 투명하다 하더라도 빛의 투과율이 100%가 될 수 없으므로, 투과되는 광에 손실이 발생할 것이고, 상기 도전 패턴들도 화소 전극(221)의 영역 내에 배치되는 것이므로, 화소 전극(221)에 의해 외광의 투과율이 더 떨어지게 될 것이므로, 이들 도전 패턴들에 직접 외광이 입사될 때에 비해 외광과의 간섭 효과가 떨어질 수 있다. 따라서, 이들 도전 패턴들에 직접 외광이 입사될 때에 비해 외부 이미지의 왜곡 현상을 줄일 수 있게 된다.
- [0077] 상기 패시베이션막(218), 게이트 절연막(213), 층간 절연막(215) 및 화소 정의막(219)은 투명한 절연막으로 형성하는 것이 바람직하다. 이 때, 상기 제1기관(1)은 상기 절연막들이 갖는 전체적인 투과율보다 작거나 같은 투과율을 갖는다.
- [0078] 상기 패시베이션막(218)은 특허청구범위의 제1절연막에 대응된다. 그리고, 전술한 게이트 절연막(213), 층간 절연막(215) 및 화소 정의막(219)은 특허청구범위의 제2절연막이 된다.
- [0079] 한편, 전술한 바와 같이 대향 전극(222)은 그 투과율을 높이기 위해 박막의 금속으로 형성되고, 유기 발광부 전체의 모든 화소들을 덮도록 공통 전극으로 형성되기 때문에, 면저항이 커 전압강하가 발생되기 쉽다.
- [0080] 본 발명은 이러한 문제를 해결하기 위하여, 상기 제2기관(23)과 대향 전극(222)의 사이에 개재되고, 일단은 상기 제2기관(23)에, 타단은 상기 대향 전극(222)에 각각 접하는 제1도전부(231)를 더 포함한다.
- [0081] 상기 제1도전부(231)는 제2기관(23)과 대향 전극(222)의 사이에 개재되도록 형성되는 데, 제2기관(23)의 대향 전극(222)을 향한 면에 형성되어 제2기관(23)이 제1기관(1)과 결합됨에 따라 대향 전극(222)에 콘택되도록 하는 것이 바람직하다.
- [0082] 상기 제1도전부(231)는 전기전도도가 높은 금속으로 형성될 수 있는 데, 도 6에서 볼 수 있듯이 투과 영역(TA)에 대응되도록 배치될 수 있다. 바람직하게는 상기 제1도전부(231)는 도 5에서 볼 수 있듯이 투과 영역(TA)과 가장자리의 화소 영역(PA)과의 경계 지역에 형성되도록 하는 것이 바람직하다. 이는 제1도전부(231)로 인해 투과 영역(TA)의 투과율 저하를 최대한 방지하기 위한 것이다.

- [0083] 이 제1도전부(231)는 제2기관(23)의 대향 전극(222)을 향한 면에 형성되는 것이 바람직한 데, 도 7a에서 볼 수 있듯이, 데이터 라인(D)과 평행한 직선상으로 형성되거나, 도 7b에서 볼 수 있듯이, 스캔 라인(S)과 평행한 직선상으로 형성될 수 있다. 또, 도 7c에서 볼 수 있듯이, 데이터 라인(D) 및 스캔 라인(S)과 평행한 직선들의 조합으로 형성될 수 있다.
- [0084] 한편, 상기 제2기관(23)과 대향 전극(222) 사이의 공간(25)에는 충전재(3)가 충전될 수 있다.
- [0085] 상기 충전재(3)는 제2기관(23)과 대향 전극(222)의 사이의 공간(25)에 대한 완충효과와 더불어, 흡습제를 더 포함시켜 흡습 기능을 겸하도록 할 수 있다.
- [0086] 이 충전재(3)는 점성이 있는 유동성 액상의 물질을 제2기관(23) 및/또는 대향 전극(222) 상면에 드롭(Drop)한 다음, 제1기관(1)과 제2기관(23)을 결합한 후에 이 액상의 물질이 상기 공간(25) 내로 유동되어 퍼져 충전되도록 하는 방식으로, 상기 공간(25) 내에 충전된다. 충전이 완료된 후에는 자외선 등에 의해 경화시켜 충전재(3)를 형성한다.
- [0087] 그런데, 전술한 바와 같이 제2기관(23)과 대향 전극(222)의 사이에 제1도전부(231)가 개재되어 제2기관(23)과 대향 전극(222)에 상기 제1도전부(231)의 양단이 콘택되도록 할 경우, 상기 충전재(3)를 형성할 물질이 공간(25) 내를 유동할 때에 제1도전부(231)에 의해 충분히 유동되지 못하게 되는 문제가 생길 수 있다.
- [0088] 이를 해결하기 위해 본 발명의 또 다른 일 실시예에 따르면, 상기 제1도전부(231)에 도 8a 내지 도 8c에서 볼 수 있듯이 인입부(233)를 형성할 수 있다.
- [0089] 상기 인입부(233)는 상기 대향 전극(222)과 접하지 않도록 구비되며, 이에 따라 상기 인입부(233)와 상기 대향 전극(222)의 사이에는 상기 충전재(3)가 개재된다. 즉, 이 인입부(233)는 충전재(3)를 형성할 물질의 유동 경로가 되는 것이다.
- [0090] 이에 따라 상기 제1도전부(231)가 있음에도 충전재(3)가 상기 공간(25) 내에 충분하게 채워질 수 있게 된다.
- [0091] 한편 본 발명은 도 6에서 볼 수 있듯이, 상기 대향 전극(222)을 사이에 두고 상기 제1도전부(231)와 대향된 제2도전부(232)를 더 구비한다. 상기 제2도전부(232)는 상기 대향 전극(222)에 접하며 도전성 물질로 구비된다. 상기 제2도전부(232)는 바람직하게는 화소 정의막(219) 상에 형성된다.
- [0092] 이 제2도전부(232)는 도 7a 내지 도 7c에서 볼 수 있는 제1도전부(231)의 패턴대로 형성될 수 있는 데, 반드시 이에 한정되는 것은 아니며, 부분적으로만 제1도전부(231)에 대향되도록 할 수도 있다.
- [0093] 이러한 도전성 물질, 바람직하게는 금속으로 형성된 제2도전부(232)가 대향 전극(222)과 콘택되고 있기 때문에, 대향 전극(222)의 면저항을 줄여 대향 전극(222)의 전압 강하를 더욱 방지할 수 있게 된다.
- [0094] 또한 상기 제2도전부(232)는 대향전극(222)과 제1도전부(231)의 접촉 불량으로 인한 문제를 방지할 수 있다. 즉, 전술한 바대로 제1도전부(231)를 제2기관(23)에 형성하여 제1기관(1)과 제2기관(23)을 접합시킴으로써 제1도전부(231)가 대향 전극(222)에 접하도록 할 경우, 제1도전부(231)의 두께 편차나 제1기관(1)과 제2기관(23)을 접합시키기 위한 밀봉재의 두께 편차 등 다양한 원인으로 인해 일정 부분에서 도 9에서 볼 수 있듯이 제1도전부(231)가 대향 전극(222)을 손상시킬 수 있게 된다. 이 경우 대향 전극(222)이 깨지게 되는 문제가 발생될 수 있고, 이는 곧 대향 전극(222) 면저항을 상승시키는 결과를 초래할 수 있다.
- [0095] 본 발명은 이러한 문제를 해결하기 위하여 대향 전극(222)의 하부에 제2도전부(232)를 더 배치시켰다. 즉, 대향 전극(222)과 제1도전부(231)의 접촉 불량이 발생된다 하더라도 대향 전극(222) 하부에 대향 전극(222)과 접한 제2도전부(232)가 위치하기 때문에 이 부분에서 제1도전부(231), 제2도전부(232) 및 대향 전극(222) 간의 콘택이 유지될 수 있게 된다.
- [0096] 한편, 상기와 같은 제1도전부(231) 및 제2도전부(232)는 화소 영역(PA) 외측으로 지나가는 투과 영역(TA)의 도전 라인들을 가리는 역할을 할 수 있다. 복수의 도전 라인들이 투과 영역을 지날 경우 미세한 도전 라인들의 패턴으로 인해 외부광은 멀티 슬릿을 지나는 효과를 갖게 되어 외부 투과 이미지의 왜곡이 발생될 수 있다. 본 발명은 상기 제1도전부(231) 및 제2도전부(232)로 인해 이러한 투과 이미지의 왜곡을 방지할 수 있다.
- [0097] 도 10은 본 발명의 바람직한 다른 일 실시예를 도시한 평면도이고, 도 11은 도 10의 B-B에 대한 일 예의 단면도이다.
- [0098] 도 10 및 도 11에 따른 실시예는 상기 대향 전극(222)의 투과 영역(TA)에 대응되는 적어도 일부 영역에 대향 전

극(222)이 개구된 제1투과 창(224)을 형성한 것이다.

[0099] 투과 영역(TA)의 외광 투과율을 높이기 위해서는 투과 영역(TA)의 면적을 늘리던가, 또는 투과 영역(TA)에 형성되는 재료의 투과율을 높이던가 해야 한다. 그런데, 투과 영역(TA)의 면적을 늘리는 것은 화소 회로부(PC)의 설계에 대한 제한으로 인해 한계가 있어 결국 투과 영역(TA)에 형성되는 재료의 투과율을 높여야 한다.

[0100] 이미지가 대향 전극(222)의 방향으로 구현되는 전면 발광형 구조로 형성할 경우라도 상기 대향 전극(222)은 금속으로 이루어지기 때문에 빛의 투과에는 한계가 있다. 그렇다고 대향 전극(222)의 투과율을 낮추기 위해 그 두께를 줄이거나 투과율이 높은 전도성 금속 산화물 재료를 사용할 경우 대향 전극(222)의 저항을 지나치게 높게 할 우려가 있어 바람직하지 않다.

[0101] 본 발명은 이러한 문제를 해결하기 위하여 대향 전극(222)에 제1투과 창(224)을 형성하여 투과 영역(TA)에서의 외광 투과율을 현저히 향상시켰다.

[0102] 상기 제1투과 창(224)은 상기 투과 영역(TA)에서 가능한 한 넓게 형성하는 것이 바람직하다.

[0103] 이렇게 제1투과 창(224)을 형성한 구조에서도 전술한 제1도전부(231) 및 제2도전부(232)는 제1투과 창(224)에 인접한 외측에 형성토록 함은 물론이다.

[0104] 도 12는 본 발명의 또 다른 일 실시예를 도시한 것으로, 투과 영역(TA)의 절연막들에도 별도의 투과 창을 형성한 것이다.

[0105] 상기 투과 창은 스캔 라인(S), 데이터 라인(D) 및 Vdd 라인(V)에 저촉되지 않는 범위 내에서 가능한 한 넓게 형성되는 것이 바람직한데, 상기 제1투과 창(224)에 연결되도록 형성되는 것이 바람직하다.

[0106] 상기 화소 회로부(PC)를 덮는 패시베이션막(218)에 제2투과 창(225)이 형성되고, 나머지 게이트 절연막(213), 층간 절연막(215) 및 화소 정의막(219)에 제3투과 창(226)이 형성된다. 제2투과 창(225) 및 제3투과 창(226)은 제4투과 창(227)을 이룬다.

[0107] 도 12에서 버퍼막(211)에는 투과 창을 연장하지 않았는데, 이는 기관(1) 외측으로부터 침투되는 불순물을 차단하기 위한 것으로, 경우에 따라서는 상기 제4투과 창(227)은 버퍼막(211)에까지 연장할 수 있다.

[0108] 이렇게 투과 영역(TA)에 제1투과 창(224) 외에도 제4투과 창(227)을 형성함으로써 투과 영역(TA)에서의 광투과도를 더욱 높일 수 있고, 이에 따라 사용자가 외부 이미지의 관찰이 더욱 용이해질 수 있다.

[0109] 도 13은 본 발명의 유기 발광부의 바람직한 또 다른 일 실시예를 도시한 것으로, 화소전극(221a), 제2화소전극(221b) 및 제3화소전극(221c)에 대응되게 하나의 투과 영역(TA)이 형성되도록 한 것이다. 제1데이터 라인(D1) 내지 제3데이터 라인(D3)은 각각 화소전극(221a) 내지 제3화소전극(221c)에 전기적으로 연결된다. 그리고 제1Vdd라인(V1)은 화소전극(221a) 및 제2화소전극(221b)에 전기적으로 연결되고, 제2Vdd라인(V2)은 제3화소전극(221c)에 전기적으로 연결된다.

[0110] 이러한 구조의 경우 세 개, 예컨대 적색(R), 녹색(G) 및 청색(B)의 서브픽셀에 대하여 하나의 큰 투과 영역(TA)을 구비하고 있으므로, 투과율을 더욱 높일 수 있고, 광산란에 의한 이미지 왜곡 효과도 더욱 줄일 수 있다.

[0111] 그리고 투과 영역(TA)에 대응되는 위치에 대향 전극(222)에 제1투과 창(224)을 형성함으로써 투과도를 더욱 향상시킬 수 있다.

[0112] 이러한 구조에도 제1도전부(231) 및 제2도전부(232)에 의해 대향 전극(222)의 전압 강하를 방지할 수 있게 된다.

[0113] 제1도전부(231) 및 제2도전부(232)에 의해 도전 라인들(V1,V2,D1,D2,D3)이 가리워질 수 있으며, 이에 따라 더욱 이미지 왜곡 현상을 더욱 방지할 수 있게 된다.

[0114] 본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

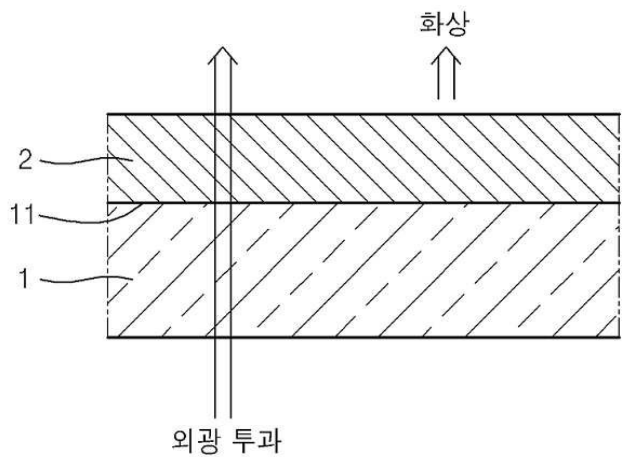
부호의 설명

[0115] 1: 제1기판 2: 디스플레이부

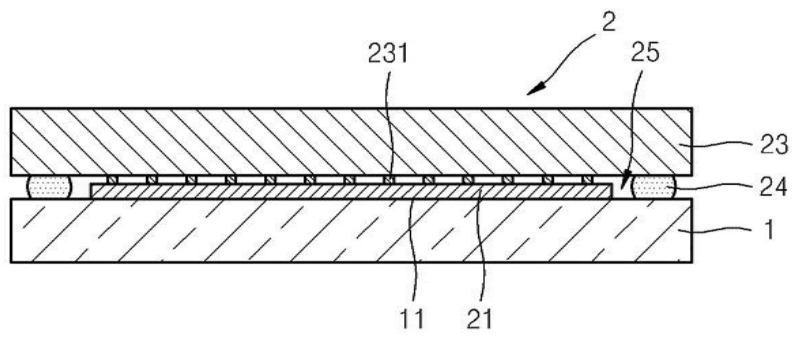
3: 충전재	21: 유기 발광부
23: 제2기관	24: 밀봉재
25: 공간	26: 밀봉 필름
211: 버퍼막	212a,b: 제1,2반도체 활성층
213: 게이트 절연막	214a,b: 제1,2게이트 전극
215: 층간 절연막	216a,b: 제1,2소스 전극
217a,b: 제1,2드레인 전극	218: 패시베이션막
219: 화소정의막	220a: 하부 전극
220b: 상부 전극	221: 화소 전극
222: 대향 전극	223: 유기막
224: 제1투과 창	225: 제2투과 창
226: 제3투과 창	227: 제4투과 창
231: 제1도전부	232: 제2도전부
233: 인입부	V: Vdd 라인
PA: 화소 영역	TA: 투과 영역
TR1,2: 제1,2박막 트랜지스터	PC: 화소 회로부
S: 스캔 라인	Cst: 커패시터
D: 데이터 라인	

도면

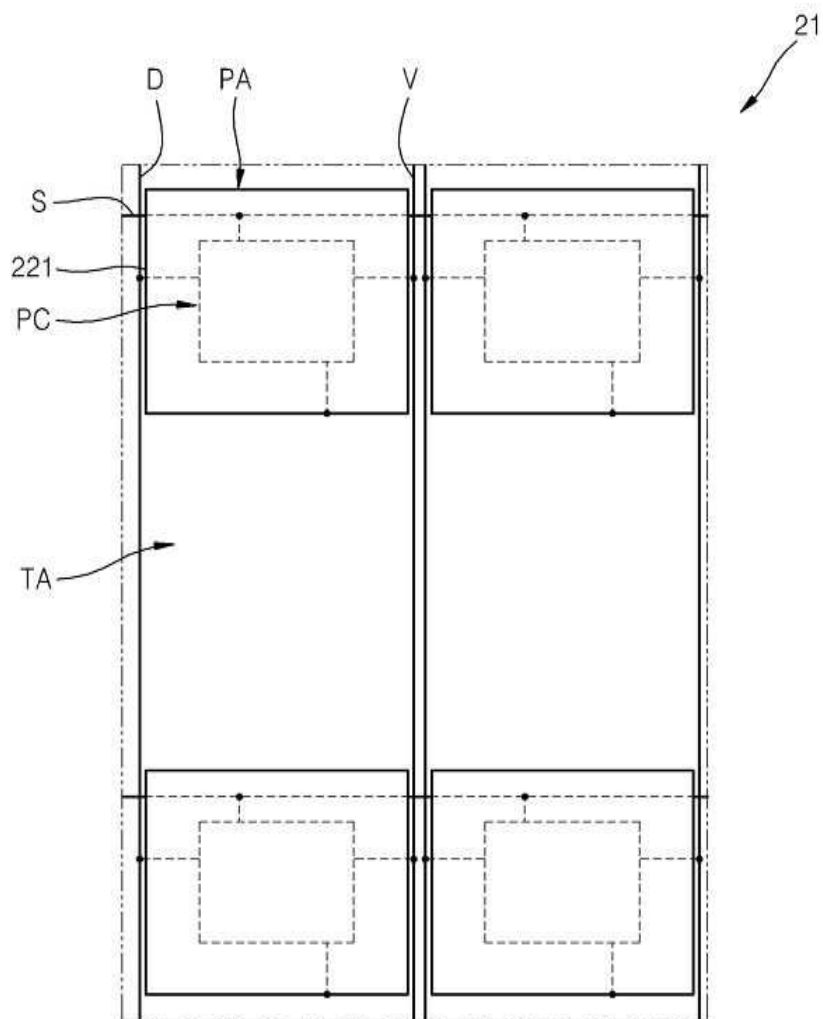
도면1



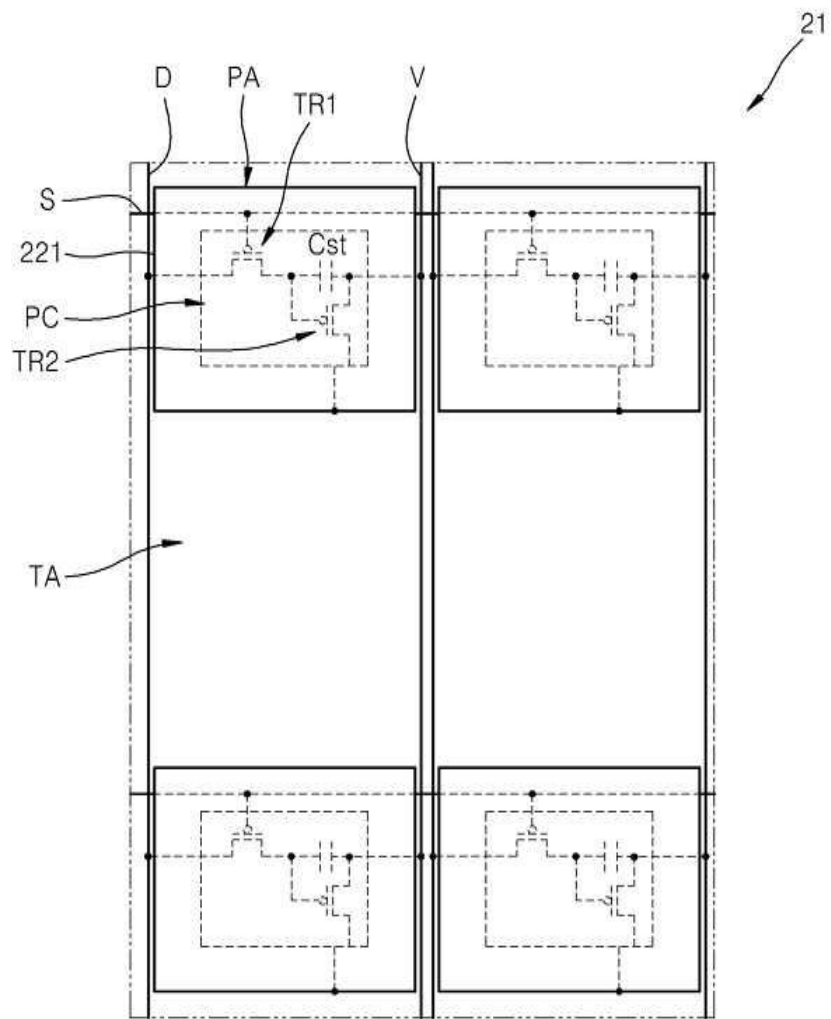
도면2



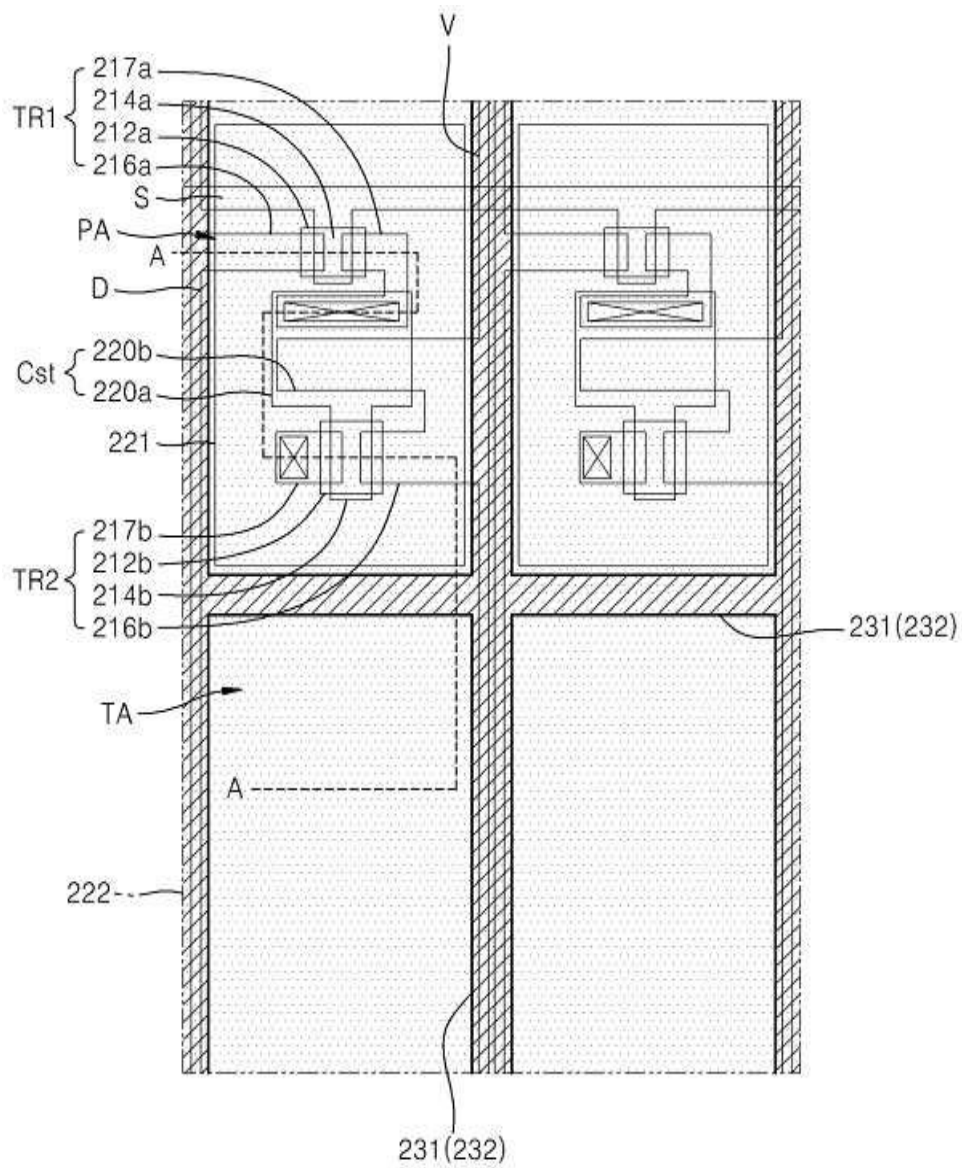
도면3



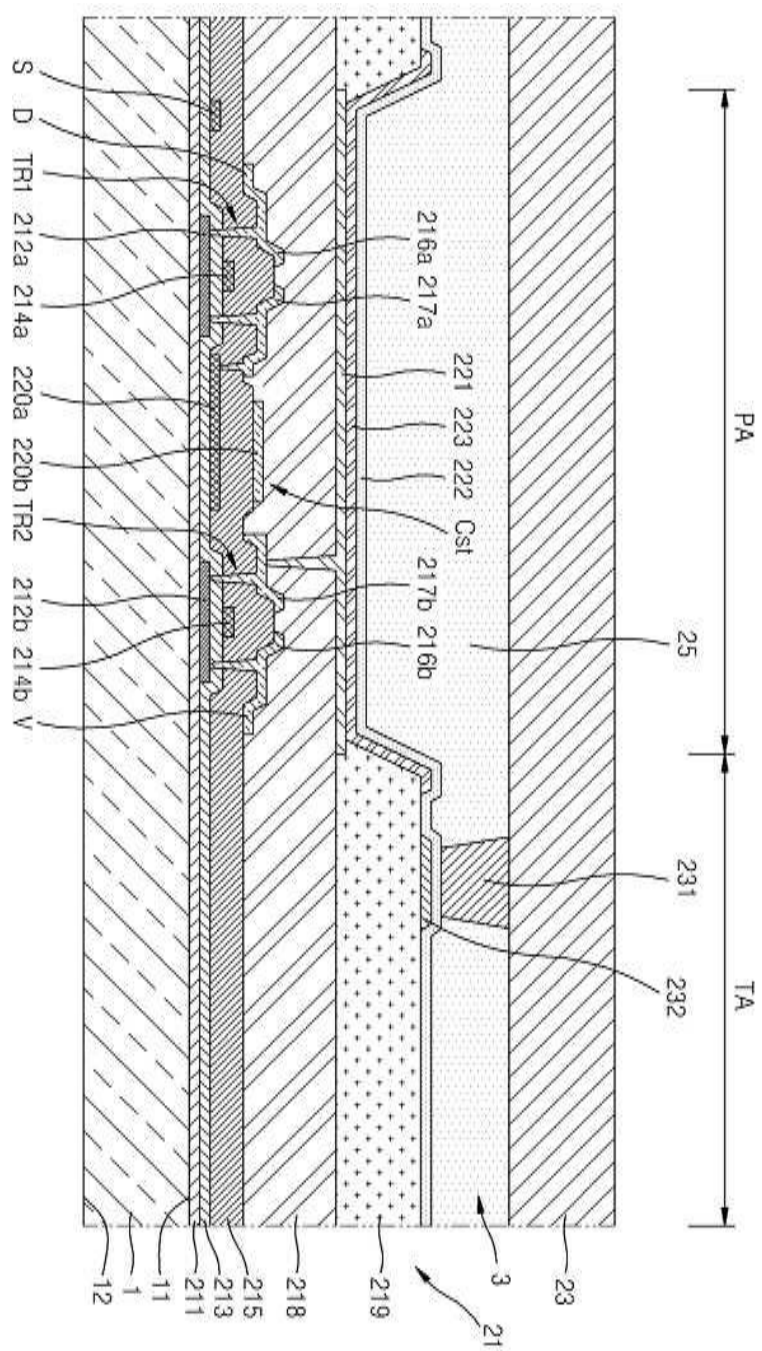
도면4



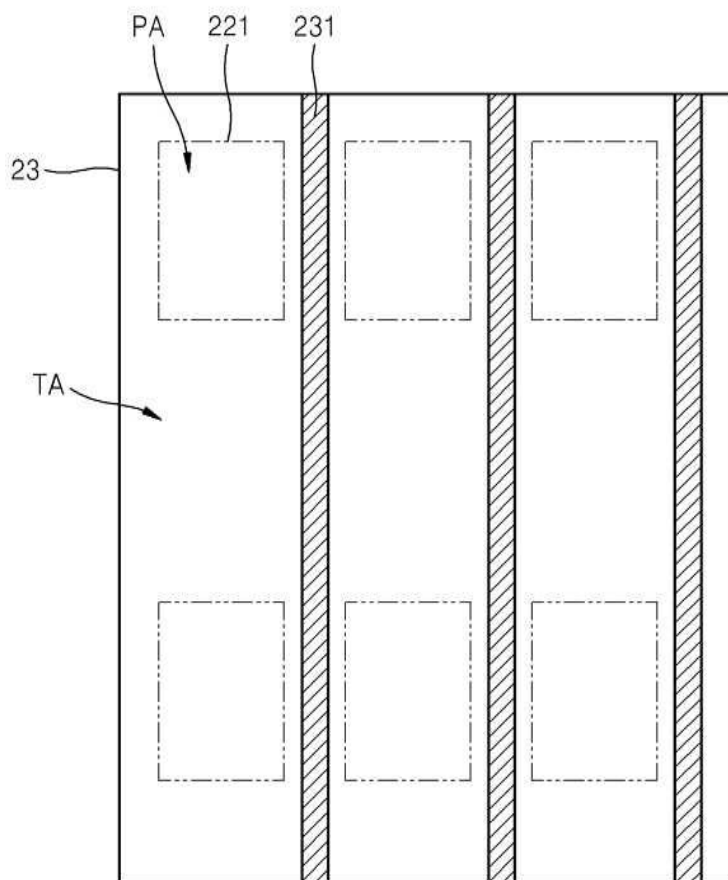
도면5



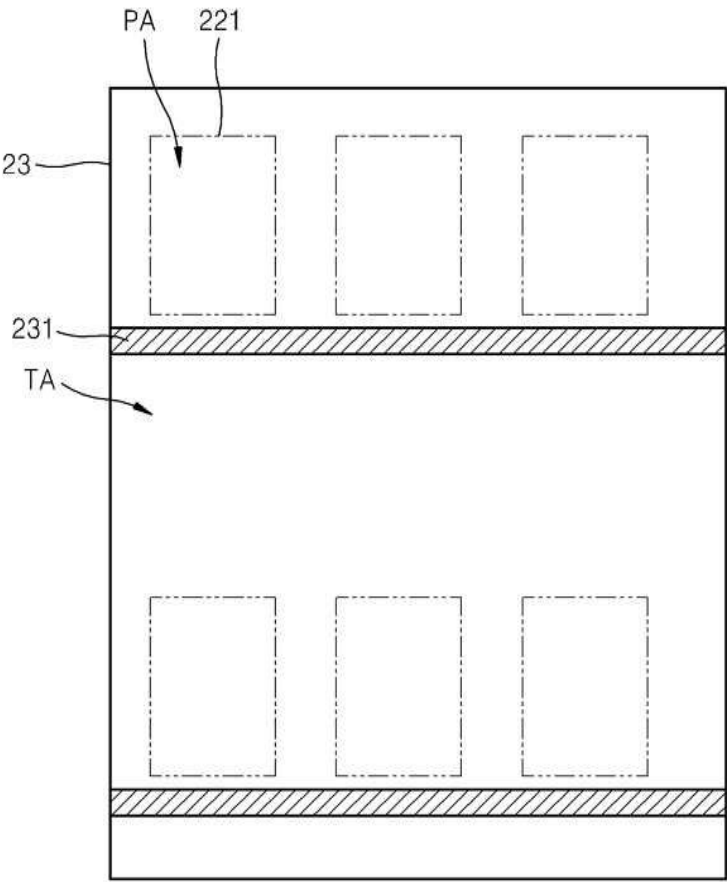
도면6



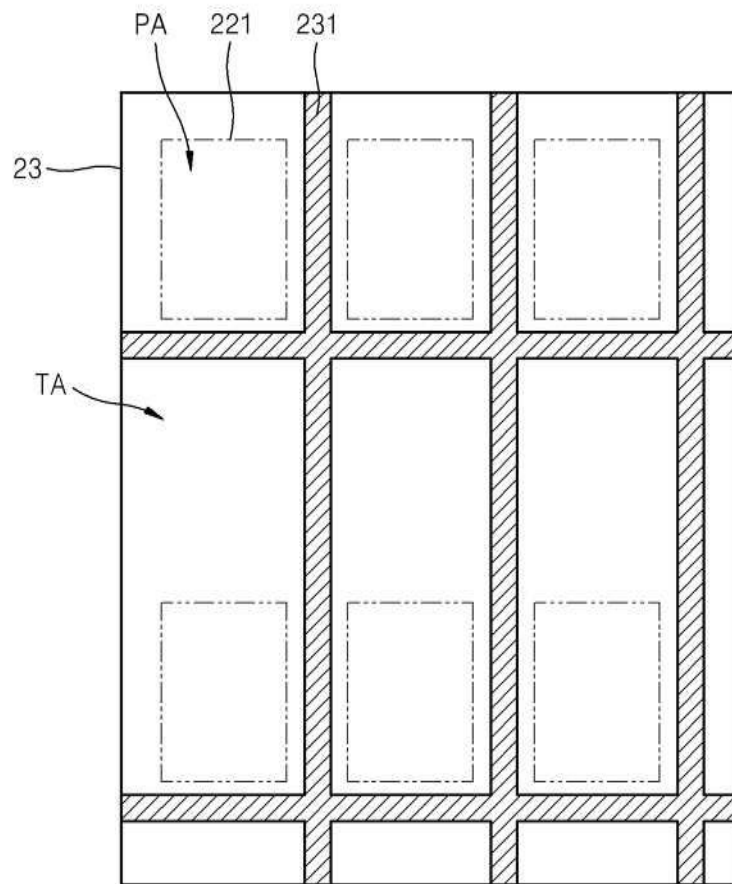
도면7a



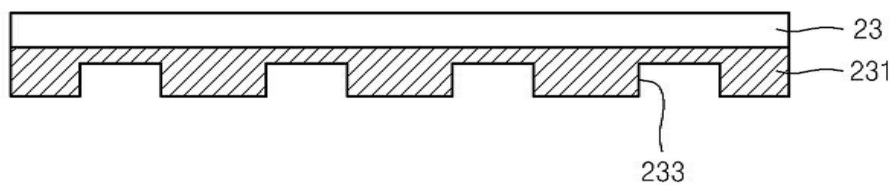
도면7b



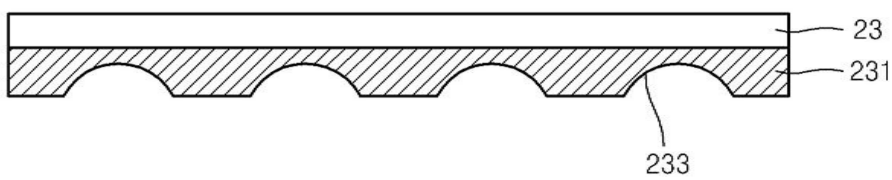
도면7c



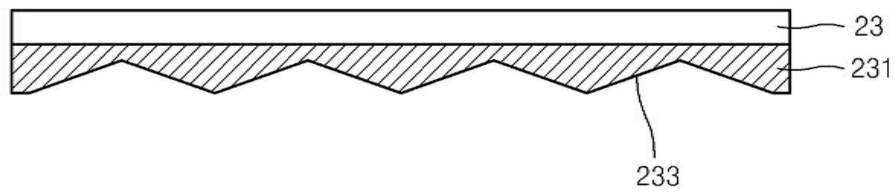
도면8a



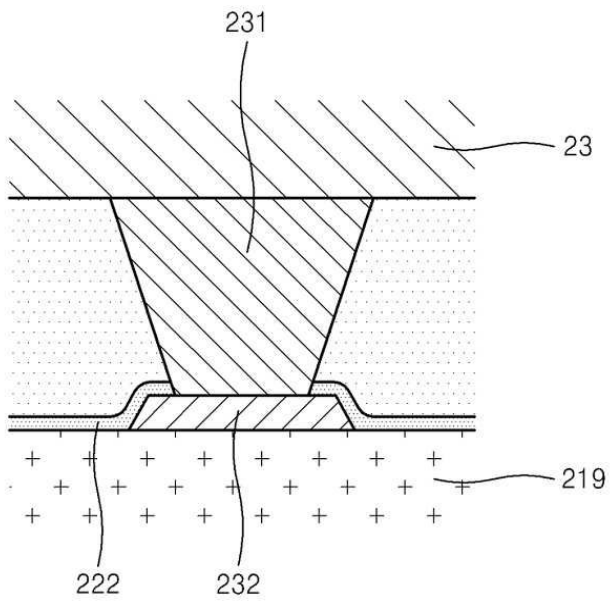
도면8b



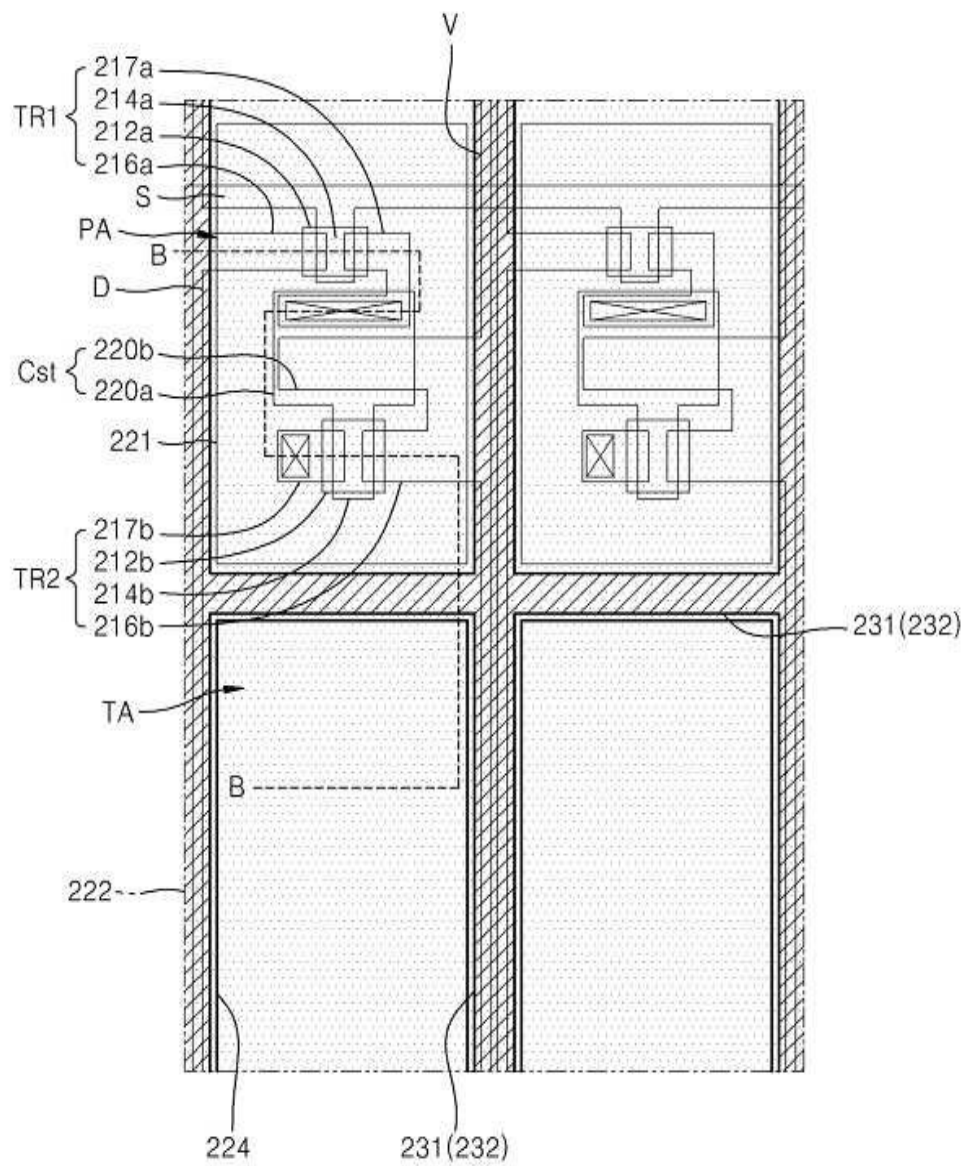
도면8c



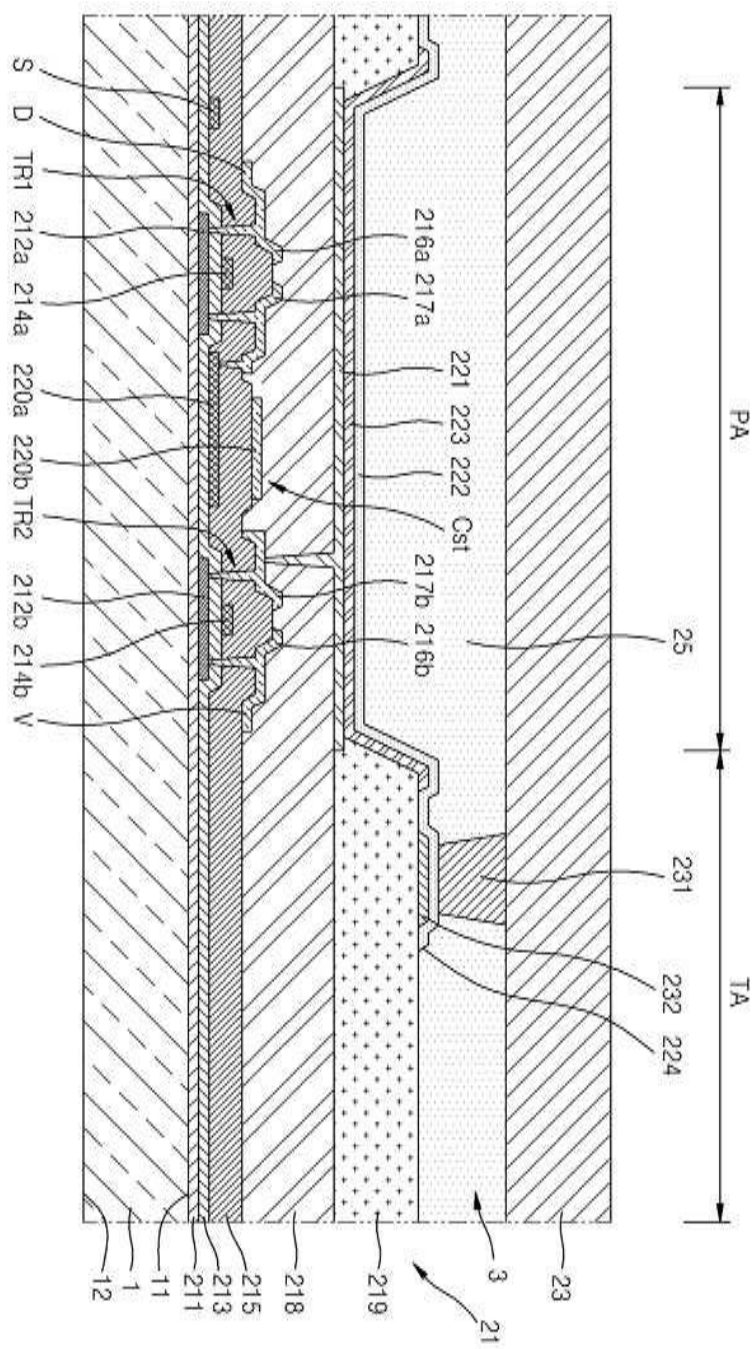
도면9



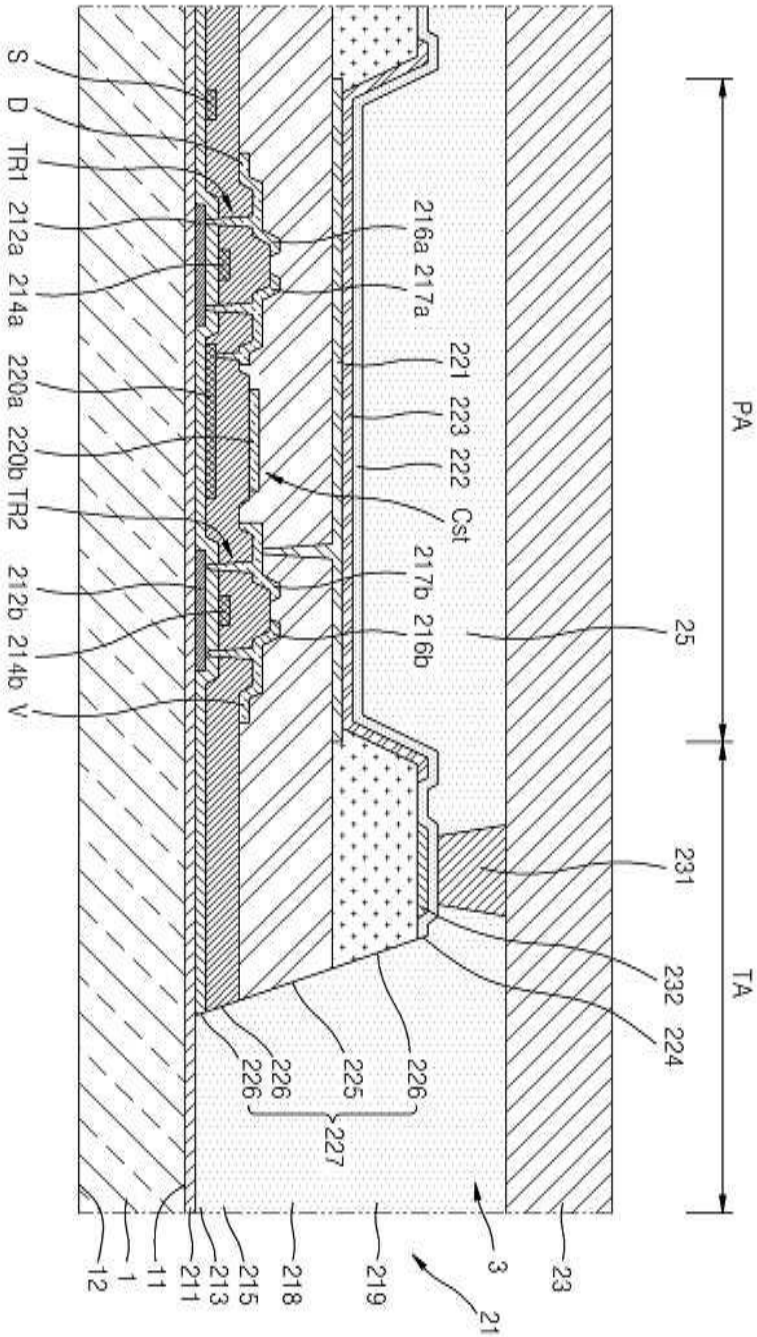
도면10



도면11



도면12



专利名称(译)	相关技术的描述		
公开(公告)号	KR101193195B1	公开(公告)日	2012-10-19
申请号	KR1020100063868	申请日	2010-07-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	HA JAE HEUNG 하재흥 HWANG KYU HWAN 황규환 YOON SEOK GYU 윤석규 SONG YOUNG WOO 송영우 LEE JONG HYUK 이종혁 KIM KEUM NAM 김금남 HWANG YOUNG IN 황영인		
发明人	하재흥 황규환 윤석규 송영우 이종혁 김금남 황영인		
IPC分类号	H01L51/52		
CPC分类号	H01L27/3279 H01L51/5228 H01L27/326 H01L51/524		
其他公开文献	KR1020120003165A		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机发光显示装置，通过使第一导电单元或对电极与第二导电单元接触来降低对电极的电压降。结构：对电极（222）设置在透射区域（TA）上和像素区域（PA）。有机发光层插入在像素电极（221）和对电极之间并发光。第一导电单元（231）插入在第二基板（23）和对电极之间。第二导电单元（232）面对第一导电单元，并且对电极插入在第一导电单元和第二导电单元之间。第二导电单元与对电极接触并由导电材料制成。COPYRIGHT KIPO 2012

