



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/10 (2006.01) H05B 33/26 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년11월23일 10-0647712 2006년11월13일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0107028 2005년11월09일 2005년11월09일	(65) 공개번호 (43) 공개일자
----------------------------------	---	------------------------

(73) 특허권자 삼성에스디아이 주식회사
 경기 수원시 영통구 신동 575

(72) 발명자 김은아
 경기 용인시 기흥읍 공세리 428-5

(74) 대리인 리엔목특허법인

심사관 : 김창균

전체 청구항 수 : 총 11 항

(54) 유기 발광 표시 장치

(57) 요약

본 발명은 데드 스페이스를 줄이며, 동시에 구동전원의 전압강하를 완화하는 유기 발광 표시장치를 제공하는 데 그 목적이 있다.

이를 위하여, 본 발명은, 복수개의 유기 발광 소자를 구비한 화소 영역과, 상기 화소 영역 외측에 구비되고, 상기 유기 발광 소자의 구동 전원이 되는 구동 전원 라인과, 상기 구동 전원 라인과 중첩되어 상기 구동 전원 라인에 전기적으로 연결되고, 패널 마크를 포함하는 금속층을 포함하는 유기 발광 표시장치를 제공한다.

대표도

도 5

특허청구의 범위

청구항 1.

복수개의 유기 발광 소자를 구비한 화소 영역;

상기 화소 영역 외측에 구비되고, 상기 유기 발광 소자의 구동 전원이 되는 구동 전원 라인; 및

상기 구동 전원 라인과 중첩되어 상기 구동 전원 라인에 전기적으로 연결되고, 패널 마크를 포함하는 금속층;을 포함하는 유기 발광 표시장치.

청구항 2.

제1항에 있어서,

상기 금속층과 상기 구동 전원 라인 사이에는 절연층이 개재되고, 상기 절연층에 형성된 콘택홀에 의해 상기 금속층과 상기 구동 전원 라인이 서로 콘택되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 3.

제1항에 있어서,

상기 화소 영역은 상기 유기 발광 소자들에 각각 전기적으로 연결된 복수개의 박막 트랜지스터를 포함하고,

상기 구동 전원 배선은 상기 박막 트랜지스터의 소오스 및 드레인 전극과 동일 물질로 형성되며,

상기 금속층은 상기 박막 트랜지스터의 게이트 전극과 동일 물질로 형성되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 4.

제1항에 있어서,

상기 구동 전원 배선 및 금속층 중 적어도 하나는 순차로 적층된 제1도전층, 제2도전층, 및 제3도전층을 포함하고, 상기 제2도전층은 알루미늄 또는 알루미늄 합금인 것을 특징으로 하는 유기 발광 표시장치.

청구항 5.

제4항에 있어서,

상기 제1도전층 및 제3도전층 중 적어도 하나는 크롬(Cr), 크롬 합금(Cr alloy), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy), 텅스텐(W), 및 텅스텐 합금(W alloy) 중 적어도 하나를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 6.

제4항에 있어서,

상기 제1도전층 및 제3도전층 중 적어도 하나는 티타늄(Ti), 티타늄 합금, 탄탈(Ta), 및 탄탈 합금 중 적어도 하나를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 7.

제1항에 있어서,

상기 구동 전원 배선부의 적어도 측부를 덮도록 클래드부를 더 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 8.

제7항에 있어서,

상기 클래드부는 페놀 그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계고분자, p-자일리렌계 고분자, 비닐알콜계 고분자 및 이들의 블렌드로 이루어진 그룹으로부터 선택된 적어도 하나로 구비된 것을 특징으로 하는 유기 발광 표시장치.

청구항 9.

제7항에 있어서,

상기 클래드부는 무기물로 구비된 것을 특징으로 하는 유기 발광 표시장치.

청구항 10.

제9항에 있어서,

상기 클래드부는 SiO₂, SiN_x, SiON, Al₂O₃, TiO₂, Ta₂O₅, HfO₂, ZrO₂, BST, 및 PZT로 이루어진 그룹으로부터 선택된 적어도 하나로 구비된 것을 특징으로 하는 유기 발광 표시장치.

청구항 11.

제1항 내지 제10항 중 어느 한 항에 있어서,

상기 금속층은 상기 구동전원 라인의 폭을 벗어나지 않도록 위치하는 것을 특징으로 하는 유기 발광 표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 표시 장치에 관한 것으로, 보다 상세하게는 인식 마크의 형성으로 인한 화상 손실 면적을 줄이고, 구동 전원의 전압강하를 보완할 수 있는 유기 발광 표시 장치에 관한 것이다.

액정 디스플레이 소자나 유기 전계 발광 디스플레이 소자 또는 무기 전계 발광 디스플레이 소자 등 평판디스플레이 장치는 디스플레이 셀(Cell)의 이력을 파악하고 평가의 편의성을 도모하기 위해 각 패널 당 인식 마크를 기입한다.

현재 이러한 패널의 인식 마크는 화상이 구현되는 디스플레이 영역 외측에 별도의 공간을 두어 배치하는 데, 이 인식 마크가 배열되는 영역은 화상이 구현되지 않는 데드 스페이스(Dead space)에 해당하므로, 이 인식 마크의 면적만큼 데드 스페이스가 늘어나는 한계가 있다.

따라서, 종래에는 종래기술1에 기재된 바와 같이, 별도의 공간에 인식 마크를 기록하지 않고 다른 신호에 영향을 주지 않는 구조, 예컨대 구동칩의 하부에 인식마크를 형성하고 있다.

그러나, 이렇게 구동칩의 하부에 인식마크를 형성할 경우 구동칩의 장착 후에는 이 인식 마크의 식별이 어려울 수 있게 된다.

또한, 종래기술1과 같은 액정 표시장치의 경우는, 각 화소에 별도의 전원이 공급되지 않으나, 본 발명과 같은 AM 유기 발광 표시장치의 경우, 각 화소로 전원 공급라인이 연장되어야 하므로, 패널에서 데드 스페이스가 더욱 많아지게 되어 인식 마크의 레이아웃에 어려움이 많게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로, 데드 스페이스를 줄이며, 동시에 구동전원의 전압강하를 완화하는 유기 발광 표시장치를 제공하는 데 그 목적이 있다.

발명의 구성

상기와 같은 목적을 달성하기 위하여, 본 발명은, 복수개의 유기 발광 소자를 구비한 화소 영역과, 상기 화소 영역 외측에 구비되고, 상기 유기 발광 소자의 구동 전원이 되는 구동 전원 라인과, 상기 구동 전원 라인과 중첩되어 상기 구동 전원 라인에 전기적으로 연결되고, 패널 마크를 포함하는 금속층을 포함하는 유기 발광 표시장치를 제공한다.

이하, 첨부된 도면을 참조로 본 발명의 바람직한 실시예들에 대하여 보다 상세히 설명한다.

도 1은 본 발명에 따른 액티브 매트릭스형 유기 발광 표시장치의 전체적 구성을 나타내는 평면도이다.

도 1에서 볼 수 있듯이, 기관(31) 상에 표시 영역(2)이 형성되며, 이 표시 영역(2)을 통해 화상이 구현된다. 이 표시 영역(2)은 별도의 밀봉부재(미도시)에 의해 밀봉되어, 표시영역(2)을 외부의 충격이나, 수분, 공기로부터 보호한다. 상기 밀봉부재는 글라스재의 절연 기관을 사용할 수도 있고, 금속재의 메탈 캡을 사용할 수도 있다.

상기 표시 영역(2)이 형성된 기관(31)의 일측 단부에는 소정의 단자들이 배설된 단자 영역(1)이 놓인다. 이 단자 영역(1)은 상기 밀봉부재의 외측으로 노출되어 있다.

상기와 같은 표시 영역(2)의 주위에는 표시 영역(2)의 Vdd라인(20)에 구동전원을 공급하기 위한 구동전원라인(21)과, 대향 전극(53)과 접속되어 대향전극 전원을 공급하는 전극전원라인(22)과, 상기 표시 영역(2)에 인가되는 신호를 제어하는 각종 회로부(23)(24)들이 배설되어 있다.

이 단자 영역(1), 구동전원라인(21), 전극전원라인(22), 및 회로부(23)(24)는 화상이 구현되지 않는 데드 스페이스에 해당한다.

상기 구동전원라인(21)은 단자 영역(1)의 구동전원 단자부(11)로부터 상기 표시 영역(2) 전체를 두르도록 배설되고, 표시 영역(2)을 가로지르는 구동 라인(20)과 연결되어 하부에도 배치된다.

표시 영역(2)의 일측변에는 후술하는 바와 같이 표시 영역(2)의 유기 발광 소자의 일 전극과 전기적으로 연결된 전극전원라인(22)이 배설되어 있다. 이 유기 발광 소자의 일 전극은 전극전원라인을 덮도록 연장되어 형성될 수 있고, 상기 전극과 상기 전극전원라인(22)과의 사이에는 절연막이 개재되어 있으며, 이들은 복수개의 컨택 홀(225)에 의해 서로 연통된다.

상기 구동전원라인(21)과 표시 영역(2)의 사이에는 수직 회로부(23) 및 수평 회로부(24)가 각각 설치되는 데, 상기 수직 회로부(23)는 표시 영역(2)의 게이트 라인에 스캔 신호를 인가하는 스캔 구동 회로부가 될 수 있으며, 이는 상기 단자 영역(1)의 스캔 단자부(13)와 전기적으로 연결된다. 상기 수평 회로부는 표시 영역(2)의 데이터 라인에 데이터 신호를 인가하는 데이터 구동 회로부가 될 수 있고, 이는 상기 단자 영역(1)의 데이터 단자부(14)와 전기적으로 연결되는 것으로, 이 수직 회로부(23), 및 수평 회로부(24)는 기관(31)상에 TFT 등에 의해 패터닝 방법으로 형성될 수도 있고, 외장 IC나 COG 등의 칩이 장착되도록 구비될 수도 있다.

한편, 상기 표시 영역(2)은 복수개의 픽셀을 포함하며, 각 픽셀은 도 2에서 볼 수 있는 픽셀 회로(PC)를 가질 수 있다.

도 2에서 볼 수 있듯이, 각 픽셀에는 데이터 라인(Data), 스캔 라인(Scan)이 유기 발광 소자(OLED: Organic Light Emitting Diode)의 일 구동전원이 되는 Vdd 라인(Vdd)이 구비된다. 이 Vdd 라인(Vdd)이 도 1에서의 Vdd 라인(20)과 동일한 것이다.

각 픽셀의 픽셀 회로(PC)는 이들 데이터 라인(Data), 스캔 라인(Scan), 및 Vdd 라인(Vdd)에 전기적으로 연결되어 있으며, 유기 발광 소자(OLED)의 발광을 제어하게 된다.

도 3은 위 도 2에 대한 보다 구체적인 예를 도시한 것으로, 각 픽셀의 픽셀회로(PC)가 2개의 박막 트랜지스터(M1)(M2)와 하나의 커패시터 유닛(Cst)을 포함한 것이다.

도 3을 참조하여 볼 때, 본 발명의 바람직한 일 실시예에 따른 유기 발광표시장치의 각 픽셀은 스위칭 TFT(M2)와, 구동 TFT(M1)의 적어도 2개의 박막 트랜지스터와, 커패시터 유닛(Cst) 및 유기 발광 소자(OLED)를 구비한다.

상기 스위칭 TFT(M2)는 스캔 라인(Scan)에 인가되는 스캔 신호에 의해 ON/OFF되어 데이터 라인(Data)에 인가되는 데이터 신호를 스토리지 커패시터(Cst) 및 구동 TFT(M1)에 전달한다. 스위칭 소자로는 반드시 도 4와 같이 스위칭 TFT(M2)만에 한정되는 것은 아니며, 복수개의 박막 트랜지스터와 커패시터를 구비한 스위칭 회로가 구비될 수도 있고, 구동 TFT(M1)의 Vth값을 보상해주는 회로나, Vdd 라인(Vdd)의 전압강하를 보상해주는 회로가 더 구비될 수도 있다.

상기 구동 TFT(M1)는 스위칭 TFT(M2)를 통해 전달되는 데이터 신호에 따라, 유기 발광 소자(OLED)로 유입되는 전류량을 결정한다.

상기 커패시터 유닛(Cst)은 스위칭 TFT(M2)를 통해 전달되는 데이터 신호를 한 프레임동안 저장한다.

도3에 따른 회로도에서 구동 TFT(M1) 및 스위칭 TFT(M2)는 PMOS TFT로 도시되어 있으나, 본 발명이 반드시 이에 한정되는 것은 아니며, 상기 구동 TFT(M1) 및 스위칭 TFT(M2) 중 적어도 하나를 NMOS TFT로 형성할 수도 있음은 물론이다. 그리고, 상기와 같은 박막 트랜지스터 및 커패시터의 개수는 반드시 이에 한정되는 것은 아니며, 이보다 더 많은 수의 박막 트랜지스터 및 커패시터를 구비할 수 있음은 물론이다.

본 발명에 있어서, 상기와 같은 픽셀 회로는 도 4와 같은 단면 구조를 가질 수 있다. 도 4는 도 3의 회로의 일부에 대해 도시한 단면도이다.

도 4에서 볼 수 있듯이, 기판(31)상에 TFT(40) 및 유기 발광 소자(OLED)가 구비된다.

기판(31)은 아크릴, 폴리이미드, 폴리카보네이트, 폴리에스테르, 미라르(mylar) 기타 플라스틱 재료가 사용될 수 있는 데, 반드시 이에 한정되는 것은 아니며, SUS, 텅스텐 등과 같은 금속 호일도 사용 가능하고, 글라스재도 사용 가능하다.

이 기판(31)의 상면에는 비록 도면에 도시하지는 않았지만, 불순물 이온이 확산되는 것을 방지하고, 수분이나 외기의 침투를 방지하며, 표면을 평탄화하기 위한 베리어층 및/또는 버퍼층과 같은 절연층(32)이 형성될 수 있다.

이 절연층(32) 상에 TFT(40)의 활성층(41)이 반도체 재료에 의해 형성되고, 이를 덮도록 게이트 절연막(33)이 형성된다. 활성층(41)은 아모퍼스 실리콘 또는 폴리 실리콘과 같은 무기재 반도체나, 유기 반도체가 사용될 수 있는 데, 소스 영역(412), 드레인 영역(413)과 이들 사이에 채널 영역(411)을 갖는다.

게이트 절연막(33) 상에는 게이트 전극(42)이 구비되고, 이를 덮도록 층간 절연막(34)이 형성된다. 그리고, 층간 절연막(34) 상에는 소스 전극(43) 및 드레인 전극(44)이 구비되며, 이를 덮도록 패시베이션막(35) 및 화소 정의막(36)이 순차로 구비된다.

상기 게이트 절연막(33), 층간 절연막(34), 패시베이션막(35), 및 화소 정의막(36)은 절연체로 구비될 수 있는 데, 단층 또는 복수층의 구조로 형성되어 있고, 유기물, 무기물, 또는 유/무기 복합물로 형성될 수 있다.

상술한 바와 같은 TFT(40)의 적층 구조는 반드시 이에 한정되는 것은 아니며, 다양한 구조의 TFT가 모두 적용 가능하다.

상기 패시베이션막(35)의 상부에는 유기 발광 소자(OLED)의 한 전극인 화소전극(51)이 형성되고, 그 상부로 화소정의막(37)이 형성되며, 이 화소정의막(37)에 소정의 개구부(38)를 형성해 화소전극(51)을 노출시킨 후, 유기 발광 소자(OLED)의 유기 발광막(52)을 형성한다.

상기 유기 발광 소자(OLED)는 전류의 흐름에 따라 적, 녹, 청색의 빛을 발광하여 소정의 화상 정보를 표시하는 것으로, TFT(40)의 드레인 전극(44)에 콘택 홀(36)을 통해 콘택된 화소 전극(51)과, 전체 화소를 덮도록 구비된 대향 전극(53), 및 이들 화소 전극(51)과 대향 전극(53)의 사이에 배치되어 발광하는 유기 발광막(52)으로 구성된다.

상기 화소 전극(51)과 대향 전극(53)은 상기 유기 발광막(52)에 의해 서로 절연되어 있으며, 유기 발광막(52)에 서로 다른 극성의 전압을 가해 유기 발광막(52)에서 발광이 이뤄지도록 한다.

상기 유기 발광막(52)은 저분자 또는 고분자 유기막이 사용될 수 있다. 저분자 유기막을 사용할 경우, 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이들 저분자 유기막은 진공증착의 방법으로 형성된다. 이 때, 홀 주입층, 홀 수송층, 전자 수송층, 및 전자 주입층 등은 공통층으로서, 적, 녹, 청색의 픽셀에 공통으로 적용될 수 있다. 따라서, 도 5와는 달리, 이들 공통층들은 대향전극(53)과 같이, 전체 픽셀들을 덮도록 형성될 수 있다.

고분자 유기막의 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

상기와 같은 유기막은 반드시 이에 한정되는 것은 아니고, 다양한 실시예들이 적용될 수 있음은 물론이다.

상기 화소 전극(51)은 애노우드 전극의 기능을 하고, 상기 대향 전극(53)은 캐소우드 전극의 기능을 하는 데, 물론, 이들 화소 전극(51)과 대향 전극(53)의 극성은 반대로 되어도 무방하다.

배면 발광형(bottom emission type)일 경우, 상기 화소 전극(51)은 투명 전극으로 구비될 수 있고, 대향 전극(53)은 반사 전극으로 구비될 수 있다. 이 때, 이러한 투명 전극은 일함수가 높고 투명한 ITO, IZO, In₂O₃, 및 ZnO 등을 사용하여 형성할 수 있고, 대향 전극(53)인 반사 전극은 일함수가 낮은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물 등의 금속재로 구비될 수 있다.

전면 발광형(top emission type)일 경우, 상기 화소 전극(51)은 반사 전극으로 구비될 수 있고, 대향 전극(53)이 투명 전극으로 구비될 수 있다. 이 때, 화소 전극(51)이 되는 반사 전극은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물 등으로 반사막을 형성한 후, 그 위에 일함수가 높은 ITO, IZO, ZnO, 또는 In₂O₃ 등을 형성하여 이루어질 수 있다. 그리고, 상기 대향 전극(53)이 되는 투명 전극은, 일함수가 작은 금속 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물을 증착한 후, 그 위에 ITO, IZO, ZnO, 또는 In₂O₃ 등의 투명 도전물질로 보조 전극층이나 버스 전극 라인을 형성할 수 있다.

양면 발광형의 경우, 상기 화소 전극(51)과 대향 전극(53) 모두를 투명 전극으로 구비될 수 있다.

상기 화소 전극(51) 및 대향 전극(53)은 반드시 전술한 물질로 형성되는 것에 한정되지 않으며, 전도성 유기물이나, Ag, Mg, Cu 등 도전입자들이 포함된 전도성 페이스트 등으로 형성할 수도 있다. 이러한 전도성 페이스트를 사용할 경우, 잉크젯 프린팅 방법을 사용하여 프린팅할 수 있으며, 프린팅 후에는 소성하여 전극으로 형성할 수 있다.

이렇게 유기 발광 소자(OLED)를 형성한 후에는, 그 상부를 밀봉하여 외기로부터 차단한다.

한편, 본 발명에 있어서, 상기 게이트 전극(42), 소스 전극(43) 및 드레인 전극(44)은 전술한 도전체와 같이, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물과 같은 금속물질을 포함하거나, ITO, IZO, ZnO, 또는 In₂O₃ 등의 투명 도전물질을 포함할 수 있다. 또한, 전도성 유기물이나, Ag, Mg, Cu 등 도전입자들이 포함된 전도성 페이스트를 사용할 수도 있다.

도 4에 도시된 본 발명의 바람직한 일 실시예에 따르면, 상기 게이트 전극(42)은 단층 구조로 구비되어 있고, 소스 전극(43) 및 드레인 전극(44)은 3층 구조로 형성되어 있는데, 본 발명이 반드시 이에 한정되는 것은 아니며, 게이트 전극(42)도 3층 구조로 형성할 수 있다. 이하에서는, 도 5에 도시된 바대로, 게이트 전극(42)은 단층 구조로 구비되어 있고, 소스 전극(43) 및 드레인 전극(44)은 3층 구조로 형성되어 있는 실시예를 중심으로 설명한다.

상기 소스 전극(43) 및 드레인 전극(44)은 도 4의 아래쪽부터 제1도전층(431)(441), 제2도전층(432)(442), 및 제3도전층(433)(443)의 순차로 적층된 구조체를 포함할 수 있다. 이 때, 제2도전층(432)(442)이 알루미늄 또는 알루미늄 합금으로 형성될 수 있다. 그 예로는 Al, AlSi, AlNd 및 AlCu 등이 될 수 있다.

이렇게 제2도전층(432)(442)을 알루미늄계 금속으로 형성할 경우, 제1도전층(431)(441) 및 제3도전층(433)(443) 중 적어도 하나는 크롬(Cr), 크롬 합금(Cr alloy), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy), 텅스텐(W), 및 텅스텐 합금(W alloy) 중 적어도 하나를 포함할 수 있다.

이러한 구조의 일 예로서, 제1도전층(431)(441) 및 제3도전층(433)(443)으로 MoW를 사용하고, 제2도전층(432)(442)으로서 AlNd를 사용한 구조가 채용될 수 있음은 전술한 바와 같다.

한편, 제2도전층(432)(442)이 알루미늄계 금속으로 형성된 경우, 제1도전층(431)(441) 및 제3도전층(433)(443) 중 적어도 하나가 티타늄(Ti), 티타늄 합금, 탄탈(Ta), 및 탄탈 합금 중 적어도 하나를 포함할 수 있다.

이러한 구조의 일 예로서는, 제1도전층(431)(441) 및 제3도전층(433)(443)으로 Ti 계 금속을 사용하고, 제2도전층(432)(442)으로서 Al계 금속을 사용한 구조가 채용될 수 있다.

그러나, 반드시 이에 한정되는 것은 아니고, 위 3층 구조의 배선을 사용한 데 더하여, 별도의 층상 구조를 더 부가할 수도 있다.

이렇게 다층구조의 소스 전극(43) 및 드레인 전극(44)의 경우에는, 절연체로 소스 전극(43) 및 드레인 전극(44)의 측면을 개평한 클래드부(45)를 형성할 수 있다. 상기 클래드부(45)는 유기물로 구비될 수 경우, 페놀 그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계고분자, p-자일리렌계 고분자, 비닐 알콜계 고분자 및 이들의 블렌드로 이루어진 그룹으로부터 선택된 적어도 하나로 구비될 수 있고, 바람직하게는 아크릴재, 더욱 바람직하게는 감광성 아크릴재로 형성되어, 패턴 형성이 더욱 용이하도록 할 수 있고, 무기물로 구비될 경우, SiO₂, SiN_x, SiON, Al₂O₃, TiO₂, Ta₂O₅, HfO₂, ZrO₂, BST, 및 PZT로 이루어진 그룹으로부터 선택된 적어도 하나로 구비될 수 있다.

이와 같이, 상기 소스 전극(43) 및 드레인 전극(44)을 다층구조로 형성함에 따라, 도전성이 좋은 알루미늄계 제2도전층(432)(442)으로 인해 소스 전극(43) 및 드레인 전극(44) 전체의 도전성이 향상되는 결과를 얻을 수 있고, 제1도전층(431)(441) 및 제3도전층(433)(443)이 제2도전층(432)(442)을 보호해주는 역할을 할 수 있다. 그리고, 측면에 형성된 클래드부(45)에 의해 에천트 등이 침투되어 알루미늄계 제2도전층(432)(442)을 부식 또는 식각시키는 것을 방지할 수 있다. 이는 특히, 화소 전극(51)의 패턴링 공정 시, 에천트에 의한 침투로부터 소스전극(43) 및 드레인 전극(44)을 보호하는 데에 더욱 유용하다.

한편, 이렇게 소스 전극(43) 및 드레인 전극(44)을 형성할 때에, Vdd라인(20)을 더 형성할 수 있다. 소스 전극(43) 및 드레인 전극(44)과 같이 형성된 이 Vdd 라인(20)도 제1도전층(201), 제2도전층(202), 및 제3도전층(203)을 갖게 된다. 제1도전층(201), 제2도전층(202), 및 제3도전층(203)을 형성하는 물질은 전술한 바와 같다.

이 Vdd 라인(20)의 경우에도 클래드부(25)를 전술한 바와 같이, 형성할 수 있다. 이 클래드부(25)는 전술한 소스 전극(43) 및 드레인 전극(44)의 경우와 마찬가지로, 상세한 설명은 생략한다.

상기 소스 전극(43) 및 드레인 전극(44)을 형성할 때에, 상기 픽셀 내의 Vdd 라인(20) 말고도 더욱 많은 도전체들이 형성될 수 있는데, 도 1에서 볼 수 있듯이, 구동전원라인(21)도 동시에 형성될 수 있고, 전극전원라인(22)도 동시에 형성될 수 있다.

한편, 본 발명에 있어서, 도 1에서 볼 수 있듯이, 구동전원라인(21)과 중첩되어 각 패널을 인식할 수 있는 인식 마크(70)가 형성된다. 이 인식 마크(70)는 도 5에서 볼 수 있듯이, 패터닝된 금속층(71)으로 구비될 수 있는데, 반드시 이에 한정되는 것은 아니며, 금속층(71)에 소정의 마크가 레이저 등에 의해 새겨지도록 할 수도 있다.

이러한 금속층(71)은 도 4에서 볼 때, TFT(40)의 게이트 전극(42)의 형성과 동시에 형성될 수 있다. 따라서 게이트 전극(42)과 동일 물질로 이루어질 수 있다.

그리고, 이 금속층(71)은 그 폭(W1)이 구동전원라인(21)의 폭(W2)보다 좁게 형성된다. 따라서, 금속층(71)은 도 1에서 볼 수 있듯이, 구동전원라인(21)에 의해 완전히 가려진 상태가 될 수 있다. 따라서, 이 금속층(71)의 레이아웃으로 인해 데드 스페이스가 증대되는 일이 없게 된다.

이 금속층(71)은 도 5에서 볼 수 있듯이, 구동전원라인(21)과의 사이에 층간 절연막(34)에 의해 분리되어져 있다. 그런데, 이 층간 절연막(34)에는 콘택홀(34a)이 형성되어 구동전원라인(21)이 금속층(71)과 콘택되도록 할 수 있다. 이에 따라, 구동전원라인(21)은 금속층(71)과 전기적으로 연결된 상태가 되고, 면저항이 감소되는 효과를 갖게 된다. 따라서, 이 구동전원라인(21)에서의 IR Drop, 즉, 전압강하를 줄일 수 있게 된다.

도 6은 상기 구동전원라인(21)에도 전술한 바와 같은 클래드부(26)를 형성한 실시예를 나타낸 것으로, 이 클래드부(26)에 의해 구동전원라인(21)의 알루미늄층이 부식되는 것을 방지할 수 있다.

도 5 및 도 6에 따른 실시예에서는 상기 인식 마크(70)의 금속층(71)이 게이트 전극과 동일 물질, 즉, 단층으로 형성된 예를 나타내었으나, 본 발명은 반드시 이에 한정되지 않으며, 게이트 전극이 소오스/드레인 전극과 같이 3중층 이상의 구조로 형성될 경우에는, 위 금속층(71)도 동일하게 3중층 이상의 구조로 구현될 수 있고, 이 경우에는 별도의 클래드부를 구비하도록 될 수도 있다.

본 발명의 상기한 실시예들은 유기 발광 표시장치에 대하여 기술되었으나, 유기 발광 표시장치 이외에 액정 표시장치 등 다양한 종류의 평판 표시장치에도 적용될 수 있다.

발명의 효과

상기한 바와 같은 본 발명에 따르면, 패널의 인식 마크를 위한 레이아웃을 별도로 가져갈 필요가 없어 데드 스페이스를 줄일 수 있다.

동시에 이 인식마크가 구동전원라인과 전기적으로 연결되도록 함으로써, 구동전원의 전압강하를 완화할 수 있다.

구동전원라인의 측면을 덮는 클래드부에 의해 후속 공정에서 식각액 등의 침투로 인해 도전체가 부식 또는 식각되는 것을 방지할 수 있다.

본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

도면의 간단한 설명

도 1은 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치의 일 예를 도시한 평면도,

도 2는 본 발명의 유기 발광 표시장치의 일 단위 픽셀의 픽셀 회로를 개략적으로 도시한 회로도,

도 3은 도 2에 대한 보다 구체적인 예를 도시한 회로도,

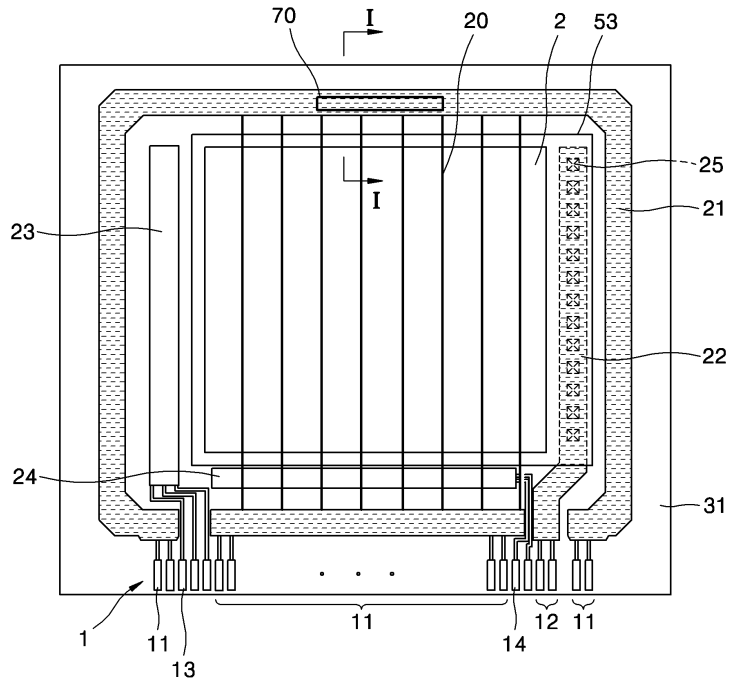
도 4는 도 3의 회로의 일부에 대해 도시한 단면도,

도 5는 도 1의 I-I에 대한 단면도,

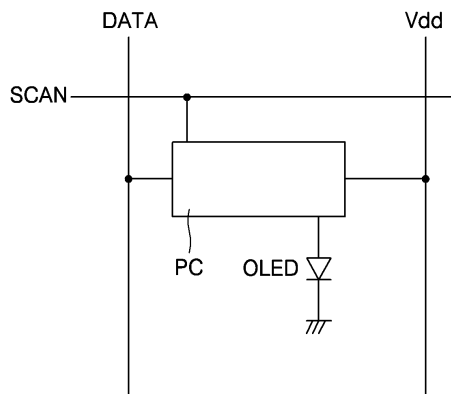
도 6은 도 1의 I-I의 단면에 대한 다른 예를 도시한 단면도.

도면

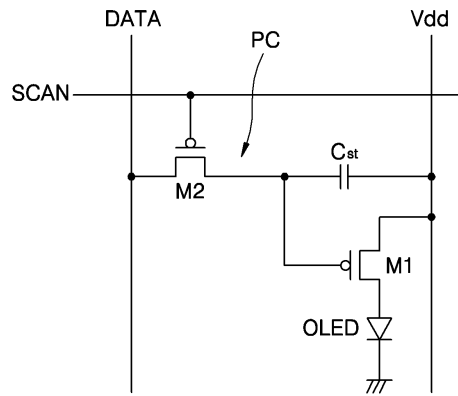
도면1



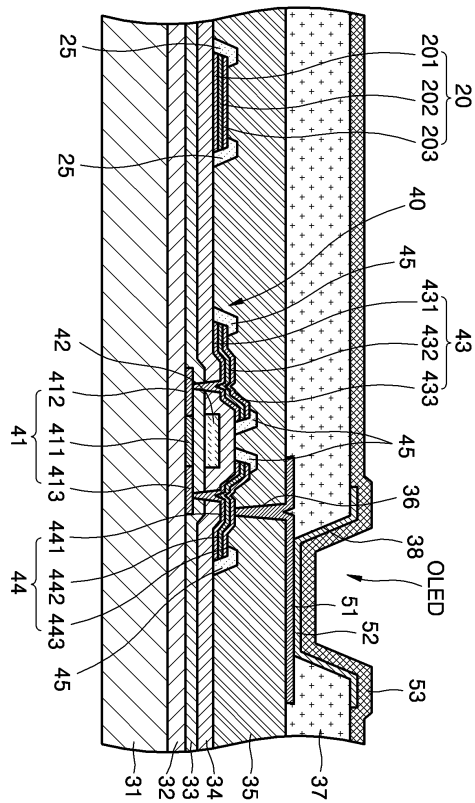
도면2



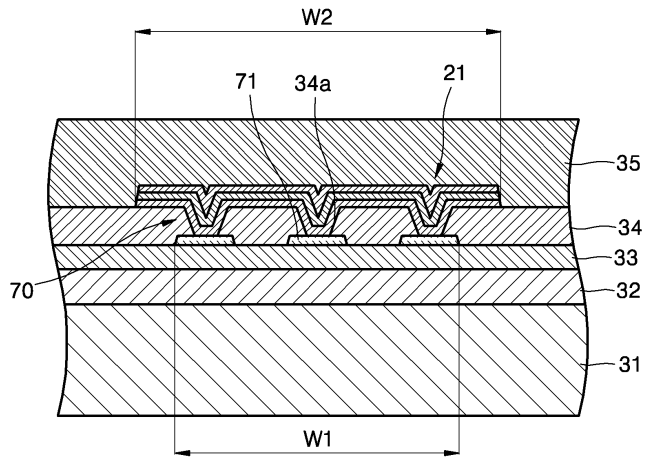
도면3



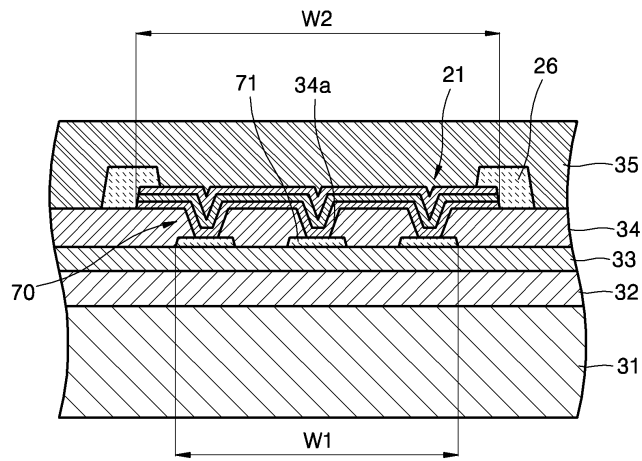
도면4



도면5



도면6



专利名称(译)	有机发光显示器		
公开(公告)号	KR100647712B1	公开(公告)日	2006-11-23
申请号	KR1020050107028	申请日	2005-11-09
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM EUN AH		
发明人	KIM, EUN AH		
IPC分类号	H05B33/10 H05B33/26		
CPC分类号	H01L27/3244 H01L27/3276 H01L27/3279 H01L27/3262		
外部链接	Espacenet		

摘要(译)

提供有机发光显示装置，以通过去除显示面板的识别标记的布局来减少有机发光显示装置内的死区。有机发光显示装置包括像素区域，驱动电源线 and 金属层。驱动电源线形成在像素区域外部，并向OLED（有机发光二极管）供电。金属层电连接到驱动电源线并与驱动电源线重叠。金属层包括面板标记。在金属层和驱动电源线之间施加绝缘层。金属层和驱动电源线通过形成在绝缘层上的接触孔彼此连接。

