



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0116439
(43) 공개일자 2007년12월10일

(51) Int. Cl.

G09G 3/30 (2006.01) H03M 1/66 (2006.01)
G09G 3/20 (2006.01)

(21) 출원번호 10-2006-0050482

(22) 출원일자 2006년06월05일

심사청구일자 2006년06월05일

(71) 출원인

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

박용성

서울특별시 송파구 신천동 한신 코아 아파트 142
5호

(74) 대리인

신영무

전체 청구항 수 : 총 18 항

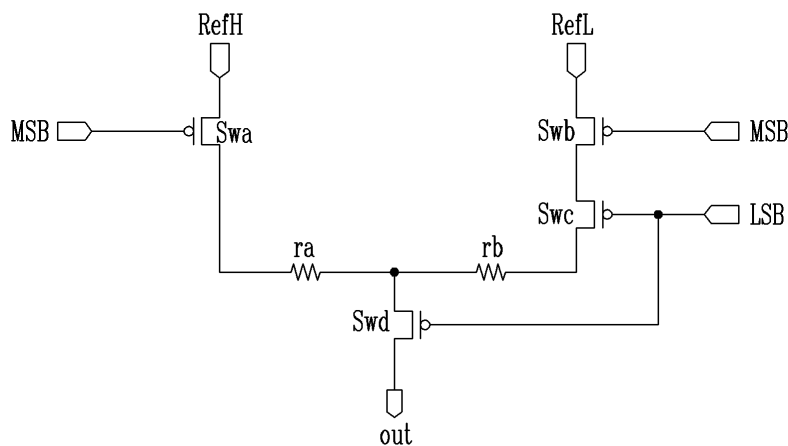
(54) 구동회로 및 이를 이용한 유기전계발광표시장치

(57) 요약

본 발명의 목적은 D/A 컨버터의 계조신호가 아날로그 스위치에서 발생하는 전압강하의 영향에 무관하도록 하여 계조 전압의 오차를 줄일 수 있도록 하는 구동회로 및 이를 이용한 유기전계발광표시장치를 제공하는 것이다.

본 발명은, 화소부, 데이터구동부 및 주사구동부를 포함하는 유기전계발광표시장치에 있어서, 상기 데이터구동부는, 데이터신호에 대응하여 제 1 기준전압을 선택하는 제 1 스위치, 상기 데이터신호에 대응하여 제 2 기준전압을 선택하는 제 2 스위치, 상기 제 1 기준전압과 상기 제 2 기준전압을 전달받아 적어도 2개의 저항에 의해 상기 제 1 기준전압과 상기 제 2 기준전압을 분배하여 계조전압을 생성하는 저항열을 복수개 포함하는 저항기, 상기 데이터신호에 대응하여 상기 복수의 저항열 중 하나의 저항열을 선택하여 상기 제 1 기준전압과 상기 제 2 기준전압을 상기 선택된 저항열에 전달하는 제 3 스위치 및 상기 데이터신호에 대응하여 상기 저항열에 의해 생성된 계조전압을 출력하는 제 4 스위치를 포함하는 유기전계발광표시장치를 제공하는 것이다.

대표도 - 도4



특허청구의 범위

청구항 1

화소부, 데이터구동부 및 주사구동부를 포함하는 유기전계발광표시장치에 있어서,

상기 데이터구동부는,

데이터신호에 대응하여 제 1 기준전압을 선택하는 제 1 스위치;

상기 데이터신호에 대응하여 제 2 기준전압을 선택하는 제 2 스위치;

상기 제 1 기준전압과 상기 제 2 기준전압을 전달받아 적어도 2개의 저항에 의해 상기 제 1 기준전압과 상기 제 2 기준전압을 분배하여 계조전압을 생성하는 저항열을 복수개 포함하는 저항기;

상기 데이터신호에 대응하여 상기 복수의 저항열 중 하나의 저항열을 선택하여 상기 제 1 기준전압과 상기 제 2 기준전압을 상기 선택된 저항열에 전달하는 제 3 스위치;

상기 데이터신호에 대응하여 상기 저항열에 의해 생성된 계조전압을 출력하는 제 4 스위치;

상기 제 4 스위치와 연결되며 복수의 데이터선 중 하나의 데이터선을 선택하여 상기 계조전압을 전달하는 먹스 회로; 및

상기 제 4 스위치와 상기 복수의 데이터선 사이에 연결되어 상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 선택하여 상기 데이터선을 프리차지를 하는 프리차지 회로를 포함하는 유기전계발광표시장치.

청구항 2

제 1 항에 있어서,

상기 프리차지 회로는 상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 선택하도록 하는 선택부와 상기 제 1 기준전압과 상기 제 2 기준 전압 중 하나의 전압을 전달부를 포함하는 유기전계발광표시장치.

청구항 3

제 2 항에 있어서,

상기 계조전압이 소정치보다 높은 경우 상기 프리차지회로는 상기 제 1 기준전압을 선택하도록 하는 유기전계발광표시장치.

청구항 4

제 3 항에 있어서,

상기 소정치는 데이터신호의 임의의 비트를 이용하여 판단하도록 하는 유기전계발광표시장치.

청구항 5

제 1 항에 있어서,

상기 저항기에 포함된 복수의 저항열은 상기 적어도 2개의 저항의 전압비가 다르게 형성되는 유기전계발광표시장치.

청구항 6

제 1 항에 있어서,

상기 제 1 스위치의 온저항과 상기 제 2 및 제 3 스위치의 온저항의 합은 동일한 유기전계발광표시장치.

청구항 7

제 1 항에 있어서,

상기 제 1 기준전압과 상기 제 2 기준전압은 데이터신호의 상위비트를 이용하여 선택하고, 상기 저항열은 상기

데이터신호의 하위비트를 이용하여 선택하는 유기전계발광표시장치.

청구항 8

복수의 전압 중 하나의 전압을 선택하여 제 1 기준전압으로 선택하는 제 1 스위치;

상기 제 1 스위치에 의해 선택된 전압보다 낮은 전압을 선택하여 제 2 기준전압으로 선택하는 제 2 스위치;

제 1 단은 상기 제 1 스위치로부터 제 1 기준전압을 전달받고 제 2 단은 상기 제 3 스위치로부터 제 2 기준전압을 전달받으며 상기 제 1 단과 상기 제 2 단의 전압을 분해하여 출력하는 복수의 저항열;

상기 복수의 저항열 중 하나의 저항열을 선택하는 제 3 스위치;

상기 복수의 저항열 중 하나의 저항열을 선택하여 상기 제 1 기준전압과 상기 제 2 기준전압이 상기 저항열에 의해 전압분배되도록 하는 제 4 스위치;

상기 제 4 스위치와 연결되며 복수의 데이터선 중 하나의 데이터선을 선택하여 상기 게조전압을 전달하는 먹스 회로; 및

상기 제 4 스위치와 상기 복수의 데이터선 사이에 연결되어 상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 선택하여 상기 데이터선을 프리차지를 하는 프리차지 회로를 포함하는 유기전계발광표시장치.

청구항 9

제 7 항에 있어서,

상기 프리차지 회로는 상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 선택하도록 하는 선택부와 상기 제 1 기준전압과 상기 제 2 기준 전압 중 하나의 전압을 전달부를 포함하는 유기전계발광표시장치.

청구항 10

제 9 항에 있어서,

상기 게조전압이 소정치보다 높은 경우 상기 프리차지회로는 상기 제 1 기준전압을 선택하도록 하는 유기전계발광표시장치.

청구항 11

제 10 항에 있어서,

상기 소정치는 데이터신호의 임의의 비트를 이용하여 판단하도록 하는 유기전계발광표시장치.

청구항 12

제 9 항에 있어서,

상기 제 1 스위치의 온상태의 저항의 크기는 상기 제 2 스위치의 온상태의 저항과 상기 제 3 스위치의 온상태의 저항의 합의 크기와 동일한 크기를 갖는 구동회로.

청구항 13

제 9 항에 있어서,

상기 저항열은 제 1 저항과 제 2 저항을 포함하며, 상기 제 1 저항과 제 2 저항의 비가 저항열 별로 다르게 설정되어 있는 구동회로.

청구항 14

제 9 항에 있어서,

복수의 전압 중 상기 제 1 기준전압과 상기 제 2 기준전압을 선택하는 제 1 선택신호를 상기 제 1 스위치와 상기 제 2 스위치에 전달하는 제 1 디코더와 상기 복수의 저항열 중 하나의 저항열을 선택하여 상기 저항에 의해 분배된 전압이 출력되도록 하는 제 2 선택신호를 출력하는 제 2 디코더를 포함하는 구동회로.

청구항 15

제 14 항에 있어서,

상기 제 1 디코더는 디지털 신호의 상위비트를 이용하여 상기 제 1 선택신호를 생성하고, 상기 제 2 디코더는 상기 디지털 신호의 하위비트를 이용하여 상기 제 2 선택신호를 생성하는 구동회로.

청구항 16

제 9 항에 있어서,

상기 계조전압이 전달되는 제 4 스위치에 복수의 데이터선이 연결되며 스위칭동작에 의해 상기 계조전압이 상기 복수의 데이터선 중 하나의 데이터선에 전달되도록 하는 구동회로.

청구항 17

데이터신호의 상위비트를 이용하여 제 1 기준전압과 제 2 기준전압을 선택하는 단계;

상기 데이터신호의 하위비트를 이용하여 서로 다른 저항비를 갖는 복수의 저항열 중 하나의 저항열을 선택하는 단계;

상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 프리차지 전압으로 선택하는 단계; 및

상기 선택된 저항열에 의해 상기 제 1 기준전압과 상기 제 2 기준전압을 분배하여 계조전압을 생성하는 단계를 포함하는 유기전계발광표시장치의 구동방법.

청구항 18

제 17 항에 있어서,

상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 프리차지 전압으로 선택하는 단계에서, 상기 데이터신호의 임의의 비트의 값을 이용하여 상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 선택하여 데이터선에 전달하도록 하는 단계를 더 포함하는 유기전계발광표시장치의 구동방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 구동회로 및 이를 이용한 유기전계발광표시장치에 관한 것으로, 더욱 상세히 설명하면, 아날로그 스위치에서 발생하는 전압강하를 방지하여 선형성을 향상시킬 수 있도록 하여 계조오차를 줄일 수 있도록 하는 구동회로 및 이를 이용한 유기전계발광표시장치에 관한 것이다.
- <15> 평판 표시장치는 기판 상에 매트릭스 형태로 복수의 화소를 배치하여 표시영역으로 하고, 각 화소에 주사선과 데이터선을 연결하여 화소에 데이터신호를 선택적으로 인가하여 디스플레이를 한다.
- <16> 평판 표시장치는 화소의 구동방식에 따라 패시브(Passive) 매트릭스형 발광 표시장치와 액티브(Active) 매트릭스형 발광 표시장치로 구분되며, 해상도, 콘트라스트, 동작속도의 관점에서 단위 화소 마다 선택하여 점등하는 액티브 매트릭스형이 주류가 되고 있다.
- <17> 이러한 평판 표시장치는 퍼스널 컴퓨터, 휴대전화기, PDA 등의 휴대 정보단말기 등의 표시장치나 각종 정보기기의 모니터로서 사용되고 있으며, 액정 패널을 이용한 LCD, 유기전계발광소자를 이용한 유기전계발광표시장치, 플라즈마 패널을 이용한 PDP 등이 알려져 있다.
- <18> 최근에 음극선관과 비교하여 무게와 부피가 작은 각종 발광 표시장치들이 개발되고 있으며 특히 발광효율, 휘도 및 시야각이 뛰어나며 응답속도가 빠른 유기 전계발광 표시장치가 주목받고 있다.
- <19> 도 1은 본 발명에 따른 유기전계발광표시장치의 구조를 나타내는 회로도이다. 도 1을 참조하여 설명하면, 유기

전계발광표시장치는 화소부(100), 데이터구동부(200), 주사구동부(300)를 포함한다.

- <20> 화소부(100)는 복수의 데이터선(D1,D2...Dm-1,Dm)과 복수의 주사선(S1,S2...Sn-1,Sn)을 포함하며, 복수의 데이터선(D1,D2...Dm-1,Dm)과 복수의 주사선(S1,S2...Sn-1,Sn)에 의해 정의되는 영역에 형성되는 복수의 화소를 포함한다. 화소(101)는 화소회로와 유기전계발광소자를 포함하며, 화소회로에서 복수의 데이터선(D1,D2...Dm-1,Dm)을 통해 전달되는 데이터신호와 복수의 주사선(S1,S2...Sn-1,Sn)을 통해 전달되는 주사신호에 의해 화소에 흐르는 화소전류를 생성하여 유기전계발광소자로 흐르도록 한다.
- <21> 데이터구동부(200)는 복수의 데이터선(D1,D2...Dm-1,Dm)과 연결되며 데이터신호를 생성하여 한 행 분의 데이터신호를 순차적으로 복수의 데이터선(D1,D2...Dm-1,Dm)에 전달한다. 그리고, 데이터구동부(200)는 D/A 컨버터를 구비하여 디지털신호를 아날로그 신호로 전환한 계조전압을 생성하여 데이터선(D1,D2...Dm-1,Dm)에 전달한다.
- <22> 주사구동부(300)는 복수의 주사선(S1,S2...Sn-1,Sn)과 연결되며 주사신호를 생성하여 복수의 주사선(S1,S2...Sn-1,Sn)에 전달한다. 주사신호에 의해 특정한 행이 선택되며 선택된 행에 위치하는 화소(101)에 데이터신호가 전달되어 화소에 데이터신호에 대응하는 전류가 생성된다.
- <23> 도 2는 일반적인 D/A 컨버터에서 계조전압을 생성하는 저항부 나타내는 회로도이다. 도 2를 참조하여 설명하면, 저항부는 8 개의 계조전압을 생성하도록 하는 것으로 가정을 한다. 8 개의 계조전압을 생성하기 위해 8 개의 저항이 직렬로 연결되며 직렬로 연결된 저항의 양단에 높은 전압인 제 1 기준전압과 낮은 전압인 제 2 기준전압이 전달되며, 제 1 기준전압과 제 2 기준전압이 8개의 저항에 의해 분배된 전압이 계조전압이 된다. 이때, 제 1 기준전압과 제 2 기준전압은 복수의 전압들 중 선택되며 제 1 기준전압과 제 2 기준전압을 각각 선택하는 스위치들의 온상태에서의 저항의 오차에 의해 스위치들에서 전압강하가 발생하게 되어, 오프셋(offset) 전압이 발생하게 되는 문제점이 있다. 또한, 제 1 기준전압과 제 2 기준전압이 스위치들의 저항의 차이에 의해 복수의 제 1 기준전압과 복수의 제 2 기준전압이 선형적이지 못하게 된다.

발명이 이루고자 하는 기술적 과제

- <24> 따라서, 본 발명은 상기 종래 기술의 문제점을 해결하기 위하여 창출된 것으로, 본 발명의 목적은 D/A 컨버터의 계조신호가 아날로그 스위치에서 발생하는 전압강하의 영향에 무관하도록 하여 계조 전압의 오차를 줄일 수 있도록 하는 구동회로 및 이를 이용한 유기전계발광표시장치를 제공하는 것이다.

발명의 구성 및 작용

- <25> 상기 목적을 달성하기 위한 본 발명의 제 1 측면은, 화소부, 데이터구동부 및 주사구동부를 포함하는 유기전계발광표시장치에 있어서, 상기 데이터구동부는, 데이터신호에 대응하여 제 1 기준전압을 선택하는 제 1 스위치; 상기 데이터신호에 대응하여 제 2 기준전압을 선택하는 제 2 스위치; 상기 제 1 기준전압과 상기 제 2 기준전압을 전달받아 적어도 2개의 저항에 의해 상기 제 1 기준전압과 상기 제 2 기준전압을 분배하여 계조전압을 생성하는 저항열을 복수개 포함하는 저항기; 상기 데이터신호에 대응하여 상기 복수의 저항열 중 하나의 저항열을 선택하여 상기 제 1 기준전압과 상기 제 2 기준전압을 상기 선택된 저항열에 전달하는 제 3 스위치; 상기 데이터신호에 대응하여 상기 저항열에 의해 생성된 계조전압을 출력하는 제 4 스위치; 상기 제 4 스위치와 연결되며 복수의 데이터선 중 하나의 데이터선을 선택하여 상기 계조전압을 전달하는 먹스회로; 및 상기 제 4 스위치와 상기 복수의 데이터선 사이에 연결되어 상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 선택하여 상기 데이터선을 프리차지를 하는 프리차지 회로를 포함하는 유기전계발광표시장치를 제공하는 것이다.
- <26> 상기 목적을 달성하기 위한 본 발명의 제 2 측면은, 복수의 전압 중 하나의 전압을 선택하여 제 1 기준전압으로 선택하는 제 1 스위치, 상기 제 1 스위치에 의해 선택된 전압보다 낮은 전압을 선택하여 제 2 기준전압으로 선택하는 제 2 스위치, 제 1 단은 상기 제 1 스위치로부터 제 1 기준전압을 전달받고 제 2 단은 상기 제 3 스위치로부터 제 2 기준전압을 전달받으며 상기 제 1 단과 상기 제 2 단의 전압을 분배하여 출력하는 복수의 저항열, 상기 복수의 저항열 중 하나의 저항열을 선택하는 제 3 스위치, 상기 복수의 저항열 중 하나의 저항열을 선택하여 상기 제 1 기준전압과 상기 제 2 기준전압이 상기 저항열에 의해 전압분배되도록 하는 제 4 스위치, 상기 제 4 스위치와 연결되며 복수의 데이터선 중 하나의 데이터선을 선택하여 상기 계조전압을 전달하는 먹스회로; 및 상기 제 4 스위치와 상기 복수의 데이터선 사이에 연결되어 상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 선택하여 상기 데이터선을 프리차지를 하는 프리차지 회로를 포함하는 유기전계발광표시장치를 제공하는 것이다.
- <27> 상기 목적을 달성하기 위한 본 발명의 제 3 측면은, 데이터신호의 상위비트를 이용하여 제 1 기준전압과 제 2

기준전압을 선택하는 단계, 상기 데이터신호의 하위비트를 이용하여 서로 다른 저항비를 갖는 복수의 저항열 중 하나의 저항열을 선택하는 단계, 상기 제 1 기준전압과 상기 제 2 기준전압 중 하나의 전압을 프리차지 전압으로 선택하는 단계 및 상기 선택된 저항열에 의해 상기 제 1 기준전압과 상기 제 2 기준전압을 분배하여 계조전압을 생성하는 단계; 를 포함하는 유기전계발광표시장치의 구동방법을 제공하는 것이다.

<28> 이하, 본 발명의 실시예를 첨부한 도면을 참조하여 설명하면 다음과 같다.

<29> 도 3은 본 발명에 따른 유기전계발광표시장치에서 채용된 데이터구동부를 나타내는 구조도이다. 도 3을 참조하여 설명하면, 데이터구동부(200)는 쉬프트레지스터(210), 샘플링 래치(220), 홀딩래치(230), 레벨쉬프터(240), D/A 컨버터(250) 및 버퍼부(260)를 포함한다.

<30> 쉬프트레지스터(210)는 복수의 플리 플롭으로 구성되며, 클럭신호(CLK)와 동기신호(Hsync)에 대응하여 샘플링 래치(220)를 제어한다. 샘플링 래치(220)는 쉬프트레지스터(210)의 제어 신호에 따라 한 행분의 데이터 신호를 순차적으로 입력받아 병렬적으로 출력한다. 순차적으로 입력받아 병렬적으로 출력하는 방식을 SIPO(Serial In Parallel Out)이라고 한다. 그리고, 홀딩 래치(230)는 신호를 병렬적으로 입력받고 다시 병렬적으로 출력한다. 병렬로 입력받아 병렬로 출력하는 방식을 PIP0(Parallel In Parallel Out)이라고 한다. 레벨쉬프터(240)는 홀딩래치(230)에서 출력된 신호를 시스템의 동작전압으로 레벨을 변경하여 D/A 컨버터(250)로 전달한다. D/A 컨버터(250)는 디지털 신호로 전달되는 신호를 아날로그 신호로 전달하여 해당의 계조 전압을 선택하여 버퍼부(260)로 전달하고 버퍼부(260)는 계조전압을 증폭하여 데이터선에 전달한다.

<31> 도 4는 본 발명에 따른 유기전계발광표시장치의 D/A 컨버터의 계조전압을 생성하는 회로를 개략적으로 표시한 회로도이다. 도 4를 참조하여 설명하면, 계조전압은 제 1 기준전압(RefH)과 제 2 기준전압(RefL)을 전달받아 제 1 기준전압(RefH)과 제 2 기준전압(RefL)에 대응하여 전압을 분배하여 생성한다. 그리고, 제 1 기준전압(RefH)을 선택하여 저항열(ra,rb)의 일단에 전달하는 제 1 스위치(Swa), 제 2 기준전압(RefL)을 선택하도록 하는 제 2 스위치(Swb), 제 2 스위치(Swb)와 연결되어 제 2 기준전압을 저항기의 일단에 전달하는 제 3 스위치(Swc), 제 1 기준전압(RefH)과 제 2 기준전압(RefL)의 차이에 해당하는 전압을 분배하여 계조전압을 생성하는 저항열(ra,rb) 및 생성된 계조전압을 스위칭하여 전달하는 제 4 스위치(Swd)를 포함한다. 그리고, 제 1 스위치(Swa)와 제 2 스위치(Swb)는 영상신호의 상위비트를 이용하여 스위칭동작을 결정하고, 제 3 스위치(Swc)와 제 4 스위치(Swd)는 영상신호의 하위비트를 이용하여 스위칭동작을 결정한다.

<32> 상기와 같이 구성된 회로에서 계조전압은 $Ra+ra:Rb+Rc+rb$ 의 비에 의해 결정된다. 그리고, $Ra=Rb+Rc$ 가 되도록 스위치의 사이즈를 조절하도록 하며, ra과 rb보다 스위치의 온저항이 작게 되면 계조전압은 $ra:rb$ 의 비에 의해 결정된다. 여기서, Ra는 제 1 스위치(Swa)의 온상태에서의 저항이고, Rb는 제 2 스위치(Swb)의 온상태의 저항이며, Rc는 제 3 스위치(Swc)의 온상태의 저항을 나타낸다. 따라서, 제 1 내지 제 3 스위치(Swc)의 온상태일 때의 저항에 의한 전압 강하를 고려하지 않아도 되어 오프셋 전압이 발생하지 않게 되며, 제 1 및 제 2 기준전압의 비선형성을 방지할 수 있게 된다.

<33> 도 5는 일반적인 D/A 컨버터와 본 발명에 따른 D/A 컨버터의 계조간 전압을 나타내는 그래프이다. 도 5를 참조하여 설명하면, (a)는 일반적인 D/A 컨버터의 경우를 나타내고 (b)는 본 발명에 따른 D/A 컨버터를 나타낸다.

<34> 일반적인 D/A 컨버터의 경우 스위치에 의한 전압 강하에 의해 0 계조를 표현하는 경우에 계조전압이 로우의 전압보다 높은 전압(오프셋 전압)을 갖게 되어 0계조를 표현하는 경우에도 데이터선을 통해 전류가 흐르게 된다. 따라서, 소비전력이 증가하게 되며 블랙의 표현을 정확히 할 수 없게 된다.

<35> 하지만, 본 발명에 따른 D/A 컨버터의 경우 스위치에 의한 전압 강하의 영향을 받지 않아 0 계조를 표현하는 경우 계조전압이 로우의 전압을 갖게되어 0 계조를 표현하는 경우 데이터선에 전류가 흐르지 않게 된다. 따라서, 소비전력을 줄일 수 있으며 블랙의 표현을 정확히 할 수 있게 된다.

<36> 도 6은 본 발명에 따른 D/A 컨버터의 구조를 나타내는 구조도이다. 도 6을 참조하여 설명하면, D/A 컨버터는 제 1 디코더(251), 제 1 스위칭부(252), 저항기(259), 제 2 디코더(253), 제 2 스위칭부(254), 제 3 스위칭부(255), 먹스회로(258) 및 프리차지회로(256)를 포함한다.

<37> 제 1 디코더(251)는 8계조의 신호를 생성하기 위해 3 개의 입력신호를 전달받아 8 개의 출력단자를 통해 신호를 출력한다. 3 개의 입력신호는 데이터신호의 상위 3비트를 이용한다. 그리고, 제 1 스위칭부(252)는 총 16개의 트랜지스터로 구성되며 각 트랜지스터들은 2개씩 제 1 디코더(251)의 출력단자에 연결된다. 제 1 스위칭부(252)의 연결관계는 다음과 같다. 첫번째 트랜지스터는 v9에 연결되고 두번째 트랜지스터는 v8과 연결되고 세

번째 트랜지스터는 v8연결되며 네번째 트랜지스터는 v7과 연결된다. 그리고, 이런식으로 계속 연결되어 15번째 트랜지스터는 v1과 연결되고 16번째 트랜지스터는 v0과 연결된다. 그리고, 제 1 디코더(251)의 각 출력단자에는 각각 두개의 트랜지스터가 연결되어 첫번째 트랜지스터와 두번째 트랜지스터의 게이트는 제 1 디코더(251)의 첫번째 출력단에 연결되고, 세번째 트랜지스터와 네번째 트랜지스터의 게이트는 제 1 디코더(251)의 두번째 출력단에 연결된다. 그리고, 나머지 트랜지스터들의 게이트도 상기와 같이 연결되어 제 1 디코더(251)의 각자의 출력단자에 2 개의 트랜지스터의 게이트가 연결되도록 하여 제 1 디코더(251)의 출력신호에 대응하여 16 개의 트랜지스터가 온오프 동작을 수행하게 된다.

<38> 제 2 디코더(253)는 제 1 스위칭부(252)에 의해 8 개의 전압레벨로 구분되는 제 1 기준전압과 제 2 기준전압을 선택하여 저항기(259)의 각 저항열에 의해 분배할 수 있도록 하기 위해 디지털 신호의 하위 3 비트의 신호를 이용하여 8 개의 신호를 출력하도록 한다.

<39> 그리고, 저항기(259)는 두 개의 저항(ra,rb)이 직렬로 연결된 저항열이 병렬로 배열되어 있으며, 저항기(259)의 일단은 제 1 기준전압(RefH)과 연결되고 다른 일단은 제 2 스위칭부(244)를 통해서 제 2 기준전압(RefL)과 연결된다. 그리고, 각 저항열의 두 개의 저항사이(ra,rb)에 제 3 스위칭부(255)가 형성된다. 그리고, 제 2 스위칭부(254)와 제 3 스위칭부(255)는 제 2 디코더(253)에서 출력되는 8 개의 신호에 대응하여 온오프 동작을 수행하도록 한다. 따라서, 제 2 스위칭부(254)에 의해 하나의 저항열이 선택되어 제 1 기준전압(VrefH)과 제 2 기준전압이 선택된 저항열에 있는 두 개의 저항(ra,rb)에 의해 분배되고 제 3 스위칭부(255)에 의해 분배되어 형성된 계조전압이 출력되도록 한다. 이때, 각 저항열의 두 개의 저항(ra,rb)의 비는 하기의 표 1과 같다.

표 1

<40>

계조	ra	rb
7	7R	R
6	6R	2R
5	5R	3R
4	4R	4R
3	3R	5R
2	2R	6R
1	R	7R
0	0	0

<41> 따라서, 계조전압은 제 1 기준전압(RefH)과 제 2 기준전압(RefL)의 차이와 두 개의 저항의 저항비에 대응하여 결정된다.

<42> 그리고, 저항기(259)에 의해 생성된 계조전압은 맥스회로(258)를 통해 복수의 데이터라인 중 어느 한 라인으로 전달된다. 이때, 프리차지회로(256)는 제 3 스위칭부(255)와 맥스회로(258) 사이에 형성되도록 하여 제 2 기준전압(RefL)이 맥스회로(258)를 통해 데이터선에 전달되도록 하여 데이터선을 제 2 기준전압(RefL)에 의해 초기화하도록 한다. 프리차지회로(256)는 제 1 기준전압과 연결되는 제 1 프리차지 스위치와 제 2 기준전압과 연결되는 제 2 프리차지 스위치와 제 1 프리차지 스위치와 연결되는 제 3 프리차지 스위치 및 제 4 스위칭부와 연결되는 제 4 프리차지 스위치를 포함한다. 제 1 프리차지 스위치는 소스는 제 1 기준전압이 전달되는 배선에 연결되고 드레인에는 제 3 프리차지 스위치의 소스에 연결되며 게이트는 데이터신호를 전달받아 데이터신호에 대응하여 스위칭동작을 수행한다. 제 2 프리차지 스위치는 소스는 제 2 기준전압이 전달되는 배선에 연결되고 드레인에는 제 1 프리차지 스위치의 드레인에 연결되며 게이트는 데이터신호에 대응하여 스위칭동작을 수행한다. 이때, 제 1 프리차지 스위치와 제 2 프리차지 스위치에 입력되는 데이터신호는 부신호관계를 가지고 있어 제 1 프리차지 스위치가 온상태가 되면 제 2 프리차지 스위치는 오프상태가 되고 제 1 프리차지 스위치가 오프상태가 되면 제 2 프리차지 스위치는 온 상태가 된다. 그리고, 도면 상에는 제 1 프리차지 스위치는 제 3 데이터신호의 부신호가 입력되고 제 2 프리차지스위치는 제 3 데이터신호가 입력되게 도시되어 있다. 그리고, 제 3 프리차지 스위치는 소스가 제 1 프리차지 스위치의 드레인에 연결되고 드레인에는 맥스회로에 연결되며 게이트는 프리차지 신호에 연결된다. 그리고, 제 4 프리차지 스위치는 소스가 제 4 스위칭부에 연결되고 드레인에는 맥스회로에 연결되며 게이트는 프리차지신호에 연결된다. 여기서, 제 3 프리차지 스위치의 게이트에 입력되는 신호와 제 4 프리차지 스위치의 게이트에 입력되는 신호는 서로 부신호관계에 있도록 한다. 그리고, 제 1 및 제 2 프

리차지스위치를 선택부, 제 3 및 제 4 프리차지스위치를 전달부로 칭할 수 있다. 따라서, 제 3 프리차지 스위치가 온상태가 되면 제 4 프리차지 스위치는 오프상태가 되고 제 3 프리차지 스위치가 오프상태가 되면 제 4 프리차지 스위치는 온 상태가 된다.

<43> 그리고, 6개의 비트로 구성된 데이터신호의 3번째 비트를 이용하여 제 1 프리차지 스위치와 제 2 프리차지 스위치 중 하나의 스위치를 턴온시켜 제 1 기준전압 또는 제 2 기준전압이 제 3 프리차지 스위치의 소스에 전달되도록 하여 제 1 기준전압 또는 제 2 기준전압 중 하나의 전압으로 프리차지를 할 수 있도록 한다. 제 1 기준전압 또는 제 2 기준전압 중 하나의 전압을 이용하여 프리차지를 하는 이유는 계조전압이 제 1 기준전압에 가까운 경우 제 1 기준전압을 선택하여 프리차지를 하도록 하고 계조전압이 제 2 기준전압에 가까운 경우 제 2 기준전압을 선택하여 프리차지를 하도록 하여 데이터선에 프리차지하는 시간을 줄이기 위한 것이다.

<44> 그리고, 제 1 기준전압 또는 제 2 기준 전압을 선택하도록 하는 방법으로는 6비트 데이터신호인 경우 3번째 비트를 기준으로 하여 3번째 비트가 1 인 경우 제 1 프리차지 스위치를 턴 온시켜 제 1 기준전압이 제 3 프리차지 스위치에 전달되도록 하고 3번째 비트가 0인 경우 제 2 프리차지 스위치를 턴온시켜 제 2 기준전압이 제 3 프리차지스위치에 전달되도록 한다.

<45> 도 7은 도 2에 도시된 유기전계발광표시장치에 채용된 화소의 일례를 나타내는 회로도이다. 도 7을 참조하여 설명하면, 화소는 데이터선(Dm), 주사선(Sn) 및 화소전원선(ELVdd)에 연결되며 제 1 트랜지스터(M1), 제 2 트랜지스터(M2), 캐패시터(Cst) 및 유기전계발광소자(OELD)를 포함한다.

<46> 제 1 트랜지스터(M1)는 소스는 화소전원선(ELVdd)에 연결되고 드레인 제 3 트랜지스터(M3)의 소스에 연결되며 게이트는 제 1 노드(N)에 연결된다. 제 2 트랜지스터(M2)는 소스는 데이터선(Dm)에 연결되고 드레인 제 1 노드(N1)에 연결되며 게이트는 주사선(Sn)에 연결된다. 캐패시터(Cst)는 제 1 노드(N1)와 화소전원선(ELVdd) 사이에 연결되어 소정 시간동안 제 1 노드(N1)와 화소전원선(ELVdd) 사이의 전압을 유지하도록 한다. 유기발광소자(OELD)는 애노드 전극과 캐소드 전극 및 발광층을 포함하며 애노드 전극이 제 1 트랜지스터(M1)의 드레인에 연결되고 캐소드 전극이 저전위의 전원(ELVSS)에 연결되어 제 1 트랜지스터(M1)의 게이트에 인가되는 전압에 대응하여 유기전계발광소자(OELD) 애노드 전극에서 캐소드 전극으로 전류가 흐르면 발광층에서 빛을 발광하며 전류의 양에 대응하여 밝기가 조절된다.

발명의 효과

<47> 본 발명에 따른 D/A 컨버터 및 이를 이용한 유기전계발광표시장치에 의하면, 아날로그 스위치에 의한 전압강하가 발생하지 않아 선형성을 증가시킬 수 있으며, 이에 따라 계조표현이 더욱 자연스러워지며 안정적인 계조전압을 출력할 수 있다. 또한, 오프셋 전압이 발생하지 않게 된다.

<48> 본 발명의 바람직한 실시예가 특정 용어들을 사용하여 기술되어 왔지만, 그러한 기술은 단지 설명을 하기 위한 것이며, 다음의 청구범위의 기술적 사상 및 범위로부터 이탈되지 않고 여러 가지 변경 및 변화가 가해질 수 있는 것으로 이해되어져야 한다.

도면의 간단한 설명

<1> 도 1은 일반적인 유기전계발광표시장치의 구조를 나타내는 회로도이다.

<2> 도 2는 일반적인 D/A 컨버터에서 계조전압을 생성하는 저항부 나타내는 회로도이다.

<3> 도 3은 본 발명에 따른 유기전계발광표시장치에서 채용된 데이터구동부를 나타내는 구조도이다.

<4> 도 4는 본 발명에 따른 유기전계발광표시장치의 D/A 컨버터를 개략적으로 표시한 회로도이다.

<5> 도 5는 일반적인 D/A 컨버터와 본 발명에 따른 D/A 컨버터의 계조간 전압을 나타내는 그래프이다.

<6> 도 6은 본 발명에 따른 D/A 컨버터의 구조를 나타내는 구조도이다.

<7> 도 7은 도 2에 도시된 유기전계발광표시장치에 채용된 화소의 일례를 나타내는 회로도이다.

<8> ***도면의 주요부분에 대한 부호설명***

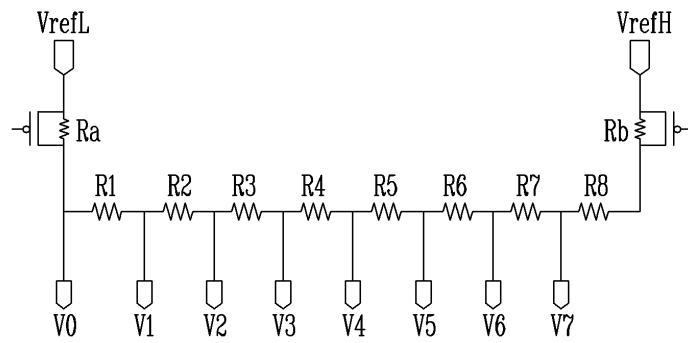
<9> 100: 화소부 101: 화소

<10> 200: 데이터구동부 210: 소프트웨어저장부

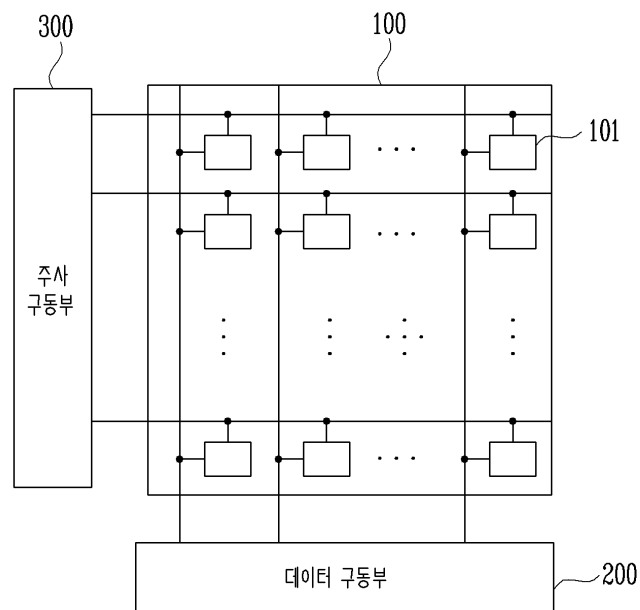
- | | | |
|------|-------------|--------------|
| <11> | 220: 샘플링 래치 | 230: 홀딩 래치 |
| <12> | 240: 레벨쉬프터 | 250: D/A 컨버터 |
| <13> | 260: 버퍼부 | 300: 주사구동부 |

도면

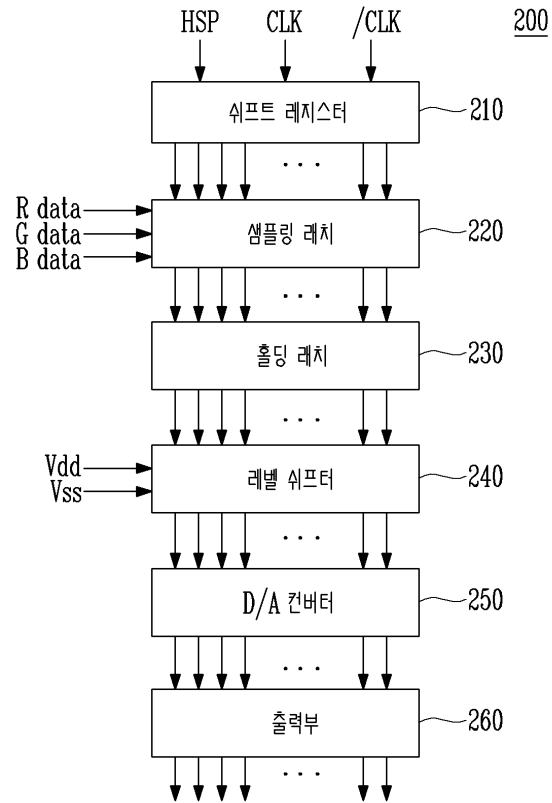
도면1



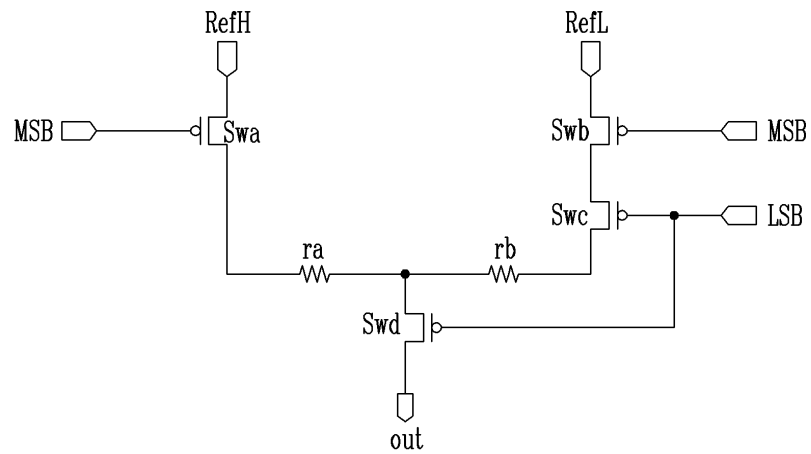
도면2



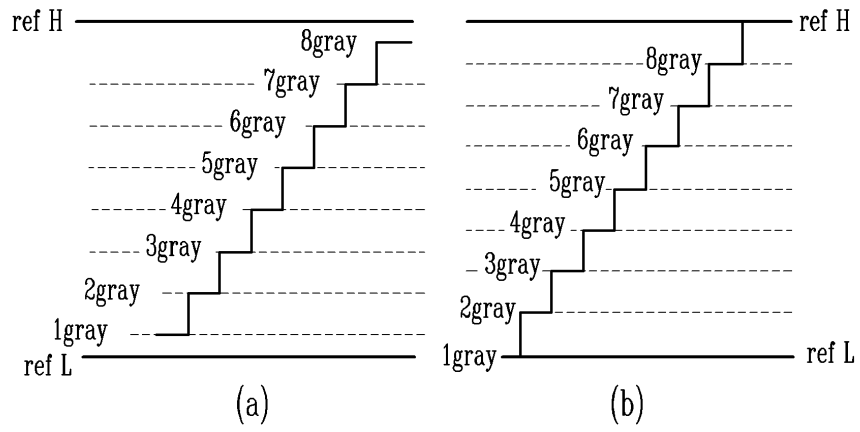
도면3



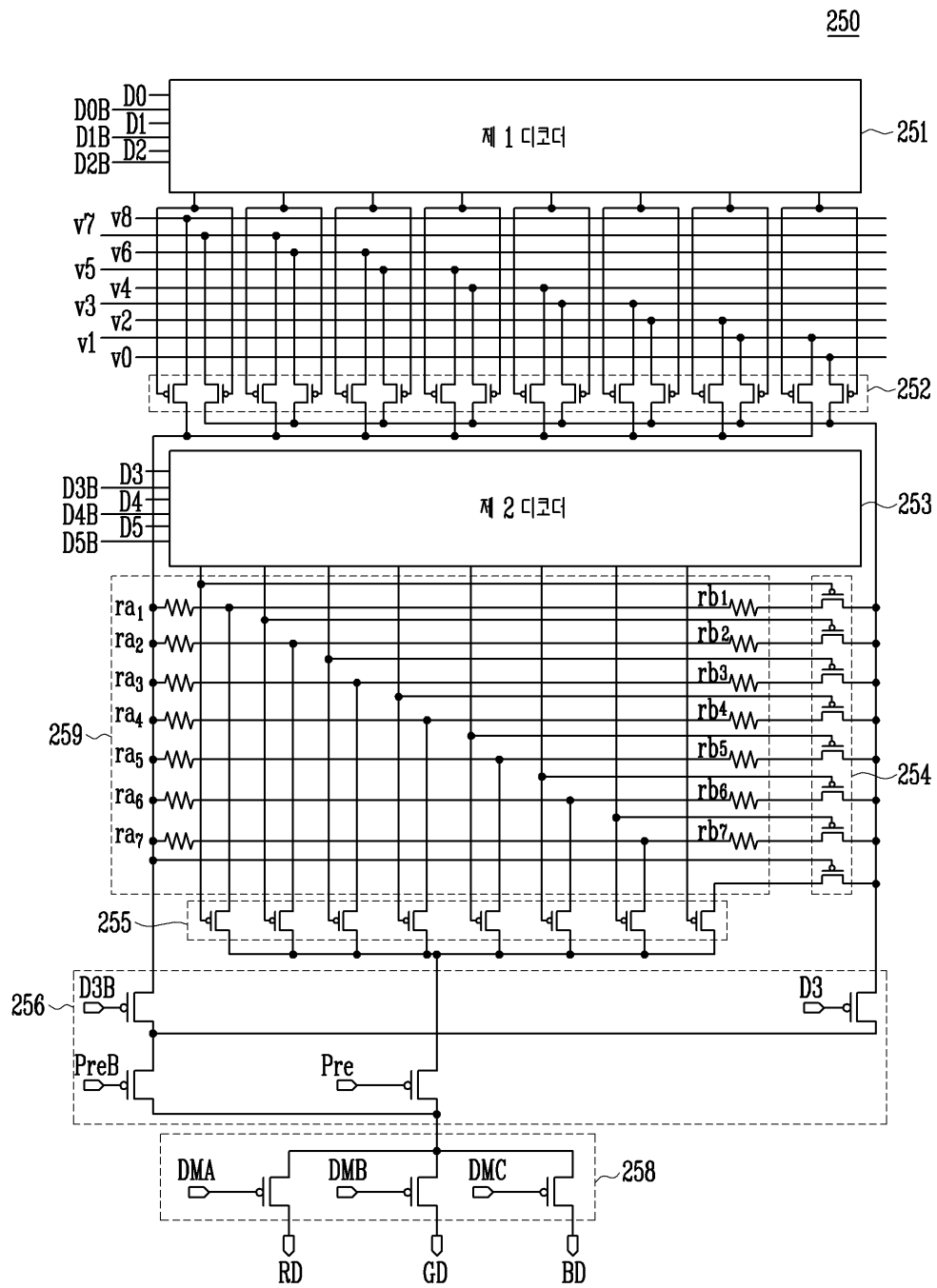
도면4



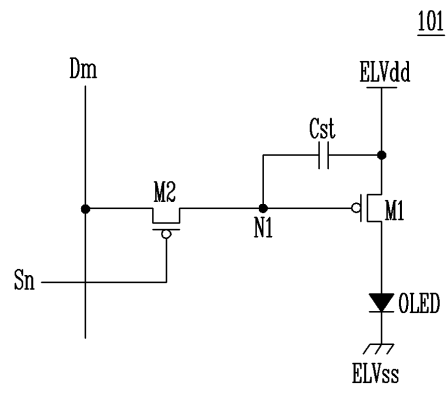
도면5



도면6



도면7



专利名称(译)	驱动电路和使用其的有机发光显示器		
公开(公告)号	KR1020070116439A	公开(公告)日	2007-12-10
申请号	KR1020060050482	申请日	2006-06-05
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	YONGSUNG PARK 박용성		
发明人	박용성		
IPC分类号	G09G3/30 H03M1/66 G09G3/20		
CPC分类号	G09G2310/027 G09G3/2011 G09G3/3233 G09G2310/0297 G09G2310/0248 G09G3/3291		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR100793556B1		
外部链接	Espacenet		

摘要(译)

驱动电路不受影响并降低灰度电压和有机电致发光显示装置的误差，使用与本发明目的产生的电压降相同的数模转换器的梯度信号模拟提供开关。本发明提供一种有机电致发光显示装置，其中数据驱动器对应于有机电致发光显示装置的数据信号并包括电阻器，第四开关对应于数据信号，并输出由第三开关选择产生的灰度电压并输出第一常规电压和第二地电平电压到所选择的欧姆加热和欧姆加热它对应于数据信号在多个欧姆加热中的一个欧姆加热，这意味着第一开关选择第一常规电压，第二开关对应于数据信号并选择第二地电平电压和包括像素的欧姆加热的多个数，以及数据驱动器和扫描驱动器。向多个欧姆加热通知第一常规电压和第二地电平电压，并以至少2个电阻分配第一常规电压和第二地电平电压，并产生灰度电压。

