

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G09G 3/30 (2006.01)

(11) 공개번호 10-2006-0108919
(43) 공개일자 2006년10월18일

(21) 출원번호 10-2005-0030660

(22) 출원일자 2005년04월13일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 박용성
서울 송파구 신천동 한신코아아파트 1425호
마즈에다요지로
경기도 용인시 기흥읍 공세리 428-5
최상무
서울 광진구 자양1동 612-43 3층 1호

(74) 대리인 유미특허법인

심사청구 : 있음

(54) 유기 발광 표시 장치

요약

본 발명은 유기 발광 표시 장치, 특히 화면을 표시하는 표시부와 표시부의 화소를 구동하는 주변 회로가 동일 기판 위에 형성되는 유기 발광 표시 장치에 관한 것이다.

본 발명의 유기 발광 표시 장치는 복수의 화소, 저항 래더부, 소정의 수의 전압 선택부, 소정의 수의 버퍼, 및 데이터 구동부가 동일한 기판 상에 형성된다. 저항 래더부는 최고 기준 전압과 최저 기준 전압 사이에 직렬로 연결되는 복수의 저항을 포함한다. 전압 선택부는 저항 래더부와 복수의 접점을 통해 연결되는 복수의 스위치를 포함하며, 복수의 스위치 중 하나의 스위치를 통해 접점을 통해 입력되는 복수의 전압들 중에서 하나의 전압을 선택한다. 버퍼는 소정의 수의 전압 선택부로부터 출력되는 전압을 각각 입력 받아, 기준 전압으로 각각 출력한다. 데이터 구동부는 화소에 대응하는 영상 신호의 계조를 각각 기준 전압에 기초하여 데이터 전압으로 변경하고, 데이터 전압을 화소로 전달한다.

대표도

도 1

색인어

유기 발광 표시 장치, SOP, 데이터 구동부, 감마, 박막 트랜지스터

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 유기 발광 표시 장치의 개략적인 구성을 보여준다.

도 2은 본 발명의 실시예에 따른 화소의 등가 회로도이다.

도 3는 본 발명의 실시예에 따른 데이터 구동부의 개략적인 구성도이다.

도 4 는 적색 영상 신호의 게조 레벨에 대한 디지털 아날로그 변환부의 출력 데이터 전압을 보여주는 그래프이고, 도 5 는 녹색 영상 신호의 게조 레벨에 대한 디지털 아날로그 변환부의 출력 데이터 전압을 보여주는 그래프이고, 도 6 은 청색 영상 신호의 게조 레벨에 대한 디지털 아날로그 변환부의 출력 데이터 전압을 보여주는 그래프이다.

도 7 은 본 발명의 실시예에 따른 디지털 아날로그 변환부의 개략적인 구성도이다.

도 8 은 디지털 아날로그 변환부의 저항 래더 및 LSB 디코더의 개략적인 구성도이다.

도 9 는 본 발명의 실시예에 따른 기준 전압 생성부의 개략적인 구성도이다.

도 10 은 본 발명의 실시예에 따른 기준 전압 생성부의 버퍼부의 회로도 이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 표시 장치에 관한 것으로, 특히 구동부등 주변 회로와 표시 영역이 하나의 동일 기판 위에 형성되는 표시 장치에 관한 것이다.

최근, 액정을 이용한 표시 장치, 유기 물질의 전계발광을 이용한 표시 장치 등의 평판 표시 장치가 널리 보급되고 있다.

일반적으로, 이러한 액정 표시 장치, 유기 발광 표시 장치 등은 능동 구동 방식을 취하고 있다. 여기서, 능동 구동 방식은 능동 소자를 이용하는 구동 방식을 의미한다.

최근, 이러한 능동 소자로서 절연 기판 위에 반도체 층을 증착하여, 형성되는 박막 트랜지스터를 이용하려는 시도가 이루어지고 있다.

이렇게, 절연 기판 위에 박막 트랜지스터를 형성함으로써, 절연 기판 상에 표시 영역 이외에, 구동부 등의 회로를 형성할 수 있게 된다. 이처럼 절연 기판 위에 표시 영역과 구동부 등 주변 회로가 같이 형성된 패널 상 시스템을 특히 SOP(system on panel) 라 한다.

한편, 표시장치에서는 영상신호가 입력되는 패널의 특성 등을 고려하여, 입력되는 영상신호에 대하여 감마보정이 수행되고 있다.

그런데, SOP 형 유기 발광 표시 장치의 경우는 LTPS(low temperature polysilicon) 공정으로 제조되어 서로 특성상 편차가 있는 폴리 실리콘을 박막 트랜지스터의 채널층으로 사용하고 있으므로, 각각의 유기 발광 표시 장치에 필요한 감마 보정 값이 서로 상이할 수 있다. 따라서, 기 설정된 하나의 감마 보정 회로만을 사용하는 종래의 감마 보정 방법으로는 각 유기 발광 표시 장치에 대해 최적의 감마 보정을 수행할 수 없는 문제가 있다.

한편, 발광 표시 장치의 화상 이미지는 주변 환경의 밝기에 따라, 가시성이 달라질 수 있다. 구체적으로, 주변 환경이 밝은 경우, 발광 표시 장치는 더욱 밝은 화상 이미지를 출력해야, 우수한 가시성을 획득할 수 있게 되고, 주변 환경이 어두운 경우, 우수한 명암비를 달성하기 위해서는 보다 어두운 화상 이미지를 출력해야 한다. 이 처럼, 발광 표시 장치의 출력 화상 이미지는 주변 환경의 밝기에 따라 다른 방식으로 조절될 필요가 있으며, 그 경우 각 색상에 대하여, 감마 보정을 다시 수행해야 할 필요가 발생할 수 있게 된다.

SOP에 대한 시도가 심화 되면서, 점차 구동부 외에도 많은 회로를 절연 기관상에 형성하고자 하는 시도가 있어 왔으나, 조정 가능한 감마 보정 회로가 표시 영역과 동일한 절연기관상에 형성되는 SOP 타입 발광 표시 장치는 시도되지 못한 상태이다.

발명이 이루고자 하는 기술적 과제

이와 같은 종래의 기술적 과제를 해결하기 위해 본 발명은 하나의 동일한 기관 내에 표시 영역 및 조정 가능한 R, G, B 별 감마 보정 회로가 형성된 유기 발광 표시 장치를 제공하고자 한다.

또한 본 발명은 주변 환경의 밝기의 변화에 적합한 휘도의 화상 이미지를 출력할 수 있는 유기 발광 표시 장치를 제공하고자 한다.

발명의 구성 및 작용

이러한 과제를 해결하기 위한 본 발명의 한 특징에 따른 유기 발광 표시 장치는 복수의 화소, 저항 래더부, 소정의 수의 전압 선택부, 소정의 수의 버퍼, 및 데이터 구동부가 동일한 기관 상에 형성된다. 저항 래더부는 최고 기준 전압과 최저 기준 전압 사이에 직렬로 연결되는 복수의 저항을 포함한다. 전압 선택부는 저항 래더부와 복수의 접점을 통해 연결되는 복수의 스위치를 포함하며, 복수의 스위치 중 하나의 스위치를 통해 접점을 통해 입력되는 복수의 전압들 중에서 하나의 전압을 선택한다. 버퍼는 소정의 수의 전압 선택부로부터 출력되는 전압을 각각 입력 받아, 기준 전압으로 각각 출력한다. 데이터 구동부는 화소에 대응하는 영상 신호의 계조를 각각 기준 전압에 기초하여 데이터 전압으로 변경하고, 데이터 전압을 화소로 전달한다.

본 발명의 또 다른 특징에 따른 유기 발광 표시 장치는 복수의 화소, 제1 저항부, 제2 저항부, 제3 저항부, 제1 전압 선택부, 제2 전압 선택부, 제3 전압 선택부, 제1 버퍼부, 제2 버퍼부, 제3 버퍼부, 및 데이터 구동부가 동일한 기관상에 형성된다. 복수의 화소는 각각의 색상을 가지는 복수의 부화소를 각각 포함한다. 제1 저항부는 저항 값을 갖는 배선으로 형성되며, 양단에 각각 제1 최고 기준 전압과 제1 최저 기준 전압이 인가된다. 제2 저항부는 저항 값을 갖는 배선으로 형성되며, 양단에 각각 제2 최고 기준 전압과 제2 최저 기준 전압이 인가된다. 제3 저항부는 저항 값을 갖는 배선으로 형성되며, 양단에 각각 제3 최고 기준 전압과 제3 최저 기준 전압이 인가된다. 제1 전압 선택부는 제1 저항부에 하나 이상의 제1 스위치를 통해 연결되며, 제1 스위치를 통해 제1 기준전압을 선택한다. 제2 전압 선택부는 제2 저항부에 하나 이상의 제2 스위치를 통해 연결되며, 제2 스위치를 통해 제2 기준전압을 선택한다. 제3 기준 전압선택부는 제3 저항부에 하나 이상의 제3 스위치를 통해 연결되며, 제3 스위치를 통해 제3 기준전압을 선택한다. 제1 버퍼부는 소정의 수의 제1 전압 선택부에 각각 연결된다. 제2 버퍼부는 소정의 수의 제2 전압 선택부에 각각 연결된다. 제3 버퍼부는 소정의 수의 제3 전압 선택부에 각각 연결 된다. 데이터 구동부는 제1 내지 제3 색상의 부화소에 대응하는 영상 신호를 각각 제1 내지 제3 기준 전압에 기초하여 데이터 전압으로 변경하고, 데이터 전압을 제1 내지 제3 색상의 부화소로 각각 전달한다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다.

이하, 본 발명의 실시예에 따른 유기 발광 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 실시예에 따른 유기 발광 표시 장치의 개략적인 평면도이다.

도 1에 도시된 바와 같이, 본 발명의 실시예에 따른 유기 발광 표시 장치는 동일 기관 상에 형성된 표시부(100), 데이터 구동부(200), 기준 전압 생성부전압 생성부(300), 시프트 레지스터(400), 레벨 시프터 및 출력 버퍼(500), 및 DC/DC 변환부(600)를 포함한다. 여기서, 시프트 레지스터(400)와 레벨 시프터 및 출력 버퍼(500)는 주사 구동부로 통칭되기도 한다.

표시부(100)는 행 방향으로 뻗어 있는 복수의 주사선($S_1 \sim S_n$) 및 열 방향으로 뻗어 있는 복수의 데이터선($D1 \sim Dm$)을 포함한다. 이때, 하나의 주사선($S_1 \sim S_n$)과 하나의 데이터선($D1 \sim Dm$)이 교차하는 지점에 부화소가 형성되는데, 부화소는 대응하는 주사선과 데이터선에 연결된다. 이러한 부화소는 박막 트랜지스터 등으로 이루어지는 화소 구동 회로와 유기 발광 소자(organic light emitting diode, OLED)를 포함한다. 그리고 부화소는 대응하는 주사선로부터의 선택신호에 따라 선택

되어 데이터선으로부터의 데이터 신호를 화소 구동회로를 통해 기입하고, 데이터 신호에 대응하는 밝기로 OLED를 발광시킨다. 그리고 R 색상을 발광하는 부화소, G 색상을 발광하는 부화소 및 B 색상을 발광하는 부화소가 하나의 화소를 형성할 수 있으며, 이들 부화소는 표시부(100)에서 스트라이프 형태, 델타 형태 등으로 배열될 수 있다.

데이터 구동부(200)는 표시부(100)의 일측에 배치되어 데이터선(D1~Dm)으로 데이터 신호를 전달한다. 도 1에서는 데이터 구동부(200)가 표시부(100)의 일측에만 배치되어 있는 것으로 도시하였으나, 데이터 구동부(200)는 표시부(100)의 양측에 각각 배치될 수도 있다. 이 경우, 영상 신호는 홀수 및 짝수 번째 영상 데이터로 분리되어 제1 데이터 구동부 및 제2 데이터 구동부로 각각 인가된다. 이 경우, 제1 데이터 구동부 및 제2 데이터 구동부는 각각 표시부(100)에 홀수 및 짝수 번째 영상 데이터 신호를 전달한다.

기준 전압 생성부(300)는 데이터 구동부(200)의 디지털 아날로그 변환부(digital to analog converter; 이하 'DAC'라 함)에 적색(이하 'R'이라 함), 녹색(이하 'G'라 함) 및 청색(이하 'B'라 함)별로 R 기준 전압, G 기준 전압 및 B 기준 전압을 각각 생성하여 인가한다.

시프트 레지스터(400)는 선택 신호를 레벨 시프터 및 출력 버퍼(500)에 순차적으로 출력하고, 레벨 시프터 및 출력 버퍼(500)는 시프트 레지스터(400)로부터의 선택 신호를 수신하여 선택 신호의 전압 레벨을 변경하여, 표시부(100)의 주사선(S₁~S_n)으로 전달한다.

DC/DC 변환부(600)는 부극성 전압을 생성하여 레벨 시프터 및 출력 버퍼(500)로 전달한다. 이는 일반적으로 표시부(100)로 전달되는 선택 신호가 정극성 및 부극성 전압 사이를 스위칭하는 펄스 신호이기 때문이다.

이와 같은 화소 내부에는 예를 들어 도 2에 도시한 바와 같은 화소 회로가 형성될 수 있다. 도 2은 본 발명의 실시예에 따른 화소의 등가 회로의 한 예이다. 도 2에서는 설명의 편의상 n번째 행의 주사선(S_n)과 m번째 열의 데이터선(D_m)에 연결된 화소 회로만을 도시하였으며, 도 2의 화소 회로는 데이터 신호로서 아날로그 전압(이하, 데이터 전압이라 함)을 사용한다. 그리고 도 2에서는 박막 트랜지스터를 PMOS 트랜지스터로 도시하였다.

도 2에 도시한 바와 같이, 화소 회로는 2개의 박막 트랜지스터(SM, DM), 커패시터(Cst) 및 OLED를 포함한다. 스위칭 트랜지스터(SM)는 게이트가 주사선(S_n)에 연결되고 소스가 데이터선(D_m)에 연결되어 있으며, 스위칭 트랜지스터(SM)의 드레인과 구동 트랜지스터(DM)의 게이트가 연결되어 있다. 구동 트랜지스터는(DM)의 소스는 전원 전압(VDD)에 연결되고, 커패시터(Cst)는 구동 트랜지스터(DM)의 게이트와 소스 사이에 연결되어 있다. 그리고 OLED의 애노드 전극은 구동 트랜지스터(DM)의 드레인에 연결되고, OLED의 캐소드 전극은 전원 전압(VDD)보다 낮은 전압을 공급하는 전원 전압(VSS)에 연결되어 있다.

다음, 도 2에 도시된 화소 회로의 동작을 구체적으로 설명하면, 먼저 주사선(S_n)에 선택신호가 인가되어 스위칭 트랜지스터(SM)가 턴온되면, 데이터 전압이 구동 트랜지스터(DM)의 게이트에 전달된다. 이때, 전원 전압(VDD)과 데이터 전압(V_{DATA})의 차에 해당하는 전압이 커패시터(Cst)에 저장되어, 구동 트랜지스터(DM)의 게이트 및 소스간의 전압(V_{GS})이 일정 기간 유지된다. 그리고 구동 트랜지스터(DM)는 게이트 및 소스간의 전압(V_{GS})에 대응하는 전류(I_{OLED})를 OLED에 인가하여, OLED가 발광 하게 된다. 이때, OLED에 흐르는 전류(I_{OLED})는 수학식 1과 같이 표현될 수 있다.

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = \frac{\beta}{2} (V_{DD} - V_{DATA} - V_{TH})^2$$

여기서, V_{GS} 구동 박막 트랜지스터(DM)의 게이트 및 소스 간의 전압, V_{TH}는 구동 트랜지스터(DM)의 문턱 전압, V_{DATA}는 데이터 전압, β는 상수 값을 나타낸다.

수학식 1로부터, 유기 발광 소자(OLED)에 인가되는 전류(I_{OLED})의 양은 데이터 전압(V_{DATA})이 낮을수록 많고, 데이터 전압(V_{DATA})이 높을수록 적은 것을 알 수 있다. 따라서, 유기 발광 표시 장치에서는 데이터 전압이 낮을수록 높은 계조의 화상이 표시되고, 데이터 전압이 높을수록 낮은 계조의 화상이 표시된다. 다만, 상기 수학식 1은 구동 트랜지스터(DM)이 PMOS인 경우이며, 구동 트랜지스터(DM)이 NMOS인 경우에는 데이터 전압이 높을수록 높은 계조의 화상이 표시되고, 데이터 전압이 낮을수록 낮은 계조의 화상이 표시된다.

이러한 본 발명의 실시예에 따른 SOP 형 유기 발광 표시 장치의 제조 과정을 설명하면 다음과 같다.

먼저, 절연 기판 상에, 박막 트랜지스터의 채널 층 형성을 위한 비정질 실리콘층을 증착하고, 증착된 비정질 실리콘 층을 LTPS(low temperature polysilicon) 등의 공정을 통해 다결정 실리콘 층으로 변환하고, 변환된 다결정 실리콘 층을 패터닝하여 모든 박막 트랜지스터의 채널을 형성한다. 이렇게 형성되는 반도체 채널층은 본 발명의 실시예에 따른 표시부(100), 데이터 구동부(200), 기준 전압 생성부전압 생성부(300), 시프트 레지스터(400) 및 레벨 시프터 및 출력 버퍼(500)에 포함되는 박막 트랜지스터의 채널을 형성한다. 다음으로, 형성된 채널에 절연막을 형성하고, 형성된 절연막 상에 게이트 전극 및 배선 용 금속층을 형성하고, 형성된 금속 층에 절연 막을 형성한 뒤, 형성된 절연막 상에 드레인 및 소스 전극용 금속층 및 유기 발광 소자(OLED)의 애노드 전극 용 금속층을 순차적으로 형성한다. 다음으로, 유기 발광 소자(OLED)로서 R, G, B 별로 유기 물질층을 형성하고, 유기 물질층 상에 투명 캐소드 전극을 형성한다.

이와 같은 SOP 형 유기 발광 표시 장치의 제조 과정은 게이트 전극이 채널층 위에 형성되는 탑 게이트 형 구조의 박막 트랜지스터를 예를 들어 설명한 것이나, 게이트 전극이 채널 층 아래에 형성되는 바텀 게이트 형 구조의 박막 트랜지스터 역시 사용될 수 있다. 이러한 바텀 게이트 형 구조의 박막 트랜지스터가 사용되는 SOP 형 유기 발광 표시 장치의 제조 과정은 본 발명이 속하는 기술 분야의 기술자에 의해 상술한 탑 게이트 형 구조의 박막 트랜지스터가 사용되는 SOP 형 유기 발광 표시 장치의 제조 과정으로부터 용이하게 구성될 수 있으므로, 본 발명의 명세서에서는 자세한 설명을 생략한다.

이하, 도 3 을 참조하여 본 발명의 실시예에 따른 데이터 구동부를 더욱 구체적으로 설명한다.

도 3는 본 발명의 실시예에 따른 데이터 구동부의 개략적인 도면이다.

시프트 레지스터(210)는 클럭(DCLK, DCLKB)에 따라 시작 신호(DSP)로부터 샘플링 신호를 생성하고, 이 샘플링 신호를 클럭(DCLK, DCLKB)에 따라 순차적으로 시프트하여 출력한다.

샘플링 래치(220)는 복수의 샘플링 회로를 포함하며, 각 샘플링 회로는 시프트 레지스터(210)로부터 순차적으로 전달되는 샘플링 신호에 따라 입력되는 R, G, B 디지털 신호를 순차적으로 샘플링한다.

홀딩 래치(230)는 인에이블 신호(DENB)에 따라 샘플링 래치(220)에서 순차적으로 샘플링된 R, G, B 디지털 신호를 동시에 출력한다.

레벨 시프터(240)는 입력 전압(LVDD)에 따라 홀딩 래치(230)에서 출력되는 R, G, B 디지털 신호의 전압 레벨을 DAC (250)에서 사용할 수 있는 레벨로 변경한다.

DAC(250)는 입력되는 R, G, B 디지털 신호를 표시부(100)의 해당 R, G, B 부화소에 각각 인가되는 R, G, B 별 데이터 전압으로 변환한다. 이때, DAC(250)는 기준 전압 생성부기준 전압 생성부(300)로부터 생성되어 입력되는 R, G, B 별 기준 전압(VR0~VR8, VG0~VG8, VB0~VB8)을 이용하여 R, G, B 디지털 신호를 R, G, B 별 데이터 전압으로 변환한다.

다음, 도 4 내지 도 10을 참조하여 R, G, B 부화소의 감마 특성과 입력되는 영상 데이터를 감마 보정하여 기준 전압으로 변경하는 기준 전압 생성부(300) 및 DAC(250)에 대해서 상세하게 설명한다. 도 4 내지 도 10에서 입력 영상 데이터는 6비트 디지털 신호로 가정한다.

먼저, 도 4 내지 도 6을 참조하여 R, G, B 부화소의 감마 특성에 대해서 설명한다. 도 4 내지 도 6은 각각 R, G, B 부화소의 감마 특성을 나타내는 도면이다. 도 4 내지 도 6에서 가로축은 입력 영상 데이터의 계조 레벨을 나타내며, 세로축은 입력 영상 데이터가 해당하는 계조 레벨로 표시되기 위해서 R, G, B 부화소에 인가되는 데이터 전압을 나타낸다.

도 4 내지 도 6을 보면, 동일한 계조에 대해서 R, G, B 부화소에 인가되는 데이터 전압이 서로 다를 수 있다. 이러한 R, G, B 별 색상에 따른 감마 특성 차이는 R, G, B 별로 사용되는 유기 발광 재료의 특성이 달라서 발생한다.

따라서, 본 발명의 실시예에서는 이러한 R, G, B별 감마 특성을 반영하기 위해 R, G, B별로 감마 보정을 하는데, 특히 DAC(250)에 공급되는 기준 전압을 R, G, B별로 결정한다.

먼저, 도 4 내지 도 6에 도시한 바와 같이, 본 발명의 실시예에서는 6비트 영상 데이터의 상위 3비트를 기준으로 8개의 구간으로 분할하여 감마 보정을 한다. 그리고 기준 전압 생성부(300)는 각 구간의 최소 및 최고 계조에 각각 해당하는 전압을 기준 전압으로서 공급하며, 8개의 구간에서 이러한 기준 전압은 R, G, B별로 각각 9개가 된다.

도 7은 본 발명의 실시예에 따른 DAC(250)의 개략적인 도면이며, 도 8은 도 7의 저항 래더부(254) 및 LSB 디코더(253)를 개략적으로 보여준다. DAC(250)는 복수의 데이터선(D1~Dm)에 각각 대응되는 복수의 DAC 셀로 이루어지며, 도 7에서는 설명의 편의상 3개의 데이터선(D1~D3)에 대응되는 DAC 셀만을 도시하였다. 그리고 3개의 데이터선(D1~D3)은 각각 열 방향으로 뻗어 있는 R, G, B 부화소에 연결되는 것으로 가정한다.

도 7에 도시한 바와 같이, DAC(250)는 MSB(most significant bit) 디코더(251), 기준 전압 배선부(252), LSB(least significant bit) 디코더(253) 및 저항 래더부(254)를 포함한다. 여기서, MSB 디코더(251)는 9개의 기준 전압(VR0~VR8) 중에서 연속하는 두 개의 기준 전압을 선택하며, 상위 3비트를 담당하고, LSB 디코더(253)는 하위 3비트를 담당한다.

기준 전압 배선부(252)에는, 기준 전압 생성부(300)로부터 입력되는 R 기준 전압(VR0~VR8)을 각각 전달하는 9개의 가로 배선, G 기준 전압(VG0~VG8)을 각각 전달하는 9개의 가로 배선 및 B 기준 전압(VB0~VB8)을 각각 전달하는 9개의 가로 배선이 각각 가로 방향으로 뻗어 있다. 그리고 9개의 가로 배선에는 각각 세로 방향으로 뻗어 있는 세로 배선이 연결되고, 이 세로 배선은 MSB 디코더(251)에 연결된다.

이하, MSB 디코더(251), 기준 전압 배선부(252), LSB 디코더(253) 및 저항 래더부(254)의 자세한 구조 및 동작을 R 디지털 데이터를 R 데이터 전압으로 변환하는 과정을 예로 들어 구체적으로 설명한다.

MSB 디코더(251)는 R 디지털 데이터의 상위 3비트에 따라 각각 9개의 가로 배선 중에서 2개의 연속되는 가로 배선을 선택한다. 그리고 MSB 디코더(251)에서 선택된 2개의 가로 배선에 전달된 기준 전압(VRH, VRL)을 전달하기 위한 2개의 세로 배선이 세로 방향으로 뻗어서 저항 래더부(254)에 연결된다.

도 7 및 도 8에 도시한 바와 같이, 저항 래더부(254)는 MSB 디코더(251)의 2개의 기준 전압(VRH, VRL) 사이에 직렬로 연결되는 7개의 저항(R1~R7)을 포함하며, LSB 디코더(253)는 기준 전압(VRH)과 저항(R1)의 접점, 인접한 두 저항의 접점 및 저항(R7)과 기준 전압(VRL)의 접점에 각각 연결되는 8개의 박막 트랜지스터(SW1~SW8)를 포함한다. 그리고 LSB 디코더(253)는 R 디지털 데이터의 하위 3비트에 따라 8개의 박막 트랜지스터(SW1~SW8) 중 하나의 박막 트랜지스터를 선택하여 R 데이터 전압으로 출력한다. 이상에서, MSB 디코더(251)의 자세한 구조에 대한 설명이 생략되었으나, MSB 디코더(251) 또한 LSB 디코더(253)에 대칭되도록 박막 트랜지스터를 사용하여 형성될 수 있다.

이하, DAC(250)에 의한 R, G, B 별 데이터 전압 생성 방법에 대하여 구체적으로 설명한다.

먼저, DAC(250)는 기준 전압 생성부(300)로부터 감마 보정된 기준 전압을 입력받는다. 다음, DAC(250)는 입력 영상 데이터를 계조 레벨에 따라 일정 간격으로 분할한다. 앞에서 예시한 것처럼 입력 영상 데이터가 6비트인 경우, MSB 디코더(251)에서 상위 3비트를 처리하고 LSB 디코더(253)에서 하위 3비트를 처리한다. 이때, 입력 영상 데이터는 먼저 상위 3비트, 즉 8계조 간격으로 분할된다. 따라서 6비트 입력 영상 데이터는 8계조 간격으로 8개의 구간으로 분리된다. 이때, 인접한 두 구간의 끝을 동일하게 하면, 8개의 구간에서 생기는 7개의 접점 및 처음과 마지막 구간의 2개의 끝점을 합해서 총 9개의 경계점이 형성된다. 이 9개의 경계점을 기준 전압 생성부(300)에서 DAC(250)로 입력되는 9개의 기준 전압(VR0~VR8)으로 설정하고, 각 구간의 기울기를 9개의 경계점의 전압 차로서 결정한다. 그러면 도 4 내지 도 6에 도시한 바와 같이 8개의 구간으로 감마 보정 곡선에 근사한 그래프를 형성할 수 있다. 각 구간에서의 계조는 앞서 설명한 바와 같이 LSB 디코더(253)와 저항 래더부(254)를 이용하여 세분화하여 생성된다.

도 9는 본 발명의 실시예에 따른 기준 전압 생성부(300)의 구성을 개략적으로 나타내는 도면이다.

도 9에 도시된 바와 같이, 기준 전압 생성부(300)는 R 저항 래더부(310), G 저항 래더부(320), B 저항 래더부(330), R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), B 전압 선택부(361 ~ 367), R 전압 버퍼부(371 ~ 377), G 전압 버퍼부(381 ~ 387), B 전압 버퍼부(391 ~ 397)를 포함한다.

R 저항 래더부(310), G 저항 래더부(320) 및 B 저항 래더부(330)는 각각 복수의 저항이 직렬로 연결되어 형성되며, 도 9에 도시된 바와 같이 수직 방향으로 배열된다. 한편, R 저항 래더부(310), G 저항 래더부(320) 및 B 저항 래더부(330)는 수평 방향으로 서로 겹쳐지도록 배열될 수 있다. 이와 같이 수평 방향으로 배열되는 경우, 회로의 배선은 복잡해 지나, 회

로 배선 공간이 절약될 수 있다. R 저항 래더부(310), G 저항 래더부(320) 및 B 저항 래더부(330)는 SOP 제조 공정중에 저항 물질을 첨가하여 형성될 수 있으며, 그 경우 저항 래더부는 복수의 저항들로 구별되는 것이 아니라, 저항값을 갖는 저항 물질이 부가된 배선일 수 있다.

R 저항 래더부(310), G 저항 래더부(320) 및 B 저항 래더부(330)의 양단에 R, G, B 별 최고 기준 전압(VREFH-R, VREFH-G, VREFH-B) 및 최저 기준 전압(VREFL-R, VREFL-G, VREFL-B)이 각각 인가된다. 여기서, 최고 기준 전압(VREFH-R, VREFH-G, VREFH-B) 및 최저 기준 전압(VREFL-R, VREFL-G, VREFL-B)은 R, G, B 별 유기 발광 재료의 특성에 따라 개별적으로 구해지는 R, G, B 별 감마 특성에 따라 R, G, B 별로 상이하게 설정될 수 있다.

R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)는 각각 R 저항 래더부(310), G 저항 래더부(320), 및 B 저항 래더부(330)에 연결된다. R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)는 각각 직렬로 연결된 저항열의 복수의 소정 지점에 복수의 접점을 통해 연결되어, 최고 기준 전압(VREFH-R, VREFH-G, VREFH-B)과 최저 기준 전압(VREFL-R, VREFL-G, VREFL-B) 사이의 전압을 생성하여 R 전압 버퍼부(371 ~ 377), G 전압 버퍼부(381 ~ 387), B 전압 버퍼부(391 ~ 397)에 각각 전달한다. 각 전압 선택부는 내부에 각 저항 래더부와 연결되는 복수의 접점에 각각 대응되는 복수의 스위치를 포함하며, 복수의 스위치를 이용하여 복수의 접점을 통해 입력되는 복수의 전압들 중에서 하나의 전압을 선택한다.

R 저항 래더부(310), G 저항 래더부(320) 및 B 저항 래더부(330)의 저항열에 각각 연결되는 R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)의 위치는 앞서 설명한 바와 같이 입력 영상 데이터를 게조 레벨에 따라 분리한 경계점에 대응하도록 위치한다. R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)는 각각 R 저항 래더부(310), G 저항 래더부(320) 및 B 저항 래더부(330)를 복수의 저항값을 갖는 구간으로 분리한다.

앞에서 예시한 것과 같이 총 9 개의 경계점이 있는 경우에는 최고 기준 전압(VREFH-R, VREFH-G, VREFH-B)과 최저 기준 전압(VREFL-R, VREFL-G, VREFL-B)를 제외한 나머지 7 개의 기준 전압의 생성 위치에 R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)가 배치된다. R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)의 배치 위치는 상이한 기준 전압의 생성을 위해 각각 서로 상이한 저항 값을 갖도록 형성될 수 있다. 이때, 각 전압 선택부 내 스위치의 수가 3 개인 경우, R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)는 각각 입력되는 3 개의 전압들 중에서 하나의 전압을 선택하여 출력하게 된다.

또한, R, G, B 별 기준 전압들은 R, G, B 별 최고 기준 전압 및 최소 기준전압으로부터 생성되므로, 기준 전압 생성부(300)에 입력되는 R, G, B 별 최고 기준 전압 및 최소 기준전압을 조절함으로써, DAC(250)에서 표시부(100)로 출력되는 데이터 전압을 조절할 수 있다. 따라서, R, G, B 별 최고 기준 전압 및 최소 기준전압을 높이는 경우, 표시부(100)에 인가되는 데이터 전압이 높아져서, 유기 발광 표시 장치에서 출력되는 화상 이미지의 휘도가 낮아진다. 반면에, R, G, B 별 최고 기준 전압 및 최소 기준전압을 낮추는 경우, 데이터 전압이 낮아져서, 유기 발광 표시 장치에서 출력되는 화상 이미지의 휘도가 높아진다.

R 전압 버퍼부(371 ~ 377), G 전압 버퍼부(381 ~ 387), B 전압 버퍼부(391 ~ 397)는 각각 R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)의 출력부에 연결되도록 배치된다. R 전압 버퍼부(371 ~ 377), G 전압 버퍼부(381 ~ 387) 및 B 전압 버퍼부(391 ~ 397)는 R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)에서 생성되어 출력되는 R, G, B 별 기준 전압들을 위한 버퍼로서 기능한다.

도 10은 전압 버퍼부의 한 구체예를 보여준다. 도 10에 도시된 바와 같이, 전압 버퍼부는 박막 트랜지스터(T1-T5)를 포함한다.

여기서, 트랜지스터(T1, T2, T5)는 PMOS 트랜지스터로 도시하였고, 트랜지스터(T3, T4)는 NMOS 트랜지스터로 도시하였다. 이때, 두 트랜지스터(T1, T2)는 동일한 크기와 동일한 문턱전압(V_{th})을 갖으며, 두 트랜지스터(T3, T4)의 크기도 동일하다.

도 10에 도시한 바와 같이, 전원 전압(VDD)에 소스가 연결된 두 트랜지스터(T1, T2)의 게이트가 서로 연결되어, 두 트랜지스터(T1, T2)는 미러를 형성한다. 트랜지스터(T1)은 소스가 트랜지스터(T3)의 드레인에 연결되며, 게이트와 드레인이 연결되어 다이오드 연결 구조를 형성한다. 트랜지스터(T2)는 소스가 트랜지스터(T4)의 드레인 및 입력단에 연결된다. 트

랜지스터(T3)는 게이트에 입력전압이 인가되고, 트랜지스터(T4)는 게이트 및 드레인이 출력단에 연결된다. 트랜지스터(T3) 및 트랜지스터(T4)는 소스가 서로 연결되어, 트랜지스터(T5)의 소스에 연결된다. 트랜지스터(T5)의 드레인에 전압(VSS)이 연결되며, 트랜지스터(T5)는 게이트와 드레인이 연결되어 다이오드 연결 구조를 형성한다.

R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)에서 출력되는 전압이 트랜지스터(T3)의 게이트에 인가되면, 트랜지스터(T3)가 턴온되어 트랜지스터(T1, T3, T5)를 경유하여 전류가 흐른다. 이때, 두 트랜지스터(T1, T2)는 크기가 같고 미러 형태로 연결되어 있으므로, 트랜지스터(T2, T4) 에도 트랜지스터(T1, T3) 에 흐르는 전류와 동일한 크기의 전류가 흐른다. 그리고 두 트랜지스터(T3, T4)의 크기도 동일하므로, 트랜지스터(T4)의 게이트에는 트랜지스터(T3)의 게이트 전압과 동일한 전압이 걸린다. 따라서 전압 버퍼부(371~377, 381~387, 391~397)는 전압 선택부(341 ~ 347, 351 ~ 357, 361 ~ 367)에서 출력되는 전압과 동일한 크기의 전압을 기준 전압으로 출력한다.

이와 같이, R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)의 출력단에 각각 R 전압 버퍼부(371 ~ 377), G 전압 버퍼부(381 ~ 387), 및 B 전압 버퍼부(391 ~ 397)을 연결함으로써, 화상 이미지의 균일성, 출력 전압의 정확성, 및 TFT 특성 마진을 향상시킬 수 있게 된다.

이하, 전압 버퍼부(371 ~ 377, 381 ~ 387, 391 ~ 397)을 사용한 유기 발광 표시 장치와 이를 사용하지 않은 유기 발광 표시 장치의 차이점을 비교예를 통하여 검토해 본다.

비교예로서 기준 전압 생성부(300)의 R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)의 출력단에 각각 R 전압 버퍼부(371 ~ 377), G 전압 버퍼부(381 ~ 387), 및 B 전압 버퍼부(391 ~ 397)을 연결하지 않고, DAC(250)의 출력부에 아날로그 버퍼를 연결한다는 점을 제외하고, 나머지 구성 요소는 본 발명의 실시예와 동일하게 구성한 유기 발광 표시 장치를 사용하였다.

표 1 은 본 발명의 실시예의 유기 발광 표시 장치와 비교예의 유기 발광 표시장치의 화상 이미지의 균일성, 출력 전압의 정확성, 및 TFT 특성 마진을 보여준다.

[표 1]

	비교예	실시예
화상 이미지 균일성	△	○
출력 전압 정확성	△	○
TFT 특성 마진 수용성	×	○

○ : 우수, △: 보통, ×: 나쁨

표 1 에서 볼 수 있는 바와 같이, 전압 버퍼부(371 ~ 377, 381 ~ 387, 391 ~ 397)을 사용한 실시예의 유기 발광 표시 장치가 이를 사용하지 않은 비교예의 유기 발광 표시 장치에 비해, 화상 이미지 균일성, 출력 전압 정확성 및 TFT 특성 마진 수용성 측면에서 우수함을 알 수 있다.

일반적으로, SOP 형 유기 발광 표시 장치는 앞서 설명한 바와 같이, 박막 트랜지스터 형성을 위해 비정질 실리콘 층을 LTPS 공정을 통해 다결정 폴리 실리콘으로 변환하므로, 특성상 다소 편차를 갖게 된다. 따라서, 하나의 감마 보정 회로가 서로간 특성에 편차가 있는 모든 유기 발광 표시 장치에 적합하지 않을 수 있다. 그런데, 본 발명의 실시예에 따른 SOP 형 유기 발광 표시 장치의 기준 전압 생성부(300)는 내부에 R 전압 선택부(341 ~ 347), G 전압 선택부(351 ~ 357), 및 B 전압 선택부(361 ~ 367)를 두어 감마 보정된 기준 전압을 각 색상별로 재차 선택하여 특성에 편차가 있는 유기 발광 표시 장치라 하더라도 각각 최적화된 감마 보정 회로를 구현할 수 있다.

또한, R, G, B 별 기준 전압들은 R, G, B 별 최고 기준 전압 및 최소 기준전압으로부터 생성되므로, 기준 전압 생성부(300)에 입력되는 R, G, B 별 최고 기준 전압 및 최소 기준전압을 조절함으로써, DAC(250)에서 표시부(100)로 출력되는 데이터 전압을 조절할 수 있게 된다. 따라서, R, G, B 별 최고 기준 전압 및 최소 기준전압을 높이는 경우, 표시부(100)에 인가

되는 데이터 전압이 높아져서, 유기 발광 표시 장치에서 출력되는 화상 이미지의 휘도가 낮아지게 된다. 반면에, R, G, B 별 최고 기준 전압 및 최소 기준전압을 낮추는 경우, 데이터 전압이 낮아져서, 유기 발광 표시 장치에서 출력되는 화상 이미지의 휘도가 높아지게 된다.

본 발명의 실시예의 유기 발광 표시 장치에서, 기준 전압 생성부(300)는 R, G, B 별로 각각 감마 보정된 R 기준전압, G 기준 전압 및 B 기준 전압을 생성하여, DAC(250)에 전달하며, DAC(250)는 R 기준 전압, G 기준 전압 및 B 기준전압을 기초로 하여, 입력되는 R, G, B 별 디지털 신호로부터 R, G, B 별 입력 계조 데이터 전압을 생성하여, 표시부(100)의 각 화소의 데이터선에 공급한다. 따라서, 본 발명의 실시예의 유기 발광 표시 장치는 R, G, B 별로 감마보정된 최적화된 영상을 표현할 수 있게 된다.

또한, 본 발명의 실시예의 유기 발광 표시 장치는 R, G, B 별로 상이한 최고 기준 전압 및 최저 기준 전압을 사용함으로써, 표시부(100)에 사용되는 색상별 발광 재료의 특성에 적합한 최고 기준 전압 및 최저 기준 전압을 사용하여, 각 색상에 최적화된 감마보정이 가능하다. 구체적으로, 유기 발광 표시 장치의 외부 환경의 밝기에 따라 기준 전압 생성부(300)에서 생성되는 기준 전압을 변경함으로써, 본 발명의 실시예의 유기 발광 표시 장치는 외부 환경의 밝기에 적합한 화상 이미지를 출력할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

본 발명의 유기 발광 표시 장치는 표시되는 각 색상에 따라 별개의 감마 보정을 수행할 수 있다. 구체적으로, 유기 발광 표시 장치에 사용되는 유기 발광 재료들이 그 색상별로 특성이 상이하어, 상이한 범위의 데이터 전압 및 색상별 감마 보정이 필요한 경우라도, 본 발명의 유기 발광 표시 장치는 각 색상별로 사용되는 유기 발광 재료들의 각각의 특성에 적합한 최고 기준 전압 및 최저 기준 전압을 선택하여 사용함으로써, 각 색상별로 감마 특성에 적합한 감마 보정을 수행할 수 있다.

본 발명의 유기 발광 표시 장치는 R, G, B 별로 감마 보정 회로를 조정하여, 유기 발광 표시 장치에 최적화된 감마 보정 회로를 구성할 수 있다. 따라서, SOP 형 유기 발광 표시 장치의 제조 공정상 발생할 수 있는 편차를 반영하여 각 유기 발광 표시 장치마다 최적화된 감마 보정회로를 구성할 수 있게 된다.

또한, 본 발명의 유기 발광 표시 장치는 주변 환경의 밝기 변화에도 항상 적합한 가시성을 갖는 화상 이미지를 출력할 수 있다. 예를 들어, 야외와 같이 밝기가 높은 환경의 경우 표시 이미지를 인지하기 어려운데, 이 경우 본 발명의 유기 발광 표시 장치는 최고 기준 전압 및 최저 기준 전압을 하향 조절하여, 입력 계조 데이터 전압을 낮춰 화상 이미지의 휘도를 높일 수 있다. 반대로, 어두운 실내와 같은 경우, 화상 이미지에 높은 명암 비가 요구되는데, 이 경우, 본 발명의 유기 발광 표시 장치는 최고 기준 전압 및 최저 기준 전압을 상향 조절하여, 입력 계조 데이터 전압을 높여 화상 이미지의 휘도를 낮출 수 있다. 이와 같이, 본 발명의 유기 발광 표시 장치는 주변 환경의 밝기를 모니터링하여 동적으로 화상 이미지의 휘도를 조절할 수 있다. 따라서, 주변 환경의 밝기에 따라, 화상 이미지의 휘도를 조절함으로써, 전력 소비를 최소화하면서 동시에 높은 가시성을 만족시킬 수 있다.

(57) 청구의 범위

청구항 1.

기관 위에 형성되는 복수의 화소,

상기 기관 위에 형성되며, 최고 기준 전압과 최저 기준 전압 사이에 직렬로 연결되는 복수의 저항을 포함하는 저항 래더부,

상기 기관 위에 형성되며, 상기 저항 래더부와 복수의 접점을 통해 연결되는 복수의 스위치를 포함하며, 상기 복수의 스위치 중 하나의 스위치를 통해 상기 접점을 통해 입력되는 복수의 전압들 중에서 하나의 전압을 선택하는 소정의 수의 전압 선택부,

상기 기관 위에 형성되며, 상기 소정의 수의 전압 선택부로부터 출력되는 전압을 각각 입력 받아, 기준 전압으로 각각 출력하는 소정의 수의 버퍼, 및

상기 기관 위에 형성되며, 상기 화소에 대응하는 영상 신호의 계조를 각각 상기 기준 전압에 기초하여 데이터 전압으로 변경하고, 상기 데이터 전압을 상기 화소로 전달하는 데이터 구동부

를 포함하는 유기 발광 표시 장치.

청구항 2.

제1 항에 있어서,

상기 소정의 수의 전압 선택부로부터 각각 출력되는 소정의 수의 기준 전압은 상기 화소에 대응하는 상기 영상 신호의 소정 계조에 각각 해당하는 데이터 전압인 유기 발광 표시 장치.

청구항 3.

제2항에 있어서,

상기 기준 전압은 상기 영상 신호의 계조를 적어도 하나의 최상위 비트를 기준으로 복수의 그룹으로 분할하였을 때, 상기 각 그룹에 속하는 복수의 계조 중 특정 계조에 해당하는 데이터 전압인 유기 발광 표시 장치.

청구항 4.

제3항에 있어서,

상기 특정 계조는 각 그룹의 경계에 해당하는 계조인 유기 발광 표시 장치.

청구항 5.

제3항 또는 제4항에 있어서,

상기 데이터 구동부는,

상기 소정의 수의 기준 전압 중 각각 두 개의 기준 전압을 선택하는 제1 디코더,

상기 선택된 두 개의 기준 전압 사이에 직렬로 연결된 복수의 저항,

그리고

상기 영상 신호의 계조에서 상기 적어도 하나의 최상위 비트를 제외한 비트로부터, 상기 직렬로 연결된 저항에 의해 형성되는 복수의 접점 중 상기 영상 신호의 계조에 대응하는 접점을 선택하는 제2 디코더

를 포함하는 유기 발광 표시 장치.

청구항 6.

제1항에 있어서,

상기 버퍼는,

소스가 제1 전원 전압에 연결되며 게이트와 드레인이 서로 연결되어 있는 제1 트랜지스터,

소스가 상기 제1 전원 전압에 연결되며 게이트가 상기 제1 트랜지스터의 게이트에 연결되어 있는 제2 트랜지스터,

드레인이 상기 제1 트랜지스터의 드레인에 연결되며 게이트가 입력단에 연결되어 있는 제3 트랜지스터, 그리고

드레인이 상기 제2 트랜지스터의 드레인과 출력단에 연결되며 게이트와 드레인이 서로 연결되어 있는 제4 트랜지스터

를 포함하는 유기 발광 표시 장치.

청구항 7.

제6항에 있어서,

상기 버퍼는,

소스가 상기 제3 및 제4 트랜지스터의 소스에 연결되며, 드레인이 제2 전원 전압에 연결되고, 게이트와 드레인이 서로 연결되어 있는 제5 트랜지스터를 더 포함하는 유기 발광 표시 장치.

청구항 8.

제 1 항 내지 제 7 항 중 어느 한 항에 있어서,

상기 저항 래더부 및 소정의 수의 전압 선택부가,

상기 영상 신호의 제1 내지 제3 색상 별로 각각 포함되는 유기 발광 표시 장치.

청구항 9.

제 8 항에 있어서,

상기 제1 내지 제3 색상의 저항 래더부에 각각 인가되는 상기 제1 내지 제3 최고 기준 전압 및 상기 제1 내지 제3 최저 기준 전압이 서로 다르게 설정되는 유기 발광 표시 장치.

청구항 10.

기관 위에 형성되며, 각각의 색상을 가지는 복수의 부화소를 각각 포함하는 복수의 화소,

상기 기관 위에 저항 값을 갖는 배선으로 형성되며, 양단에 각각 제1 최고 기준 전압과 제1 최저 기준 전압이 인가되는 제1 저항부,

상기 기관 위에 저항 값을 갖는 배선으로 형성되며, 양단에 각각 제2 최고 기준 전압과 제2 최저 기준 전압이 인가되는 제2 저항부,

상기 기관 위에 저항 값을 갖는 배선으로 형성되며, 양단에 각각 제3 최고 기준 전압과 제3 최저 기준 전압이 인가되는 제3 저항부,

상기 기관 위에 형성되며, 상기 제1 저항부에 하나 이상의 제1 스위치를 통해 연결되며, 상기 제1 스위치를 통해 제1 기준 전압을 선택하는 소정의 수의 제1 전압 선택부,

상기 기관 위에 형성되며, 상기 제2 저항부에 하나 이상의 제2 스위치를 통해 연결되며, 상기 제2 스위치를 통해 제2 기준 전압을 선택하는 소정의 수의 제2 전압 선택부,

상기 기관 위에 형성되며, 상기 제3 저항부에 하나 이상의 제3 스위치를 통해 연결되며, 상기 제3 스위치를 통해 제3 기준 전압을 선택하는 소정의 수의 제3 전압 선택부,

상기 기관 위에 형성되며, 상기 소정의 수의 제1 전압 선택부에 각각 연결되는 소정의 수의 제1 버퍼부;

상기 기관 위에 형성되며, 상기 소정의 수의 제2 전압 선택부에 각각 연결되는 소정의 수의 제2 버퍼부;

상기 기관 위에 형성되며, 상기 소정의 수의 제3 전압 선택부에 각각 연결되는 소정의 수의 제3 버퍼부;

상기 기관 위에 형성되며, 상기 제1 내지 제3 색상의 부화소에 대응하는 영상 신호를 각각 상기 제1 내지 제3 기준 전압에 기초하여 데이터 전압으로 변경하고, 상기 데이터 전압을 상기 제1 내지 제3 색상의 부화소로 각각 전달하는 데이터 구동부

를 포함하는 유기 발광 표시 장치.

청구항 11.

제10항에 있어서,

상기 제1 내지 제3 기준 전압은, 상기 제1 내지 제3 색상의 부화소에 각각 대응하는 상기 영상 신호의 소정 계조에 각각 해당하는 데이터 전압인 유기 발광 표시 장치.

청구항 12.

제10 항에 있어서,

상기 데이터 구동부는,

상기 복수의 제1 내지 제3 기준 전압 중 각각 두 개의 제1 내지 제3 기준 전압을 선택하는 제1 디코더,

상기 선택된 두 개의 제1 기준 전압 사이에 직렬로 연결된 복수의 제1 저항,

상기 선택된 두 개의 제2 기준 전압 사이에 직렬로 연결된 복수의 제2 저항,

상기 선택된 두 개의 제1 기준 전압 사이에 직렬로 연결된 복수의 제3 저항, 그리고

상기 영상 신호의 계조에서 상기 적어도 하나의 최상위 비트를 제외한 비트로부터, 상기 직렬로 연결된 제1 내지 제3 저항에 의해 형성되는 복수의 접점 중 상기 영상 신호의 계조에 대응하는 접점을 선택하는 제2 디코더

를 포함하는 유기 발광 표시 장치.

청구항 13.

제10항에 있어서,

상기 버퍼는,

소스가 제1 전원 전압에 연결되며 게이트와 드레인이 서로 연결되어 있는 제1 트랜지스터,

소스가 상기 제1 전원 전압에 연결되며 게이트가 상기 제1 트랜지스터의 게이트에 연결되어 있는 제2 트랜지스터,

드레인이 상기 제1 트랜지스터의 드레인에 연결되며 게이트가 입력단에 연결되어 있는 제3 트랜지스터, 그리고

드레인이 상기 제2 트랜지스터의 드레인과 출력단에 연결되며 게이트와 드레인이 서로 연결되어 있는 제4 트랜지스터

를 포함하는 유기 발광 표시 장치.

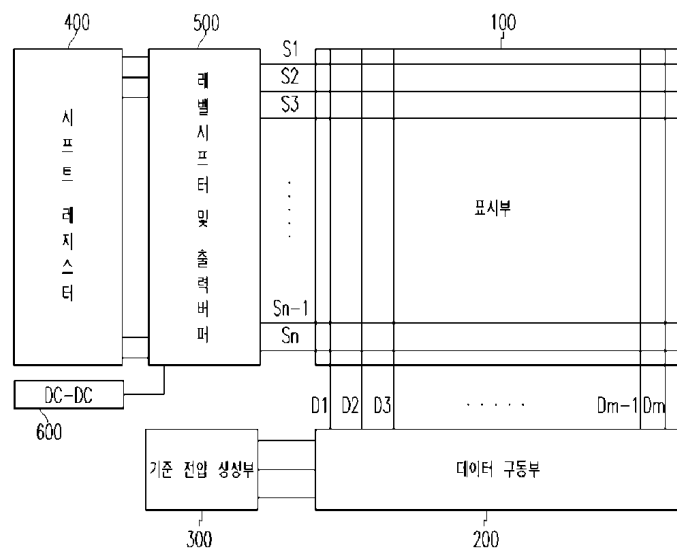
청구항 14.

제10항 내지 제13항 중 어느 한 항에 있어서,

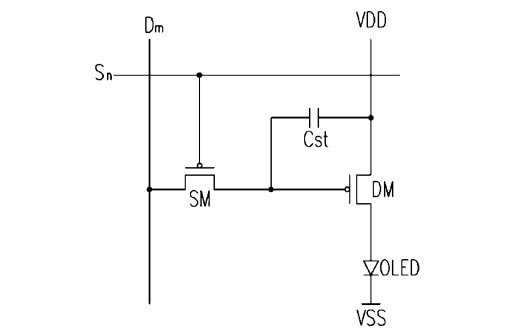
상기 제1 내지 제3 최고 기준 전압이 서로 다르게 설정되며, 상기 제1 내지 제3 최저 기준 전압이 서로 다르게 설정되는 유기 발광 표시 장치.

도면

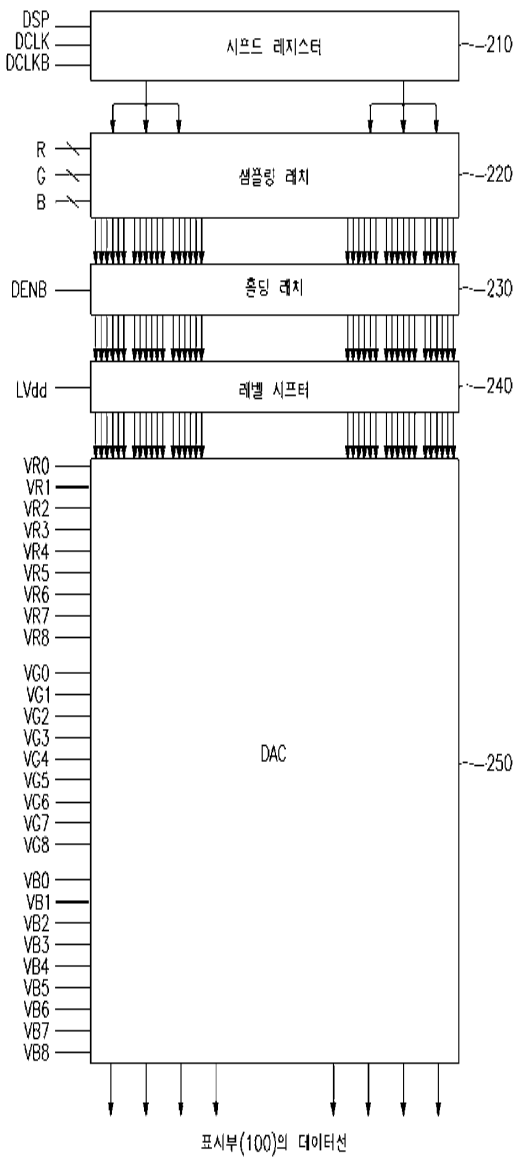
도면1



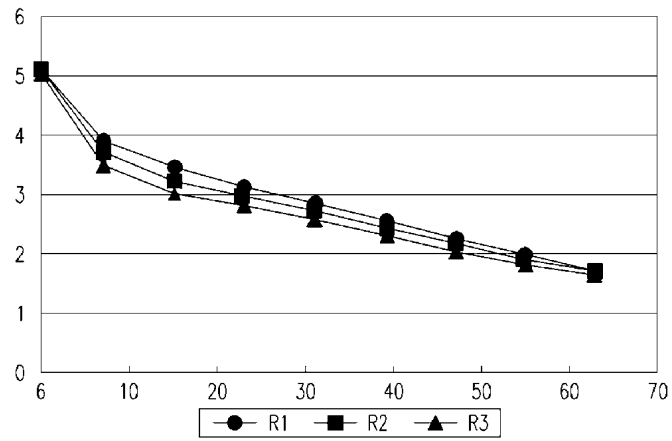
도면2



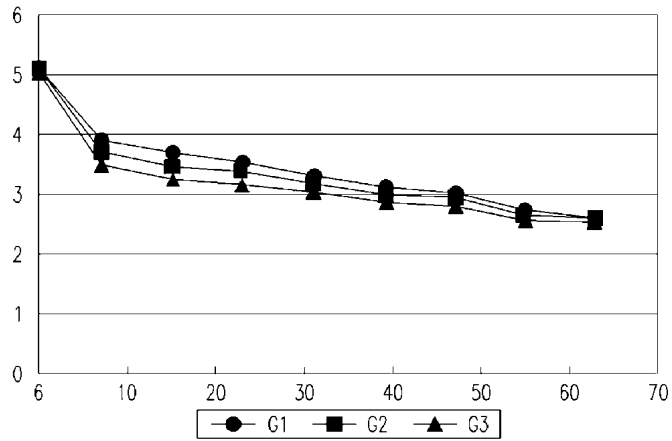
도면3



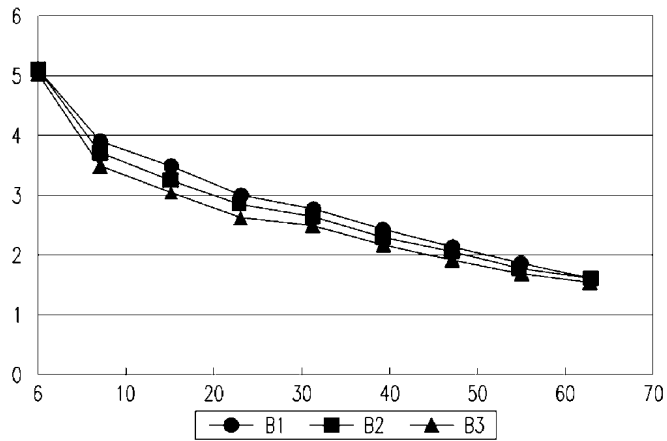
도면4



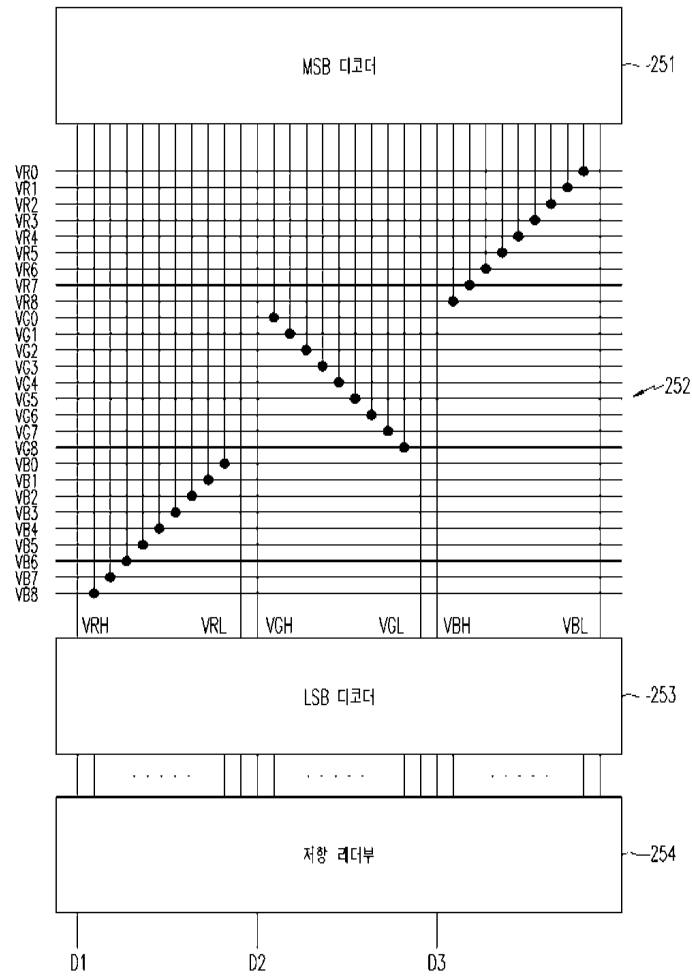
도면5



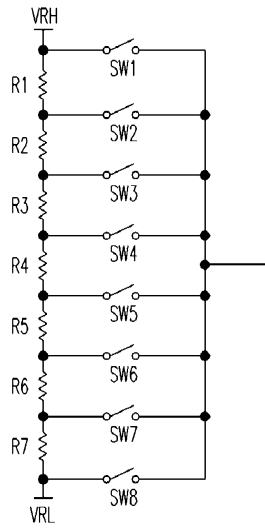
도면6



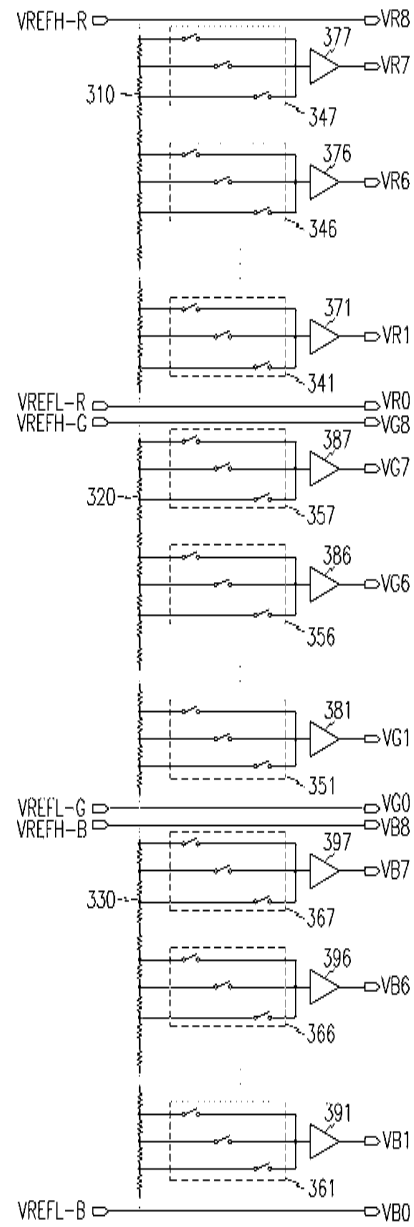
도면7



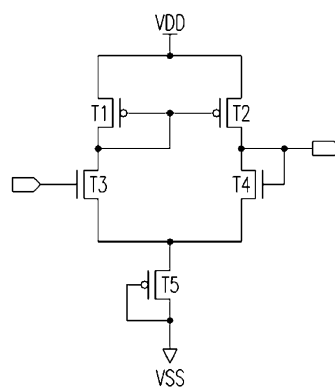
도면8



도면9



도면10



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020060108919A	公开(公告)日	2006-10-18
申请号	KR1020050030660	申请日	2005-04-13
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	PARK YONG SUNG 박용성 MATSUEDA YOJIRO 마츠에다요지로 CHOI SANG MOO 최상무		
发明人	박용성 마츠에다요지로 최상무		
IPC分类号	G09G3/30		
CPC分类号	G09G3/2007 G09G3/3225 H01L27/3225		
代理人(译)	您是我的专利和法律公司		
其他公开文献	KR100696692B1		
外部链接	Espacenet		

摘要(译)

本发明涉及有机发光显示装置，特别指示的显示单元，屏幕和有机发光显示装置，其中用于驱动显示单元的像素的外围电路形成在同一板上。本发明的有机发光显示装置形成在基板上，其中多个像素，电阻梯部分，预定数量的电压选择部分和预定数量的缓冲器和数据驱动器是相同的。电阻阶梯部分包括最大参考电压和串联连接在LRDV之间的多个电阻。电压选择部分包括通过电阻梯部分和多个接触点连接的多个开关。并且通过一个开关通过接触点在多个开关之间输入的多个电压之间选择一个电压一个电压。从预定数量的电压选择部分输出缓冲器的电压分别输入到该电压。它输出到参考电压。对应于数据驱动器的图像信号的灰度级是基于相应的参考电压将像素改变为数据电压。数据电压被传递到像素。有机发光显示装置，SOP，数据驱动器，伽马，薄膜晶体管。

