



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년02월13일

(11) 등록번호 10-1493086

(24) 등록일자 2015년02월06일

(51) 국제특허분류(Int. Cl.)

H05B 33/08 (2006.01) H05B 33/26 (2006.01)

G09G 3/30 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0045748

(22) 출원일자 2008년05월16일

심사청구일자 2013년05월03일

(65) 공개번호 10-2009-0119599

(43) 공개일자 2009년11월19일

(56) 선행기술조사문헌

JP2002514320 A*

JP2004247130 A*

KR1020030066428 A

KR1020060047927 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

구현모

대구광역시 중구 큰장로26안길 13 (대신동)

정훈주

경기도 평택시 중앙2로 94, 204동 302호 (합정동, 주공아파트)

손원소

경북 구미시 상사서로 18, 109동 1305호 (상모동, 우방신세계타운)

(74) 대리인

서교준

전체 청구항 수 : 총 8 항

심사관 : 이태호

(54) 발명의 명칭 유기발광 표시장치 및 그 제조 방법

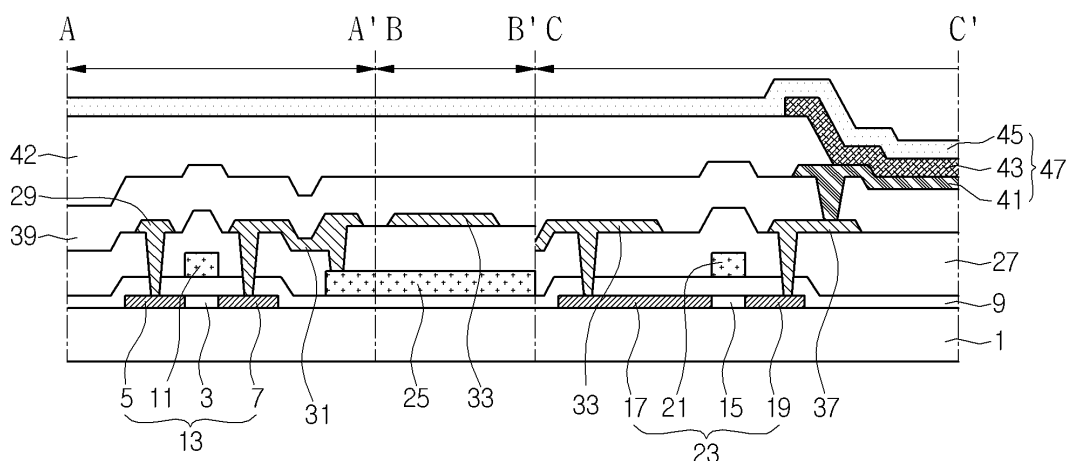
(57) 요약

유기발광 표시장치 및 그 제조 방법이 개시된다.

본 발명의 유기발광 표시장치는, 매트릭스로 배열된 다수의 화소를 포함하고, 각 화소는, 게이트라인과 데이터라인에 연결된 스위칭트랜지스터와, 스위칭트랜지스터와 전압공급라인 사이에 연결된 구동트랜지스터와, 스위칭트랜지스터와 상기 전압공급라인 사이에 연결된 스토리지 캐패시터와, 구동트랜지스터에 연결된 유기발광다이오드와, 전압공급라인과 상기 구동트랜지스터 사이에 구동트랜지스터의 소오스영역으로부터 형성된 저항 소자를 포함한다.

본 발명은 구동트랜지스터의 소오스영역을 저항 소자로 이용하여 각 화소의 이동도나 문턱전압의 변화에 따라 구동 전류를 보상하여 균일한 휘도를 유지하도록 한다.

대 표 도 - 도3b



특허청구의 범위

청구항 1

매트릭스로 배열된 다수의 화소를 포함하고,

상기 각 화소는,

게이트라인과 데이터라인에 연결된 스위칭트랜지스터;

상기 스위칭트랜지스터와 전압공급라인 사이에 연결된 구동트랜지스터;

상기 스위칭트랜지스터와 상기 전압공급라인 사이에 연결된 스토리지 캐패시터;

상기 구동트랜지스터에 연결된 유기발광다이오드; 및

상기 전압공급라인과 상기 구동트랜지스터 사이에 상기 구동트랜지스터의 소오스영역으로부터 형성된 저항 소자를 포함하고,

상기 저항 소자는 상기 구동트랜지스터의 액티브층으로부터 인접하는 화소의 전압공급라인까지 연장 형성되는 것을 특징으로 하는 유기발광 표시장치.

청구항 2

제1항에 있어서, 상기 구동트랜지스터의 소오스영역으로부터 형성된 저항 소자는 상기 화소의 단축 길이의 1/2 배 내지 3배의 범위를 갖는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

삭제

청구항 4

제1항에 있어서, 상기 저항 소자는 상기 구동트랜지스터의 액티브층보다 적어도 좁은 폭을 가지며, 상기 구동트랜지스터의 액티브층으로부터 상기 전압공급라인까지 연장 형성되는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제1항에 있어서, 상기 저항 소자는 10k Ω 내지 100k Ω 의 범위의 저항값을 가지는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

매트릭스로 배열된 다수의 화소를 포함하고, 상기 각 화소는 스위칭트랜지스터 영역, 스토리지 캐패시터 영역, 구동트랜지스터 영역 및 화소 영역을 포함하는 유기발광 표시장치에 있어서,

상기 스위칭트랜지스터 영역과 상기 구동트랜지스터 영역 각각의 기판 상에 액티브층, 소오스영역 및 드레인영역을 형성하는 단계;

상기 기판 상에 게이트절연막을 형성하는 단계;

상기 게이트절연막 상에 게이트전극, 게이트라인 및 제1 연결라인을 형성하는 단계;

상기 게이트전극, 상기 게이트라인 및 상기 제1 연결라인 상에 상기 소오스영역, 상기 드레인영역 및 상기 제1 연결라인이 노출된 중간절연막을 형성하는 단계;

상기 중간절연막 상에 데이터라인, 제2 연결라인, 전압공급라인 및 제3 연결라인을 형성하는 단계;

상기 데이터라인, 상기 제2 연결라인, 상기 전압공급라인 및 상기 제3 연결라인 상에 상기 제3 연결라인이 노출된 보호층을 형성하는 단계;

상기 보호층 상에 상기 제3 연결라인과 연결된 유기발광다이오드를 형성하는 단계를 포함하고,

상기 제1 연결라인은 상기 스위칭트랜지스터 영역부터 상기 스토리지 캐패시터 영역을 경유하여 상기 구동트랜

지스터 영역까지 형성되고,

상기 데이터라인은 상기 스위칭트랜지스터 영역의 소오스영역에 연결되고, 상기 제2 연결라인은 상기 스위칭트랜지스터 영역의 드레인영역과 상기 제1 연결라인에 연결되고, 상기 전압공급라인은 상기 구동트랜지스터 영역의 소오스영역에 연결되며, 상기 제3 연결라인은 상기 구동트랜지스터 영역의 드레인영역에 연결되고,

상기 구동트랜지스터 영역의 소오스 전극은 저항 소자로 사용되는 것을 특징으로 하는 유기발광 표시장치의 제조 방법.

청구항 7

제6항에 있어서, 상기 저항 소자는 상기 화소의 단축 길이의 1/2배 내지 3배의 범위를 갖는 것을 특징으로 하는 유기발광 표시장치의 제조 방법.

청구항 8

제6항에 있어서, 상기 저항 소자는 상기 구동트랜지스터 영역의 액티브층으로부터 인접하는 화소의 전압공급라인까지 연장 형성되는 것을 특징으로 하는 유기발광 표시장치의 제조 방법.

청구항 9

제6항에 있어서, 상기 저항 소자는 상기 구동트랜지스터 영역의 액티브층보다 적어도 좁은 폭을 가지며, 상기 구동트랜지스터 영역의 액티브층으로부터 상기 전압공급라인까지 연장 형성되는 것을 특징으로 하는 유기발광 표시장치의 제조 방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 유기발광 표시장치에 관한 것으로, 특히 휘도 균일도를 향상시킬 수 있는 유기발광 표시장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 정보화 사회의 발달로 인해, 정보를 표시할 수 있는 표시 장치가 활발히 개발되고 있다. 표시 장치는 액정표시장치(liquid crystal display device), 유기발광 표시장치(organic electro-luminescence display device), 플라즈마 표시장치(plasma display panel) 및 전계 방출 표시장치(field emission display device)를 포함한다.

[0003] 이 중에서, 유기발광 표시장치는 액정표시장치와는 달리 광을 발생시키는 백라이트 유닛을 사용하지 않고 스스로 광을 발생시키므로, 백라이트 유닛이 필요 없기 때문에 경박단소가 가능하다.

[0004] 또한, 유기발광 표시장치는 액정표시장치와 같이 액정이 사용되지 않기 때문에 공정이 단순하고 제조비용이 저렴한 장점이 있다.

[0005] 도 1은 종래의 유기발광 표시장치의 단위 화소를 도시한 회로도이다.

[0006] 유기발광 표시장치에는 다수의 화소가 매트릭스 형태로 배열될 수 있는데, 설명의 편의를 위해 도 1에는 다수의 화소 중 하나의 화소를 대표적으로 도시하였다.

[0007] 도 1에 도시한 바와 같이, 스위칭트랜지스터(TFT1)가 게이트라인(GL)과 데이터라인(DL)에 전기적으로 연결된다.

[0008] 구동트랜지스터(TFT2)는 스위칭트랜지스터(TFT1)와 전압공급라인(VDD)에 전기적으로 연결된다.

[0009] 스토리지 캐패시터(Cst)가 구동트랜지스터(TFT2)의 게이트 단자와 소오스 단자 사이에 형성된다. 또한, 스토리지 캐패시터(Cst)는 스위칭트랜지스터(TFT1)와 전압공급라인(VDD) 사이에 전기적으로 연결된다.

[0010] 유기발광다이오드(OLED)가 구동트랜지스터(TFT2)와 그라운드 접지 사이에 전기적으로 연결된다.

[0011] 따라서, 게이트라인(GL)으로 공급된 선택신호에 의해 스위칭트랜지스터(TFT1)가 턴온되어 데이터라인(DL)으로 공급된 데이터전압이 스위칭트랜지스터(TFT1)를 경유하여 구동트랜지스터(TFT2)로 공급된다.

[0012] 구동트랜지스터(TFT)는 하기의 수학식 1과 같은 구동 전류(I_{OLED})를 유기발광다이오드(OLED)로 공급한다. 이에 따라, 유기발광다이오드(OLED)는 구동 전류(I_{OLED})에 상응하는 휘도를 갖는 광이 발생된다.

수학식 1

$$I_{OLED} = \frac{C_{ox}\mu_p}{2} \frac{W}{L} (VDD - V_{data} - |V_{TH}|)^2$$

[0014] 여기서, Cox는 상수이고, μ_p 는 이동도이고, W는 액티브층의 폭이고, L은 액티브층의 길이이며, Vdata는 데이터 전압이고, VTH는 문턱전압이다.

[0015] 구동트랜지스터(TFT2)의 액티브층의 이동도를 증가시키기 위해 아몰포스 실리콘(a-Si)을 엑시머 레이저 어닐링(eximer laser annealing)에 의해 결정화한 다결정화 실리콘(polycrystalline Si)이 형성될 수 있다.

[0016] 이와 같이, 엑시머 레이저에 의해 어닐링을 하는 경우, 엑시머 레이저의 불안정으로 인해 유기발광 표시장치의 기관에 레이저가 세게 조사된 영역(밀한 영역)과 그렇지 않은 영역(소한 영역)이 존재하게 된다.

[0017] 이러한 경우, 밀한 영역에 형성된 구동트랜지스터와 소한 영역에 형성된 구동트랜지스터의 구동 특성이 달라진다. 즉, 밀한 영역에 형성된 구동트랜지스터는 이동도가 커지게 되고 문턱전압은 낮아지게 되는데 반해, 소한 영역에 형성된 구동트랜지스터는 이동도가 작아지게 되고 문턱전압은 커지게 된다.

[0018] 이와 같이, 각 화소의 구동트랜지스터의 이동도와 문턱전압이 서로 상이하게 됨에 따라, 동일한 데이터 전압이 각 화소에 공급되더라도 서로 상이한 구동 전류(I_{OLED})가 유기발광다이오드(OLED)에 공급되어, 결국 서로 상이한 휘도를 가지게 되어 휘도 불균일이 발생하게 된다.

발명의 내용

해결 하고자하는 과제

[0019] 본 발명은 구동트랜지스터의 소오스 단에 저항 소자를 추가하여 휘도 균일성을 향상시킬 수 있는 유기발광 표시 장치 및 그 제조 방법을 제공함에 그 목적이 있다.

과제 해결수단

[0020] 본 발명의 제1 실시예에 따르면, 유기발광 표시장치는, 매트릭스로 배열된 다수의 화소를 포함하고, 상기 각 화소는, 게이트라인과 데이터라인에 연결된 스위칭트랜지스터; 상기 스위칭트랜지스터와 전압공급라인 사이에 연결된 구동트랜지스터; 상기 스위칭트랜지스터와 상기 전압공급라인 사이에 연결된 스토리지 캐패시터; 상기 구동트랜지스터에 연결된 유기발광다이오드; 및 상기 전압공급라인과 상기 구동트랜지스터 사이에 상기 구동트랜지스터의 소오스영역으로부터 형성된 저항 소자를 포함한다.

[0021] 본 발명의 제2 실시예에 따르면, 매트릭스로 배열된 다수의 화소를 포함하고, 상기 각 화소는 스위칭트랜지스터 영역, 스토리지 캐패시터 영역, 구동트랜지스터 영역 및 화소 영역을 포함하는 유기발광 표시장치의 제조 방법은, 상기 스위칭트랜지스터 영역과 상기 구동트랜지스터 영역 각각의 기관 상에 액티브층, 소오스영역 및 드레인영역을 형성하는 단계; 상기 기관 상에 게이트절연막을 형성하는 단계; 상기 게이트절연막 상에 게이트전극, 게이트라인 및 제1 연결라인을 형성하는 단계; 상기 게이트전극, 상기 게이트라인 및 상기 제1 연결라인 상에 상기 소오스영역, 상기 드레인영역 및 상기 제1 연결라인이 노출된 층간절연막을 형성하는 단계; 상기 층간절연막 상에 데이터라인, 제2 연결라인, 전압공급라인 및 제3 연결라인을 형성하는 단계; 상기 데이터라인, 상기 제2 연결라인, 상기 전압공급라인 및 상기 제3 연결라인 상에 상기 제3 연결라인이 노출된 보호층을 형성하는 단계; 및 상기 보호층 상에 상기 제3 연결라인과 연결된 유기발광다이오드를 형성하는 단계를 포함하고, 상기 제1 연결라인은 상기 스위칭트랜지스터 영역부터 상기 스토리지 캐패시터 영역을 경유하여 상기 구동트랜지스터 영역까지 형성되고, 상기 데이터라인은 상기 스위칭트랜지스터 영역의 소오스영역에 연결되고, 상기 제2 연결라인은 상기 스위칭트랜지스터 영역의 드레인영역과 상기 제1 연결라인에 연결되고, 상기 전압공급라인은 상기 구동트랜지스터 영역의 소오스영역에 연결되며, 상기 제3 연결라인은 상기 구동트랜지스터 영역의 드레인영역에 연

결되고, 상기 구동트랜지스터 영역의 소오스 전극은 저항 소자로 사용된다.

효 과

[0022] 본 발명은 구동트랜지스터의 소오스영역을 저항 소자로 이용하여 각 화소의 이동도나 문턱전압의 변화에 따라 구동 전류를 보상하여 균일한 휘도를 유지하도록 한다.

발명의 실시를 위한 구체적인 내용

[0023] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 설명한다.

[0024] 도 2는 본 발명에 따른 유기발광 표시장치를 도시한 회로도이다.

[0025] 유기발광 표시장치에는 다수의 화소가 매트릭스 형태로 배열된다.

[0026] 도 2는 설명의 편의를 위해 다수의 화소 중에 하나의 화소를 대표적으로 도시하였다.

[0027] 도 2에 도시한 바와 같이, 스위칭트랜지스터(T1)가 게이트라인(GL)과 데이터라인(DL)에 전기적으로 연결된다.

[0028] 구동트랜지스터(T2)는 스위칭트랜지스터(T1)에 전기적으로 연결된다.

[0029] 스토리지 캐패시터(Cst)는 구동트랜지스터(T2)의 게이트단자와 소오스단자 사이에 형성된다. 또한, 스토리지 캐패시터(Cst)는 스위칭트랜지스터(T1)와 전압공급라인(VDD) 사이에 전기적으로 연결된다.

[0030] 여기서, 게이트단자는 게이트전극이고, 소오스단자는 소오스영역이며, 트랜지스터(T1, T2)의 드레인단자는 드레인영역일 수 있다.

[0031] 저항 소자(Rs)는 구동트랜지스터(T2)와 전압공급라인(VDD) 사이에 전기적으로 연결된다.

[0032] 유기발광다이오드(OLED)는 구동트랜지스터(TFT2)와 그라운드 접지 사이에 전기적으로 연결된다.

[0033] 스위칭트랜지스터(T1)와 구동트랜지스터(T2)의 액티브층은 비정질 실리콘(a-Si)을 엑시머 레이저 어닐링에 의해 결정화된 다결정 실리콘(polycrystalline Si)로 형성될 수 있다.

[0034] 앞서 설명한 바와 같이, 엑시머 레이저의 조사시 엑시머 레이저의 불안정으로 인해 다결정 실리콘은 밀한 영역과 소한 영역이 존재하고, 이러한 밀한 영역과 소한 영역에 형성된 액티브층들에 의해 각 화소의 스위칭트랜지스터(T1)와 구동트랜지스터(T2)는 서로 상이한 이동도와 문턱전압을 가진다.

[0035] 특히, 구동트랜지스터(T2)의 구동 전류는 이동도(mobility)와 문턱전압(threshold voltage)에 직접적인 영향을 받게 된다. 따라서, 각 화소의 구동트랜지스터(T2)에는 동일한 계조 표현시 서로 상이한 구동 전류가 유기발광다이오드(OLED)로 공급되게 되어, 결국 각 화소 간에 서로 상이한 계조가 표현되게 되어 휘도 불균일을 야기한다.

[0036] 본 발명에서는 각 화소에서 구동트랜지스터(T2)와 전압공급라인(VDD) 사이에 저항 소자가 형성됨에 따라, 이러한 저항 소자(Rs)에 의해 구동트랜지스터(T2)의 구동 전류가 서로 동일하도록 보상될 수 있다.

[0037] 이와 같이, 저항 소자(Rs)가 구동트랜지스터(T2)와 전압공급라인(VDD) 사이에 형성될 때, 구동트랜지스터(T2)의 구동 전류(I_{OLED})는 하기의 수학식 2 및 수학식 3과 같이 표현될 수 있다.

수학식 2

$$I_{OLED} = \frac{C_{ox}\mu_p}{2} \frac{W}{L} (V'_{gs} - V_{data} - |V_{TH}|)^2$$

수학식 3

$$V'_{gs} = VDD - I_p R_s$$

[0040] 여기서, Cox는 상수이고, μ_p 는 이동도이고, W는 액티브층의 폭이고, L은 액티브층의 길이이며, Vdata는 데이터 전압이고, V_{TH} 는 문턱전압이고, I_0 는 구동트랜지스터(T2)의 드레인 또는 소오스 전류이다.

[0041] 예를 들어, 데이터 전압(Vdata_)이 각 화소에 동일한 값으로 공급된다고 가정한다.

- [0042] 이러한 경우, 제1 화소에 형성된 구동트랜지스터의 이동도가 크거나 문턱전압이 작을 경우, 이동도가 크거나 문턱전압이 작기 때문에 드레인전류(I_D)는 많이 흐르게 된다. 즉, 드레인전류(I_D)가 커지게 된다. 드레인전류(I_D)가 커짐에 따라 $I_D R_s$ 도 커지고, 이에 따라 V_s 는 작아지게 된다.
- [0043] 따라서, $V_s - V_{data}$ 는 작아지게 되어, 결국 구동 전류(I_{OLED})가 작아지도록 보상될 수 있다.
- [0044] 한편, 제2 화소에 형성된 구동트랜지스터의 이동도가 작거나 문턱전압이 커질 경우, 이동도가 작거나 문턱전압이 커지기 때문에 드레인전류(I_D)는 적게 흐르게 된다. 즉, 드레인전류(I_D)가 작아지게 된다. 드레인전류(I_D)가 작아짐에 따라 $I_D R_s$ 도 작아지고, 이에 따라 V_s 는 커지게 된다.
- [0045] 따라서, $V_s - V_{data}$ 는 커지게 되어, 결국 구동 전류(I_{OLED})가 커지도록 보상될 수 있다.
- [0046] 결국, 각 화소의 구동트랜지스터의 이동도나 문턱전압이 다르다고 하더라도, 저항 소자(R_s)에 의해 구동 전류가 보상됨에 따라 각 화소에 거의 동일한 휘도의 광이 발생될 수 있다. 그러므로, 유기발광 표시장치의 각 화소에 형성된 구동트랜지스터의 이동도나 문턱전압에 관계없이 동일한 데이터 전압에 대해 동일한 휘도의 광이 발생되므로, 휘도 균일성을 향상시킬 수 있다.
- [0047] 도 3a 내지 도 3c는 본 발명의 제1 실시예에 따른 유기발광 표시장치를 도시한 도면이다. 즉, 도 3a는 인접한 두 개의 화소를 도시한 평면도이고, 도 3b는 도 3a의 단위 화소를 도시한 단면도이며, 도 3c는 도 3a에서 게이트전극, 게이트전극, 액티브층, 소오스영역, 드레인영역 및 다수의 콘택홀들을 도시한 평면도이다.
- [0048] 도 3a 내지 도 3c를 참조하면, 기판(1) 상에 다결정 실리콘을 패터닝하여 스위칭트랜지스터 영역에 제1 액티브층(3)을 형성하고, 구동트랜지스터 영역에 제2 액티브층(15)을 형성한다.
- [0049] 제1 및 제2 액티브층(3, 15)을 선택적으로 도핑(doping)하여 제1 및 제2 액티브층(3, 15) 각각의 양쪽 에지 영역에 소오스영역(5, 17)과 드레인영역(7, 19)을 형성한다. 즉, 스위칭트랜지스터 영역의 제1 액티브층(3)의 양쪽 에지 영역에 소오스영역(5)과 드레인영역(7)을 형성하고, 구동트랜지스터 영역의 제2 액티브층(15)의 양쪽 에지 영역에 소오스영역(17)과 드레인영역(19)을 형성한다.
- [0050] 이때, 도핑 물질은 보론(boron)이나 인(phosphorous)일 수 있다. 도핑 도즈(dose)량은 보론 과 인 모두 $1.0E14$ 내지 $6.0E14$ 의 범위일 수 있다.
- [0051] 본 발명에서 구동트랜지스터($T2$)의 소오스영역(17)은 저항 소자로 사용될 수 있다. 구동트랜지스터($T2$)의 소오스영역(17)은 게이트라인에 평행하게 제2 액티브층(15)으로부터 나중에 설명될 전압공급라인(33)까지 연장되고, 전압공급라인(33)에서 절곡되어 전압공급라인(33)을 따라 소정 범위까지 연장되도록 형성될 수 있다. 소정 범위는 나중에 설명될 전압공급라인(33)에 평행하도록 형성된 화소의 단축 길이의 1/2배 내지 3배일 수 있다. 여기서, 본 발명에서는 게이트라인에 평행한 화소를 단축으로 정의되고, 데이터라인에 평행한 화소를 장축으로 정의될 수 있다.
- [0052] 본 발명은 구동트랜지스터($T2$)의 소오스영역(17)의 길이를 증가시켜 저항 성능을 갖도록 한다. 널리 알려진 바와 같이, 도전성 부재의 길이가 증가할수록 저항은 증가한다.
- [0053] 본 발명에서 구동트랜지스터($T2$)의 소오스영역(17)은 $10k\Omega$ 내지 $100k\Omega$ 의 범위의 저항값을 가질 수 있다.
- [0054] 한편, 구동트랜지스터($T2$)의 소오스영역(17)의 저항은 도핑된 도즈량으로 결정될 수도 있다. 예를 들어, 소오스영역(17)의 도즈량이 적어질수록 저항은 커진다.
- [0055] 본 발명은 구동트랜지스터($T2$)의 소오스영역(17)의 길이를 증가시켜 저항 소자를 형성할 수 있다.
- [0056] 또한, 본 발명은 구동트랜지스터($T2$)의 소오스영역(17)의 도즈량을 적게 하여 저항 소자를 형성할 수 있다.
- [0057] 아울러, 본 발명은 구동트랜지스터($T2$)의 소오스영역(17)의 길이와 도즈량을 조절하여 저항 소자를 형성할 수 있다.
- [0058] 액티브층, 소오스영역(5, 17) 및 드레인영역(7, 19) 상에 게이트절연막(9, 제1 절연막이라 한다)을 형성하고, 게이트절연막(9) 상에 게이트전극(11, 21), 게이트라인(10) 및 제1 연결라인(25)을 형성한다. 제1 연결라인(25)은 스위칭트랜지스터 영역으로부터 구동트랜지스터 영역까지 형성될 수 있다.
- [0059] 따라서, 게이트전극(11), 제1 액티브층(3), 소오스영역(5) 및 드레인영역(7)에 의해 스위칭트랜지스터($T1$)가 형

생되고, 게이트전극(21), 제2 액티브층(15), 소오스영역(17) 및 드레인영역(19)에 의해 구동트랜지스터(T2)가 형성될 수 있다.

[0060] 게이트전극(11, 21), 게이트라인(10) 및 제1 연결라인(25) 상에 충전절연막(27, 제2 절연막이라 한다)을 형성하고 패터닝하여, 스위칭트랜지스터 영역에 소오스콘택홀(12a), 드레인콘택홀(12b), 제1 연결콘택홀(12c)을 형성하고, 구동트랜지스터 영역에 소오스콘택홀(12d) 및 드레인콘택홀(12e)을 형성할 수 있다.

[0061] 스위칭트랜지스터 영역에서 소오스콘택홀(12a)은 소오스영역(5)이 노출되도록 형성되고, 드레인콘택홀(12b)은 드레인영역(7)이 노출되도록 형성되며, 제1 연결콘택홀(12c)은 제1 연결라인(25)이 노출되도록 형성될 수 있다. 구동트랜지스터 영역에서 소오스콘택홀(12d)은 소오스영역(17)이 노출되도록 형성되고, 드레인콘택홀(12e)은 드레인영역(19)이 노출되도록 형성될 수 있다.

[0062] 충전절연막(27) 상에 데이터라인(29), 제2 연결라인(31), 전압공급라인(33) 및 제3 연결라인(37)을 형성한다.

[0063] 데이터라인(29)은 게이트라인(10)과 교차하여 형성될 수 있다. 게이트라인(10)과 데이터라인(29)의 교차에 의해 화소가 정의될 수 있다.

[0064] 데이터라인(29)은 스위칭트랜지스터 영역에서 소오스콘택홀(12a)을 통해 소오스영역(5)에 전기적으로 연결될 수 있다.

[0065] 제2 연결라인(31)은 스위칭트랜지스터 영역에서 드레인콘택홀(12b)을 통해 드레인영역(7)에 전기적으로 연결되는 한편, 제1 연결콘택홀(12c)을 통해 제1 연결라인(25)과 전기적으로 연결될 수 있다.

[0066] 전압공급라인(33)은 구동트랜지스터 영역에서 소오스콘택홀(12d)을 통해 소오스영역(17)에 전기적으로 연결되는 한편, 제1 연결라인(25)과 교차하여 오버랩되도록 게이트라인(10)에 평행하게 형성될 수 있다.

[0067] 따라서, 오버랩된 전압공급라인(33)과 제1 연결라인(25)은 충전절연막(27)을 사이에 두고 스토리지 캐패시터(Cst)를 형성할 수 있다.

[0068] 제3 연결라인(37)은 구동트랜지스터 영역에서 드레인콘택홀(12e)을 통해 드레인영역(19)에 전기적으로 연결될 수 있다.

[0069] 제3 연결라인(37)은 구동트랜지스터(T2)의 드레인영역(19)과 나중에 설명될 유기발광다이오드(47)의 아노드전극(41)을 전기적으로 연결시킨다.

[0070] 데이터라인(29), 제2 연결라인(31), 전압공급라인(33) 및 제3 연결라인(37) 상에 보호층(39)을 형성하고 패터닝하여 구동트랜지스터 영역에 제2 연결콘택홀을 형성한다. 제2 연결콘택홀은 제3 연결라인(37)이 노출되도록 형성될 수 있다.

[0071] 화소 영역의 보호층(39) 상에 아노드전극(41)이 제2 연결콘택홀을 통해 제3 연결라인(37)에 전기적으로 연결되도록 형성된다. 화소 영역은 나중에 설명될 유기발광층(43)이 형성되는 영역이다.

[0072] 아노드전극(41)의 에지 영역과 상기 보호층(39) 상에 बैं크층(42)을 형성한다. बैं크층(42)은 화소 영역을 구분할 뿐만 아니라 아노드전극(41)에 에지 영역에 고전압이 집중되어 손상되는 것을 방지하기 위해 형성될 수 있다.

[0073] 아노드전극(41) 상에 유기발광층(43)을 형성한다. 유기발광층(43)은 화소별로 형성된 적색 유기발광층, 녹색 유기발광층 및 청색 유기발광층을 포함한다.

[0074] 유기발광층(43)은 아노드전극(41) 상에만 형성될 수도 있고, 도 3b에 도시한 바와 같이, 아노드전극(41)과 बैं크층(42)의 에지 영역에 형성될 수도 있다.

[0075] बैं크층(42)과 유기발광층(43) 상에 캐소드전극(45)을 형성한다. 캐소드전극(45)은 모든 화소에 공통으로 그리고 일체로 형성될 수 있다.

[0076] 도 7은 구동트랜지스터의 소오스영역의 길이에 따른 이동도 변화를 도시한 도면이다.

[0077] 본 실험은 1 μ m 내지 16 μ m의 소오스영역의 길이에서 50개의 샘플을 대상으로 이동도를 실험한 것이다.

[0078] 도 7 및 하기 표 1에 도시한 바와 같이, 구동트랜지스터의 소오스영역의 길이가 증가할수록 이동도는 감소한다.

[0079] 하지만, 하기 표 1에 나타난 바와 같이, 각각 4 μ m, 8 μ m 및 12 μ m의 소오스영역의 길이에 대한 이동도 편차는 구동트랜지스터의 소오스영역의 길이가 증가할수록 감소함을 알 수 있다. 따라서, 구동트랜지스터의 소오스영역의

길이가 증가할수록 이동도가 거의 변하지 않게 됨으로써, 각 화소의 휘도 균일성을 확보할 수 있다.

표 1

		소오스 영역의 길이[μm]		
		4	8	12
이동도	평균[cm^2/Vs]	22.51	21.08	19.82
	편차[%]	2.42	2.08	1.89

이상과 같이, 본 발명은 구동트랜지스터의 소오스전극의 길이를 증가시켜 저항 소자로 이용함으로써, 구동트랜지스터의 이동도나 문턱전압의 변화에 관계없이 구동 전류를 보상하여 각 화소에 균일한 휘도를 유지할 수 있다.

도 4a 내지 도 4d는 본 발명의 제1 실시예에 따른 유기발광 표시장치의 제조 공정을 도시한 공정도이다.

도 4a에 도시한 바와 같이, 기판(1) 상에 다결정 실리콘을 형성하고 패터닝하여 스위칭트랜지스터 영역에 제1 액티브층(3)을 형성하고, 구동트랜지스터 영역에 제2 액티브층(15)을 형성한다.

즉, 기판(1) 상에 아몰포스 실리콘을 형성하고, 액시머 레이저를 이용하여 아몰포스 실리콘을 어닐링하여 다결정 실리콘으로 결정화한다. 이어서, 다결정 실리콘을 패터닝하여 스위칭트랜지스터 영역과 구동트랜지스터 영역에 각각 제1 및 제2 액티브층(3, 15)을 형성한다.

제1 및 제2 액티브층(3, 15) 각각의 양쪽 에지 영역을 선택적으로 도핑하여 제1 및 제2 액티브층(3, 15) 각각의 양쪽 에지 영역에 소오스영역(5, 17)과 드레인영역(7, 19)을 형성한다. 따라서, 도핑되지 않은 제1 및 제2 액티브층(3, 15)의 중앙 영역에는 그대로 액티브층으로 유지되고, 도핑된 제1 및 제2 액티브층(3, 15)의 양쪽 에지 영역은 소오스영역(5, 17)과 드레인영역(7, 19)이 된다.

이때, 도핑 물질은 보론(boron)이나 인(phosphorous)일 수 있다. 도핑 도즈(dose)량은 보론 과 인 모두 $1.0\text{E}14$ 내지 $6.0\text{E}14$ 의 범위일 수 있다. 도핑 도즈량의 농도와 저항은 반비례 관계를 가질 수 있다. 즉, 도핑 도즈량이 증가되면 될수록 저항은 작아지고 감소되면 될수록 저항은 커지게 된다.

본 발명에서 구동트랜지스터의 소오스영역(17)은 저항 소자로 사용될 수 있다.

따라서, 소오스영역(17)과 드레인영역(19)의 도즈량을 원하는 저항값이 되도록 조절하여 도핑함으로써, 구동트랜지스터의 소오스영역(17)이 저항 소자로 사용될 수 있다.

또한, 본 발명의 구동트랜지스터의 소오스영역(17)은 소정 범위까지 연장되도록 형성될 수 있다. 소정 범위는 화소의 단축 길이의 1/2배 내지 3배의 범위를 가질 수 있다.

본 발명은 구동트랜지스터의 소오스영역(17)의 길이를 증가시켜 저항 성능을 갖도록 한다. 널리 알려진 바와 같이, 도전성 부재의 길이가 증가할수록 저항은 증가한다.

본 발명에서 구동트랜지스터의 소오스영역(17)은 $10\text{k}\Omega$ 내지 $100\text{k}\Omega$ 의 범위의 저항을 가질 수 있다.

따라서, 본 발명은 구동트랜지스터의 소오스영역(17)의 길이를 증가시켜 저항 소자를 형성할 수 있다.

또한, 본 발명은 구동트랜지스터의 소오스영역(17)의 도즈량을 적게 하여 저항 소자를 형성할 수 있다.

아울러, 본 발명은 구동트랜지스터의 소오스영역(17)의 길이와 도즈량을 조절하여 저항 소자를 형성할 수 있다.

제1 및 제2 액티브층(3, 15), 소오스영역(5, 17) 및 드레인영역(7, 19) 상에 제1 절연 물질을 형성하여 제1 절연막(9)을 형성하고, 제1 절연막(9) 상에 제1 금속 물질을 형성하고, 제1 금속 물질을 패터닝하여 게이트전극(11, 21), 게이트라인(10) 및 제1 연결라인(25)을 형성한다. 게이트전극(11, 21)은 각각 스위칭트랜지스터 영역의 제1 액티브층(3)에 대응하는 제1 절연막(9)과 구동트랜지스터 영역의 제2 액티브층(15)에 대응하는 제1 절연막(9) 상에 형성될 수 있다. 제1 연결라인(25)은 나중에 설명될 데이터라인(29)에 평행하게 스위칭트랜지스터 영역으로부터 구동트랜지스터 영역까지 형성될 수 있다.

따라서, 게이트전극(11), 제1 액티브층(3), 소오스영역(5) 및 드레인영역(7)에 의해 스위칭트랜지스터가 형성되고, 게이트전극(21), 제2 액티브층(15), 소오스영역(17) 및 드레인영역(19)에 의해 구동트랜지스터가 형성될 수 있다.

- [0097] 도 4b에 도시한 바와 같이, 게이트전극(11, 21), 게이트라인(10) 및 제1 연결라인(25) 상에 제2 절연 물질을 형성하여 제2 절연막(27)을 형성하고, 제2 절연막(27)을 패터닝하여, 스위칭트랜지스터 영역에 소오스콘택홀(12a), 드레인콘택홀(12b), 제1 연결콘택홀(12c)을 형성하고, 구동트랜지스터 영역에 소오스콘택홀(12d) 및 드레인콘택홀(12e)을 형성할 수 있다.
- [0098] 스위칭트랜지스터 영역에서 소오스콘택홀(12a)은 소오스영역(5)이 노출되도록 형성되고, 드레인콘택홀(12b)은 드레인영역(7)이 노출되도록 형성되며, 제1 연결콘택홀(12c)은 제1 연결라인(25)이 노출되도록 형성될 수 있다. 구동트랜지스터 영역에서 소오스콘택홀(12d)은 소오스영역(17)이 노출되도록 형성되고, 드레인콘택홀(12e)은 드레인영역(19)이 노출되도록 형성될 수 있다.
- [0099] 제2 절연막(27) 상에 제2 금속 물질을 형성하고, 제2 금속 물질을 패터닝하여, 데이터라인(29), 제2 연결라인(31), 전압공급라인(33) 및 제3 연결라인(37)을 형성한다.
- [0100] 데이터라인(29)은 스위칭트랜지스터 영역의 소오스콘택홀(12a)을 통해 소오스영역(5)에 전기적으로 연결될 수 있다.
- [0101] 제2 연결라인(31)은 스위칭트랜지스터 영역의 드레인콘택홀(12b)을 통해 드레인영역(7)에 전기적으로 연결되고, 제1 연결콘택홀(12c)을 통해 제1 연결라인(25)에 전기적으로 연결될 수 있다.
- [0102] 전압공급라인(33)은 구동트랜지스터 영역의 소오스콘택홀(12d)을 통해 소오스영역(17)과 전기적으로 연결되고, 제1 연결라인(25)과 교차하여 오버랩되도록 게이트라인(10)에 평행하게 형성될 수 있다.
- [0103] 따라서, 오버랩된 전압공급라인(33)과 제1 연결라인(25)은 제2 절연막(27)을 사이에 두고 스토리지 캐패시터(Cst)를 형성할 수 있다.
- [0104] 제3 연결라인(37)은 구동트랜지스터 영역의 드레인콘택홀(12e)을 통해 드레인영역(19)에 전기적으로 연결될 수 있다.
- [0105] 데이터라인(29)은 게이트라인(10)과 교차하여 형성될 수 있다. 게이트라인(10)과 데이터라인(29)의 교차에 의해 화소가 정의될 수 있다.
- [0106] 본 발명의 화소는 스위칭트랜지스터 영역, 스토리지 캐패시터 영역, 구동트랜지스터 영역 및 화소 영역으로 구분될 수 있다.
- [0107] 도 4c에 도시한 바와 같이, 데이터라인(29), 제2 연결라인(31), 전압공급라인(33) 및 제3 연결라인(37) 상에 제3 절연 물질을 형성하고, 제2 절연 물질을 패터닝하여 구동트랜지스터 영역에 제2 연결콘택홀(40)을 갖는 제3 절연막(39)을 형성한다. 제2 연결콘택홀(40)은 제3 연결라인(37)이 노출되도록 형성될 수 있다.
- [0108] 제4 절연막(42) 상에 제3 금속 물질을 형성하고 패터닝하여 화소 영역의 제3 절연막(39) 상에 제2 연결콘택홀(40)을 통해 제3 연결라인(37)과 전기적으로 연결된 아노드전극(41)을 형성한다.
- [0109] 아노드전극(41)상에 제4 절연 물질을 형성하고 패터닝하여 아노드전극(41)의 에지 영역과 제3 절연막(39) 상에 제4 절연막(42)을 형성한다.
- [0110] 아노드전극(41)에 선택적으로 색광을 발생시키는 유기 물질을 증착하여 유기발광층(43)을 형성한다. 유기 물질의 증착에는 하드 마스크가 이용될 수 있다.
- [0111] 제4 절연막(42)과 유기발광층(43) 상에 제4 금속 물질을 형성하여 캐소드전극(45)을 형성한다. 캐소드전극(45)은 모든 화소에 공통으로 그리고 일체로 형성될 수 있다.
- [0112] 이상에서, 제1 절연막(9)은 게이트절연막이고, 제2 절연막(27)은 층간절연막이고, 제3 절연막(39)은 보호층이며, 제4 절연막(42)은 बैं크층일 수 있다. 제2 내지 제4 절연막(42)은 폴리이미드나 BCB와 같은 유기 물질이나 실리콘나이트라이드(SiNx)나 실리콘옥사이드(SiOx)와 같은 무기 물질일 수 있다.
- [0113] 이상과 같은 제조 공정에 의해 제조된 유기발광표시장치는 구동트랜지스터의 소오스전극의 길이를 증가시켜 저항 소자로 이용함으로써, 구동트랜지스터의 이동도나 문턱전압의 변화에 관계없이 구동 전류를 보상하여 각 화소에 균일한 휘도를 유지할 수 있다.
- [0114] 도 5a 및 도 5b는 본 발명의 제2 실시예에 따른 유기발광 표시장치를 도시한 도면이다.
- [0115] 본 발명의 제2 실시예는 그 구조나 제조 공정은 앞서 설명한 본 발명의 제1 실시예와 거의 동일하다.

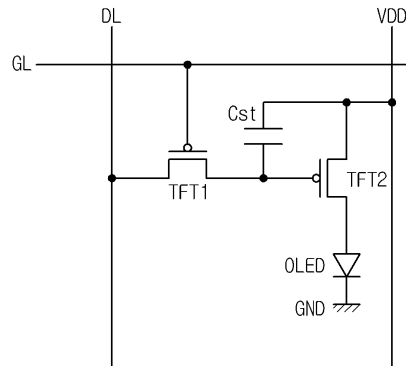
- [0116] 다만, 본 발명의 제2 실시예는 구동트랜지스터의 소오스영역(17')은 게이트라인(10)에 평행하게 제2 액티브층(15)으로부터 인접 화소에 배치된 전압공급라인(33)까지 연장되어 형성될 수 있다.
- [0117] 이와 같이, 구동트랜지스터의 소오스영역(17')의 길이를 제2 액티브층(15)으로부터 인접 화소의 전압공급라인(33)까지 증가시켜 저항 소자로 사용될 수 있다.
- [0118] 이때, 구동트랜지스터의 소오스영역(17')은 인접 화소의 전압공급라인(33)과 콘택홀을 통해 전기적으로 연결될 수 있다.
- [0119] 도 6a 및 도 6b는 본 발명의 제3 실시예에 따른 유기발광 표시장치를 도시한 도면이다.
- [0120] 본 발명의 제3 실시예는 그 구조나 제조 공정은 앞서 설명한 본 발명의 제1 실시예와 거의 동일하다.
- [0121] 다만, 본 발명의 제3 실시예는 구동트랜지스터의 소오스영역(17'')은 제2 액티브층(15)보다 적어도 좁은 폭으로 형성되고, 제2 액티브층(15)으로부터 전압공급라인(33)까지 연장되도록 형성될 수 있다.
- [0122] 통상적으로, 라인의 폭과 저항값은 반비례 관계를 가질 수 있다. 즉, 라인의 폭이 좁아질수록 저항값은 커지게 된다.
- [0123] 따라서, 본 발명의 제3 실시예에서는 구동트랜지스터의 소오스영역(17'')의 길이를 증가시키는 한편, 그 폭을 제2 액티브층(15)의 폭보다 좁게 형성하여, 저항 소자로 사용될 수 있다. 따라서, 소오스영역(17'')의 길이와 폭을 동시에 조정함으로써, 소오스영역(17'')의 길이를 본 발명의 제1 실시예보다 다소 감소시키더라도 소오스영역(17'')의 폭을 좁혀 본 발명의 제1 실시예의 소오스영역(17)과 동일한 저항값을 가질도록 할 수 있다.
- [0124] 한편, 필요에 따라, 본 발명의 제3 실시예의 구동트랜지스터의 소오스영역(17'')은 소정 범위까지 연장되도록 형성될 수 있다. 소정 범위는 화소의 단축 길이의 1/2배 내지 3배의 범위를 가질 수 있다.

도면의 간단한 설명

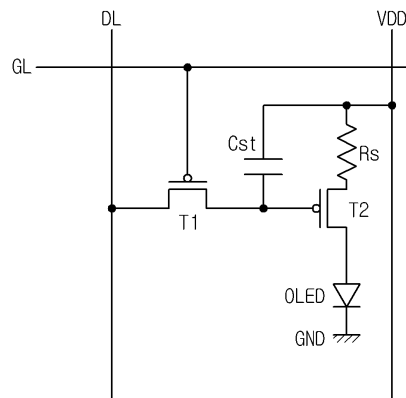
- [0125] 도 1은 종래의 유기발광 표시장치의 단위 화소를 도시한 회로도이다.
- [0126] 도 2는 본 발명에 따른 유기발광 표시장치를 도시한 회로도이다.
- [0127] 도 3a 내지 도 3c는 본 발명의 제1 실시예에 따른 유기발광 표시장치를 도시한 도면이다.
- [0128] 도 4a 내지 도 4d는 본 발명의 제1 실시예에 따른 유기발광 표시장치의 제조 공정을 도시한 공정도이다.
- [0129] 도 5a 및 도 5b는 본 발명의 제2 실시예에 따른 유기발광 표시장치를 도시한 도면이다.
- [0130] 도 6a 및 도 6b는 본 발명의 제3 실시예에 따른 유기발광 표시장치를 도시한 도면이다.
- [0131] 도 7은 구동트랜지스터의 소오스영역의 길이에 따른 이동도 변화를 도시한 도면이다.
- [0132] <도면의 주요 부분에 대한 부호의 설명>
- | | |
|----------------------|--------------|
| [0133] 1: 기판 | 3, 15: 액티브층 |
| [0134] 5, 17: 소오스영역 | 7, 19: 드레인영역 |
| [0135] 9: 게이트절연막 | 10: 게이트라인 |
| [0136] 11, 21: 게이트전극 | 13: 스위칭트랜지스터 |
| [0137] 23: 구동트랜지스터 | 25: 제1 연결라인 |
| [0138] 27: 층간절연막 | 29: 데이터라인 |
| [0139] 31: 제2 연결라인 | 33: 전압공급라인 |
| [0140] 37: 제3 연결라인 | 39: 보호층 |
| [0141] 41: 아노드전극 | 42: 뱅크층 |
| [0142] 43: 유기발광층 | 45: 캐소드전극 |
| [0143] 47: 유기발광다이오드 | |

도면

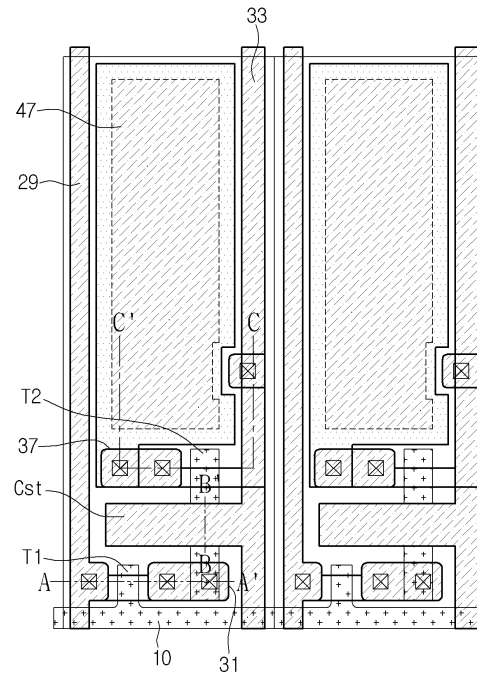
도면1



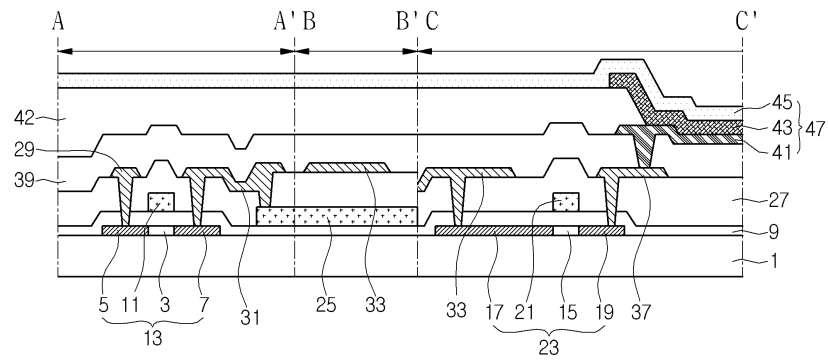
도면2



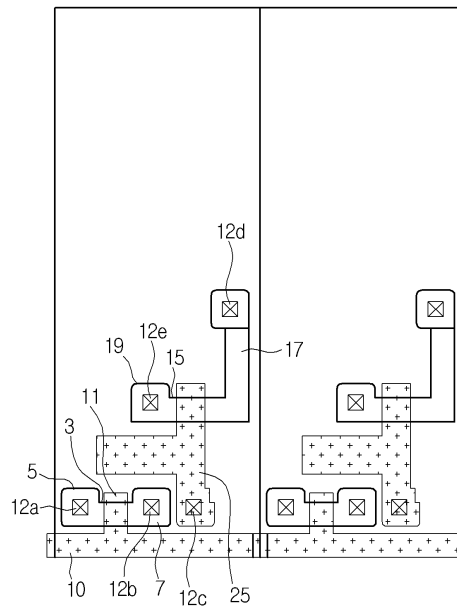
도면3a



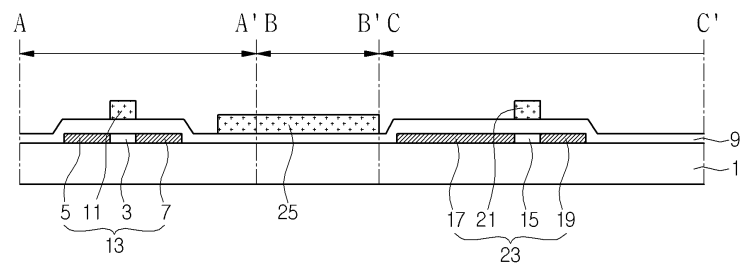
도면3b



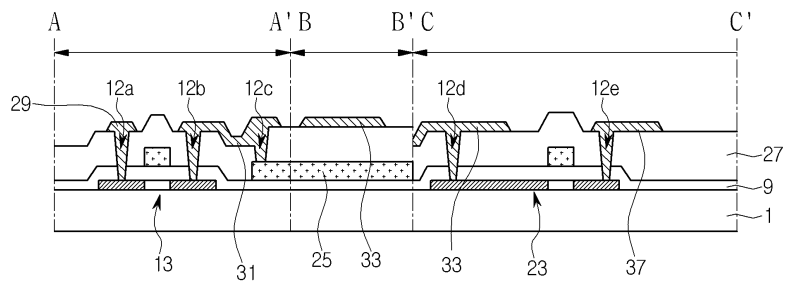
도면3c



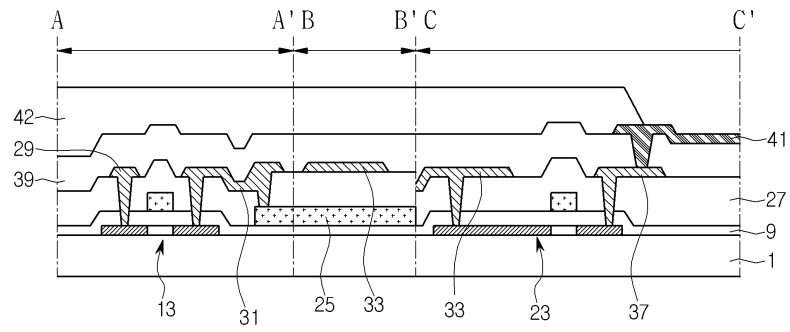
도면4a



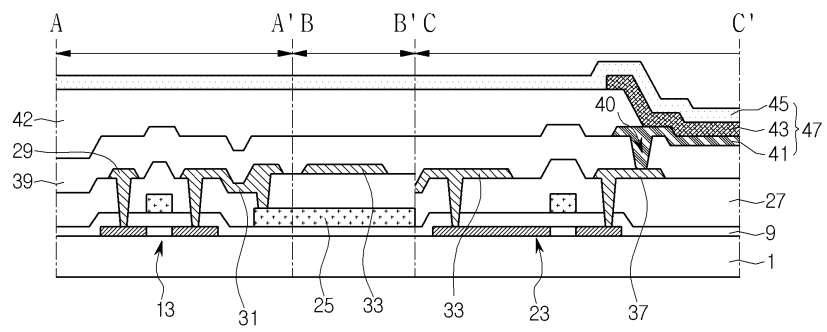
도면4b



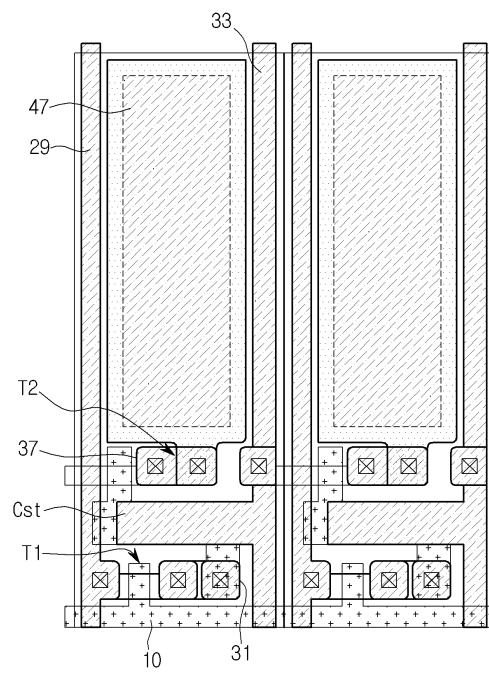
도면4c



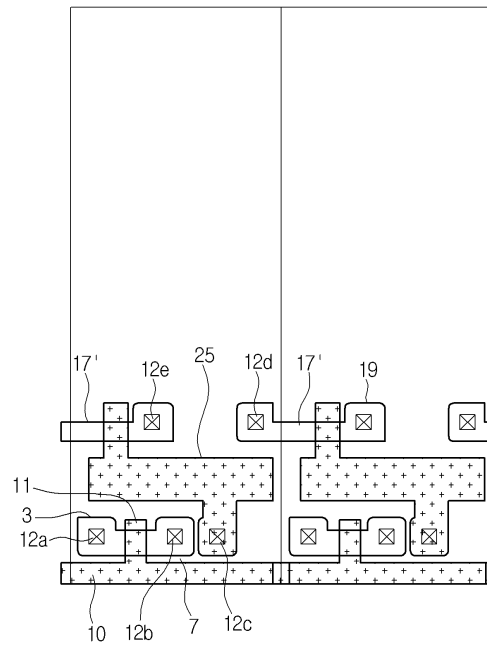
도면4d



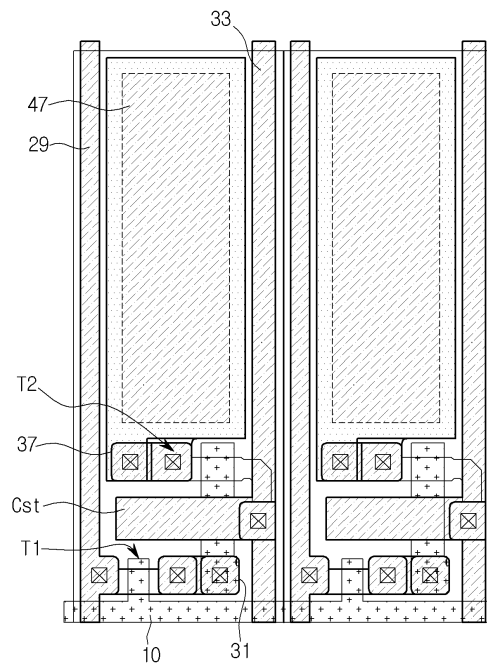
도면5a



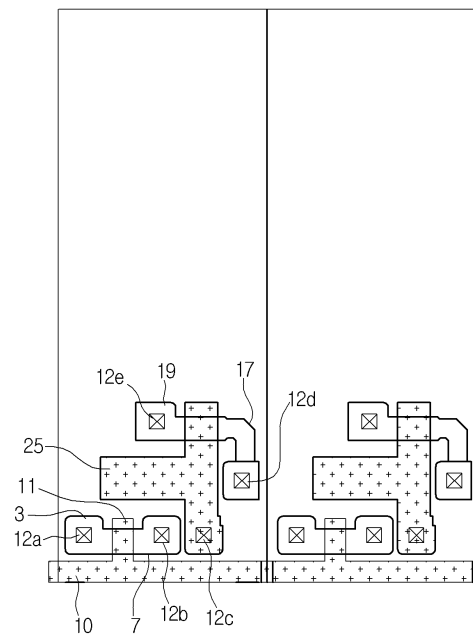
도면5b



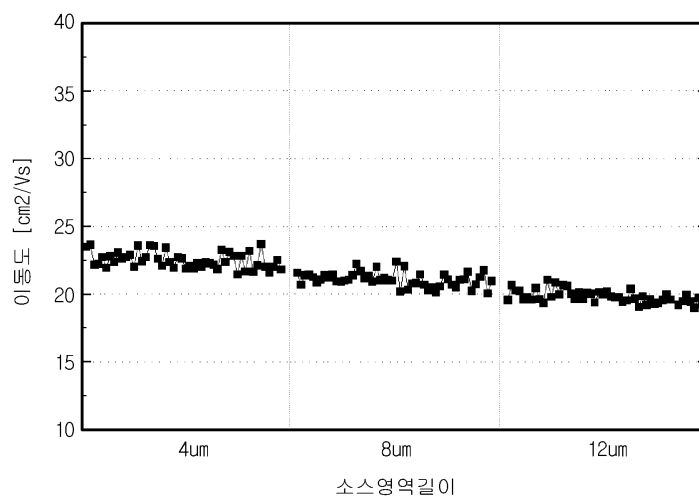
도면6a



도면6b



도면7



专利名称(译)	标题：OLED显示器及其制造方法		
公开(公告)号	KR101493086B1	公开(公告)日	2015-02-13
申请号	KR1020080045748	申请日	2008-05-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KOO HYUN MO 구현모 CHUNG HOON JU 정훈주 SON WON SO 손원소		
发明人	구현모 정훈주 손원소		
IPC分类号	H05B33/08 H05B33/26 G09G3/30 H01L51/50		
CPC分类号	G09G3/16 H01L21/02595 H01L23/3733 H01L27/3246 H01L2227/32 H01L2924/07025		
其他公开文献	KR1020090119599A		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机发光显示装置及其制造方法，通过在驱动晶体管的源极端子中设置电阻器来改善亮度均匀性。组成：多个像素排列成矩阵形状。每个像素包括开关晶体管（T1），驱动晶体管（T2），存储电容器（Cst），OLED和电阻器（Rs）。开关晶体管连接到栅极线（GL）和数据线（DL）。驱动晶体管连接在开关晶体管和电压供应线之间。存储电容器连接在开关晶体管和电压供应线之间。OLED连接到驱动晶体管。电阻器连接在电压供应线和驱动晶体管之间，并且由驱动晶体管的源极区域形成。

