(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년03월19일
(11) 등록번호 10-1245218
(24) 등록일자 2013년03월13일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) *G09G 3/20* (2006.01)
(21) 출원번호 10-2006-0056566
(22) 출원일자 2006년06월22일
심사청구일자 2011년06월15일
(65) 공개번호 10-2007-0121466
(43) 공개일자 2007년12월27일
(56) 선행기술조사문헌
KR1020030051167 A*
KR1020040058576 A*
JP2003186438 A
JP2002091376 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김오현
경상북도 포항시 남구 청암로 77, 포항공과대학교 LG연구동 407호 (효자동)
정훈주
경기도 평택시 세교공원로 66, 부영원앙아파트 502동 1003호 (세교동)
정명훈
서울특별시 양천구 목동중앙서로7다길 43 (목동)
(74) 대리인
특허법인로얄

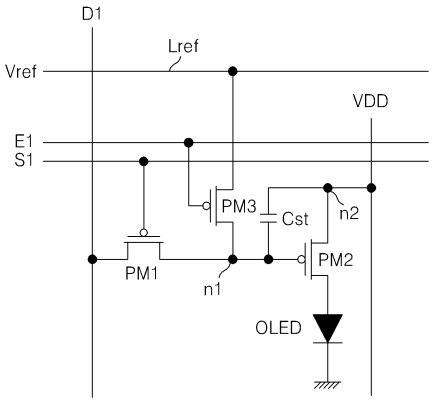
전체 청구항 수 : 총 11 항 심사관 : 조기덕

(54) 발명의 명칭 **유기발광다이오드 표시소자**

(57) 요 약

본 발명은 유기발광다이오드 표시소자에 관한 것으로, 구동전압을 발생하는 구동전압원; 기저전압을 발생하는 기저전압원; 기준전압을 발생하는 기준전압원; 제1 스캔 라인들, 제2 스캔라인들, 및 데이터라인들의 교차로 정의된 화소 영역들에 형성된 화소들; 디지털 비디오 데이터를 감마보상전압들로 변환하여 데이터전압을 발생하여 상기 데이터라인들에 공급하는 데이터 구동부; 및 제1 스캔펄스를 상기 제1 스캔라인들에 순차적으로 공급하고, 제1 스캔펄스로부터 지연되고 상기 제1 스캔펄스의 펄스폭보다 작은 펄스폭을 가지는 제2 스캔펄스를 상기 제2 스캔라인들에 순차적으로 공급하는 스캔 구동부를 포함한다. 1 프레임 기간은 상기 제1 스캔펄스가 상기 제1 스캔라인들에 공급되는 제1 기간과, 상기 제2 스캔펄스가 상기 제2 스캔라인들에 공급되는 제2 기간으로 나뉘어진다. 상기 제2 기간은 상기 제1 기간 보다 작다.

대 표 도 - 도9



특허청구의 범위

청구항 1

구동전압을 발생하는 구동전압원;

기저전압을 발생하는 기저전압원;

기준전압을 발생하는 기준전압원;

제1 스캔 라인들, 제2 스캔라인들, 및 데이터라인들의 교차로 정의된 화소 영역들에 형성된 화소들;

디지털 비디오 데이터를 감마보상전압들로 변환하여 데이터전압을 발생하여 상기 데이터라인들에 공급하는 데이터 구동부; 및

제1 스캔펄스를 상기 제1 스캔라인들에 순차적으로 공급하고, 제1 스캔펄스로부터 지연되고 상기 제1 스캔펄스의 펄스폭보다 작은 펄스폭을 가지는 제2 스캔펄스를 상기 제2 스캔라인들에 순차적으로 공급하는 스캔 구동부를 포함하고,

1 프레임 기간은 상기 제1 스캔펄스가 상기 제1 스캔라인들에 공급되는 제1 기간과, 상기 제2 스캔펄스가 상기 제2 스캔라인들에 공급되는 제2 기간으로 나뉘어지고,

상기 제2 기간은 상기 제1 기간 보다 작으며,

상기 화소들 각각은,

상기 구동전압원과 상기 기저전압원 사이에서 흐르는 전류에 의해 발광되는 유기발광다이오드소자;

상기 제1 기간 내에서 상기 제1 스캔신호에 응답하여 턴-온되어 상기 데이터라인으로부터의 데이터전압을 제1 노드에 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제1 스위치소자;

상기 제1 노드의 전압에 따라 상기 유기발광다이오드소자의 전류를 조정하는 구동소자;

상기 제1 기간 동안 오프 상태를 유지하고 상기 제2 기간 내에서 턴-온되어 상기 기준전압을 상기 제1 노드에 공급하는 제2 스위치소자; 및

상기 제1 노드의 전압을 유지시키기 위한 스토리지 커패시터를 포함하고,

상기 기준전압은 상기 유기발광다이오드소자에 전류가 흐르지 않도록 상기 구동소자를 턴-오프시키는 전압으로서, 상기 감마보상전압들 중에서 최고전위 감마보상전압과 최저전위 감마보상전압 중 어느 한 감마보상전압으로 설정되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 2

제 1 항에 있어서,

상기 유기발광다이오드소자는 상기 구동소자와 상기 기저전압원 사이에 접속되고;

상기 스토리지 커패시터는 상기 구동전압원과 상기 제1 노드 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 3

청구항 3은(는) 설정등록료 납부시 포기되었습니다.

제 2 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET로 이루어지고;

상기 스위치소자들은 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 제1 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기

제1 노드에 접속된 드레인전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 소스전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 드레인전극을 포함하고;

상기 제2 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 4

제 1 항에 있어서,

상기 스토리지 커패시터는 상기 제1 노드와 상기 유기발광다이오드소자의 애노드전극 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 5

청구항 5은(는) 설정등록료 납부시 포기되었습니다.

제 4 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 N 타입 MOS-FET로 이루어지고;

상기 스위치소자들은 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS FET 또는 N 타입 MOS-FET로 이루어지며;

상기 제1 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 드레인전극, 및 상기 제1 노드에 접속된 소스전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 드레인전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 소스전극을 포함하고;

상기 제2 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 6

제 1 항에 있어서,

상기 유기발광다이오드소자는 상기 구동전압원과 상기 구동소자 사이에 접속되고;

상기 스토리지 커패시터는 상기 제1 노드와 상기 기저전압원 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 7

청구항 7은(는) 설정등록료 납부시 포기되었습니다.

제 6 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET로 이루어지고;

상기 스위치소자들은 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 제1 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 유기발광다이오드소자의 캐소드전극에 접속된 소스전극, 및 상기 기저전압원에 접속된 드레인전극을 포함하고;

상기 제2 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 소스전극, 및 상기

제1 노드에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 8

제 1 항에 있어서,

상기 스토리지 커패시터는 상기 제1 노드와 상기 유기발광다이오드소자의 캐소드전극 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 9

청구항 9은(는) 설정등록료 납부시 포기되었습니다.

제 8 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 N 타입 MOS-FET로 이루어지고;

상기 스위치소자들은 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 제1 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 드레인전극, 및 상기 제1 노드에 접속된 소스전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 유기발광다이오드소자의 캐소드전극에 접속된 드레인전극, 및 상기 기저전압원에 접속된 소스전극을 포함하고;

상기 제2 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 10

구동전압을 발생하는 구동전압원;

기저전압을 발생하는 기저전압원;

스캔 라인들과 데이터라인들의 교차로 정의된 화소 영역들에 형성된 화소들;

디지털 비디오 데이터를 감마보상전압들로 변환하여 데이터전압을 발생하여 상기 데이터라인들에 공급하고 리셋전압을 상기 데이터라인들에 공급하는 데이터 구동부; 및

제1 스캔펄스를 상기 스캔라인들에 순차적으로 공급하고, 제1 스캔펄스로부터 지연되고 상기 제1 스캔펄스의 펄스폭보다 작은 펄스폭을 가지는 제2 스캔펄스를 상기 스캔라인들에 순차적으로 공급하는 스캔 구동부를 포함하고,

1 프레임 기간은 상기 제1 스캔펄스가 상기 스캔라인들에 공급되는 제1 기간과, 상기 제2 스캔펄스가 상기 스캔라인들에 공급되는 제2 기간으로 나뉘어지고,

상기 제2 기간은 상기 제1 기간 보다 작으며,

상기 화소들 각각은,

상기 구동전압원과 상기 기저전압원 사이에서 흐르는 전류에 의해 발광되는 유기발광다이오드소자;

상기 제1 기간 내에서 상기 제1 스캔신호에 의해 턴-온되어 상기 데이터전압을 제1 노드에 공급한 후, 상기 제2 기간 내에서 상기 제2 스캔신호에 의해 턴-온되어 상기 리셋전압을 상기 제1 노드에 공급하는 스위치소자;

상기 제1 노드에 공급된 상기 데이터전압에 따라 상기 유기발광다이오드소자의 전류를 흐르게 하고 상기 제1 노드에 공급된 상기 리셋전압에 의해 턴-오프되는 구동소자; 및

상기 제1 노드의 전압을 유지시키기 위한 스토리지 커패시터를 포함하고,

상기 리셋전압은 상기 유기발광다이오드소자에 전류가 흐르지 않도록 상기 구동소자를 턴-오프시키는 전압으로서, 상기 감마보상전압들 중에서 최고전위 감마보상전압과 최저전위 감마보상전압 중 어느 한 감마보상전압으로

설정되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 11

제 10 항에 있어서,

상기 유기발광다이오드소자는 상기 구동소자와 상기 기저전압원 사이에 접속되고;

상기 스토리지 커패시터는 상기 구동전압원과 상기 제1 노드 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 12

청구항 12은(는) 설정등록료 납부시 포기되었습니다.

제 11 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET로 이루어지고;

상기 스위치소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 소스전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 13

제 10 항에 있어서,

상기 유기발광다이오드소자는 상기 구동소자와 상기 기저전압원 사이에 접속되고;

상기 스토리지 커패시터는 상기 제1 노드와 상기 유기발광다이오드소자의 애노드전극 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 14

청구항 14은(는) 설정등록료 납부시 포기되었습니다.

제 13 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET로 이루어지고;

상기 스위치소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 드레인전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 소스전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 15

제 10 항에 있어서,

상기 유기발광다이오드소자는 상기 구동전압원과 상기 구동소자 사이에 접속되고;

상기 스토리지 커패시터는 상기 제1 노드와 상기 기저전압원 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 16

청구항 16은(는) 설정등록료 납부시 포기되었습니다.

제 15 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET로 이루어지고;

상기 스위치소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 유기발광다이오드소자의 캐소드전극에 접속된 소스전극, 및 상기 기저전압원에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 17

제 10 항에 있어서,

상기 유기발광다이오드소자는 상기 구동전압원과 상기 구동소자 사이에 접속되고;

상기 스토리지 커패시터는 상기 제1 노드와 상기 유기발광다이오드소자의 캐소드전극 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 18

청구항 18은(는) 설정등록료 납부시 포기되었습니다.

제 17 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET로 이루어지고;

상기 스위치소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 유기발광다이오드소자의 캐소드전극에 접속된 소스전극, 및 상기 기저전압원에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 19

청구항 19은(는) 설정등록료 납부시 포기되었습니다.

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 N 타입 MOS-FET로 이루어지고;

상기 스위치소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 스위치소자는 상기 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 드레인전극, 및 상기 제1 노드에 접속된 소스전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 드레인전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 소스전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 20

구동전압을 발생하는 구동전압원;

기저전압을 발생하는 기저전압원;

기준전압을 발생하는 기준전압원;

제1 스캔 라인들, 제2 스캔라인들, 및 데이터라인들의 교차로 정의된 화소 영역들에 형성된 화소들;

디지털 비디오 데이터를 감마보상전압들로 변환하여 데이터전압을 발생하여 상기 데이터라인들에 공급하고 리셋전압을 상기 데이터라인들에 공급하는 데이터 구동부; 및

제1 스캔펄스를 상기 제1 스캔라인들에 순차적으로 공급함과 동시에, 상기 제1 스캔펄스에 대하여 역위상으로 반전된 제1 역위상 스캔펄스를 상기 제2 스캔라인들에 순차적으로 공급한 후에, 제2 스캔펄스를 상기 제1 스캔라인들에 순차적으로 공급함과 동시에, 상기 제2 스캔펄스에 대하여 역위상으로 발생되는 제2 역위상 스캔펄스를 상기 제2 스캔라인들에 순차적으로 공급하는 스캔 구동부를 포함하고,

1 프레임 기간은 상기 제1 스캔펄스와 상기 제1 역위상 스캔펄스가 상기 제1 스캔라인들에 공급되는 제1 기간, 화소들이 발광하는 제2 기간, 및 상기 제2 스캔펄스와 상기 제2 역위상 스캔펄스가 상기 제2 스캔라인들에 공급되는 제3 기간으로 나뉘어지고,

상기 제3 기간은 상기 제2 기간 보다 작으며,

상기 화소들 각각은,

상기 구동전압원과 상기 기저전압원 사이에서 흐르는 전류에 의해 발광되는 유기발광다이오드소자;

제1 노드와 제2 노드 사이에 접속된 커패시터;

상기 제1 기간 내에서 상기 제1 스캔펄스에 의해 턴-온되어 상기 기준전압을 상기 제2 노드에 공급한 후, 상기 제2 기간 동안 턴-오프된 다음, 상기 제3 기간 내에서 상기 제2 스캔펄스에 의해 턴-온되어 상기 기준전압을 상기 제2 노드에 공급하는 제1a 스위치소자;

상기 제1 기간 내에서 상기 제1 스캔펄스에 의해 턴-온되어 상기 데이터전압을 상기 제1 노드에 공급한 후, 상기 제2 기간 동안 상기 턴-오프된 다음, 상기 제3 기간 내에서 상기 제2 스캔펄스에 의해 턴-온되어 상기 리셋전압을 상기 제1 노드에 공급하는 제1b 스위치소자;

상기 제1 노드에 공급된 상기 데이터전압에 따라 상기 유기발광다이오드소자의 전류를 흐르게 하고 상기 제1 노드에 공급된 상기 리셋전압에 의해 턴-오프되는 구동소자;

상기 제1 기간 동안 상기 제1 역위상 스캔펄스에 의해 턴-오프된 후, 상기 제2 기간 내에서 턴-온되어 상기 구동전압과 상기 기저전압 중 어느 하나를 상기 제2 노드에 공급하고, 상기 제3 기간 동안 상기 제2 역위상 스캔펄스에 의해 턴-오프되는 제2 스위치소자를 포함하고,

상기 기준전압과 상기 리셋전압 각각은 상기 유기발광다이오드소자에 전류가 흐르지 않도록 상기 구동소자를 턴-오프시키는 전압으로서, 상기 감마보상전압들 중에서 최고전위 감마보상전압과 최저전위 감마보상전압 중 어느 한 감마보상전압으로 설정되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 21

청구항 21은(는) 설정등록료 납부시 포기되었습니다.

제 20 항에 있어서,

상기 유기발광다이오드소자는 상기 구동소자와 상기 기저전압원 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 22

청구항 22은(는) 설정등록료 납부시 포기되었습니다.

제 21 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET로 이루어지고;

상기 스위치소자들은 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 제1a 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 소스전극, 및 상기 제2 노드에 접속된 드레인전극을 포함하고;

상기 제1b 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 소스전극, 및 상기 유기발광다이오드소자의 애노드전극에 접속된 드레인전극을 포함하고;

상기 제2 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 구동전압원에 접속된 소스전극, 및 상기 제2 노드에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 23

청구항 23은(는) 설정등록료 납부시 포기되었습니다.

제 20 항에 있어서,

상기 유기발광다이오드소자는 상기 구동전압원과 상기 구동소자 사이에 접속되는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 24

청구항 24은(는) 설정등록료 납부시 포기되었습니다.

제 23 항에 있어서,

상기 구동 소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 N 타입 MOS-FET로 이루어지고;

상기 스위치소자들은 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 제1a 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 소스전극, 및 상기 제2 노드에 접속된 드레인전극을 포함하고;

상기 제1b 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 소스전극, 및 상기 제1 노드에 접속된 드레인전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 유기발광다이오드소자의 캐소드전극에 접속된 소스전극, 및 상기 기저전압원에 접속된 드레인전극을 포함하고;

상기 제3 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 제2 노드에 접속된 소스전극, 및 상기 기저전압원에 접속된 드레인전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 25

청구항 25은(는) 설정등록료 납부시 포기되었습니다.

제 22 항 또는 제 24 항에 있어서,

상기 구동소자는 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 N 타입 MOS-FET로 이루어지고;

상기 스위치소자들은 비정질 실리콘과 폴리 실리콘 중 어느 하나를 포함한 반도체층을 가지는 P 타입 MOS-FET 또는 N 타입 MOS-FET로 이루어지며;

상기 제1a 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 기준전압원에 접속된 드레인전극, 및 상기 제2 노드에 접속된 소스전극을 포함하고;

상기 제1b 스위치소자는 상기 제1 스캔라인에 접속된 게이트전극, 상기 데이터라인에 접속된 드레인전극, 및 상기 제1 노드에 접속된 소스전극을 포함하고;

상기 구동소자는 상기 제1 노드에 접속된 게이트전극, 상기 구동전압원에 접속된 드레인전극, 및 상기 유기발광

다이오드소자의 애노드전극에 접속된 소스전극을 포함하고;

상기 제3 스위치소자는 상기 제2 스캔라인에 접속된 게이트전극, 상기 구동전압원에 접속된 드레인전극, 및 상기 제2 노드에 접속된 소스전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시소자.

청구항 26

청구항 26은(는) 설정등록료 납부시 포기되었습니다.

제 25 항에 있어서,

상기 구동소자와 상기 스위치소자들 중에서 적어도 두 개의 스위치소자들이 서로 반대의 채널특성을 가지며,

상기 채널특성이 서로 다른 스위치소자들에 공급되는 스캔펄스의 전압들은 서로 반전되는 것을 특징으로 하는 유기발광다이오드 표시소자.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0045] 본 발명은 유기발광다이오드 표시소자에 관한 것으로 특히, 잔상현상과 모션 블러링 현상을 개선하도록 한 유기발광다이오드 표시소자에 관한 것이다. 또한, 본 발명은 구동전압의 전압강하를 보상하도록 한 유기발광다이오드 표시소자에 관한 것이다.

[0046] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.

[0047] 이들 중에 PDP는 구조와 제조공정이 단순하기 때문에 경박단소하면서도 대화면화에 가장 유리한 표시장치로 주목받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하 "TFT"라 한다)가 적용된 액티브 매트릭스 LCD는 반도체공정을 이용하기 때문에 대화면화에 어려움이 있지만 노트북 컴퓨터의 표시소자로 주로 이용되면서 수요가 늘고 있다. 이에 비하여, 전계발광소자는 발광층의 재료에 따라 무기 전계발광소자와 유기발광다이오드소자로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0048] 유기발광다이오드소자는 도 1과 같이 유리기판 상에 투명도전성물질로 이루어진 애노드전극을 형성하고, 유기화합물층 및 도전성 금속으로 된 캐소드전극이 적층된다.

[0049] 유기 화합물층은 정공주입층(Hole Injection layer), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer)을 포함한다.

[0050] 애노드전극과 캐소드전극에 구동전압이 인가되면 정공주입층 내의 정공과 전자주입층 내의 전자는 각각 발광층 쪽으로 진행하여 발광층을 여기시키고, 그 결과 발광층이 가시광을 발산하게 한다. 이렇게 발광층으로부터 발생되는 가시광으로 화상 또는 영상을 표시하게 된다.

[0051] 이와 같은 유기발광다이오드소자는 패씨브 매트릭스(passive matrix) 방식 또는, 스위칭소자로써 TFT를 이용하는 액티브 매트릭스(active matrix) 방식의 표시소자로 응용되고 있다. 패씨브 매트릭스 방식은 애노드전극과 캐소드전극을 직교하여 그 전극들에 인가되는 전류에 따라 발광셀을 선택하는데 비하여, 액티브 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온시켜 발광셀을 선택하고 스토리지 커패시터(Storgage Capacitor)에 유지되는 전압으로 발광셀의 발광을 유지한다.

[0052] 도 2는 액티브 매트릭스 타입 유기발광다이오드 표시소자에 있어서 하나의 화소를 등가적으로 나타내는 회로도이다.

[0053] 도 2를 참조하면, 액티브 매트릭스 타입 유기발광다이오드 표시소자의 각 화소는 유기발광다이오드소자(OLED), 서로 교차하는 데이터라인(DL) 및 게이트라인(GL), 스위치 TFT(T2), 구동 TFT(T1), 및 스토리지 커패시터(Cst)를 구비한다. 구동 TFT(T1)와 스위치 TFT(T2)는 P-타입 MOS-FET로 구현된다.

[0054] 스위치 TFT(T2)는 게이트라인(GL)으로부터의 게이트로우전압(또는 스캔전압)에 응답하여 턴-온됨으로써 자신의 소스전극와 드레인전극 사이의 전류패스를 도통시키고, 게이트라인(GL) 상의 전압이 자신의 문턱전압(Threshold Voltage : Vth) 이하인 게이트하이전압일 때 오프 상태를 유지하게 된다. 이 스위치 TFT(T2)의 온타임기간 동안 데이터라인(DL)으로부터의 데이터전압은 스위치 TFT(T2)의 소스전극와 드레인전극를 경유하여 구동 TFT(T1)의 게이트전극와 스토리지 커패시터(Cst)에 인가된다. 이와 반대로, 스위치 TFT(T2)의 오프타임 기간 동안 스위치 TFT(T2)의 소스전극와 드레인전극 사이의 전류패스가 개방되어 데이터전압(VDL)이 구동 TFT(T1)와 스토리지 커패시터(Cst)에 인가되지 않는다.

[0055] 구동 TFT(T1)의 소스 전극는 구동전압라인(VL) 및 스토리지 커패시터(Cst)의 일측 전극에 접속되고, 드레인 전극는 유기발광다이오드소자(OLED)의 애노드전극에 접속된다. 그리고 구동 TFT(T1)의 게이트전극는 스위치 TFT(T2)의 드레인전극에 접속된다. 이 구동 TFT(T1)는 게이트전극에 공급되는 게이트전압 즉, 데이터전압에 따라 소스전극와 드레인전극간의 전류양을 조절하여 데이터전압에 대응하는 밝기로 유기발광다이오드소자(OLED)를 발광시킨다.

[0056] 스토리지 커패시터(Cst)는 데이터전압과 고전위 구동전압(VDD) 사이의 차전압을 저장하여 구동 TFT(T1)의 게이트전극에 인가되는 전압을 한 프레임기간동안 일정하게 유지시킨다.

[0057] 유기발광다이오드소자(OLED)는 도 1과 같은 구조로 구현되고 구동 TFT(T1)의 드레인전극에 접속된 애노드전극과 기저전압원(GND)에 접속된 캐소드전극을 포함한다.

[0058] 도 2와 같은 화소의 밝기는 유기발광다이오드소자(OLED)에 흐르는 전류에 비례하며 그 전류는 구동 TFT(T1)의 게이트전압에 의해 조절된다. 즉, 화소의 휘도를 높이기 위해서는 구동 TFT(T1)의 게이트-소스간 전압 |Vgs|를 크게 하여야 하는 반면, 화소의 밝기를 어둡게 하기 위해서는 구동 TFT(T1)의 게이트-소스간 전압 |Vgs|를 작게 하여야 한다.

[0059] 구동 TFT(T1)는 도 3a 및 3b와 같이 게이트전압의 변화에 따라 드레인-소스간 전류가 변하는 히스테리시스특성이 있다. 예를 들어 설명하면, 화소의 밝기가 화이트계조에서 중간계조로 변하면 구동 TFT(T1)의 |Vgs|는 큰 값에서 작은 값으로 변화된다. 이 때, 화이트계조에서 상대적으로 큰 |Vgs| 전압이 구동 TFT(T1)에 먼저 인가되어 있었기 때문에 구동 TFT(T1)의 문턱 전압 |Vth| 이 증가한 상태에서 중간 계조에 해당하는 |Vgs| 전압이 구동 TFT(T1)에 인가되면 구동 TFT(T1)의 동작점이 도 4에서 "B"로 된다.

[0060] 반면에, 화소의 밝기가 블랙계조에서 중간계조로 변하면 구동 TFT(T1)의 |Vgs|가 작은 값에서 큰 값으로 변화된다. 이 때, 블랙계조에서 상대적으로 작은 |Vgs| 전압이 구동 TFT(T1)에 먼저 인가되어 있었기 때문에 구동 TFT(T1)의 문턱 전압 |Vth|이 감소한 상태에서 중간계조에 해당하는 |Vgs| 전압이 구동 TFT(T1)에 인가되면 구동 TFT(T1)의 동작점이 "A"로 된다. 따라서, 도 3 및 4와 같은 히스테리특성을 갖는 구동 TFT(T1)로 인하여 중간계조의 밝기를 표현하기 위해 동일한 |Vgs| 전압을 구동 TFT(T1)에 인가하여도, 그 이전의 화소 밝기에 따라 유기발광다이오드소자(OLED)에서 다른 전류가 흐르게 때문에 잔상이 발생한다.

[0061] 도 5a 및 5b는 유기발광다이오드소자의 잔상을 측정하기 위한 테스트패턴(도 5a)와 잔상현상(도 5b)를 보여 준다.

[0062] 도 5a와 같이 화이트계조와 블랙계조가 체크 패턴으로 배열된 테스트 데이터를 도 2와 같은 화소들이 매트릭스 형태로 배열된 유기발광다이오드 표시소자에 인가한 후, 전 화면에 중간계조 데이터를 인가하였을 때 구동 TFT들(T1)의 히스테리시스특성으로 인하여 표시화면에서 도 5b와 같이 잔상이 보여지게 된다.

[0063] 도 2와 같은 TFT와 커패시터를 포함한 화소들이 배열된 액티브 타입 유기발광다이오드 표시소자는 도 6과 같이 매 프레임마다 각 화소의 밝기가 한 프레임기간 동안 일정하게 유지되는 홀드타입 표시소자(Hold type display)이다. 이와 같이 한 프레임기간 동안 각 화소들의 밝기가 유지되는 것에 의해 동영상에서 화면이 흐릿하게 보이는 모션 블러링(Motion blurring) 현상이 나타나게 된다. 이에 비하여, 음극선관(CRT)과 같은 임펄스타입 표시소자(Impulse type display)는 도 7과 같이 한 프레임기간의 일부에서만 화소에서 빛이 방출되고 나머지 기간에서 화소로부터 빛이 방출되지 않기 때문에 동영상에서 모션 블러링이 거의 느껴지지 않는다.

[0064] 액티브 타입 유기발광다이오드 표시소자에서, 구동전압(VDD)을 각 화소들에 공급하기 위한 구동전압라인(VL)으

로 인한 전압 강하에 의해 화면 위치에 따라 동일한 계조의 데이터에서 유기발광다이오드소자(OLED)의 전류 및 밝기가 달라진다. 이러한 현상은 구동전압라인(VL)이 길어지는 대형 패널에서 더 심각하게 나타난다.

발명이 이루고자 하는 기술적 과제

[0065] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출된 발명으로써 히스테리특성을 갖는 박막트랜지스터에 의해 발생하는 잔상현상과 모션 블러링 현상을 개선하도록 한 유기발광다이오드 표시소자를 제공하는데 있다.

[0066] 본 발명의 다른 목적은 구동전압 및 기저전압 공급배선으로 인한 전압강하를 보상하도록 한 유기발광다이오드 표시소자를 제공하는데 있다.

발명의 구성 및 작용

[0067] 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자는 구동전압을 발생하는 구동전압원; 기저전압을 발생하는 기저전압원; 기준전압을 발생하는 기준전압원; 제1 스캔 라인들, 제2 스캔라인들, 및 데이터라인들의 교차로 정의된 화소 영역들에 형성된 화소들; 디지털 비디오 데이터를 감마보상전압들로 변환하여 데이터전압을 발생하여 상기 데이터라인들에 공급하는 데이터 구동부; 및 제1 스캔펄스를 상기 제1 스캔라인들에 순차적으로 공급하고, 제1 스캔펄스로부터 지연되고 상기 제1 스캔펄스의 펄스폭보다 작은 펄스폭을 가지는 제2 스캔펄스를 상기 제2 스캔라인들에 순차적으로 공급하는 스캔 구동부를 포함한다.

1 프레임 기간은 상기 제1 스캔펄스가 상기 제1 스캔라인들에 공급되는 제1 기간과, 상기 제2 스캔펄스가 상기 제2 스캔라인들에 공급되는 제2 기간으로 나뉘어진다. 상기 제2 기간은 상기 제1 기간 보다 작다.

상기 화소들 각각은 상기 구동전압원과 상기 기저전압원 사이에서 흐르는 전류에 의해 발광되는 유기발광다이오드소자; 상기 제1 기간 내에서 상기 제1 스캔신호에 응답하여 턴-온되어 상기 데이터라인으로부터의 데이터전압을 제1 노드에 공급한 후, 상기 제2 기간 동안 오프 상태를 유지하는 제1 스위치소자; 상기 제1 노드의 전압에 따라 상기 유기발광다이오드소자의 전류를 조정하는 구동소자; 상기 제1 기간 동안 오프 상태를 유지하고 상기 제2 기간 내에서 턴-온되어 상기 기준전압을 상기 제1 노드에 공급하는 제2 스위치소자; 및 상기 제1 노드의 전압을 유지시키기 위한 스토리지 커패시터를 포함한다.

상기 기준전압은 상기 유기발광다이오드소자에 전류가 흐르지 않도록 상기 구동소자를 턴-오프시키는 전압으로서, 상기 감마보상전압들 중에서 최고전위 감마보상전압과 최저전위 감마보상전압 중 어느 한 감마보상전압으로 설정된다.

[0068] 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자는 구동전압을 발생하는 구동전압원; 기저전압을 발생하는 기저전압원; 스캔 라인들과 데이터라인들의 교차로 정의된 화소 영역들에 형성된 화소들; 디지털 비디오 데이터를 감마보상전압들로 변환하여 데이터전압을 발생하여 상기 데이터라인들에 공급하고 리셋전압을 상기 데이터라인들에 공급하는 데이터 구동부; 및 제1 스캔펄스를 상기 스캔라인들에 순차적으로 공급하고, 제1 스캔펄스로부터 지연되고 상기 제1 스캔펄스의 펄스폭보다 작은 펄스폭을 가지는 제2 스캔펄스를 상기 스캔라인들에 순차적으로 공급하는 스캔 구동부를 포함한다.

1 프레임 기간은 상기 제1 스캔펄스가 상기 스캔라인들에 공급되는 제1 기간과, 상기 제2 스캔펄스가 상기 스캔라인들에 공급되는 제2 기간으로 나뉘어진다. 상기 제2 기간은 상기 제1 기간 보다 작다.

상기 화소들 각각은 상기 구동전압원과 상기 기저전압원 사이에서 흐르는 전류에 의해 발광되는 유기발광다이오드소자; 상기 제1 기간 내에서 상기 제1 스캔신호에 의해 턴-온되어 상기 데이터전압을 제1 노드에 공급한 후, 상기 제2 기간 내에서 상기 제2 스캔신호에 의해 턴-온되어 상기 리셋전압을 상기 제1 노드에 공급하는 스위치소자; 상기 제1 노드에 공급된 상기 데이터전압에 따라 상기 유기발광다이오드소자의 전류를 흐르게 하고 상기 제1 노드에 공급된 상기 리셋전압에 의해 턴-오프되는 구동소자; 및 상기 제1 노드의 전압을 유지시키기 위한 스토리지 커패시터를 포함한다.

상기 리셋전압은 상기 유기발광다이오드소자에 전류가 흐르지 않도록 상기 구동소자를 턴-오프시키는 전압으로서, 상기 감마보상전압들 중에서 최고전위 감마보상전압과 최저전위 감마보상전압 중 어느 한 감마보상전압으로

설정된다.

[0069] 본 발명의 제3 실시예에 따른 유기발광다이오드 표시소자는 구동전압을 발생하는 구동전압원; 기저전압을 발생하는 기저전압원; 기준전압을 발생하는 기준전압원; 제1 스캔 라인들, 제2 스캔라인들, 및 데이터라인들의 교차로 정의된 화소 영역들에 형성된 화소들; 디지털 비디오 데이터를 감마보상전압들로 변환하여 데이터전압을 발생하여 상기 데이터라인들에 공급하고 리셋전압을 상기 데이터라인들에 공급하는 데이터 구동부; 및 제1 스캔펄스를 상기 제1 스캔라인들에 순차적으로 공급함과 동시에, 상기 제1 스캔펄스에 대하여 역위상으로 반전된 제1 역위상 스캔펄스를 상기 제2 스캔라인들에 순차적으로 공급한 후에, 제2 스캔펄스를 상기 제1 스캔라인들에 순차적으로 공급함과 동시에, 상기 제2 스캔펄스에 대하여 역위상으로 발생되는 제2 역위상 스캔펄스를 상기 제2 스캔라인들에 순차적으로 공급하는 스캔 구동부를 포함한다.

1 프레임 기간은 상기 제1 스캔펄스와 상기 제1 역위상 스캔펄스가 상기 제1 스캔라인들에 공급되는 제1 기간, 화소들이 발광하는 제2 기간, 및 상기 제2 스캔펄스와 상기 제2 역위상 스캔펄스가 상기 제2 스캔라인들에 공급되는 제3 기간으로 나뉘어진다. 상기 제3 기간은 상기 제2 기간 보다 작다.

상기 화소들 각각은 상기 구동전압원과 상기 기저전압원 사이에서 흐르는 전류에 의해 발광되는 유기발광다이오드소자; 제1 노드와 제2 노드 사이에 접속된 커패시터; 상기 제1 기간 내에서 상기 제1 스캔펄스에 의해 턴-온되어 상기 기준전압을 상기 제2 노드에 공급한 후, 상기 제2 기간 동안 턴-오프된 다음, 상기 제3 기간 내에서 상기 제2 스캔펄스에 의해 턴-온되어 상기 기준전압을 상기 제2 노드에 공급하는 제1a 스위치소자; 상기 제1 기간 내에서 상기 제1 스캔펄스에 의해 턴-온되어 상기 데이터전압을 상기 제1 노드에 공급한 후, 상기 제2 기간 동안 상기 턴-오프된 다음, 상기 제3 기간 내에서 상기 제2 스캔펄스에 의해 턴-온되어 상기 리셋전압을 상기 제1 노드에 공급하는 제1b 스위치소자; 상기 제1 노드에 공급된 상기 데이터전압에 따라 상기 유기발광다이오드소자의 전류를 흐르게 하고 상기 제1 노드에 공급된 상기 리셋전압에 의해 턴-오프되는 구동소자; 및 상기 제1 기간 동안 상기 제1 역위상 스캔펄스에 의해 턴-오프된 후, 상기 제2 기간 내에서 턴-온되어 상기 구동전압과 상기 기저전압 중 어느 하나를 상기 제2 노드에 공급하고, 상기 제3 기간 동안 상기 제2 역위상 스캔펄스에 의해 턴-오프되는 제2 스위치소자를 포함한다.

상기 기준전압과 상기 리셋전압 각각은 상기 유기발광다이오드소자에 전류가 흐르지 않도록 상기 구동소자를 턴-오프시키는 전압으로서, 상기 감마보상전압들 중에서 최고전위 감마보상전압과 최저전위 감마보상전압 중 어느 한 감마보상전압으로 설정된다.

[0070] 이하, 도 8 내지 도 35를 참조하여 본 발명의 바람직한 실시예들에 대하여 설명하기로 한다.

[0071] 도 8을 참조하면, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자는 m×n 개의 화소들(84)이 형성되는 표시패널(80)과, m 개의 데이터라인들(D1 내지 Dm)에 데이터전압을 공급하기 위한 데이터 구동부(82)와, n 개의 제1 스캔라인들(S1 내지 Sn)에 제1 스캔펄스를 순차적으로 공급하고 n 개의 제2 스캔라인들(E1 내지 En)에 제2 스캔펄스를 순차적으로 공급하기 위한 스캔 구동부(83)와, 상기 구동부들(82, 83)을 제어하기 위한 타이밍 콘트롤러(81)를 구비한다.

[0072] 표시패널(80)에서, 제1 및 제2 스캔라인들(S1 내지 Sn, E1 내지 En)과, m 개의 데이터라인들(D1 내지 Dm)의 교차로 정의된 화소 영역들에 화소들(84)이 형성된다. 이러한 표시패널(80)에는 정전압의 기준전압(Vref), 고전위 구동전압(VDD) 및 기저전압(GND)을 각각의 화소들(84)에 공급하기 위한 신호배선들이 형성된다.

[0073] 데이터 구동부(82)는 타이밍 콘트롤러(81)로부터의 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압들로 변환하여 데이터전압을 발생한다. 그리고 데이터 구동부(82)는 타이밍 콘트롤러(81)로부터의 제어신호(DDC)에 응답하여 데이터전압을 데이터라인들(D1 내지 Dm)에 공급한다. 데이터전압은 제1 스캔펄스에 동기되어 데이터라인들(D1 내지 Dm)에 공급된다.

[0074] 스캔 구동부(83)는 타이밍 콘트롤러(81)로부터의 제어신호(SDC)에 응답하여 제1 스캔펄스를 제1 스캔라인들(S1 내지 Sn)에 순차적으로 공급하고, 제1 스캔펄스로부터 지연된 제2 스캔펄스를 제2 스캔라인들(E1 내지 En)에 순차적으로 공급한다. 제1 스캔펄스는 선택된 라인의 화소들에 데이터를 충전시키기 위한 시간을 지시하는데 비하여, 제2 스캔펄스는 선택된 라인의 화소들에 포함된 구동 TFT의 특성을 회복시킴과 동시에 블랙 데이터의 삽입시간을 지시한다. 제2 스캔펄스의 펄스폭은 도 10과 같이 1 프레임 기간 내에서 블랙데이터 삽입기간(BP)이 빛방출기간(EP) 보다 짧게 되도록 제1 스캔펄스의 펄스폭보다 작아도 된다.

[0075] 타이밍 콘트롤러(81)는 디지털 비디오 데이터(RGB)를 데이터 구동부(82)에 공급하고 수직/수평 동기신호와 클럭신호 등을 이용하여 스캔 구동부(83)와 데이터 구동부(82)의 동작 타이밍을 제어하기 위한 제어신호(DDC, SDC)

를 발생한다.

[0076] 화소들(84) 각각은 도 9, 12, 13, 15 내지 19와 같이 유기발광다이오드소자(OLED), 3 개의 TFT, 및 1 개의 스토리지 커패시터를 포함한다.

[0077] 도 9 및 도 10은 도 8에 도시된 화소들(84)의 제1 실시예로써 상세 회로와 구동 파형을 나타낸다.

[0078] 도 9 및 도 10을 참조하면, 화소(84)는 유기발광다이오드소자(OLED), 제1 노드(n1)와 제2 노드(n2) 사이에 형성된 스토리지 커패시터(Cst), 제1 스캔신호(PSCN)에 응답하여 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하는 제1 TFT(PM1), 제1 노드(n1)의 전압에 따라 유기발광다이오드(OLED)의 전류를 조정하는 제2 TFT(PM2), 및 제2 스캔펄스(PEM)에 응답하여 기준전압 공급배선(Lref)과 제1 노드(n1) 사이의 전류패스를 형성하는 제3 TFT(PM3)를 구비한다. 제1 내지 제3 TFT(PM1 내지 PM3)는 비정질 또는 폴리실리콘의 반도체층을 가지는 P 타입 MOS-FET들이다.

[0079] 유기발광다이오드소자(OLED)는 애노드전극이 제2 TFT(PM2)의 드레인전극에 접속되고 캐소드전극이 기저전압원(GND)에 접속되며, 도 1과 같은 구조로 형성될 수 있다. 유기발광다이오드소자(OLED)에 흐르는 전류는 제2 TFT(PM2)의 게이트-소스간 전압에 의해 일정하게 유지된다.

[0080] 스토리지 커패시터(Cst)는 제1 노드(n1)와 제2 노드(n2) 사이에 접속되어 빛방출기간(EP) 동안 제2 TFT(PM2)의 게이트-소스간 전압을 일정하게 유지시켜 유기발광다이오드소자(OLED)의 발광량을 일정하게 한다.

[0081] 제1 TFT(PM1)는 제1 스캔라인(S1 내지 Sn)으로부터의 제1 스캔펄스(PSCN)에 응답하여 빛방출기간(EP)의 초기 스캔타임에 턴-온되어 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하여 데이터전압을 제1 노드(n1)에 공급한다. 이 제1 TFT(PM1)의 게이트전극은 제1 스캔라인(S1 내지 Sn)에 접속되고, 소스전극은 데이터라인(D1 내지 Dm)에 접속된다. 그리고 제1 TFT(PM1)의 드레인전극은 제1 노드(n1)에 접속된다.

[0082] 제2 TFT(PM2)는 구동 TFT로써 빛방출기간(EP) 동안 제1 노드(n1)에 공급되는 데이터 전압에 따라 유기발광다이오드소자(OLED)에 전류가 흐르도록 하는 반면에, 블랙데이터 삽입기간(BP) 동안 제1 노드(n1)에 공급되는 기준전압(Vref)에 의해 턴-오프되어 고전위 구동전압원(VDD)과 유기발광다이오드소자(OLED) 사이의 전류패스를 차단한다. 이 제2 TFT(PM2)의 게이트전극은 제1 노드(n1)에 접속되고, 소스전극은 고전위 구동전압원(VDD)에 접속된다. 그리고 제2 TFT(PM2)의 드레인전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다.

[0083] 제3 TFT(PM3)는 제2 스캔라인(E1 내지 En)으로부터의 제2 스캔펄스(PEM)에 응답하여 블랙데이터 삽입기간(BP) 동안, 기준전압(Vref)을 제1 노드(n1)에 공급한다. 이 제3 TFT(PM3)의 게이트전극은 제2 스캔라인(E1 내지 En)에 접속되고, 소스전극은 기준전압 공급배선(Lref)에 접속된다. 그리고 제3 TFT(PM3)의 드레인전극은 제1 노드(n1)에 접속된다.

[0084] 화소(84)는 히스테리시스를 갖는 구동 TFT(PM2)로 인하여 발생하는 잔상 현상과 동시에 동영상에서 모션 블러링 현상을 개선할 수 있다. 화소들(84)의 동작을 단계적으로 설명하면 다음과 같다.

[0085] 빛방출기간(EP)의 초기 스캔타임 동안, 제1 스캔펄스(PSCN)는 저전위 스캔전압으로 발생되어 제1 스캔라인들(S1 내지 Sn)의 전위를 저전위 스캔전압으로 낮추고, 데이터 구동부(82)에 의해 데이터라인들(D1 내지 Dm)에 데이터전압이 공급된다. 따라서, 빛방출기간(EP) 동안 제1 TFT(PM1)는 저전위 스캔전압에 의해 턴온되어 비디오 데이터에 대응하는 아날로그 데이터 전압을 제1 노드(n1)에 공급한다. 이와 동시에, 스토리지 커패시터(Cst)는 고전위 구동전압(VDD)과 제1 노드(n1)의 차전압 즉, 제2 TFT(PM2)의 게이트-소스간 전압을 저장하며, 제2 TFT(PM2)는 제1 노드(n1)를 경유하여 인가되는 데이터전압에 의해 턴-온되어 소스-드레인간 전류패스를 형성하여 유기발광다이오드소자(OLED)에 전류가 흐르도록 한다.

[0086] 블랙데이터 삽입기간(BP) 동안, 제1 스캔펄스(PSCN)는 고전위 비스캔전압으로 유지되는 반면, 제2 스캔펄스(PEM)는 저전위 스캔전압으로 발생되어 제2 스캔라인들(E1 내지 En)의 전위를 저전위 스캔전압으로 낮춘다. 블랙데이터 삽입기간(BP) 동안 제1 TFT(PM1)는 오프 상태를 유지하는 반면, 제3 TFT(PM3)는 제2 스캔라인(E1 내지 En)의 저전위 스캔전압에 의해 턴-온되어 기준전압(Vref)을 제1 노드(n1)에 공급한다. 여기서, 기준전압(Vref)은 블랙 데이터에 대응하는 전압으로써 유기발광다이오드소자(OLED)에 전류가 흐르지 않도록 제2 TFT(PM2)가 턴-오프 가능한 전압이다. 예를 들면, 기준전압(Vref)은 제2 TFT(PM2)의 게이트전압을 초기화하기 위한 리셋전압으로써 감마보상전압들 중에서 블랙 데이터에 대응하는 최고전위 아날로그 감마보상전압으로 발생된다.

[0087] 본 발명은 기준전압(Vref) 즉, 리셋전압이 매 프레임기간의 블랙데이터 삽입기간(BP) 동안 제2 TFT(PM2)의 게이트전극에 인가되어 도 11과 같이 제2 TFT(PM2)의 동작점을 "C"점으로 초기화시킨 후, 다음 프레임에서 데이터전

압을 인가한다. 따라서, 제2 TFT(PM2)는 이전 데이터전압의 영향없이 제2 TFT(PM2)의 동작점이 "C" 점에서 "D" 점 쪽으로 이동하여 히스테리시스특성이 나타나지 않게 된다. 또한, 본 발명은 블랙데이터 삽입기간(BP) 동안 유기발광다이오드소자(OLED)의 전류를 차단함으로써 유기발광다이오드소자를 임펄스타입 디스플레이로 동작시켜 동영상에서 모션 블러링이 나타나는 현상을 예방할 수 있다.

[0088] 도 12는 도 8에 도시된 화소(84)의 제2 실시예를 나타낸다.

[0089] 도 12를 참조하면, 화소(84)는 전술한 도 9의 제1 실시예에 비하여 스토리지 커패시터(Cst)의 접속관계만 다르고 그 이외의 회로 구성이 도 9와 실질적으로 동일하다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 유기발광다이오드소자(OLED)의 애노드전극 사이에 접속된다. 이러한 화소(84)의 구동파형은 도 10과 같고, 그 동작은 전술한 제1 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0090] 도 13 및 도 14는 도 8에 도시된 화소들(84)의 제3 실시예로써 상세 회로와 구동 파형을 나타낸다.

[0091] 도 13 및 도 14를 참조하면, 화소(84)는 유기발광다이오드소자(OLED), 제1 노드(n1)와 제2 노드(n2) 사이에 형성된 스토리지 커패시터(Cst), 제1 스캔신호(NSCN)에 응답하여 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하는 제1 TFT(NM1), 제1 노드(n1)의 전압에 따라 유기발광다이오드(OLED)의 전류를 조정하는 제2 TFT(NM2), 및 제2 스캔펄스(NEM)에 응답하여 기준전압 공급배선(Lref)과 제1 노드(n1) 사이의 전류패스를 형성하는 제3 TFT(NM3)를 구비한다. 제1 내지 제3 TFT(NM1 내지 NM3)은 비정질 또는 폴리실리콘의 반도체층을 가지는 N 타입 MOS-FET들이다.

[0092] 유기발광다이오드소자(OLED)는 애노드전극이 제2 TFT(NM2)의 소스전극에 접속되고 캐소드전극이 기저전압원(GND)에 접속되며, 도 1과 같은 구조를 가진다. 이 유기발광다이오드소자(OLED)에 흐르는 전류는 제2 TFT(NM2)의 게이트-소스간 전압에 의해 일정하게 유지된다.

[0093] 스토리지 커패시터(Cst)는 제1 노드(n1)와 제2 노드(n2) 사이에 접속되어 빛방출기간 동안 제2 TFT(NM2)의 게이트-소스간 전압을 일정하게 유지시켜 유기발광다이오드소자(OLED)의 발광량을 일정하게 한다.

[0094] 제1 TFT(NM1)는 제1 스캔라인(S1 내지 Sn)으로부터의 제1 스캔펄스(NSCN)에 응답하여 빛방출기간(EP)의 초기 스캔타임에 턴-온되어 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하여 데이터전압을 제1 노드(n1)에 공급한다. 이 제1 TFT(NM1)의 게이트전극은 제1 스캔라인(S1 내지 Sn)에 접속되고, 드레인전극은 데이터라인(D1 내지 Dm)에 접속된다. 그리고 제1 TFT(NM1)의 소스전극은 제1 노드(n1)에 접속된다.

[0095] 제2 TFT(NM2)는 구동 TFT로써 빛방출기간(EP) 동안 제1 노드(n1)에 공급되는 데이터 전압에 따라 유기발광다이오드소자(OLED)에 전류가 흐르도록 하는 반면에, 블랙데이터 삽입기간(BP) 동안 제1 노드(n1)에 공급되는 기준전압(Vref)에 의해 턴-오프되어 고전위 구동전압원(VDD)과 유기발광다이오드소자(OLED) 사이의 전류패스를 차단한다. 이 제2 TFT(NM2)의 게이트전극은 제1 노드(n1)에 접속되고, 드레인전극은 고전위 구동전압원(VDD)에 접속된다. 그리고 제2 TFT(NM2)의 소스전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다.

[0096] 제3 TFT(NM3)는 제2 스캔라인(E1 내지 En)으로부터의 제2 스캔펄스(NEM)에 응답하여 블랙데이터 삽입기간(BP) 동안, 기준전압(Vref)을 제1 노드(n1)에 공급한다. 이 제3 TFT(NM3)의 게이트전극은 제2 스캔라인(E1 내지 En)에 접속되고, 드레인전극은 기준전압 공급배선(Lref)에 접속된다. 그리고 제3 TFT(NM3)의 소스전극은 제1 노드(n1)에 접속된다.

[0097] 이 화소(84)는 블랙데이터 삽입기간(BP) 동안 제2 TFT(NM2)의 게이트전압이 초기화되어 제2 TFT의 히스테리시스 현상을 예방할 수 있고 블랙 데이터 삽입 효과의 결과로 인하여 동영상에서 모션 블러링 현상을 개선할 수 있다. 이와 같은 화소들의 동작을 단계적으로 설명하면 다음과 같다.

[0098] 빛방출기간(EP)의 초기 스캔타임 동안, 제1 스캔펄스(NSCN)는 고전위 스캔전압으로 발생되어 제1 스캔라인들(S1 내지 Sn)의 전위를 고전위 스캔전압으로 상승시키고, 데이터 구동부(82)에 의해 데이터라인들(D1 내지 Dm)에 데이터전압이 공급된다. 따라서, 빛방출기간(EP) 동안 제1 TFT(NM1)는 고전위 스캔전압에 의해 턴온되어 비디오 데이터에 대응하는 아날로그 데이터 전압을 제1 노드(n1)에 공급한다. 이와 동시에, 스토리지 커패시터(Cst)는 고전위 구동전압(VDD)과 제1 노드(n1)의 차전압을 저장하며, 제2 TFT(NM2)는 제1 노드(n1)를 경유하여 인가되는 데이터전압에 의해 턴-온되어 드레인-소스간 전류패스를 형성하여 유기발광다이오드소자(OLED)에 전류가 흐르도록 한다.

[0099] 블랙데이터 삽입기간(BP) 동안, 제1 스캔펄스(NSCN)는 저전위 비스캔전압으로 유지되는 반면, 제2 스캔펄스(NEM)는 고전위 스캔전압으로 발생되어 제2 스캔라인들(E1 내지 En)의 전위를 고전위 스캔전압으로 높인다. 블

랙데이터 삽입기간(BP) 동안 제1 TFT(NM1)는 오프 상태를 유지하는 반면, 제3 TFT(NM3)는 제2 스캔라인(E1 내지 En)의 고전위 스캔전압에 의해 턴-온되어 기준전압(Vref)을 제1 노드(n1)에 공급한다. 여기서, 기준전압(Vref)은 블랙 데이터에 대응하는 전압으로써 유기발광다이오드소자(OLED)에 전류가 흐르지 않도록 제2 TFT(NM2)가 턴-오프될 수 있는 전압이다. 예를 들면, 기준전압(Vref)은 제2 TFT(NM2)의 게이트전압을 초기전압으로 발화하기 위한 리셋전압으로써 감마보상전압들 중에서 블랙 데이터에 대응하는 최저전위 아날로그 감마보상전압으로 발생된다.

[0100] 도 15는 도 8에 도시된 화소(84)의 제4 실시예를 나타낸다.

[0101] 도 15를 참조하면, 화소(84)는 전술한 도 13의 제3 실시예에 비하여 스토리지 커패시터(Cst)의 접속관계만 다르고 그 이외의 회로 구성이 도 9와 실질적으로 동일하다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 유기발광다이오드소자(OLED)의 애노드전극 사이에 접속된다. 이러한 화소(84)의 구동파형은 도 14와 같고, 그 동작은 전술한 제3 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0102] 도 16은 도 8에 도시된 화소(84)의 제5 실시예를 나타낸다.

[0103] 도 16을 참조하면, 화소(84)는 전술한 도 9의 제1 실시예에 비하여 유기발광다이오드소자(OLED), 스토리지 커패시터(Cst) 및 제2 TFT(PM2)의 접속관계만 다르고 그 이외의 회로 구성이 도 9와 실질적으로 동일하다. 유기발광다이오드소자(OLED)의 애노드전극은 제2 노드(n2)를 경유하여 고전위 구동전압원(VDD)에 접속되고, 유기발광다이오드소자(OLED)의 캐소드전극은 제2 TFT(PM2)의 소스전극에 접속된다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 기저전압원(GND) 사이에 접속된다. 제2 TFT(PM2)는 제1 노드(n1)에 접속된 게이트전극, 유기발광다이오드소자(OLED)의 캐소드전극에 접속된 소스전극, 및 기저전압원(GND)에 접속된 드레인전극을 포함한다. 이러한 화소(84)의 구동파형은 도 10과 같고, 그 동작은 전술한 제1 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0104] 도 17은 도 8에 도시된 화소(84)의 제6 실시예를 나타낸다.

[0105] 도 17을 참조하면, 화소(84)는 전술한 도 16의 제5 실시예에 비하여 스토리지 커패시터(Cst)의 접속관계만 다르고 그 이외의 회로 구성이 도 16와 실질적으로 동일하다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 유기발광다이오드소자(OLED)의 캐소드전극 사이에 즉, 제2 TFT(PM2)의 게이트전극과 소스전극 사이에 접속된다. 이러한 화소(84)의 구동파형은 도 10과 같고, 그 동작은 전술한 제1 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0106] 도 18은 도 8에 도시된 화소(84)의 제7 실시예를 나타낸다.

[0107] 도 18을 참조하면, 화소(84)는 전술한 도 13의 제3 실시예에 비하여 유기발광다이오드소자(OLED), 스토리지 커패시터(Cst) 및 제2 TFT(PM2)의 접속관계만 다르고 그 이외의 회로 구성이 도 13과 실질적으로 동일하다. 유기발광다이오드소자(OLED)의 애노드전극은 고전위 구동전압원(VDD)에 접속되고, 유기발광다이오드소자(OLED)의 캐소드전극은 제2 TFT(NM2)의 드레인전극에 접속된다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 기저전압원(GND) 사이에 접속된다. 제2 TFT(NM2)는 제1 노드(n1)에 접속된 게이트전극, 유기발광다이오드소자(OLED)의 캐소드전극에 접속된 드레인전극, 및 기저전압원(GND)에 접속된 소스전극을 포함한다. 이러한 화소(84)의 구동파형은 도 14와 같고, 그 동작은 전술한 도 13의 제3 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0108] 도 19는 도 8에 도시된 화소(84)의 제8 실시예를 나타낸다.

[0109] 도 19를 참조하면, 화소(84)는 전술한 도 18의 제7 실시예에 비하여 스토리지 커패시터(Cst)의 접속관계만 다르고 그 이외의 회로 구성이 도 18와 실질적으로 동일하다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 유기발광다이오드소자(OLED)의 캐소드전극 사이에 즉, 제2 TFT(NM2)의 게이트전극과 드레인전극 사이에 접속된다. 이러한 화소(84)의 구동파형은 도 14와 같고, 그 동작은 전술한 도 13의 제3 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0110] 도 20은 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자를 나타낸다.

[0111] 도 20을 참조하면, 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자는 m×n 개의 화소들(204)이 형성되는 표시패널(200)과, m 개의 데이터라인들(D1 내지 Dm)에 데이터전압과 리셋전압을 교대로 공급하기 위한 데이터 구동부(202)와, n 개의 스캔라인들(S1 내지 Sn)에 제1 및 제2 스캔펄스를 순차적으로 공급하기 위한 스캔 구

동부(203)와, 상기 구동부들(202, 203)을 제어하기 위한 타이밍 콘트롤러(201)를 구비한다.

[0112] 표시패널(200)에서, 스캔라인들(S1 내지 Sn)과 데이터라인들(D1 내지 Dm)의 교차로 정의된 화소 영역들에 화소들(204)이 형성된다. 이러한 표시패널(200)에는 고전위 구동전압(VDD) 및 기저전압(GND)을 각각의 화소들(204)에 공급하기 위한 신호배선들이 형성된다.

[0113] 데이터 구동부(202)는 타이밍 콘트롤러(201)로부터의 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압들로 변환하여 데이터전압을 발생한다. 그리고 데이터 구동부(202)는 타이밍 콘트롤러(201)로부터의 제어신호(DDC)에 응답하여 데이터전압을 데이터라인들(D1 내지 Dm)에 공급한 후, 리셋전압을 데이터라인들(D1 내지 Dm)에 공급한다. 데이터전압은 제1 스캔펄스에 동기되어 데이터라인들(D1 내지 Dm)에 공급된다. 리셋전압은 전술한 기준전압(Vref)과 같은 전압으로 설정될 수 있으며, 화소(204)의 유기발광다이오드소자(OLED)에서 빛이 나오지 않도록 함과 아울러 매 프레임기간 마다 화소(204)의 구동 TFT의 동작점을 동일하게 회복시키기 위한 전압이다.

[0114] 스캔 구동부(203)는 타이밍 콘트롤러(81)로부터의 제어신호(SDC)에 응답하여 데이터전압에 동기되는 제1 스캔펄스를 스캔라인들(S1 내지 Sn)에 순차적으로 공급한 후, 리셋전압에 동기되는 제2 스캔펄스를 스캔라인들(S1 내지 Sn)에 순차적으로 공급한다. 제2 스캔펄스의 펄스폭은 도 22와 같이 1 프레임 기간 내에서 블랙데이터 삽입기간(BP)이 빛방출기간(EP) 보다 짧게 되도록 제1 스캔펄스의 펄스폭보다 작아도 된다.

[0115] 타이밍 콘트롤러(201)는 디지털 비디오 데이터(RGB)를 데이터 구동부(202)에 공급하고 수직/수평 동기신호와 클럭신호 등을 이용하여 스캔 구동부(203)와 데이터 구동부(202)의 동작 타이밍을 제어하기 위한 제어신호(DDC, SDC)를 발생한다.

[0116] 화소들(204) 각각은 도 21, 23 내지 26, 28 내지 30과 같이 유기발광다이오드소자(OLED), 2 개의 TFT, 및 1 개의 스토리지 커패시터를 포함한다.

[0117] 도 21 및 도 22는 도 20에 도시된 화소들(204)의 제1 실시예로써 상세 회로와 구동 파형을 나타낸다.

[0118] 도 21 및 도 22를 참조하면, 화소(204)는 유기발광다이오드소자(OLED), 제1 노드(n1)와 제2 노드(n2) 사이에 형성된 스토리지 커패시터(Cst), 제1 및 제2 스캔신호(PSCN1, PSCN2)에 응답하여 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하는 제1 TFT(PM1), 및 제1 노드(n1)의 전압에 따라 유기발광다이오드(OLED)의 전류를 조정하는 제2 TFT(PM2)를 구비한다. 제1 및 제2 TFT(PM1, PM2)는 비정질 또는 폴리실리콘의 반도체층을 가지는 P 타입 MOS-FET들이다.

[0119] 유기발광다이오드소자(OLED)는 애노드전극이 제2 TFT(PM2)의 드레인전극에 접속되고 캐소드전극이 기저전압원(GND)에 접속되며, 도 1과 같은 구조를 가진다. 이 유기발광다이오드소자(OLED)에 흐르는 전류는 제2 TFT(PM2)의 게이트-소스간 전압에 의해 일정하게 유지된다.

[0120] 스토리지 커패시터(Cst)는 제1 노드(n1)와 제2 노드(n2) 사이에 접속되어 빛방출기간(EP) 동안 제2 TFT(PM2)의 게이트-소스간 전압을 일정하게 유지시켜 유기발광다이오드소자(OLED)의 발광량을 일정하게 한다.

[0121] 제1 TFT(PM1)는 스캔라인(S1 내지 Sn)으로부터의 제1 스캔펄스(PSCN1)에 응답하여 빛방출기간(EP)의 초기 스캔타임에 턴-온되어 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하여 데이터전압(Vdata)을 제1 노드(n1)에 공급한다. 그리고 제1 TFT(PM1)는 스캔라인(S1 내지 Sn)으로부터의 제2 스캔펄스(PSCN2)에 응답하여 블랙데이터 삽입기간(BP)의 초기 스캔타임에 턴-온되어 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하여 리셋전압(Vrst)을 제1 노드(n1)에 공급한다. 이 제1 TFT(PM1)의 게이트전극은 스캔라인(S1 내지 Sn)에 접속되고, 소스전극은 데이터라인(D1 내지 Dm)에 접속된다. 그리고 제1 TFT(PM1)의 드레인전극은 제1 노드(n1)에 접속된다.

[0122] 제2 TFT(PM2)는 구동 TFT로써 빛방출기간(EP) 동안 제1 노드(n1)에 공급되는 데이터 전압에 따라 유기발광다이오드소자(OLED)에 전류가 흐르도록 하는 반면에, 블랙데이터 삽입기간(BP) 동안 제1 노드(n1)에 공급되는 리셋전압(Vrst)에 의해 턴-오프되어 고전위 구동전압원(VDD)과 유기발광다이오드소자(OLED) 사이의 전류패스를 차단한다. 이 제2 TFT(PM2)의 게이트전극은 제1 노드(n1)에 접속되고, 소스전극은 고전위 구동전압원(VDD)에 접속된다. 그리고 제2 TFT(PM2)의 드레인전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다.

[0123] 이 화소(204)는 히스테리시스를 갖는 구동 TFT(PM2)로 인하여 발생하는 잔상 현상과 동시에 동영상에서 모션 블러링 현상을 개선할 수 있다. 이와 같은 화소들의 동작을 단계적으로 설명하면 다음과 같다.

[0124] 빛방출기간(EP)의 초기 스캔타임 동안, 제1 스캔펄스(PSCN1)는 저전위 스캔전압으로 발생되어 스캔라인들(S1 내지 Sn)의 전위를 저전위 스캔전압으로 낮춘다. 이 때, 데이터 구동부(202)는 아날로그 데이터전압(Vdata)을 데이터라인들(D1 내지 Dm)에 공급한다. 따라서, 빛방출기간(EP) 동안 제1 TFT(PM1)는 저전위 스캔전압에 의해 턴온되어 비디오 데이터에 대응하는 아날로그 데이터전압(Vdata)을 제1 노드(n1)에 공급한다. 이와 동시에, 스토리지 커패시터(Cst)는 고전위 구동전압(VDD)과 제1 노드(n1)의 차전압 즉, 제2 TFT(PM2)의 게이트-소스간 전압을 저장하며, 제2 TFT(PM2)는 제1 노드(n1)를 경유하여 인가되는 데이터전압에 의해 턴-온되어 소스-드레인간 전류패스를 형성하여 유기발광다이오드소자(OLED)에 전류가 흐르도록 한다.

[0125] 블랙데이터 삽입기간(BP)의 초기 스캔타임 동안, 스캔라인들(S1 내지 Sn)에는 저전위 스캔전압의 제2 스캔펄스(PSCN2)가 공급되고 이와 동시에, 데이터라인들(D1 내지 Dm)에는 블랙 데이터에 대응하는 고전위 리셋전압(Vrst)이 공급된다. 이 때, 제1 TFT(PM1)는 제2 스캔펄스(PSCN2)에 의해 턴-온되어 고전위 리셋전압(Vrst)을 제1 노드(n1)에 공급한다. 그 결과, 제2 TFT(PM2)은 자신의 게이트전극에 인가되는 고전위 리셋전압(Vrst)에 의해 턴-오프되어 초기화되고 유기발광다이오드소자(OLED)의 전류와 발광양은 '0'으로 된다.

[0126] 본 발명은 리셋전압이 매 프레임기간의 블랙데이터 삽입기간(BP) 동안 제2 TFT(PM2)의 게이트전극에 인가되어도 11과 같이 제2 TFT(PM2)의 동작점을 "C"점으로 초기화시킨 후, 다음 프레임에서 데이터전압을 인가한다. 따라서, 제2 TFT(PM2)는 이전 데이터전압의 영향없이 제2 TFT(PM2)의 동작점이 "C" 점에서 "D" 점 쪽으로 이동하여 히스테리시스특성이 나타나지 않게 된다. 또한, 본 발명은 블랙데이터 삽입기간(BP) 동안 유기발광다이오드소자(OLED)의 전류를 차단함으로써 유기발광다이오드소자를 임펄스타입 디스플레이로 동작시켜 동영상에서 모션 블러링이 나타나는 현상을 예방할 수 있다.

[0127] 도 23은 도 20에 도시된 화소(204)의 제2 실시예를 나타낸다.

[0128] 도 23을 참조하면, 화소(204)는 전술한 도 21의 제1 실시예에 비하여 스토리지 커패시터(Cst)의 접속관계만 다르고 그 이외의 회로 구성이 도 21과 실질적으로 동일하다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 유기발광다이오드소자(OLED)의 애노드전극 사이에 접속된다. 이러한 화소(204)의 구동파형은 도 22와 같고, 그 동작은 전술한 도 21의 제1 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0129] 도 24는 도 20에 도시된 화소(204)의 제3 실시예를 나타낸다.

[0130] 도 24를 참조하면, 화소(204)는 전술한 도 21의 제1 실시예에 비하여 유기발광다이오드소자(OLED), 스토리지 커패시터(Cst) 및 제2 TFT(PM2)의 접속관계만 다르고 그 이외의 회로 구성이 도 21과 실질적으로 동일하다. 유기발광다이오드소자(OLED)의 애노드전극은 제2 노드(n2)를 경유하여 고전위 구동전압원(VDD)에 접속되고, 그 캐소드전극은 제2 TFT(PM2)의 소스전극에 접속된다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 기저전압원(GND) 사이에 접속된다. 제2 TFT(PM2)의 게이트전극은 제1 노드(n1)에 접속되고 드레인전극은 기저전압원(GND)에 접속된다. 이러한 화소(204)의 구동파형은 도 22와 같고, 그 동작은 전술한 도 21의 제1 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0131] 도 25는 도 20에 도시된 화소(204)의 제4 실시예를 나타낸다.

[0132] 도 25를 참조하면, 화소(204)는 전술한 도 23의 제3 실시예에 비하여 스토리지 커패시터(Cst)의 접속관계만 다르고 그 이외의 회로 구성이 도 24와 실질적으로 동일하다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 유기발광다이오드소자(OLED)의 캐소드전극 사이에 접속된다. 이러한 화소(204)의 구동파형은 도 22와 같고, 그 동작은 전술한 도 21, 23 및 24의 실시예들과 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0133] 도 26 및 도 27은 도 20에 도시된 화소들(204)의 제5 실시예를 나타낸다.

[0134] 도 26 및 도 27을 참조하면, 화소(204)는 유기발광다이오드소자(OLED), 제1 노드(n1)와 기저전압원(GND) 사이에 형성된 스토리지 커패시터(Cst), 제1 및 제2 스캔신호(NSCN1, NSCN2)에 응답하여 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하는 제1 TFT(NM1), 및 제1 노드(n1)의 전압에 따라 유기발광다이오드(OLED)의 전류를 조정하는 제2 TFT(NM2)를 구비한다. 제1 및 제2 TFT(NM1, NM2)는 비정질 또는 폴리실리콘의 반도체층을 가지는 N 타입 MOS-FET들이다.

[0135] 유기발광다이오드소자(OLED)는 애노드전극이 제2 노드(n2)를 경유하여 고전위 구동전압원(VDD)에 접속되고 캐소드전극이 제2 TFT(NM2)의 드레인전극에 접속되며, 도 1과 같은 구조를 가진다. 이 유기발광다이오드소자(OLED)에 흐르는 전류는 제2 TFT(NM2)의 게이트-소스간 전압에 의해 일정하게 유지된다.

[0136] 스토리지 커패시터(Cst)는 제1 노드(n1)와 기저전압원(GND) 사이에 접속되어 빛방출기간(EP) 동안 제2 TFT(NM

2)의 게이트전압을 일정하게 유지시켜 유기발광다이오드소자(OLED)의 발광량을 일정하게 한다.

[0137] 제1 TFT(NM1)는 스캔라인(S1 내지 Sn)으로부터의 제1 스캔펄스(NSCN1)에 응답하여 빛방출기간(EP)의 초기 스캔타임에 턴-온되어 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하여 데이터전압(Vdata)을 제1 노드(n1)에 공급한다. 그리고 제1 TFT(NM1)는 스캔라인(S1 내지 Sn)으로부터의 제2 스캔펄스(NSCN2)에 응답하여 블랙데이터 삽입기간(BP)의 초기 스캔타임에 턴-온되어 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하여 리셋전압(Vrst)을 제1 노드(n1)에 공급한다. 이 제1 TFT(NM1)의 게이트전극은 스캔라인(S1 내지 Sn)에 접속되고, 드레인전극은 데이터라인(D1 내지 Dm)에 접속된다. 그리고 제1 TFT(NM1)의 소스전극은 제1 노드(n1)에 접속된다.

[0138] 제2 TFT(NM2)는 구동 TFT로써 빛방출기간(EP) 동안 제1 노드(n1)에 공급되는 데이터 전압에 따라 유기발광다이오드소자(OLED)에 전류가 흐르도록 하는 반면에, 블랙데이터 삽입기간(BP) 동안 제1 노드(n1)에 공급되는 리셋전압(Vrst)에 의해 턴-오프되어 유기발광다이오드소자(OLED)의 전류를 차단한다. 이 제2 TFT(NM2)의 게이트전극은 제1 노드(n1)에 접속되고, 드레인전극은 유기발광다이오드소자(OLED)의 캐소드전극에 접속된다. 그리고 제2 TFT(NM2)의 소스전극은 기저전압원(GND)에 접속된다.

[0139] 이와 같은 화소(204)의 동작을 단계적으로 설명하면 다음과 같다.

[0140] 빛방출기간(EP)의 초기 스캔타임 동안, 제1 스캔펄스(NSCN1)는 고전위 스캔전압으로 발생되어 스캔라인들(S1 내지 Sn)의 전위를 고전위 스캔전압으로 높인다. 이 때, 데이터 구동부(202)는 아날로그 데이터전압(Vdata)을 데이터라인들(D1 내지 Dm)에 공급한다. 따라서, 빛방출기간(EP) 동안 제1 TFT(NM1)는 고전위 스캔전압에 의해 턴온되어 비디오 데이터에 대응하는 아날로그 데이터전압(Vdata)을 제1 노드(n1)에 공급한다. 이와 동시에, 스토리지 커패시터(Cst)는 제1 노드(n1)의 전압 즉, 데이터전압(Vdata)을 저장하며, 제2 TFT(NM2)는 제1 노드(n1)의 데이터전압에 의해 턴-온되어 유기발광다이오드소자(OLED)에 전류가 흐르도록 한다.

[0141] 블랙데이터 삽입기간(BP)의 초기 스캔타임 동안, 스캔라인들(S1 내지 Sn)에는 고전위 스캔전압의 제2 스캔펄스(NSCN2)가 공급되고 이와 동시에, 데이터라인들(D1 내지 Dm)에는 블랙 데이터에 대응하는 최저전위 아날로그 감마보상전압 혹은 그 이하의 저전위 리셋전압(Vrst)이 공급된다. 이 때, 제1 TFT(NM1)는 제2 스캔펄스(NSCN2)에 의해 턴-온되어 저전위 리셋전압(Vrst)을 제1 노드(n1)에 공급한다. 그결과, 제2 TFT(NM2)는 자신의 게이트전극에 인가되는 저전위 리셋전압(Vrst)에 의해 턴-오프되어 초기화되고 유기발광다이오드소자(OLED)의 전류와 발광양은 '0'으로 된다.

[0142] 도 28은 도 20에 도시된 화소(204)의 제6 실시예를 나타낸다.

[0143] 도 28을 참조하면, 화소(204)는 전술한 도 26의 제5 실시예에 비하여 유기발광다이오드소자(OLED), 스토리지 커패시터(Cst) 및 제2 TFT(NM2)의 접속관계만 다르고 그 이외의 회로 구성이 도 26과 실질적으로 동일하다. 유기발광다이오드소자(OLED)의 애노드전극은 제2 TFT(NM2)의 소스전극에 접속되고 그 캐소드전극은 기저전압원(GND)에 접속된다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 제2 노드(n2) 사이에 접속된다. 제2 TFT(NM2)의 게이트전극은 제1 노드(n1)에 접속되고, 드레인전극은 제2 노드(n2)에 접속된다. 이러한 화소(204)의 구동파형은 도 27과 같고, 그 동작은 전술한 도 26의 제5 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0144] 도 29는 도 20에 도시된 화소(204)의 제7 실시예를 나타낸다.

[0145] 도 29를 참조하면, 화소(204)는 전술한 도 28의 제6 실시예에 비하여 스토리지 커패시터(Cst)의 접속관계만 다르고 그 이외의 회로 구성이 도 28과 실질적으로 동일하다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 유기발광다이오드소자(OLED)의 애노드전극 사이에 접속된다. 이러한 화소(204)의 구동파형은 도 27과 같고, 그 동작은 전술한 도 26, 28의 실시예들과 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0146] 도 30은 도 20에 도시된 화소(204)의 제8 실시예를 나타낸다.

[0147] 도 30을 참조하면, 화소(204)는 전술한 도 26의 제5 실시예에 비하여 스토리지 커패시터(Cst)의 접속관계만 다르고 그 이외의 회로 구성이 도 26과 실질적으로 동일하다. 스토리지 커패시터(Cst)는 제1 노드(n1)와 유기발광다이오드소자(OLED)의 캐소드전극 사이에 접속된다. 이러한 화소(204)의 구동파형은 도 27과 같고, 그 동작은 전술한 도 26의 제5 실시예와 실질적으로 동일하므로 그에 대한 상세한 설명을 생략하기로 한다.

[0148] 한편, 도 9, 12, 18, 19, 21, 23, 26, 30 등과 같이 TFT의 드레인전극에 유기발광다이오드소자(OLED)가 접속된 화소 구동회로는 유기발광다이오드소자(OLED)에 흐르는 전류가 구동 TFT의 게이트-소스간 전압에 의해서만 결정

되므로 유기발광다이오드소자(OLED)의 특성(문턱전압 등)과 상관없이 유기발광다이오드소자(OLED)의 전류를 일정하게 흘려 줄 수 있는 전류 소스(Current source) 회로이다. 이에 비하여, 도 13, 15, 16, 17, 24, 25, 28, 29 등과 같이 TFT의 소스전극에 유기발광다이오드소자(OLED)가 접속된 화소 구동회로는 게이트 전압에 거의 비례관계를 갖는 전압이 TFT의 소스에 나타나고(Source follower), 이 전압과 고전위 구동전압(VDD)의 차전압 또는, 기저전압(GND)과의 차전압에 의해 유기발광다이오드소자(OLED)에 전류가 흐르는 화소 구동회로이다.

[0149] 도 31은 본 발명의 제3 실시예에 따른 유기발광다이오스 표시소자를 나타낸다.

[0150] 도 31을 참조하면, 본 발명의 제3 실시예에 따른 유기발광다이오드 표시소자는 m×n 개의 화소들(294)이 형성되는 표시패널(290)과, m 개의 데이터라인들(D1 내지 Dm)에 데이터전압과 리셋전압을 교대로 공급하기 위한 데이터 구동부(292)와, n 개의 제1 스캔라인들(S1 내지 Sn)에 제1 및 제2 스캔펄스를 순차적으로 공급하고 n 개의 제2 스캔라인들(SB1 내지 SBn)에 제1 및 제2 역위상 스캔펄스를 순차적으로 공급하기 위한 스캔 구동부(293)와, 상기 구동부들(292, 293)을 제어하기 위한 타이밍 콘트롤러(291)를 구비한다.

[0151] 표시패널(290)에서, 스캔라인들(S1 내지 Sn, SB1 내지 SBn)과 데이터라인들(D1 내지 Dm)의 교차로 정의된 화소영역들에 화소들(294)이 형성된다. 이러한 표시패널(290)에는 정전압의 기준전압(Vref), 고전위 구동전압(VDD) 및 기저전압(GND)을 각각의 화소들(294)에 공급하기 위한 신호배선들이 형성된다.

[0152] 데이터 구동부(292)는 타이밍 콘트롤러(291)로부터의 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압으로 변환한다. 그리고 데이터 구동부(292)는 타이밍 콘트롤러(291)로부터의 제어신호(DDC)에 응답하여 아날로그 감마보상전압을 데이터전압으로써 프로그래밍기간(PP)의 스캔타임 동안 데이터라인들(D1 내지 Dm)에 공급한 후, 블랙데이터 삽입기간(BP)의 스캔타임 동안 리셋전압(Vrst)을 데이터라인들(D1 내지 Dm)에 공급한다. 데이터전압은 제1 비반전 및 역위상 스캔펄스에 동기되고, 리셋전압은 제2 비반전 및 역위상 스캔펄스에 동기된다.

[0153] 스캔 구동부(293)는 타이밍 콘트롤러(291)로부터의 제어신호(SDC)에 응답하여 프로그래밍기간(PP)의 스캔타임 동안 제1 스캔펄스(PSCN1)를 제1 스캔라인들(S1 내지 Sn)에 순차적으로 공급함과 동시에, 상기 제1 스캔펄스에 대하여 역위상(또는 180°)으로 반전된 제1 역위상 스캔펄스(PSCB1)를 제2 스캔라인들(SB1 내지 SBn)에 순차적으로 공급한다. 이어서, 스캔 구동부(293)는 블랙데이터 삽입기간(BP)의 스캔타임 동안 제2 스캔펄스(PSCN2)를 제1 스캔라인들(S1 내지 Sn)에 순차적으로 공급함과 동시에, 상기 제2 스캔펄스(PSCB2)에 대하여 역위상으로 발생되는 제2 역위상 스캔펄스를 제2 스캔라인들(SB1 내지 SBn)에 순차적으로 공급한다. 제2 비반전 및 역위상 스캔펄스(PSCN2, PSCB2)의 펄스폭은 도 33과 같이 1 프레임 기간 내에서 블랙데이터 삽입기간(BP)이 프로그래밍기간(PP)과 빛방출기간(EP) 보다 짧게 되도록 제1 비반전 및 역위상 스캔펄스(PSCN1, PSCB1)의 펄스폭보다 작아도 된다. 빛방출기간(EP)은 도 33에서 프로그래밍 기간(PP)과 블랙데이터 삽입기간(BP) 보다 길다.

[0154] 타이밍 콘트롤러(291)는 디지털 비디오 데이터(RGB)를 데이터 구동부(292)에 공급하고 수직/수평 동기신호와 클럭신호 등을 이용하여 스캔 구동부(293)와 데이터 구동부(292)의 동작 타이밍을 제어하기 위한 제어신호(DDC, SDC)를 발생한다.

[0155] 화소들(294) 각각은 도 32, 34와 같이 유기발광다이오드소자(OLED), 4 개의 TFT, 및 1 개의 스토리지 커패시터를 포함한다.

[0156] 도 32 및 도 33은 도 31에 도시된 화소들(294)의 제1 실시예로써 상세 회로와 구동 파형을 나타낸다.

[0157] 도 32 및 도 33을 참조하면, 화소(294)는 유기발광다이오드소자(OLED), 제1 노드(n1)와 제2 노드(n2) 사이에 형성된 스토리지 커패시터(Cst), 스캔펄스들(PSCN1, PSCN2)에 의해 턴-온되어 기준전압 공급배선과 제2 노드(n2) 사이의 전류패스를 형성하는 제1a TFT(PM1a), 스캔펄스들(PSCN1, PSCN2)에 응답하여 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하는 제1b TFT(PM1b), 제1 노드(n1)의 전압에 따라 유기발광다이오드(OLED)의 전류를 조정하는 제2 TFT(PM2), 및 역위상 스캔펄스들(PSCB1, PSCB2)에 의해 턴-오프되어 고전위 구동전압 공급배선과 제2 노드(n2) 사이의 전류패스를 차단하는 제3 TFT(PM3)를 구비한다. 제1 내지 제3 TFT(PM1a 내지 PM3)은 비정질 또는 폴리실리콘의 반도체층을 가지는 P 타입 MOS-FET들이다.

[0158] 유기발광다이오드소자(OLED)는 애노드전극이 제2 TFT(PM2)의 드레인전극에 접속되고 캐소드전극이 기저전압원(GND)에 접속되며, 도 1과 같은 구조를 가진다.

[0159] 스토리지 커패시터(Cst)는 제1 노드(n1)와 제2 노드(n2) 사이에 접속된다.

[0160] 제1a TFT(PM1a)는 프로그래밍기간(PP) 동안 제1 스캔펄스(PSCN1)에 의해 턴-온되어 기준전압(Vref)을 제2 노드(n2)에 공급한 후에 빛방출기간(EP) 동안 턴-오프된다. 그리고 제1a TFT(PM1a)는 블랙데이터 삽입기간(BP) 동

안 제2 스캔펄스(PSCN2)에 의해 다시 턴-온되어 기준전압(Vref)을 제2 노드(n2)에 공급한다. 이 제1a TFT(PM1a)의 게이트전극은 제1 스캔라인(S1 내지 Sn)에 접속되고, 소스전극은 기준전압 공급배선에 접속된다. 그리고 제1a TFT(PM1a)의 드레인전극은 제2 노드(n2)에 접속된다. 기준전압(Vref)과 리셋전압(Vrst)은 전술한 Q실TL시예와 같이 감마보상전압들 중에서 블랙 데이터에 대응하는 최고전위 아날로그 감마보상전압으로 발생된다.

[0161] 제1b TFT(PM1b)는 제1 및 제2 스캔펄스(PSCN1, PSCN2)에 의해 제1 a TFT(PM1a)와 동시에 턴-온/오프되어 데이터라인(D1 내지 Dm)으로부터의 데이터전압과 리셋전압(Vrst)을 제1 노드(n1)에 교대로 공급한다. 이 제1b TFT(PM1b)의 게이트전극은 제1 스캔라인(S1 내지 Sn)에 접속되고, 소스전극은 데이터라인(D1 내지 Dm)에 접속된다. 그리고 제1b TFT(PM1b)의 드레인전극은 제1 노드(n1)에 접속된다.

[0162] 제2 TFT(PM2)는 빛방출기간(EP) 동안 제1 노드(n1)의 전압에 따라 유기발광다이오드소자(OLED)에 전류가 흐르도록 하는 구동소자로써, 블랙데이터 삽입기간(BP) 동안 제1 노드(n1)에 인가되는 리셋전압(Vrst)에 의해 턴-오프되어 유기발광다이오드소자(OLED)의 전류패스를 차단한다. 이 제2 TFT(PM2)의 게이트전극은 제1 노드(n1)에 접속되고, 소스전극은 고전위 구동전압원(VDD)에 접속된다. 그리고 제2 TFT(PM2)의 드레인전극은 유기발광다이오드소자(OLED)의 애노드전극에 접속된다.

[0163] 제3 TFT(PM3)는 프로그래밍기간(PP) 동안 제1 역위상 스캔펄스(PSCB1)에 의해 턴-오프되어 고전위 구동전압원(VDD)과 제2 노드(n2) 사이의 전류패스를 차단한 후, 빛방출기간(EP) 동안 제2 스캔라인(SB1 내지 SBn)으로부터의 저전위 스캔전압에 의해 턴-온되어 고전위 구동전압(VDD)을 제2 노드(n2)에 공급한다. 이어서, 제3 TFT(PM3)는 블랙데이터 삽입기간(BP) 동안 제2 역위상 스캔펄스(PSCB2)에 의해 턴-오프된 된 후, 제2 역위상 스캔펄스(PSCB2)의 전압이 저전위 스캔전압으로 변화되어 제2 스캔라인(SB1 내지 SBn)의 전압이 저전위 스캔전압으로 될 때 턴-온됨으로써 고전위 구동전압(VDD)을 제2 노드(n2)에 공급한다.

[0164] 이 화소(294)는 히스테리시스를 갖는 구동 TFT(PM2)로 인하여 발생하는 잔상 현상과 동시에 동영상에서 모션 블러링 현상을 개선할 수 있다. 또한, 이 화소(294)는 유기발광다이오드소자(OLED)의 전류에서 고전위 구동전압(VDD)의 영향을 최소화하여 고전위 구동전압(VDD)의 전압강하로 인한 화질저하를 예방할 수 있다. 이러한 화소(294)의 동작을 단계적으로 설명하면 다음과 같다.

[0165] 프로그래밍기간(PP) 동안, 제1 스캔라인들(S1 내지 Sn)에는 저전위 스캔전압의 제1 스캔펄스(PSCN1)이 공급되는 반면에, 제2 스캔라인들(SB1 내지 SBn)에는 고전위 비스캔전압의 제1 역위상 스캔펄스(PSCB1)이 공급된다. 데이터라인들(D1 내지 Dm)에는 제1 스캔펄스(PSCN1)에 동기되는 데이터전압(Vdata)이 공급된다. 이 프로그래밍기간(PP) 동안, 제1a 및 제1b TFT(PM1a, PM1b)는 제1 스캔라인들(S1 내지 Sn)의 저전위 스캔전압에 의해 턴-온되는 반면, 제3 TFT(PM3)는 제2 스캔라인들(SB1 내지 SBn)의 고전위 비스캔전압에 의해 턴-오프된다. 따라서, 제2 노드(n2)는 기준전압(Vref)으로 충전되고 제1 노드(n1)는 데이터전압(Vdata)으로 충전된다. 즉, 제1 노드(n1)의 전압을 'Vn1'이라 하고 제2 노드(n2)의 전압을 'Vn2'이라 하면, 프로그래밍기간 동안 제1 및 제2 노드(n1, n2)의 전압은 Vn1=Vdata, Vn2=Vref로 된다. 그리고 스토리지 커패시터(Cst)는 데이터전압(Vdata)과 기준전압(Vref)의 차전압을 충전한다.

[0166] 빛방출기간(EP) 동안, 제1 스캔라인들(S1 내지 Sn)의 전위는 고전위 비스캔전압으로 반전되는 반면에, 제2 스캔라인들(SB1 내지 SBn)의 전위는 저전위 스캔전압으로 반전된다. 빛방출기간(EP) 동안, 제1a 및 제1b TFT(PM1a, PM1b)는 제1 스캔라인들(S1 내지 Sn)의 고전위 비스캔전압에 의해 턴-오프되는 반면, 제3 TFT(PM3)는 제2 스캔라인들(SB1 내지 SBn)의 저전위 스캔전압에 의해 턴-온된다. 따라서, 제2 노드(n2)에는 고전위 구동전압(VDD)이 공급되고, 스토리지 커패시터(Cst)의 전압은 부트스트랩핑(boot strapping)된다. 빛방출기간(EP) 동안, 제1 및 제2 노드(n1, n2)의 전압은 Vn1=VDD+Vdata-Vref, Vn2=VDD이다. 이 때, 제2 TFT(PM2)에 의해 흐르는 유기발광다이오드소자(OLED)의 전류(I_{OLED})는 아래의 수학식 1과 같다.

수학식 1

$$I_{OLED} = \frac{k}{2}\frac{W}{L}(Vref\text{-}Vdata\text{-}|Vth|)^2$$

[0167]

[0168] 여기서, 'Vth'는 제2 TFT(PM2)의 문턱전압, 'k'는 제2 TFT(PM2)의 이동도 및 기생용량을 함수로 하는 상수값, 'L'은 제2 TFT(PM2)의 채널길이, 'W'는 제2 TFT(PM2)의 채널폭을 각각 의미한다.

[0169] 수학식 1에서 알 수 있는 바, 본 발명에 따른 유기발광다이오드 표시소자에서 빛방출기간(EP) 동안 유기발광다이오드소자(OLED)에 흐르는 전류(I_{OLED})를 정의하는 수식에는 고전위 구동전압(VDD)의 항이 없다. 즉, 빛방출기간(EP) 동안 유기발광다이오드소자(OLED)에 흐르는 전류(I_{OLED})는 고전위 구동전압(VDD)에 전혀 영향을 받지 않는다.

[0170] 블랙데이터 삽입기간(BP)의 초기 스캔타임 동안, 제1 스캔라인들(S1 내지 Sn)의 전위는 제2 스캔펄스(PSCN2)에 의해 저전위 스캔전압으로 다시 반전되는 반면에, 제2 스캔라인들(SB1 내지 SBn)의 전위는 고전위 비스캔전압으로 다시 반전된다. 이 때, 데이터라인들에는 리셋전압(Vrst)이 공급된다. 이 블랙데이터 삽입기간(BP)의 초기 스캔타임 동안, 제1a 및 제1b TFT(PM1a, PM1b)는 자신의 게이트전극에 인가되는 저전위 스캔전압에 의해 턴-온되는 반면, 제3 TFT(PM3)는 자신의 게이트전극에 인가되는 고전위 비스캔전압에 의해 턴-오프된다. 따라서, 블랙데이터 삽입기간(BP)의 초기 스캔타임 동안, 제1 노드(n1)의 전압은 Vn1=Vrst으로 되고 제2 노드(n2)의 전압은 Vn2=Vref로 된다. 그 이후, 블랙 데이터 삽입기간(BP)의 나머지 기간 동안 스캔라인들(S1 내지 Sn)과 비스캔라인들(SB1 내지 SBn)의 전위 반전에 의해 제1 노드(n1)의 전압은 Vn1=Vrst+VDD-Vref으로 변화되고 제2 노드(n2)의 전압은 Vn2=VDD로 변화된다. 여기서, "Vrst+VDD-Vref"이 제2 TFT(PM2)의 턴-오프가 가능하도록 하여 유기발광다이오드소자(OLED)가 발광하지 않을 수 있을 정도로 충분히 높아야 한다.

[0171] 도 34 및 도 35은 도 31에 도시된 화소들(294)의 제2 실시예로써 상세 회로와 구동 파형을 나타낸다.

[0172] 도 34 및 도 35을 참조하면, 화소(294)는 유기발광다이오드소자(OLED), 제1 노드(n1)와 제2 노드(n2) 사이에 형성된 스토리지 커패시터(Cst), 스캔펄스들(NSCN1, NSCN2)에 의해 턴-온되어 기준전압 공급배선과 제2 노드(n2) 사이의 전류패스를 형성하는 제1a TFT(NM1a), 스캔펄스들(NSCN1, NSCN2)에 응답하여 데이터라인(D1 내지 Dm)과 제1 노드(n1) 사이의 전류패스를 형성하는 제1b TFT(NM1b), 제1 노드(n1)의 전압에 따라 유기발광다이오드(OLED)의 전류를 조정하는 제2 TFT(NM2), 및 역위상 스캔펄스들(NSCB1, NSCB2)에 의해 턴-오프되어 기저전압원(GND)과 제2 노드(n2) 사이의 전류패스를 차단하는 제3 TFT(NM3)를 구비한다. 제1 내지 제3 TFT(NM1a 내지 NM3)은 비정질 또는 폴리실리콘의 반도체층을 가지는 N 타입 MOS-FET들이다.

[0173] 유기발광다이오드소자(OLED)는 애노드전극이 고전위 구동전압원(VDD)에 접속되고 캐소드전극이 제2 TFT(NM2)의 드레인전극에 접속되며, 도 1과 같은 구조를 가진다.

[0174] 스토리지 커패시터(Cst)는 제1 노드(n1)와 제2 노드(n2) 사이에 접속된다.

[0175] 제1a TFT(NM1a)는 프로그래밍기간(PP) 동안 제1 스캔펄스(NSCN1)에 의해 턴-온되어 기준전압(Vref)을 제2 노드(n2)에 공급한 후에 빛방출기간(EP) 동안 턴-오프된다. 그리고 제1a TFT(NM1a)는 블랙데이터 삽입기간(BP) 동안 제2 스캔펄스(NSCN2)에 의해 다시 턴-온되어 리셋전압(Vrst)을 제2 노드(n2)에 공급한다. 이 제1a TFT(NM1a)의 게이트전극은 제1 스캔라인(S1 내지 Sn)에 접속되고, 드레인전극은 기준전압 공급배선에 접속된다. 그리고 제1a TFT(NM1a)의 소스전극은 제2 노드(n2)에 접속된다.

[0176] 제1b TFT(NM1b)는 제1 및 제2 스캔펄스(NSCN1, NSCN2)에 의해 제1 a TFT(NM1a)와 동시에 턴-온/오프되어 데이터라인(D1 내지 Dm)으로부터의 데이터전압과 리셋전압을 제1 노드(n1)에 교대로 공급한다. 이 제1b TFT(NM1b)의 게이트전극은 제1 스캔라인(S1 내지 Sn)에 접속되고, 드레인전극은 데이터라인(D1 내지 Dm)에 접속된다. 그리고 제1b TFT(NM1b)의 소스전극은 제1 노드(n1)에 접속된다.

[0177] 제2 TFT(NM2)는 빛방출기간(EP) 동안 제1 노드(n1)의 전압에 따라 유기발광다이오드소자(OLED)에 전류가 흐르도록 하고, 블랙데이터 삽입기간(BP) 동안 제1 노드(n1)에 인가되는 리셋전압(Vrst)에 의해 턴-오프되어 유기발광다이오드소자(OLED)의 전류패스를 차단한다. 이 제2 TFT(NM2)의 게이트전극은 제1 노드(n1)에 접속되고, 드레인전극은 유기발광다이오드소자(OLED)의 캐소드전극에 접속된다. 그리고 제2 TFT(NM2)의 소스전극은 기저전압원(GND)에 접속된다.

[0178] 제3 TFT(NM3)는 프로그래밍기간(PP) 동안 제1 역위상 스캔펄스(NSCB1)에 의해 턴-오프되어 기저전압원(GND)과 제2 노드(n2) 사이의 전류패스를 차단한 후, 빛방출기간(EP) 동안 제2 스캔라인(SB1 내지 SBn)으로부터의 고전위 스캔전압에 의해 턴-온되어 기저전압(GND)을 제2 노드(n2)에 공급한다. 이어서, 제3 TFT(NM3)는 블랙데이터 삽입기간(BP) 동안 제2 역위상 스캔펄스(NSCB2)에 의해 턴-오프된 된 후, 제2 역위상 스캔펄스(NSCB2)의 전압이 고전위 스캔전압으로 변화되어 제2 스캔라인(SB1 내지 SBn)의 전압이 고전위 스캔전압으로 될 때 턴-온됨으로써 기저전압을 제2 노드(n2)에 공급한다.

[0179] 이 화소(294)는 히스테리시스를 갖는 구동 TFT(NM2)로 인하여 발생하는 잔상 현상과 동시에 동영상에서 모션 블

러링 현상을 개선할 수 있다. 또한, 이 화소(294)는 유기발광다이오드소자(OLED)의 전류에서 기저전압(GND)의 영향을 최소화하여 기저전압(GND)의 변화로 인한 화질저하를 예방할 수 있다. 이러한 화소(294)의 동작을 단계적으로 설명하면 다음과 같다.

[0180] 프로그래밍기간(PP) 동안, 제1 스캔라인들(S1 내지 Sn)에는 고전위 스캔전압의 제1 스캔펄스(NSCN1)가 공급되는 반면에, 제2 스캔라인들(SB1 내지 SBn)에는 저전위 비스캔전압의 제1 역위상 스캔펄스(NSCB1)가 공급된다. 데이터라인들(D1 내지 Dm)에는 제1 스캔펄스(NSCN1)에 동기되는 데이터전압(Vdata)이 공급된다. 이 프로그래밍기간(PP) 동안, 제1a 및 제1b TFT(NM1a, NM1b)는 제1 스캔라인들(S1 내지 Sn)의 고전위 스캔전압에 의해 턴-온되는 반면, 제3 TFT(NM3)는 제2 스캔라인들(SB1 내지 SBn)의 저전위 비스캔전압에 의해 턴-오프된다. 따라서, 제2 노드(n2)는 기준전압(Vref)으로 충전되고 제1 노드(n1)는 데이터전압(Vdata)으로 충전된다. 여기서, 기준전압(Vref)은 기저전압(GND) 이하의 전압이다.

[0181] 빛방출기간(EP) 동안, 제1 스캔라인들(S1 내지 Sn)의 전위는 저전위 비스캔전압으로 반전되는 반면에, 제2 스캔라인들(SB1 내지 SBn)의 전위는 고전위 스캔전압으로 반전된다. 빛방출기간(EP) 동안, 제1a 및 제1b TFT(NM1a, NM1b)는 제1 스캔라인들(S1 내지 Sn)의 저전위 비스캔전압에 의해 턴-오프되는 반면, 제3 TFT(NM3)는 제2 스캔라인들(SB1 내지 SBn)의 고전위 스캔전압에 의해 턴-온된다. 따라서, 제2 노드(n2)에는 기저전압(GND)이 공급되고, 스토리지 커패시터(Cst)의 전압은 부트스트랩핑(boot strapping)된다. 빛방출기간(EP) 동안, 제1 및 제2 노드(n1, n2)의 전압은 Vn1=Vdata+GND+Vref, Vn2=GND이다. 이 때, 제2 TFT(NM2)에 의해 흐르는 유기발광다이오드소자(OLED)의 전류(I_{OLED})는 수학식 2와 같다.

수학식 2

$$I_{OLED} = \frac{k}{2}\frac{W}{L}(Vdata-Vref-|Vth|)^2$$

[0182]

[0183] 여기서, 'Vth'는 제2 TFT(NM2)의 문턱전압, 'k'는 제2 TFT(NM2)의 이동도 및 기생용량을 함수로 하는 상수값, 'L'은 제2 TFT(NM2)의 채널길이, 'W'는 제2 TFT(NM2)의 채널폭을 각각 의미한다.

[0184] 수학식 2에서 알 수 있는 바, 빛방출기간(EP) 동안 유기발광다이오드소자(OLED)에 흐르는 전류(I_{OLED})는 기저전압(GND)에 전혀 영향을 받지 않는다.

[0185] 블랙데이터 삽입기간(BP)의 초기 스캔타임 동안, 제1 스캔라인들(S1 내지 Sn)의 전위는 제2 스캔펄스(NSCN2)에 의해 고전위 스캔전압으로 다시 반전되는 반면에, 제2 스캔라인들(SB1 내지 SBn)의 전위는 저전위 비스캔전압으로 다시 반전된다. 이 때, 데이터라인들에는 리셋전압(Vrst)이 공급된다. 이 블랙데이터 삽입기간(BP)의 초기 스캔타임 동안, 제1a 및 제1b TFT(NM1a, NM1b)는 자신의 게이트전극에 인가되는 고전위 스캔전압에 의해 턴-온되는 반면, 제3 TFT(NM3)는 자신의 게이트전극에 인가되는 저전위 비스캔전압에 의해 턴-오프된다. 따라서, 블랙데이터 삽입기간(BP)의 초기 스캔타임 동안, 제1 노드(n1)의 전압은 리셋전압(Vrst)으로 되고, 제2 노드(n2)의 전압은 기준전압(Vref)으로 된다. 그 이후, 블랙 데이터 삽입기간(BP)의 나머지 기간 동안 스캔라인들(S1 내지 Sn)과 제2 스캔라인들(SB1 내지 SBn) 전위 반전에 의해 제1 노드(n1)의 전압은 Vn1=Vrst-Vref으로 변화되고 제2 노드(n2)의 전압은 Vn2=GND로 변화된다. 여기서, "Vrst-Vref"의 턴-오프가 가능하도록 하여 유기발광다이오드소자(OLED)가 발광하지 않을 수 있을 정도로 충분히 낮아야 한다.

[0186] 한편, 전술한 실시예에서 각 화소의 구동회로에는 동일 채널특성을 가지는 TFT들이 형성되는 예를 중심으로 설명되었지만 CMOS(Complementary Metal Oxide Semiconductor) 공정을 이용하면 하나의 화소에 서로 다른 채널특성을 갖는 TFT들이 형성될 수 있다. 하나의 화소에 N 타입 MOS-FET와 P 타입 MOS-FET가 함께 형성되는 경우에는 스캔펄스들의 전압도 그 채널특성에 따라 달라져야 한다.

발명의 효과

[0187] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시소자는 두 개 이상의 스위치소자들을 이용하여 히스테리특성을 갖는 TFT에 의해 발생하는 잔상현상과 모션 블러링 현상을 개선할 수 있다. 나아가, 본 발명은 유기발광다이오드소자에 흐르는 전류가 구동전압 공급배선 또는 기저전압 공급배선으로 인한 전압변화에 영향을 받

지 않게 하여 대형패널에서 휘도 균일도를 향상시킬 수 있다.

[0188] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

도면의 간단한 설명

[0001] 도 1은 통상의 유기발광다이오드 표시소자의 구조를 개략적으로 나타내는 도면.

[0002] 도 2는 통상의 액티브 매트릭스 방식의 유기발광다이오드 표시소자에 있어서 한 화소를 등가적으로 나타내는 회로도.

[0003] 도 3a는 박막트랜지스터의 히스테리시스특성을 보여 주는 그래프.

[0004] 도 3b는 도 3a에 도시된 그래프의 일부를 확대하여 보여 주는 그래프.

[0005] 도 4는 히스테리시스특성에 따라 박막트랜지스터의 동작점이 변하는 예를 보여 주는 그래프.

[0006] 도 5a는 잔상을 확인하기 위한 테스트 데이터의 일예를 보여 주는 도면.

[0007] 도 5b는 도 5a의 테스트 데이터 인가 후, 중간 계조를 표현할 때 나타나는 잔상 현상의 일예를 보여 주는 도면.

[0008] 도 6은 홀드타입 표시소자의 특성을 보여 주는 그래프.

[0009] 도 7은 임펄스타입 표시소자의 특성을 보여 주는 그래프.

[0010] 도 8은 본 발명의 제1 실시예에 따른 유기발광다이오드 표시소자를 나타내는 블록도.

[0011] 도 9는 도 8에 도시된 화소의 제1 실시예를 보여 주는 상세 회로도.

[0012] 도 10은 도 9에 도시된 화소의 구동 파형을 보여 주는 파형도.

[0013] 도 11은 도 10에 도시된 구동 박막트랜지스터의 동작을 보여 주는 그래프.

[0014] 도 12는 도 8에 도시된 화소의 제2 실시예를 보여 주는 상세 회로도.

[0015] 도 13은 도 8에 도시된 화소의 제3 실시예를 보여 주는 상세 회로도.

[0016] 도 14는 도 13에 도시된 화소의 구동 파형을 보여 주는 파형도.

[0017] 도 15는 도 8에 도시된 화소의 제4 실시예를 보여 주는 상세 회로도.

[0018] 도 16은 도 8에 도시된 화소의 제5 실시예를 보여 주는 상세 회로도.

[0019] 도 17은 도 8에 도시된 화소의 제6 실시예를 보여 주는 상세 회로도.

[0020] 도 18은 도 8에 도시된 화소의 제7 실시예를 보여 주는 상세 회로도.

[0021] 도 19는 도 8에 도시된 화소의 제8 실시예를 보여 주는 상세 회로도.

[0022] 도 20은 본 발명의 제2 실시예에 따른 유기발광다이오드 표시소자를 나타내는 블록도.

[0023] 도 21은 도 20에 도시된 화소의 제1 실시예를 보여 주는 상세 회로도.

[0024] 도 22는 도 21에 도시된 화소의 구동 파형을 보여 주는 파형도.

[0025] 도 23은 도 20에 도시된 화소의 제2 실시예를 보여 주는 상세 회로도.

[0026] 도 24는 도 20에 도시된 화소의 제3 실시예를 보여 주는 상세 회로도.

[0027] 도 25는 도 20에 도시된 화소의 제4 실시예를 나타낸다.

[0028] 도 26은 도 20에 도시된 화소의 제5 실시예를 보여 주는 상세 회로도.

[0029] 도 27은 도 26에 도시된 화소의 구동 파형을 보여 주는 파형도.

[0030] 도 28은 도 20에 도시된 화소의 제6 실시예를 보여 주는 상세 회로도.

[0031] 도 29는 도 20에 도시된 화소의 제7 실시예를 보여 주는 상세 회로도.

[0032] 도 30은 도 20에 도시된 화소의 제8 실시예를 보여 주는 상세 회로도.

[0033] 도 31은 본 발명의 제3 실시예에 따른 유기발광다이오드 표시소자를 나타내는 블록도.

[0034] 도 32는 도 31에 도시된 화소의 제1 실시예를 보여 주는 상세 회로도.

[0035] 도 33은 도 32에 도시된 화소의 구동 파형을 보여 주는 파형도.

[0036] 도 34는 도 31에 도시된 화소의 제2 실시예를 보여 주는 상세 회로도.

[0037] 도 35는 도 34에 도시된 화소의 구동 파형을 보여 주는 파형도.

[0038] < 도면의 주요 부분에 대한 부호의 설명 >

[0039] 80, 200, 290 : 표시패널 81, 201, 291 : 타이밍 콘트롤러

[0040] 82, 202, 292 : 데이터 구동부 83, 203, 293 : 게이트 구동부

[0041] 84, 204, 294 : 화소

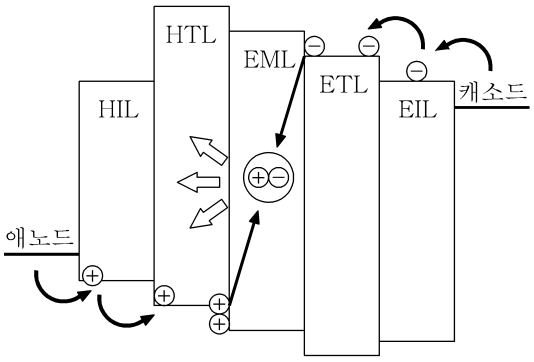
[0042] PM1 내지 PM3, NM1 내지 NM3 : 박막트랜지스터

[0043] Cst : 스토리지 커패시터 PP : 프로그래밍기간

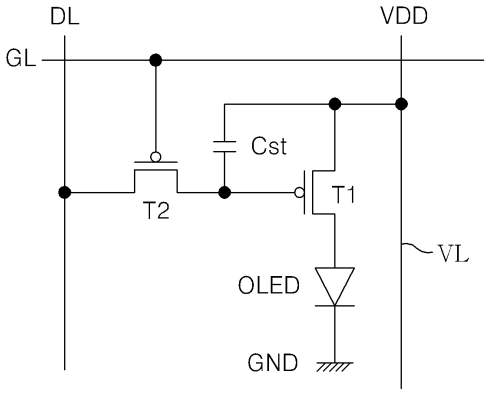
[0044] EP : 빛방출기간 BP : 블랙데이터 삽입기간

도면

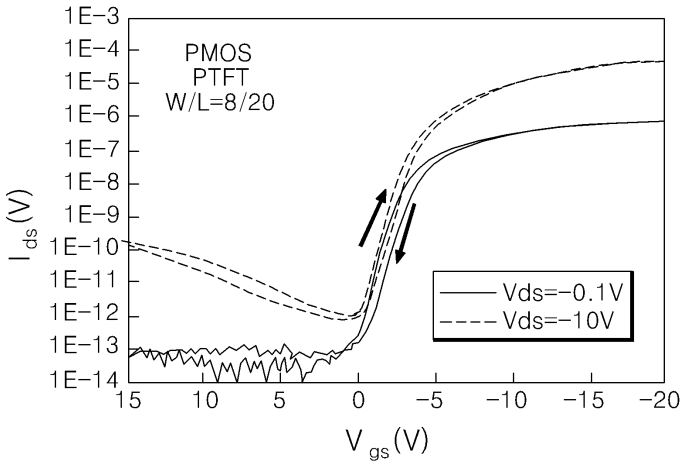
도면1



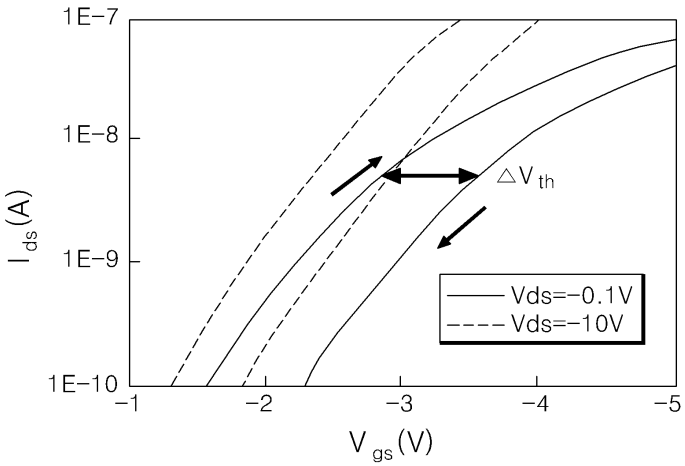
도면2



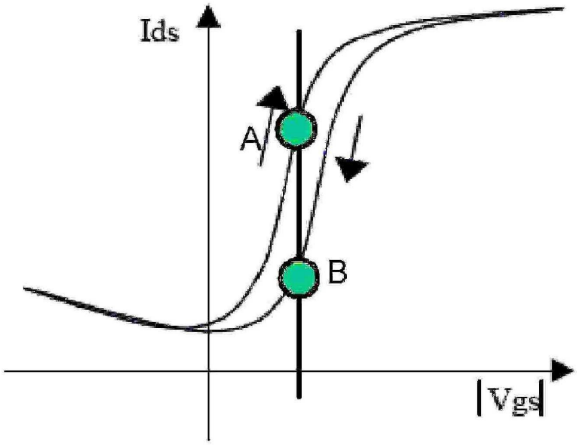
도면3a



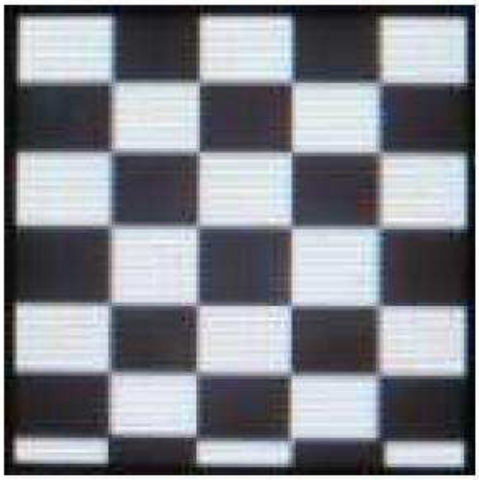
도면3b



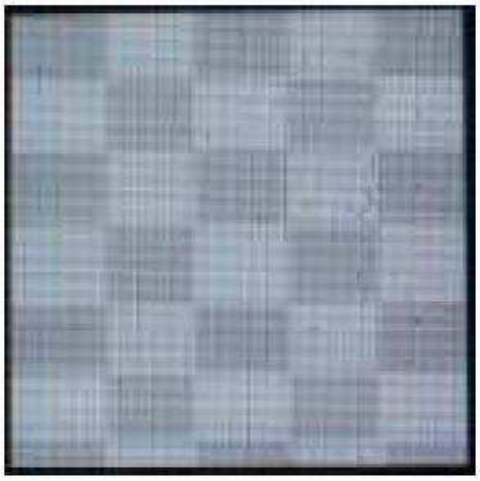
도면4



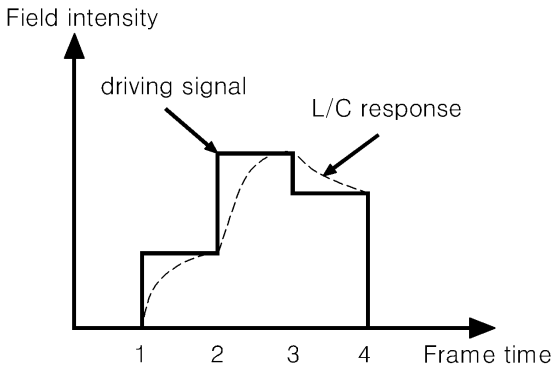
도면5a



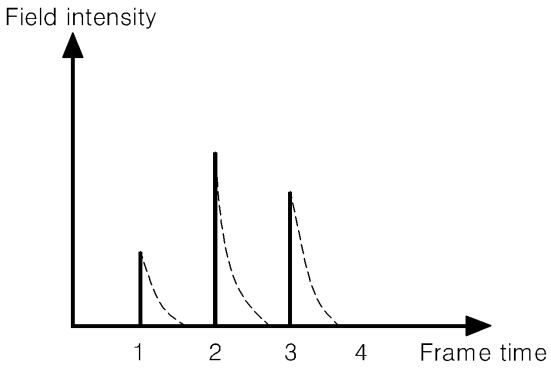
도면5b



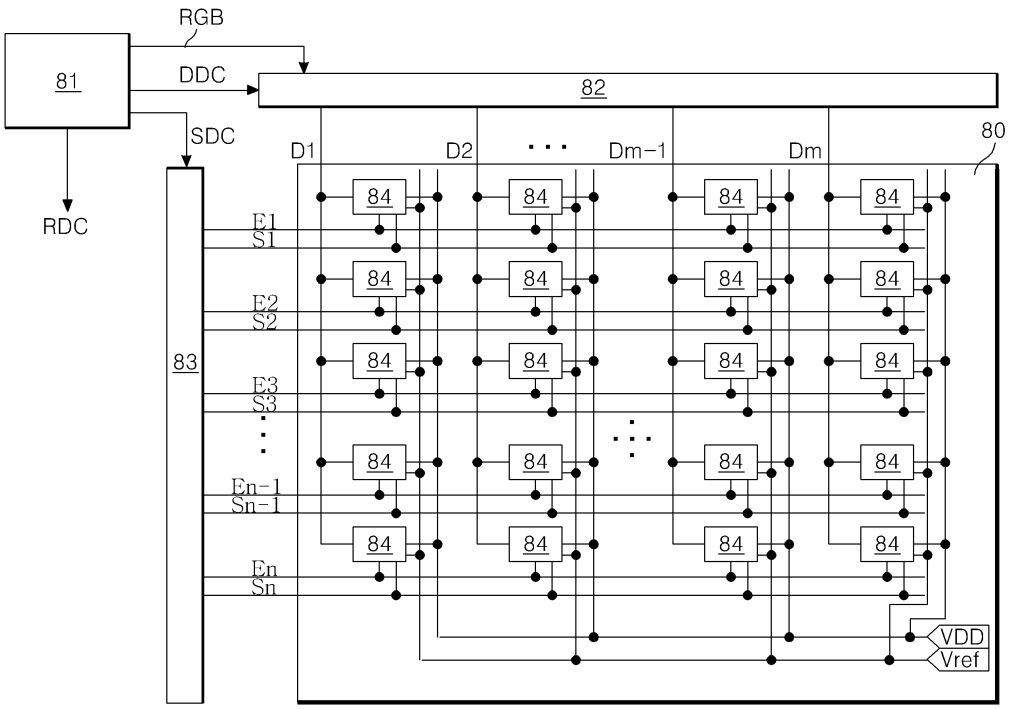
도면6


Field intensity
driving signal
L/C response
1
2
3
4
Frame time

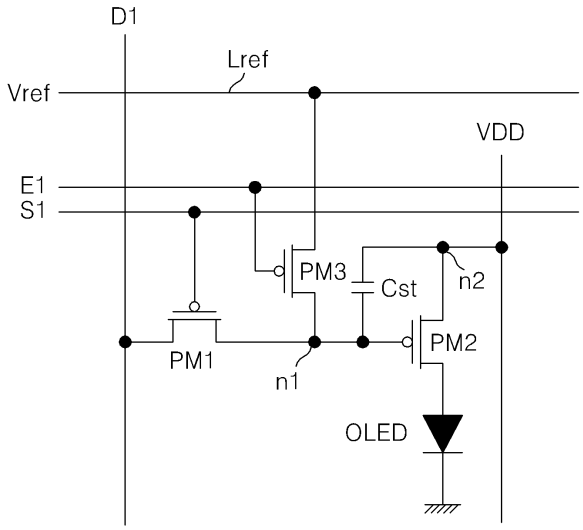
도면7


Field intensity
1
2
3
4
Frame time

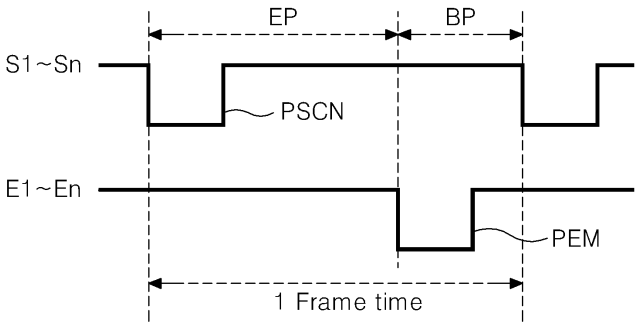
도면8


RGB
81
DDC
82
SDC
80
D1
D2
Dm-1
Dm
RDC
83
84
E1
S1
E2
S2
E3
S3
En-1
Sn-1
En
Sn
VDD
Vref

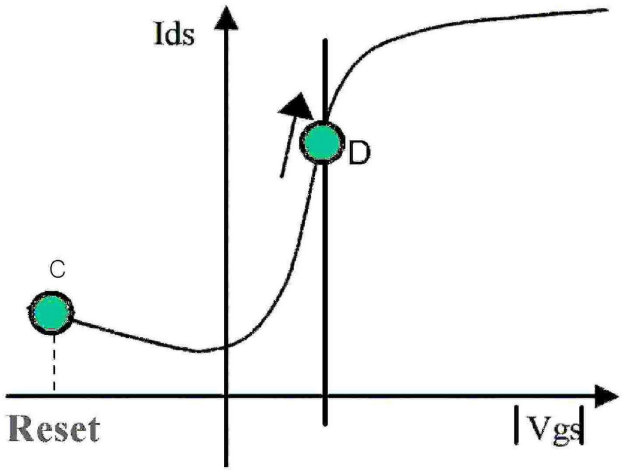
도면9


D1
Lref
Vref
VDD
E1
S1
PM3
Cst
n2
PM2
PM1
n1
OLED

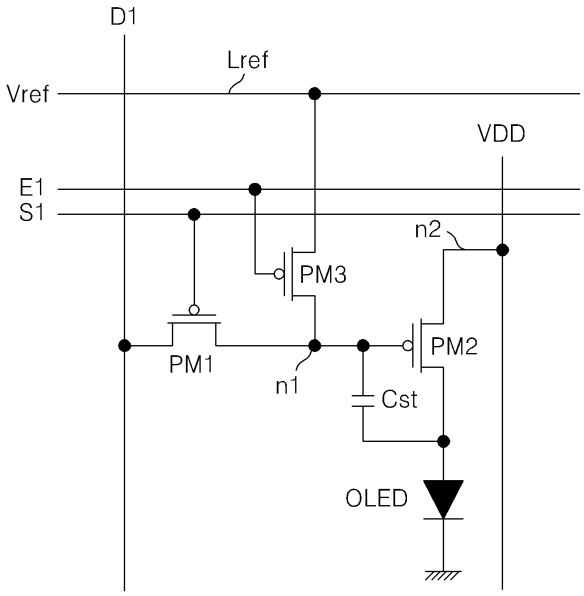
도면10



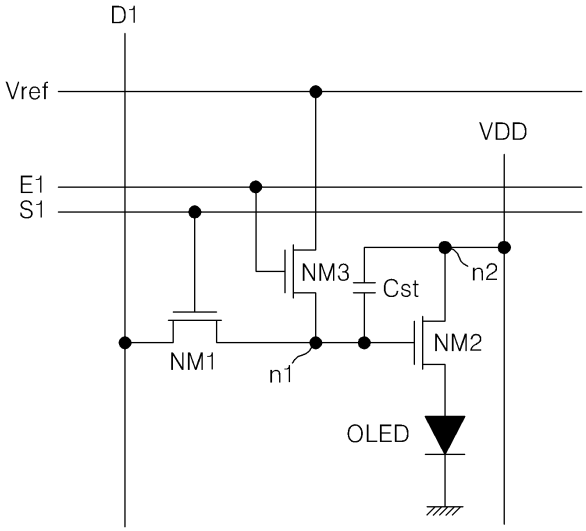
도면11



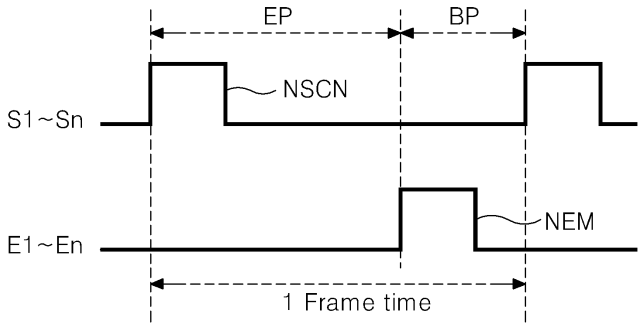
도면12


D1
Lref
Vref
VDD
E1
S1
n2
PM3
PM2
PM1
n1
Cst
OLED

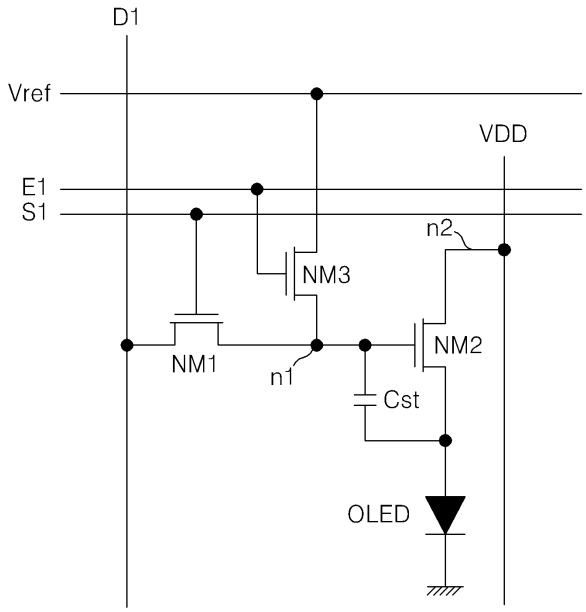
도면13


D1
Vref
VDD
E1
S1
NM3
Cst
n2
NM2
NM1
n1
OLED

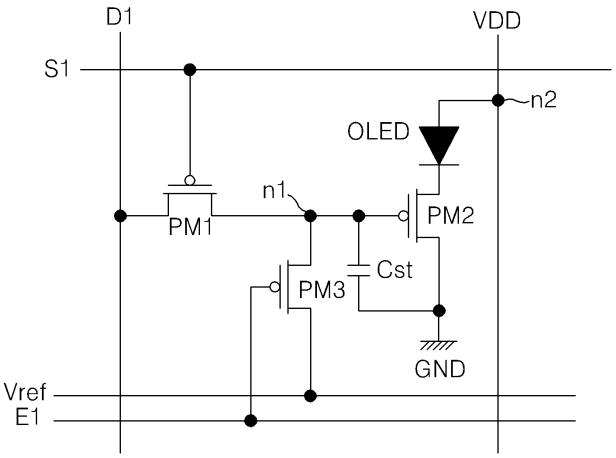
도면14


EP
BP
NSCN
S1~Sn
E1~En
NEM
1 Frame time

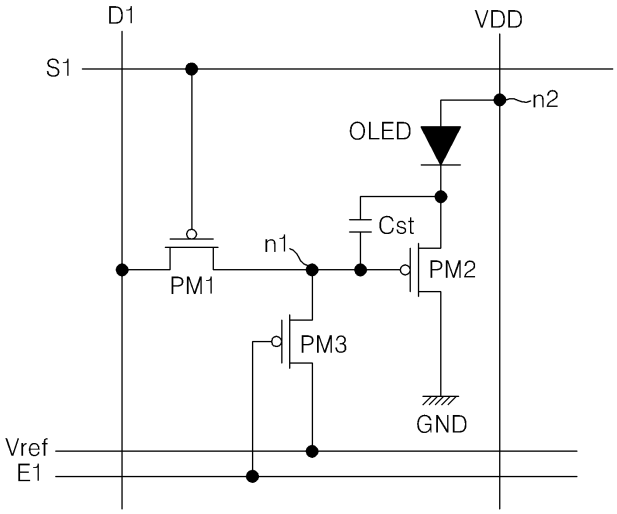
도면15


D1
Vref
VDD
E1
S1
n2
NM3
NM2
NM1
n1
Cst
OLED

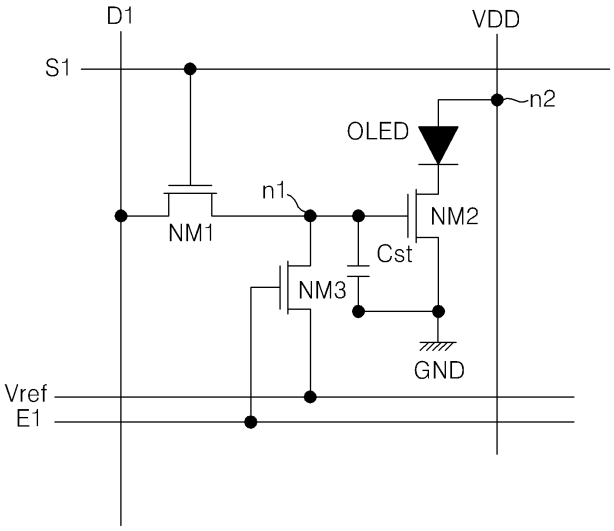
도면16


D1
VDD
S1
n2
OLED
n1
PM1
PM2
Cst
PM3
GND
Vref
E1

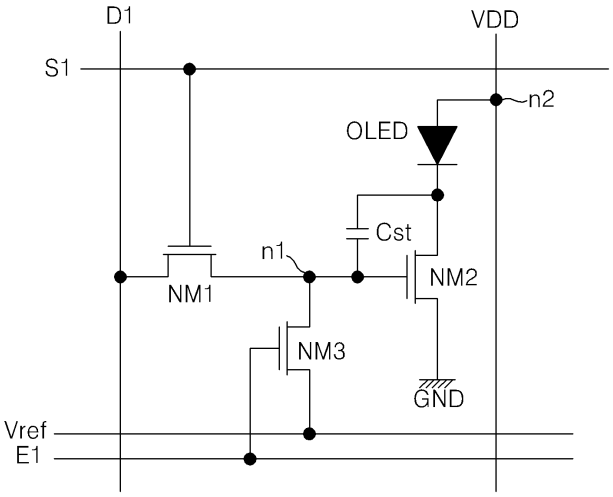
도면17


D1
VDD
S1
n2
OLED
Cst
n1
PM1
PM2
PM3
GND
Vref
E1

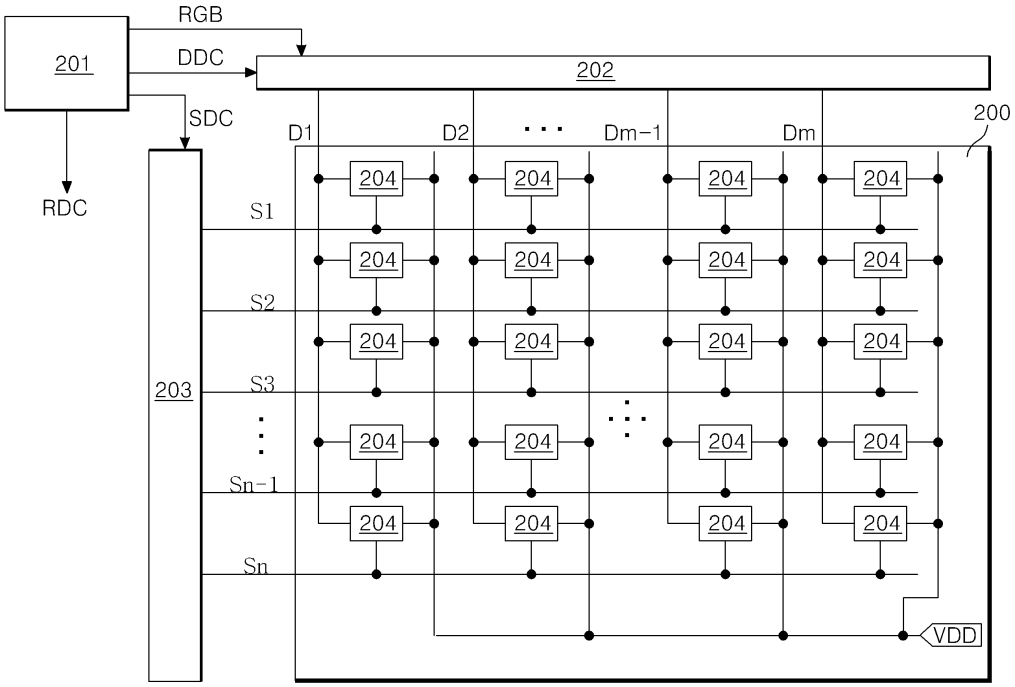
도면18


D1
VDD
S1
n2
OLED
n1
NM2
NM1
Cst
NM3
GND
Vref
E1

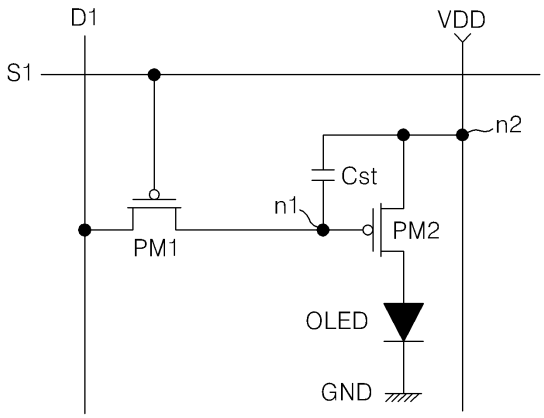
도면19


D1
VDD
S1
n2
OLED
Cst
n1
NM2
NM1
NM3
GND
Vref
E1

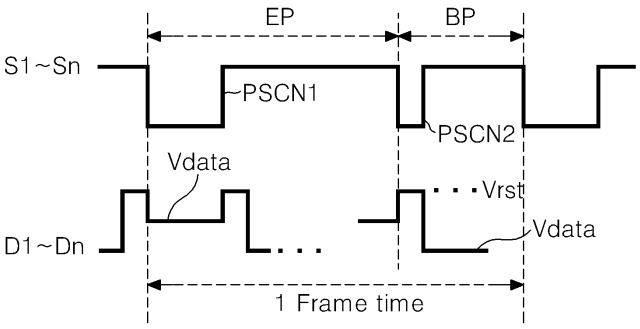
도면20


RGB
DDC
SDC
201
202
RDC
200
D1
D2
Dm-1
Dm
S1
S2
S3
Sn-1
Sn
203
204
VDD

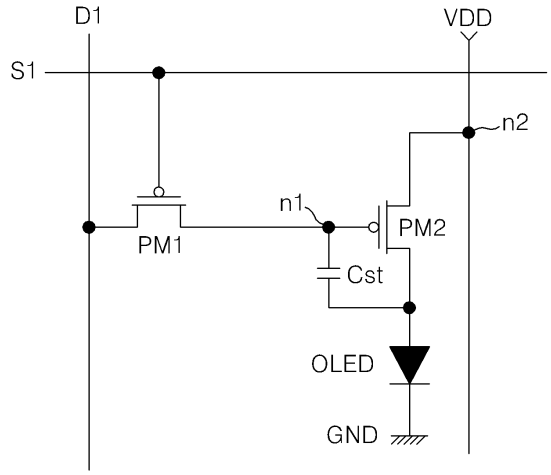
도면21


D1
VDD
S1
n2
Cst
n1
PM1
PM2
OLED
GND

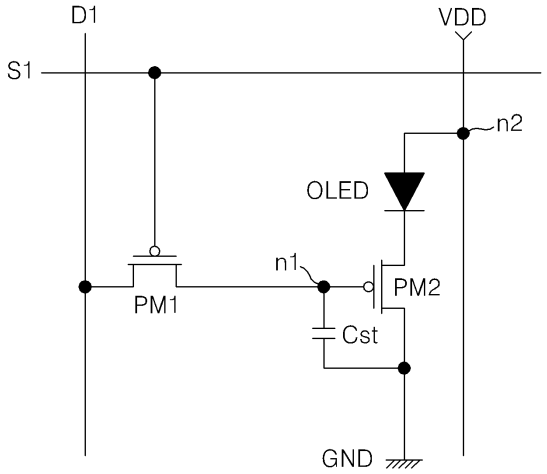
도면22



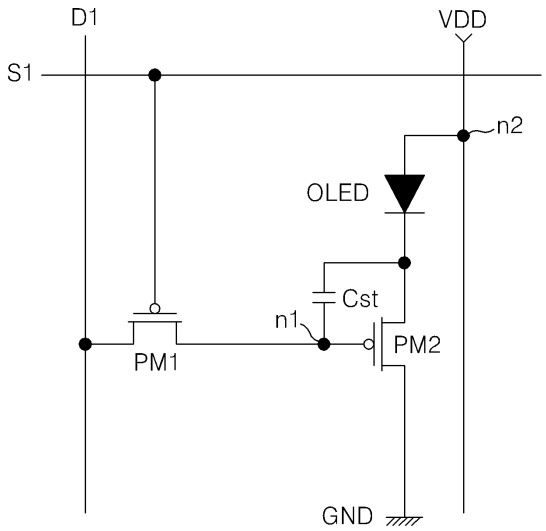
도면23



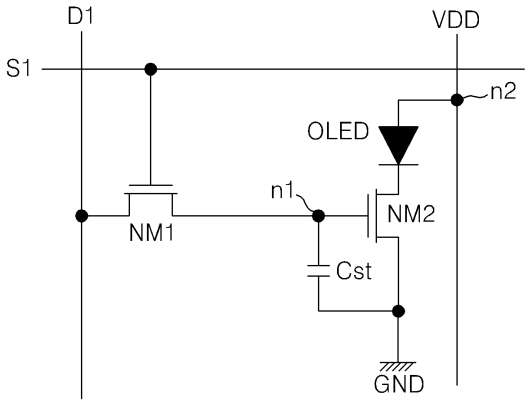
도면24



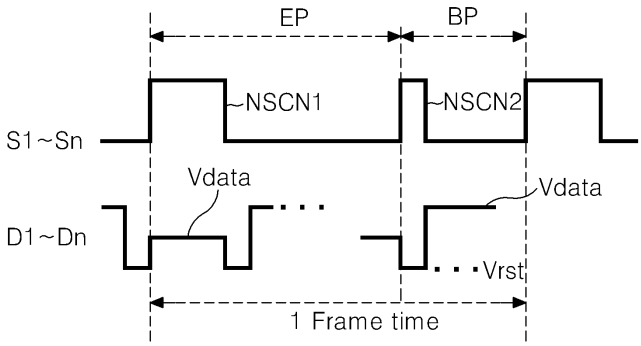
도면25



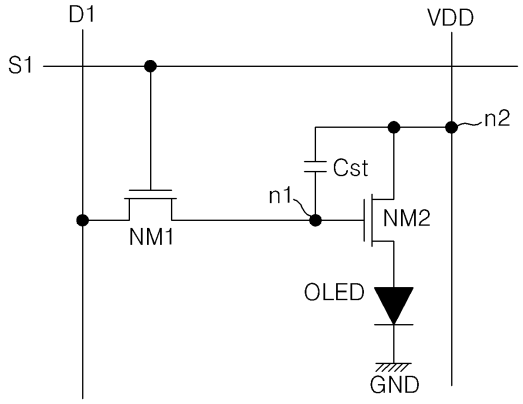
도면26



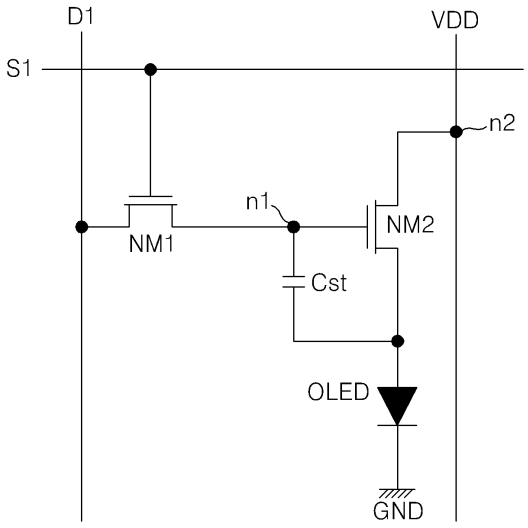
도면27



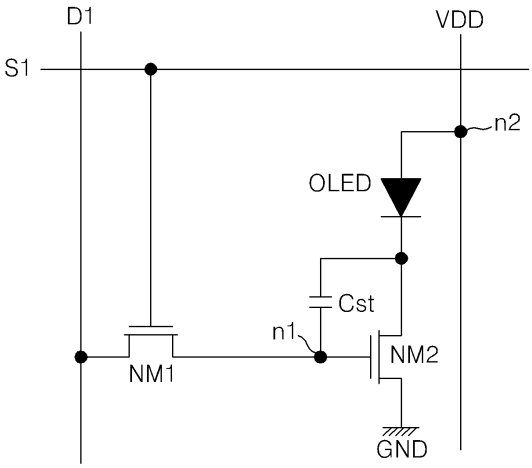
도면28


D1
VDD
S1
n2
Cst
n1
NM2
NM1
OLED
GND

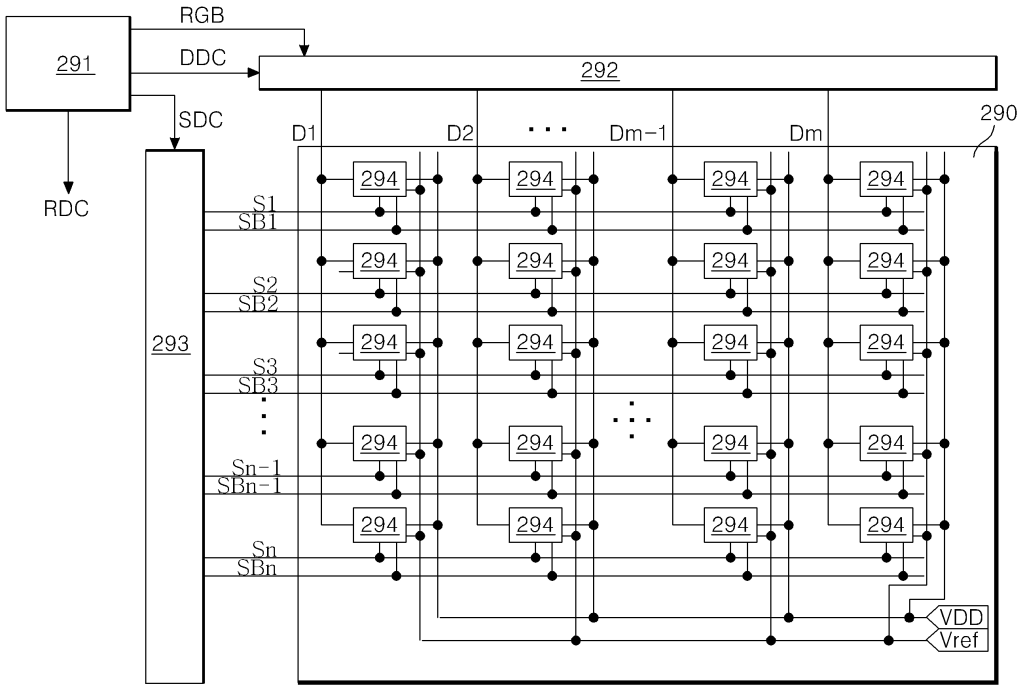
도면29


D1
VDD
S1
n2
n1
NM2
NM1
Cst
OLED
GND

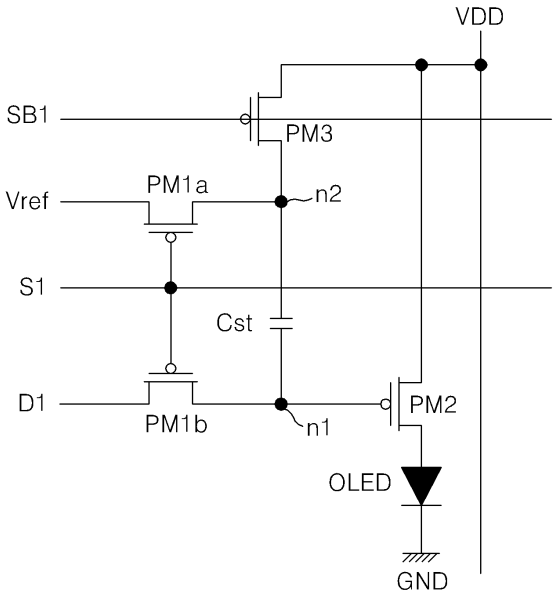
도면30


D1
VDD
S1
n2
OLED
Cst
n1
NM2
NM1
GND

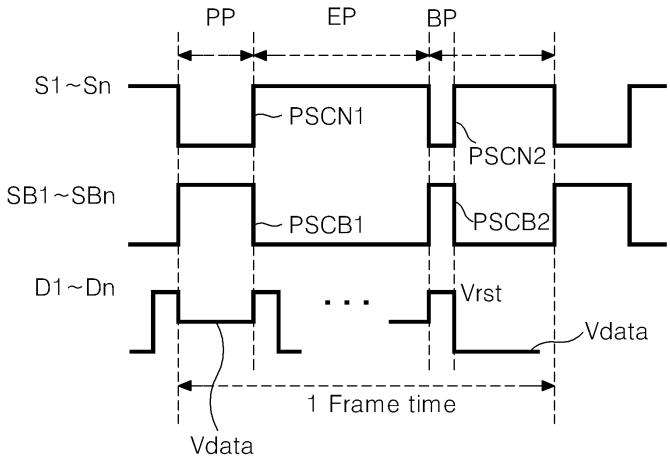
도면31


RGB
291
DDC
292
SDC
290
D1
D2
Dm-1
Dm
RDC
293
294
S1
SB1
S2
SB2
S3
SB3
Sn-1
SBn-1
Sn
SBn
VDD
Vref

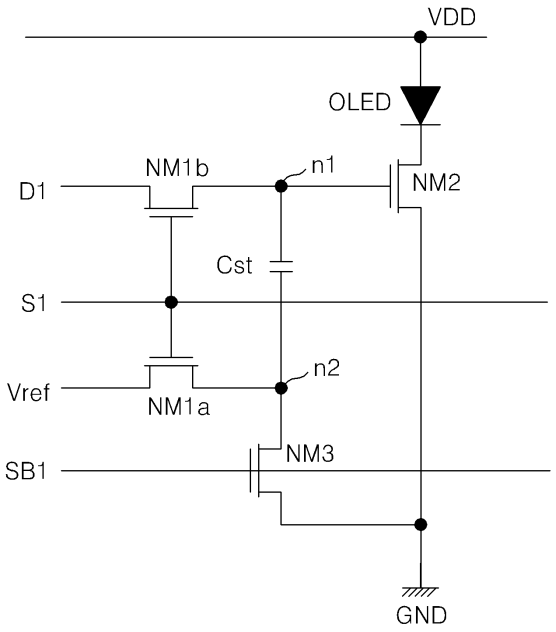
도면32


VDD
SB1
PM3
Vref
PM1a
n2
S1
Cst
D1
PM1b
n1
PM2
OLED
GND

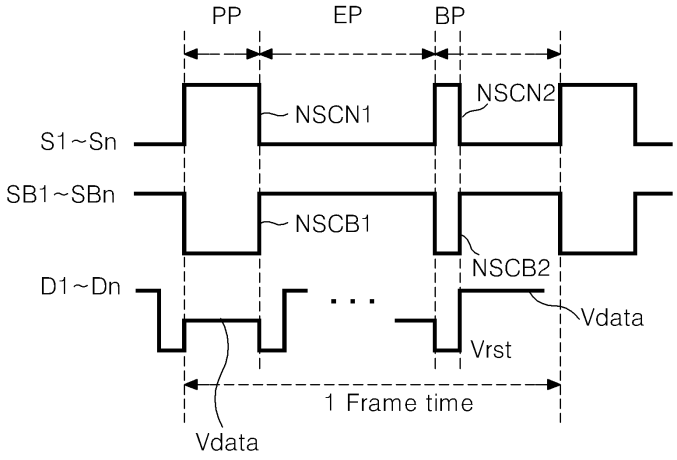
도면33


PP
EP
BP
S1~Sn
PSCN1
PSCN2
SB1~SBn
PSCB1
PSCB2
D1~Dn
Vrst
Vdata
1 Frame time
Vdata

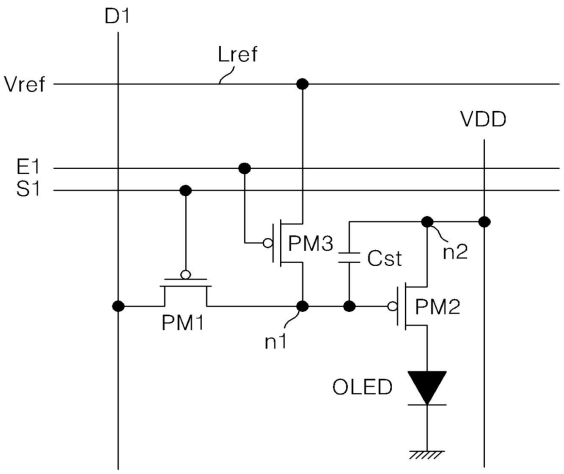
도면34


VDD
OLED
D1
NM1b
n1
NM2
Cst
S1
Vref
NM1a
n2
SB1
NM3
GND

도면35


PP
EP
BP
NSCN1
NSCN2
S1~Sn
SB1~SBn
NSCB1
NSCB2
D1~Dn
Vdata
Vrst
1 Frame time
Vdata

专利名称(译)	发明名称有机发光二极管显示元件		
公开(公告)号	KR101245218B1	公开(公告)日	2013-03-19
申请号	KR1020060056566	申请日	2006-06-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM O HYUN 김오현 CHUNG HOON JU 정훈주 JUNG MYOUNG HOON 정명훈		
发明人	김오현 정훈주 정명훈		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G2310/0251 G09G3/3233 G09G2300/0842 G09G2320/0233 G09G2320/0261 G09G2310/06 G09G2310/061		
其他公开文献	KR1020070121466A		
外部链接	Espacenet		

摘要(译)

一种有机发光二极管显示装置，包括：第一开关元件，在第一时段期间响应第一扫描信号导通，以向第一节点提供数据，然后在第二时段期间保持关断状态，驱动装置根据第一节点的电压调节通过有机发光二极管元件的电流;提供能够关闭驱动装置的参考电压的参考电压源，在第一时段期间保持关断状态的第二开关元件，以及在第二时段期间导通以向第一节点提供参考电压的参考电压源和保持第一节点电压的存储电容器。