



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년05월25일
(11) 등록번호 10-0899082
(24) 등록일자 2009년05월15일

(51) Int. Cl.
G09G 3/30 (2006.01)
(21) 출원번호 10-2002-0086302
(22) 출원일자 2002년12월30일
심사청구일자 2007년12월27일
(65) 공개번호 10-2004-0059799
(43) 공개일자 2004년07월06일
(56) 선행기술조사문헌
WO2002075712 A1*
US6362798 B1
KR1020020032571 A
KR1020040008684 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
매그나칩 반도체 유한회사
충북 청주시 흥덕구 향정동 1
(72) 발명자
이왕조
충청북도청주시흥덕구향정동1번지
(74) 대리인
특허법인 신성

전체 청구항 수 : 총 1 항

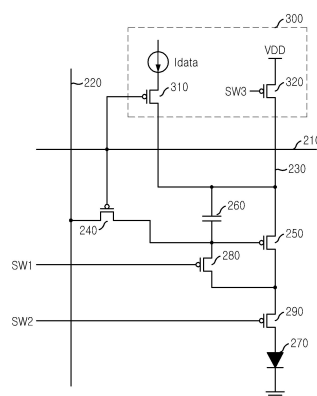
심사관 : 조기덕

(54) 회도가 개선된 유기전계 발광표시장치

(57) 요약

본 발명은 각 픽셀마다 구동 트랜지스터의 문턱전압을 보상하여 회도를 개선시킨 유기전계 발광표시장치에 관한 것이다. 본 발명의 유기전계 발광표시장치는 게이트와 소오스가 각각 게이트라인과 소오스라인에 연결된 스위칭용 제1박막 트랜지스터와; 게이트가 상기 제1박막 트랜지스터의 드레인에 연결된 구동용 제2박막 트랜지스터와; 상기 제2박막 트랜지스터의 소오스와 게이트에 연결된 캐패시터와; 캐소드가 접지에 연결된 유기EL소자와; 게이트에 제1스위칭신호가 인가되고, 소오스와 드레인이 각각 제2박막 트랜지스터의 게이트와 드레인에 연결된 제3박막 트랜지스터와; 게이트에 제2스위칭신호가 인가되고, 상기 구동 트랜지스터의 드레인과 유기EL소자의 애노드에 각각 소오스와 드레인이 연결된 제4박막 트랜지스터와; 상기 제2박막 트랜지스터의 문턱전압을 보상하기 위한 문턱전압 보상수단을 구비한다.

대표도 - 도2



특허청구의 범위

청구항 1

게이트와 소오스가 각각 게이트 라인과 소오스 라인에 연결된 스위칭용 제1박막 트랜지스터;
 게이트가 상기 스위칭용 제1박막 트랜지스터의 드레인에 연결된 구동용 제2박막 트랜지스터;
 상기 구동용 제2박막 트랜지스터의 소오스와 게이트에 연결된 캐패시터;
 캐소드가 접지에 연결된 유기EL소자;
 게이트에 제1스위칭신호가 인가되고, 소오스와 드레인이 각각 상기 구동용 제2박막 트랜지스터의 게이트와 드레인에 연결된 제3박막 트랜지스터;
 게이트에 제2스위칭신호가 인가되고, 상기 구동용 제2박막 트랜지스터의 드레인과 상기 유기EL소자의 애노드에 각각 소오스와 드레인이 연결된 제4박막 트랜지스터; 및
 상기 구동용 제2박막 트랜지스터의 문턱전압을 보상하기 위한 문턱전압 보상수단을 구비하고,
 상기 문턱전압 보상수단은,
 게이트가 상기 게이트 라인에 연결되고, 소오스가 전류원에 연결되며, 드레인이 상기 구동용 제2박막 트랜지스터의 소오스에 연결된 제5박막 트랜지스터; 및
 게이트에 제3스위칭신호가 인가되고, 소오스로 공통전원전압이 인가되며, 드레인이 상기 구동용 제2박막 트랜지스터의 소오스에 연결된 제6박막 트랜지스터
 를 구비하는 유기전계 발광표시장치.

청구항 2

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <8> 본 발명은 평판표시패널에 관한 것으로서, 보다 구체적으로는 각 픽셀마다 구동 트랜지스터의 문턱전압을 보상하여 휘도를 개선시킨 액티브 매트릭스 유기전계 발광표시장치에 관한 것이다.
- <9> 유기전계 발광표시장치는 구동방식에 따라 패시브 구동방식과 액티브 구동방식으로 나뉘어지는데, 이들 구동방식에 있어서 가장 큰 차이점은 EL의 발광시간 차이에 있다. 패시브 구동방식의 유기전계 발광표시장치는 픽셀구조가 간단하면서 한 라인동안 디스플레이되므로 높은 구동전압과 전류가 필요하며, 순간적으로 높은 휘도를 발광하므로 전력소모가 많다. 한편, 액티브 구동방식의 유기전계 발광표시장치는 한 프레임동안 디스플레이가 가능하고 낮은 휘도로 계속하여 빛을 발광하므로, 저전류 구동이 가능하며 기생 캐패시턴스가 작아 소비전력면에서 유리하고 대형 유기전계 발광표시장치에 적용가능하다.
- <10> 도 1은 종래의 액티브 구동방식의 유기전계 발광표시장치에 있어서, 하나의 픽셀에 대한 등가회로를 도시한 것이다.
- <11> 도 1을 참조하면, 액티브 구동방식의 유기전계 발광표시장치(AMOLED)에 있어서, 각 픽셀은 게이트 라인(110)과 소오스 라인(120)에 연결된 스위칭용 제1박막 트랜지스터(140)와, 스위칭용 제1박막 트랜지스터(140)와 공통전원라인(130)에 연결된 구동용 제2박막 트랜지스터(150)와, 구동용 제2박막 트랜지스터(150)와 공통전원라인(130)에 연결된 캐패시터(160)와, 구동용 제2박막 트랜지스터(150)와 접지사이에 연결된 유기EL소자(170)로 이루어진다
- <12> 상기한 바와같은 구성을 갖는 종래의 AMOELD 는 게이트 라인(110)에 인가되는 게이트구동신호(SCAN)가 온되면,

게이트 라인(110)에 연결된 스위칭용 제1박막 트랜지스터(140)인 PMOS 트랜지스터가 턴온된다. 이에 따라, 소오스 라인(120)으로부터 데이터전압(Vdata)이 구동용 제2박막 트랜지스터(150)인 PMOS 트랜지스터로 인가되어 구동용 제2박막 트랜지스터(150)를 구동시키고, 이에 따라 유기EL소자(170)를 구동시켜 준다. 이때, 구동용 제2박막 트랜지스터(150)의 구동전압은 캐패시터(160)에 인가되어 충전되므로, 캐패시터(160)의 충전전압에 의해 구동용 제2박막 트랜지스터(150)가 구동된다. 따라서, 공통전원라인(130)으로부터 유기EL소자(170)로 전류가 흘러 유기EL소자(170)가 발광한다.

이때, 상기 게이트 구동신호가 오프되어 스위칭용 제1박막 트랜지스터(140)가 턴오프되어도 캐패시터(160)에 저장된 구동전압에 의해 구동용 제2 박막 트랜지스터(150)가 구동되므로, 다음 프레임의 데이터신호가 인가될 때까지 계속하여 빛을 발광하게 된다.

<13> 삭제

<14> 이때, 구동용 제2박막 트랜지스터(150)에 흐르는 전류는 하기의 식으로 표현된다.

$$\text{ISD} = 1/2 * \beta (V_{SG} - V_{TH})^2 = 1/2 * \beta (V_{DD} - V_{data} - V_{TH})^2$$

<16> 여기서, IDS는 구동용 제2박막 트랜지스터(150)의 드레인과 소오스간에 흐르는 전류,

$$\beta = \mu_n * C_{ox} * W/L$$

<18> VSG는 구동용 제2박막 트랜지스터(150)의 소오스와 게이트간의 전압, VTH는 구동용 제2박막 트랜지스터(150)의 문턱전압, VDD는 전원전압, Vdata는 데이터라인의 전압을 각각 의미한다.

<19> 상기 캐패시터(160)의 양단전압은 노드 A와 노드 B사이의 전압이 되므로, VDD-Vdata가 된다.

<20> 상기한 바와같은 종래의 AMOELD는 매트릭스형태로 배열되어 있는 각 화소의 구동용 제2박막 트랜지스터(150)의 문턱전압(Vth)이 공정변수로 인하여 불균일하기 때문에, 각 화소마다 유기EL소자(170)에 흐르는 전류의 양이 달라지게 된다. 결과적으로는 유기EL소자(170)에서 발광하는 빛의 밝기가 달라지게 되어 휘도의 불균일성과 화질 저하를 초래하는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

<21> 본 발명은 상기한 바와 같은 종래 기술의 문제점을 해결하기 위한 것으로서, 각 화소마다 구동 트랜지스터의 문턱전압을 보상하여 휘도의 불균일성을 개선할 수 있는 유기전계 발광표시장치를 제공하는 데 그 목적이 있다.

발명의 구성 및 작용

<22> 이와 같은 목적을 달성하기 위한 본 발명은 게이트와 소오스가 각각 게이트 라인과 소오스 라인에 연결된 스위칭용 제1박막 트랜지스터와, 게이트가 상기 스위칭용 제1박막 트랜지스터의 드레인에 연결된 구동용 제2박막 트랜지스터와, 상기 구동용 제2박막 트랜지스터의 소오스와 게이트에 연결된 캐패시터와, 캐소드가 접지에 연결된 유기EL소자와, 게이트에 제1스위칭신호가 인가되고, 소오스와 드레인이 각각 상기 구동용 제2박막 트랜지스터의 게이트와 드레인에 연결된 제3박막 트랜지스터와, 게이트에 제2스위칭신호가 인가되고, 상기 구동용 제2박막 트랜지스터의 드레인과 상기 유기EL소자의 애노드에 각각 소오스와 드레인이 연결된 제4박막 트랜지스터와, 상기 구동용 제2박막 트랜지스터의 문턱전압을 보상하기 위한 문턱전압 보상수단을 구비하고, 상기 문턱전압 보상수단은, 게이트가 상기 게이트 라인에 연결되고, 소오스가 전류원에 연결되며, 드레인이 상기 구동용 제2박막 트랜지스터의 소오스에 연결된 제5박막 트랜지스터와, 게이트에 제3스위칭신호가 인가되고, 소오스로 공통전원전압이 인가되며, 드레인이 상기 구동용 제2박막 트랜지스터의 소오스에 연결된 제6박막 트랜지스터를 구비하는 유기전계 발광표시장치를 제공한다.

<23> 삭제

<24> 이하, 본 발명을 보다 구체적으로 설명하기 위하여 본 발명에 따른 실시예를 첨부 도면을 참조하면서 보다 상세하게 설명하고자 한다.

<25> 도 2는 본 발명의 실시예에 따른 액티브 매트릭스 유기전계표시장치의 구성도를 도시한 것으로서, 하나의 픽셀

에 대한 등가회로도를 도시한 것이다.

- <26> 도 2를 참조하면, 본 발명의 실시예에 따른 액티브 매트릭스 유기전계발광표시장치에 있어서, 각 픽셀은 게이트와 소오스가 각각 게이트 라인(210)과 소오스 라인(220)에 연결된 스위칭용 제1박막 트랜지스터(240)와, 게이트가 스위칭용 제1박막 트랜지스터(240)의 드레인에 연결된 구동용 제2박막 트랜지스터(250)와, 구동용 제2박막 트랜지스터(250)의 소오스와 게이트에 연결된 캐패시터(260)와, 캐소드가 접지에 연결된 유기EL소자(270)와, 게이트에 제1스위칭신호(SW1)가 인가되고, 소오스와 드레인이 각각 구동용 제2박막 트랜지스터(250)의 게이트와 드레인에 연결된 제3박막 트랜지스터(280)와, 게이트에 제2스위칭신호(SW2)가 인가되고, 구동용 제2박막 트랜지스터(250)의 드레인과 유기EL소자(270)의 애노드에 각각 소오스와 드레인이 연결된 제4박막 트랜지스터(290)와, 구동용 제2박막 트랜지스터(250)의 문턱전압을 보상하기 위한 문턱전압 보상수단(300)을 구비한다.
- <27> 상기 문턱전압 보상수단(300)은 게이트가 게이트 라인(210)에 연결되고 소오스가 전류원(Idata)에 연결되고, 드레인이 구동용 제2박막 트랜지스터(250)의 소오스에 연결된 제5박막 트랜지스터(310)와, 게이트에 제3스위칭신호(SW3)가 인가되고 소오스가 공통전원라인(230)에 연결되며 드레인이 구동용 제2박막 트랜지스터(250)의 소오스에 연결된 제6박막 트랜지스터(320)로 이루어진다.
- <28> 상기한 바와같은 구성을 갖는 본 발명의 액티브 매트릭스 유기전계 발광표시장치의 동작을 설명하면 다음과 같다.
- <29> 게이트 라인(210)에 스캔라인 인에이블신호가 인가되면 스위칭용 제1박막 트랜지스터(240)와 제5박막 트랜지스터(310)가 턴온되고, 제1스위칭신호(SW1)가 인에이블되면 제3박막 트랜지스터(280)가 턴온된다. 따라서, 구동용 제2박막 트랜지스터(250)의 게이트와 드레인이 연결되어 다이오드로 동작하게 되고, 캐패시터(260)에 전류원(Idata)으로부터 제5박막 트랜지스터(310)를 통해 전류가 공급되어 소오스 라인(220)의 화면의 신호와 동일하게 될 때까지 캐패시터(260)의 양단에 충전된다. 이어서, 제2스위칭신호(SW2)에 의해 제4박막 트랜지스터(290)가 턴온되면 유기EL소자(270)에 전류가 흘러 발광을 하게 된다. 그러므로, 유기EL소자(270)로 흐르는 전류값은 구동용 제2박막 트랜지스터(250)의 문턱전압에 관계없이 화면의 신호로 들어오는 전류값이 된다.
- <30> 다음, 게이트 라인(210)에 스캔라인 디스에이블신호가 인가되면 스위칭용 제1박막 트랜지스터(240)와 제5박막 트랜지스터(310)가 턴오프된다. 그리고, 제3스위칭신호(SW3)에 의해 제6박막 트랜지스터(320)가 턴온되면, 공통전원라인(230)을 통해 공통전원전압(VDD)이 인가되어 한 화면동안 유기EL소자(270)는 발광을 계속하게 된다.

발명의 효과

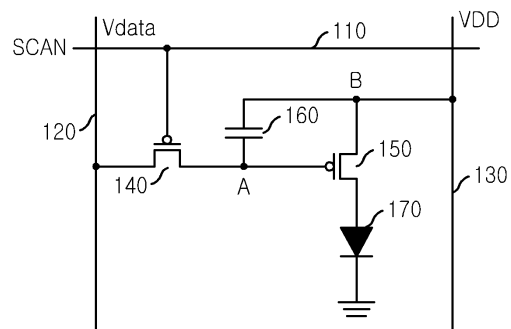
- <31>** 상기한 바와같은 본 발명의 유기전계 발광표시장치에 따르면, 각 화소마다 구동용 박막 트랜지스터를 통해 흐르는 전류가 문턱전압에 영향을 받지 않으므로, 공정변수에 의한 문턱전압의 변화로 인한 휘도의 불균일을 방지하므로써 화질을 향상시킬 수 있는 이점이 있다.
- <32>** 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

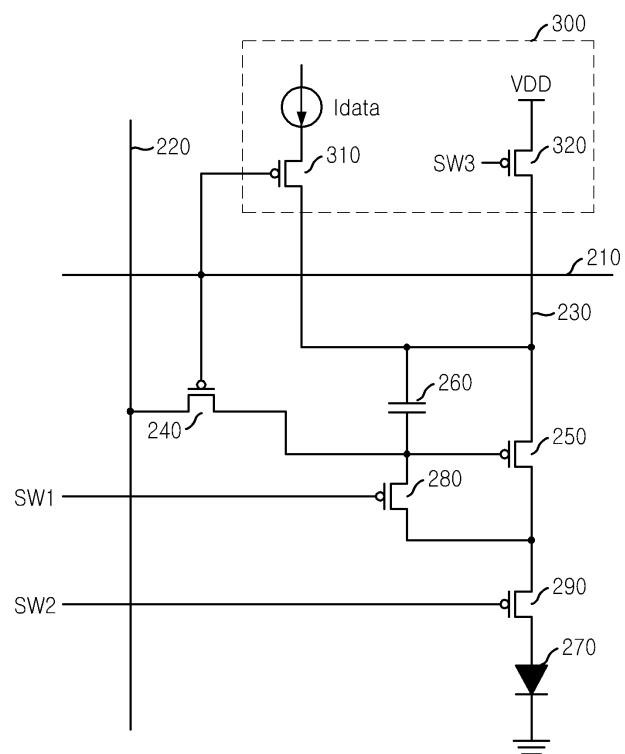
- <1> 도 1은 종래의 액티브 매트릭스 유기전계 발광표시장치에 있어서, 한 픽셀의 구성도,
 <2> 도 2는 본 발명의 실시예에 따른 액티브 매트릭스 유기전계 발광표시장치에 있어서, 문턱전압 보상수단을 구비한 픽셀의 구성도,
 <3> *도면의 주요부분에 대한 부호의 설명*
- | | | |
|-----|---|-----------------|
| <4> | 210 : 게이트 라인 | 220 : 소오스 라인 |
| <5> | 230 : 공통전원라인 | 270 : 유기EL소자 |
| <6> | 240, 250, 280, 290, 310, 320 : 박막 트랜지스터 | |
| <7> | 260 : 캐패시터 | 300 : 문턱전압 보상수단 |

도면

도면1



도면2



专利名称(译)	一种具有改善的亮度的有机发光显示装置		
公开(公告)号	KR100899082B1	公开(公告)日	2009-05-25
申请号	KR1020020086302	申请日	2002-12-30
[标]申请(专利权)人(译)	美格纳半导体有限公司		
申请(专利权)人(译)	MagnaChip公司半导体有限公司		
当前申请(专利权)人(译)	MagnaChip公司半导体有限公司		
[标]发明人	LEE WANGJO		
发明人	LEE,WANGJO		
IPC分类号	G09G3/30		
代理人(译)	该专利事务所		
其他公开文献	KR1020040059799A		
外部链接	Espacenet		

摘要(译)

目的：提供一种发光改进的有机电致发光显示器（OELD），以通过防止由于阈值电压的变化而引起的亮度不均匀性来提高图像质量。组成：一种发光改进的有机电致发光显示器（OELD）装置，包括第一薄膜晶体管（TFT）（240），第二TFT（250），电容器（260），OELD（270）和第三TFT（280），第四TFT（290）和阈值电压补偿电路（300）。第一TFT（240）的栅极和源极分别连接到栅极线和源极线。第二TFT（250）的栅极连接到第一TFT（240）的漏极。电容器（260）连接到第二TFT（250）的源极和栅极。OELD（270）的阴极接地。第三TFT（280）的源极和漏极连接到第二TFT（250）的栅极和漏极，并且第一开关信号被施加到第三TFT（280）的栅极。第四TFT（290）的源极和漏极连接到驱动晶体管的漏极和OELD（270）的阳极，并且第二开关信号被施加到第四TFT（290）的栅极。并且，阈值电压补偿电路（300）补偿第二TFT（250）的阈值电压。

