



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl.	(45) 공고일자	2007년05월23일
H05B 33/22 (2006.01)	(11) 등록번호	10-0721495
H05B 33/10 (2006.01)	(24) 등록일자	2007년05월17일

(21) 출원번호	10-2005-7006109	(65) 공개번호	10-2005-0075352
(22) 출원일자	2005년04월08일	(43) 공개일자	2005년07월20일
심사청구일자	2005년04월08일		
변역문 제출일자	2005년04월08일		
(86) 국제출원번호	PCT/JP2003/004776	(87) 국제공개번호	WO 2004/093500
국제출원일자	2003년04월15일	국제공개일자	2004년10월28일

(73) 특허권자 후지필름 가부시킴가이샤
일본 도쿄도 미나토쿠 니시 아자부 2초메 26방 30고

(72) 발명자 야에가시, 히로유키
일본 211-8588 가나가와현 가와사끼시 나카하라구 가미코다나카4조메
1-1 후지쓰 가부시킴가이샤 내

(74) 대리인 장수길
주성민

(56) 선행기술조사문헌
1020030023562

심사관 : 손희수

전체 청구항 수 : 총 8 항

(54) 유기 E L 표시 장치

(57) 요약

유기 EL 표시 장치는, 기관 상에 형성된 박막 트랜지스터와, 상기 기관 상에 상기 박막 트랜지스터를 피복하도록 형성된 절연막과, 상기 절연막 상에 형성된 유기 EL 소자로 이루어지며, 상기 절연막에는 오목부가 형성되어 있고, 상기 유기 EL 소자는 상기 오목부 내에서, 상기 절연막 내에 형성된 콘택트홀을 통해 상기 박막 트랜지스터에 접속되도록 형성된다.

대표도

도 4G

특허청구의 범위

청구항 1.

기관과,

상기 기관 상에 형성되는 박막 트랜지스터와,

상기 박막 트랜지스터를 피복하도록 상기 기관 상에 형성되는 절연막, 및

상기 절연막 상에 형성되는, 상부 전극, EL층, 및 하부 전극을 갖는 유기 EL 소자

를 포함하고,

상기 절연막에는 오목부가 형성되고, 상기 유기 EL 소자는, 상기 절연막에 형성되는 상기 오목부를 통해서 상기 박막 트랜지스터에 접속되도록 형성되고, 상기 유기 EL 소자 전체는 오목부 내에 형성되고,

상기 박막 트랜지스터의 전극은 상기 오목부의 바로 아래에 있는 유기 EL 표시 장치.

청구항 2.

제1항에 있어서,

상기 절연막은, 도포막인 유기 EL 표시 장치.

청구항 3.

제1항에 있어서,

상기 절연막은, CVD막인 유기 EL 표시 장치.

청구항 4.

제1항에 있어서,

상기 절연막은, 감광성을 갖는 유기 EL 표시 장치.

청구항 5.

제1항에 있어서,

상기 박막 트랜지스터는 상기 기관 상에 복수 형성되어 있고, 상기 유기 EL 소자는 상기 기관 상에, 상기 복수의 박막 트랜지스터에 대응하여 복수 형성되어 있으며, 상기 오목부는 상기 절연막 내에, 상기 복수의 유기 EL 소자에 대응하여 복수 형성되어 있는 유기 EL 표시 장치.

청구항 6.

전극을 갖는 박막 트랜지스터를 형성하는 기관 상에, 상기 박막 트랜지스터를 피복하도록 절연막을 형성하는 공정과,

상기 절연막에 오목부를 형성하는 공정과,

상기 오목부에, 상부 전극, EL 층, 및 하부 전극을 갖는 유기 EL 소자를 형성하는 공정을 포함하고,

상기 유기 EL 소자를 형성하는 공정은, 상기 절연막의 표면에 결합하는 마스크 패턴을 가지는 마스크를 이용하여 행해지고,

상기 박막 트랜지스터의 상기 전극은 상기 오목부의 바로 아래에 있는 유기 EL 평면 표시 장치의 제조 방법.

청구항 7.

제6항에 있어서,

상기 절연막을 형성하는 공정은, 감광성을 갖는 절연막을 형성하는 공정을 포함하고, 상기 오목부를 형성하는 공정은, 상기 절연막을 노광하고, 그 후 현상하는 공정을 포함하는 유기 EL 평면 표시 장치의 제조 방법.

청구항 8.

제6항에 있어서,

상기 오목부를 형성하는 공정은, 상기 절연막 상에 레지스트 패턴을 형성하고, 상기 레지스트 패턴을 마스크로 상기 절연막을 에칭하는 공정을 포함하는 유기 EL 평면 표시 장치의 제조 방법.

명세서

기술분야

본 발명은 일반적으로 평면 표시 장치에 관한 것으로, 특히 유기 EL 소자를 사용한 평면 표시 장치에 관한 것이다.

유기 EL(일렉트로루미네센스) 소자는 유기 EL 발광층을 전자 수송층과 정공 수송층에서 협지한 구성의 유기 발광 소자로서, 소형·경량·저소비 전력이며, 또한 광 시야각의 발광형 표시 소자로서 유망한 소자로 생각되고 있다.

이러한 유기 EL 소자를 사용하여 고정밀 평면 발광 장치를 형성하는 경우, 각각 유기 EL 소자로 이루어지는 다수의 발광 요소를 기판 상에 매트릭스 형상으로 배열하고, 각각의 발광 요소를, 상기 기판 상에 대응하여 형성된 박막 트랜지스터(TFT)에 의해 구동하는, 소위 액티브 매트릭스 방식의 평면 발광 장치를 구성하는 것이 바람직하다.

배경기술

도 1은 유기 EL 소자를 사용한 액티브 매트릭스형 평면 표시 장치(10)의 예를 도시한다.

도 1을 참조하면, 평면 표시 장치(10)는 투명 글래스 기판(11) 상에 구성되는 보텀 에미션형의 것으로, 상기 글래스 기판(11) 상에 버퍼층(12)을 개재하여 형성된 TFT(13)를 포함한다.

상기 TFT(13)는 폴리실리콘 혹은 아몰퍼스 실리콘으로 이루어지며 소스 확산 영역(13s) 및 드레인 확산 영역(13d)이 형성된 실리콘 패턴(13A)과, 상기 실리콘 패턴(13A) 중, 상기 소스 확산 영역(13s)과 드레인 확산 영역(13d) 사이의 채널 영역(13c)을 피복하는 게이트 절연막(13B)과, 또한 상기 게이트 절연막(13B) 상에 형성되어 주사 버스 라인을 구성하는 게이트 전극(13C)으로 이루어지며, 상기 TFT(13)는 SiO₂ 등의 CVD 절연막(14)에 의해 피복되어 있다.

상기 CVD 절연막(14)에는 상기 소스 영역(13s) 및 드레인 영역(13d)을 노출하는 콘택트홀(14A, 14B)이 각각 형성되어 있고, 상기 콘택트홀(14A)에는 상기 소스 영역(13s)에 콘택트하는 전극(15A)이, 또한 상기 콘택트홀(14B)에는 상기 드레인 영역(13d)에 콘택트하는 전극(15B)이 형성된다. 상기 전극(15A)은 상기 절연막(14) 상을 연장하여, 데이터 버스 라인을 구성한다.

또한 상기 절연막(14) 상에는 상기 전극(15A, 15B)을 피복하도록 평탄화 절연막(16)이 형성되어 있고, 상기 평탄화 절연막(16) 상에는, 상기 전극(15B)에 상기 절연막(16) 내에 형성된 콘택트홀(16A)을 통해 콘택트하고, ITO 등의 투명 도전체로 이루어지는 하부 전극(17A)과, 상기 하부 전극(17A) 상에 형성된 유기 EL층(18)과, 상기 유기 EL층(18) 상에 형성된 상부 전극(19)이 순차적으로 형성되어 있다.

도시는 생략하지만, 상기 유기 EL층(18)은 유기 EL 발광층을 전자 수송층과 정공 수송층에 의해 협지한 구성을 갖고, 상기 TFT(13)에 의해 구동되어 소정 색의 발광을 발생하며, 도 1의 평면 표시 장치(10)에서는, 발생한 발광은, 상기 글래스 기판(11)을 통과하여 하방으로 출사된다.

도 2A~도 2C는 상기 평면 표시 장치(10)의 제조 공정을 도시한다.

도 2A를 참조하면, 상기 글래스 기판(11) 상에는 다수의 표시 화소에 대응하여 복수의 TFT($13_1 \sim 13_3$)가 형성되어 있고, 상기 평탄화 절연막(16)은 이들 TFT의 모두를 피복하도록 형성되어 있다. 또한 도 2A의 공정에서는, 상기 평탄화 절연막(16)의 표면에, 상기 TFT($13_1 \sim 13_3$)에 각각 대응하여 하부 전극($17_1 \sim 17_3$)이 형성되어 있으며, 상기 하부 전극(17_1) 상에는 마스크 개구부 A를 갖는 마스크 패턴 M을 마스크로, 적색(R)의 발광을 발생하는 유기 EL층(18_1)이, 진공 증착 등에 의해 형성된다.

다음으로 도 2B의 공정에서 상기 마스크 패턴 M은, 상기 개구부 A가 상기 하부 전극(17_2)을 노출하는 위치로 이동되어, 상기 마스크 패턴 M을 개재한 진공 증착을 행함으로써, 상기 하부 전극(17_2) 상에 녹색(G)의 발광을 발생하는 유기 EL층(18_2)이 형성된다.

또한 도 2C의 공정에서 상기 마스크 패턴 M은, 상기 개구부 A가 상기 하부 전극(17_3)을 노출하는 위치로 이동되어, 상기 마스크 패턴 M을 개재한 진공 증착을 행함으로써, 상기 하부 전극(17_3) 상에 청색(B)의 발광을 발생하는 유기 EL층(18_3)이 형성된다.

이러한 유기 EL 평면 표시 장치의 제조 공정에서는, 도 2B 혹은 도 2C에 도시한 바와 같이, 마스크 패턴 M이 유기 EL층의 증착 공정에서, 이미 형성된 유기 EL층($18_1 \sim 18_3$)에 물리적으로 콘택트하기 때문에, 형성된 매우 얇은 유기 EL층이 손상되기 쉬워, 평면 표시 장치의 제조 수율이 저하되기 쉬운 문제가 발생한다. 또한 이러한 유기 EL층과의 물리적인 콘택트에 의해 마스크 패턴 M도 손상될 가능성이 있지만, 마스크 패턴 M이 손상된 경우, 손상에 의한 결함이, 이후 형성되는 모든 화소에 전사되게 된다.

또한 도 2A의 공정에서는, 상기 마스크 패턴 M이 하부 전극(17_2 , 17_3)과 콘택트하여 이것을 손상시킬 가능성이 있다.

이 문제를 해결하기 위해, 일본 특개평8-315981호 공보에는, 기판 상에 화소 영역을 구획하는 격벽을 형성하고, 상기 화소 영역에 유기 EL층을 진공 증착 등에 의해 형성할 때에, 증착 마스크를 이러한 격벽에 결합시키는 구성이 기재되어 있다.

도 3은 상기 일본 특개평8-315981에 기재된 종래의 구성을 도시한다.

도 3을 참조하면, 글래스 기판(21) 상에는 스트라이프 형상의 하부 전극(22)이 반복되어 형성되어 있고, 또한 상기 하부 전극(22) 상에는, 단면이 역사다리꼴 형상의 격벽(23)이, 상기 스트라이프 전극(22)의 연장 방향에 직교하는 방향으로, 반복되어 형성되어 있다.

또한 상기 격벽(23)에 개구부 A를 갖는 증착 마스크 M을 결합시킨 상태에서 진공 증착을 행함으로써, 상기 하부 전극(22) 상에 유기 EL층(24)이 형성된다.

그러나, 이러한 격벽의 형성은, 절연층의 퇴적이나 패터닝 등, 복잡하고 불필요한 공정을 필요로 하여, 형성되는 평면 표시 장치의 제조 비용이 증대되게 되는 문제를 발생한다. 또한 도 3의 종래의 예에서는, 평면 표시 장치는 상호 직교하는 스트라이프 형상의 하부 전극 패턴과 상부 전극 패턴을 사용하는 단순 매트릭스 구동형의 장치로 되지만, 이러한 구성을 도 1에 도시한 TFT를 사용한 액티브 매트릭스 구동형의 평면 표시 장치에 적용하고자 하면, TFT(13)를 평탄화막(16)으로 피복한 후에 상기 격벽(23)을 형성할 필요가 있다.

[특허 문헌1] 일본 특개평8-315981호 공보

[특허 문헌2] 일본 특개평10-189252호 공보

[특허 문헌3] 일본 특개2001-356711호 공보

<발명의 개시>

따라서 본 발명은 상기의 과제를 해결한, 신규로 유용한 유기 EL 표시 장치 및 그 제조 방법을 제공하는 것을 개괄적 목적으로 한다.

본 발명의 보다 구체적인 목적은, 간단하며 수율 좋게 유기 EL 평면 표시 장치를 제조할 수 있는 유기 EL 표시 장치의 제조 방법을 제공하는 것에 있다.

본 발명의 다른 목적은,

기관과,

상기 기관 상에 형성된 박막 트랜지스터와,

상기 기관 상에 상기 박막 트랜지스터를 피복하도록 형성된 절연막과,

상기 절연막 상에 형성된 유기 EL 소자로 이루어지며,

상기 절연막에는 오목부가 형성되어 있고,

상기 유기 EL 소자는 상기 오목부 내에, 상기 절연막 내에 형성된 컨택트홀을 통해 상기 박막 트랜지스터에 접속되도록 형성되는 유기 EL 표시 장치를 제공하는 것에 있다.

본 발명의 다른 목적은,

박막 트랜지스터가 형성된 기관 상에, 상기 박막 트랜지스터를 피복하도록 절연막을 형성하는 공정과,

상기 절연막 내에 오목부를 형성하는 공정과,

상기 오목부 내에, 유기 EL 소자를 형성하는 공정으로 이루어지며,

상기 유기 EL 소자를 형성하는 공정은, 상기 절연막의 표면에 형성한 마스크 패턴을 마스크로 실행되는 것을 특징으로 하는 유기 EL 표시 장치의 제조 방법을 제공하는 것에 있다.

본 발명에 따르면, 유기 EL 소자가 박막 트랜지스터를 피복하는 절연막 내에 화소 영역에 대응하여 오목부를 형성하고, 이러한 오목부 내에 유기 EL층을 형성함으로써, 하부 전극 혹은 유기 EL층의 형성 시에 있어서의 증착 마스크와 형성된 하부 전극 혹은 유기 EL층과의 물리적인 접촉이 회피되어, 액티브 매트릭스 구동 방식의 유기 EL 표시 장치의 제조 수율을 향상시키는 것이 가능하게 된다.

본 발명의 그 밖의 과제 및 특징은, 이하에 도면을 참조하면서 행하는 본 발명의 상세한 설명으로부터 명백해질 것이다.

산업상 이용 가능성

본 발명에 따르면, 유기 EL 소자가 박막 트랜지스터를 피복하는 절연막 내에 화소 영역에 대응하여 오목부를 형성하고, 이러한 오목부 내에 유기 EL층을 형성함으로써, 하부 전극 혹은 유기 EL층의 형성 시에 있어서의 증착 마스크와 형성된 하부 전극 혹은 유기 EL층의 물리적인 접촉이 회피되어, 액티브 매트릭스 구동 방식의 유기 EL 평면 표시 장치의 제조 수율을 향상시키는 것이 가능하게 된다.

도면의 간단한 설명

도 1은 TFT에 의해 구동되는 액티브 매트릭스 방식의 유기 EL 평면 표시 장치의 기본적인 구성을 도시하는 도면.

도 2A~도 2C는 도 1의 유기 EL 평면 표시 장치의 제조 공정을 도시하는 도면.

도 3은 종래의 유기 EL 평면 표시 장치의 제조 공정을 도시하는 도면.

도 4A~도 4G는 본 발명의 제1 실시예에 따른 유기 EL 평면 표시 장치의 제조 공정을 도시하는 도면.

도 5는 본 발명의 제1 실시예에 따른 유기 EL 평면 표시 장치의 외관을 도시하는 도면.

도 6은 도 5의 유기 EL 평면 표시 장치의 일 변형예를 도시하는 도면.

도 7은 본 발명의 제2 실시예에 따른 유기 EL 평면 표시 장치의 구성을 도시하는 도면.

도 8은 본 발명의 제3 실시예에 따른 유기 EL 평면 표시 장치의 제조 공정을 도시하는 도면.

<발명을 실시하기 위한 최량의 형태>

[제1 실시예]

도 4A~도 4G는, 본 발명의 제1 실시예에 따른 유기 EL 평면 표시 장치(20)의 제조 공정을 도시한다. 단 도면에서, 앞서 설명한 부분에는 대응하는 참조 부호를 붙이고, 설명을 생략한다.

도 4A를 참조하면, 글래스 기판(11) 상에는 SiO₂막 등의 버퍼층(12)을 개재하여 TFT(13)가 형성되어 있고, 상기 TFT(13)는 플라즈마 CVD 등의 저온 프로세스로 형성되는 CVD 절연막(14)에 의해 피복되어 있다.

도 4A의 공정에서는 상기 CVD 절연막(14) 상에, 아크릴계의 수지 혹은 레지스트막 등으로 이루어지는 감광성을 갖는 평탄화막(26)이, 전형적으로는 도포법에 의해, 예를 들면 2~3 μ m의 두께로 형성된다. 이와 같이 하여 형성된 평탄화막(26)은, 평탄한 표면을 갖는 것을 특징으로 한다.

또한 도 4A의 공정에서는 불투명 패턴(31A)을 담지하는 광학 마스크(31)를 사용하여, 상기 평탄화막(26)이 자외광에 의해 노광된다.

보다 구체적으로는, 상기 평탄화막(26)은 도포 후, 80℃의 온도에서 프리베이크 처리가 실시되며, 노광 공정은, 파장이 405nm인 수은 램프 등의 노광 광원을 사용하여, 막(26)의 두께 방향 전체가 노광되지 않도록, 예를 들면 200mJ/cm²의 값으로 설정된 노광 도우즈량으로 행해진다.

이와 같이 하여 노광한 평탄화막(26)을 현상함으로써, 상기 평탄화막(26) 내에는, 상기 불투명 패턴(31A)이 구획하는 광학 창부(31B)에 대응하여 오목부(26A)가, 전형적으로는 0.1~0.5 μ m의 깊이로 형성된다. 이와 같이 하여 형성된 오목부(26A)는 기판(11) 상에 매트릭스 형상으로 형성되는 다수의 화소 영역의 하나에 대응하고 있으며, 상기 평탄화막(26)이 상기 오목부(26A)의 저면을 구성한다.

다음으로 도 4B의 공정에서 도 4A의 구조는, 또한 불투명 패턴(32A)을 담지하는 광학 마스크(32)를 사용하여 노광 처리가 행해진다. 상기 불투명 패턴(32A)은 상기 전극(15B)에 대응한 광학 창(32B)을 구획하고, 그 결과, 도 4B의 노광 공정에서는, 상기 평탄화막(26) 내, 상기 전극(15B)을 피복하는 부분이 노광된다.

또한 이와 같이 하여 노광된 평탄화막(26)을 현상하고, 마지막으로 200℃의 온도에서 예를 들면 60분간 포스트베이킹 처리를 행함으로써, 도 4C에 도시한 바와 같이, 상기 오목부(26A)의 저부에, 상기 전극(15B)을 노출하는 콘택트홀(26a)이 형성된 구조가 얻어진다.

또한, 이상의 설명에서는 설명의 형편상, 도 4A의 노광 공정 후, 도 4B의 공정에서 상기 평탄화막(26)이 현상되어 상기 오목부(26A)가 도 4B의 공정에서 형성되는 예를 설명하였지만, 실제로는 도 4A의 노광 공정 후, 즉시 도 4B의 노광 공정을 행하고, 도 4C의 공정에서 현상 및 포스트베이킹 처리를 행하는 것이 보다 바람직하다.

다음으로 도 4D의 공정에서 상기 오목부(26A)의 저부를 피복하도록, 또한 상기 콘택트홀(26a)에서 상기 전극(15B)과 콘택트하도록, ITO($\text{In}_2\text{O}_3\cdot\text{SnO}_2$) 등의 투명 도전막을 스퍼터링에 의해 퇴적하고, 이것을 포토리소그래피 공정에 의해 패턴화하여, 하부 전극(17)을 형성한다.

이와 같이 하여, 도 4E에 도시한 TFT($13_1\sim 13_3$)에 대응하여 상기 평탄화막(26)에는 오목부(26A~26C)가 각각 형성되며, 상기 오목부(26A~26C)의 저부에는, ITO 등으로 이루어지는 하부 전극($17_1\sim 17_3$)이, 각각 대응하는 TFT($13_1\sim 13_3$)에 전기적으로 접속되어 형성된다. 도 1의 예와 마찬가지로, 상기 하부 전극(17_1)은 적색 화소 영역을, 하부 전극(17_2)은 녹색 화소 영역을, 또한 하부 전극(17_3)은 청색 화소 영역을 구성한다.

도 4E의 공정에서는, 또한 상기 오목부(26A~26C)가 형성된 평탄화막(26)에 개구부 A를 갖는 증착 마스크 M이 결합되며, 도 4E, 도 4F에 도시한 바와 같이 이러한 증착 마스크 M을 상기 평탄화막(26) 상에서 하나의 오목부, 예를 들면 오목부(26A)로부터 다른 오목부, 예를 들면 오목부(26B)로 이동시키고, 그 때마다 상기 마스크 M을 개재하여 진공 증착을 행함으로써, 상기 하부 전극($17_1\sim 17_3$)의 각각에는, 적색 발광하는 유기 EL층(18_1), 녹색 발광하는 유기 EL층(18_2) 및 청색 발광하는 유기 EL 소자(18_3)가 순서대로 형성된다.

도 4E, 도 4F의 공정에서는 상기 증착 마스크 M은 상기 평탄화막(26)에서 상기 오목부(26A, 26B 혹은 26C)를 둘러싸는 단차부에 결합하지만, 상기 오목부(26A~26B)에 형성된 유기 EL막($18_1\sim 18_3$)은, 상기 증착 마스크 M에 접촉하지 않고, 이 때문에 증착 마스크 M과의 접촉에 의해 유기 EL막이 손상을 받는 문제는, 본 실시예 공정에서는 발생하지 않는다.

또한 도 4G의 공정에서 상기 증착 마스크 M을 제거하고, 일정하게 Al 등의 금속막을 증착하여, 상부 전극(19)을 형성한다.

도 4A~도 4G의 공정에 따르면, 증착 마스크 M과 유기 EL층 혹은 하부 전극과의 접촉을 회피 가능하게 하는 오목부(26A~26C)의 형성이, 간단하게 TFT를 피복하는 평탄화막(26)의 부분적 노광 및 현상에 의해 실현되기 때문에, 별도 격벽 구조 등을 형성할 필요가 없으며, 액티브 매트릭스 구동 방식의 유기 EL 평면 표시 장치를 매우 간단하게, 또한 높은 수율로 제조하는 것이 가능하게 된다.

도 5는 이와 같이 하여 형성된 평면 표시 장치(20)의 사시도를 도시한다.

도 5를 참조하면, 평면 표시 장치(20)의 이면, 즉 도 4G에서의 상면에는, 적·녹·청의 화소 영역에 대응한 다수의 오목부(26A~26C)가 반복되어, 매트릭스 형상으로 형성되어 있는 것을 알 수 있다. 또한 상기 오목부(26A~26C)가 형성된 면은, Al 전극층(19)에 의해 피복되어 있다.

또한 필요에 따라, 상기 오목부(26A~26C)를, 도 6에 도시한 바와 같이 홈 형상으로 형성하는 것도 가능하다. 이 경우에는, 상기 홈(26A) 내에 다수의 적색 발광 유기 EL층 패턴(18_1)이 배열되고, 홈(26B) 내에 다수의 녹색 발광 유기 EL층 패턴(18_2)이 배열되며, 또한 홈(26C) 내에 다수의 청색 발광 유기 EL층 패턴(18_3)이 배열되게 된다.

[제2 실시예]

도 7은 본 발명의 제2 실시예에 따른 유기 EL 평면 표시 장치(40)의 구성을 도시한다.

본 실시예에서는 상기 글래스 기판(11)을 피복하는 버퍼층(12) 상에 아몰퍼스 실리콘 혹은 폴리실리콘으로 이루어지는 게이트 전극(41A)이 형성되며, 또한 상기 버퍼층(12) 상에 상기 폴리실리콘 게이트 전극(41A)을 피복하도록 게이트 절연막을 구성하는 절연막(41B)이 형성된다.

또한 상기 절연막(41B) 상에는 아몰퍼스 실리콘 혹은 폴리실리콘으로 이루어지는 반도체층(41C)이 형성되며, 상기 반도체층(41C) 상에는 상기 게이트 전극(41A)에 대응하는 위치에 절연막 패턴(41D)이 형성된다. 상기 반도체층(41C) 내에는, 상기 절연막 패턴(41D)을 마스크로 불순물 원소를 이온 주입에 의해 도입함으로써, 소스 영역(41s)과 드레인 영역(41d)이, 사이에 개재하는 채널 영역(41c)에 의해 이격된 상태로 형성된다.

또한 상기 반도체층(41C)은 상기 CVD 절연막(14)에 의해 피복되고, 상기 CVD 절연막(14) 상에는 상기 소스 영역(41s) 및 드레인 영역(41d)에 콘택트하도록, 소스 전극(15A) 및 드레인 전극(15B)이, 각각의 콘택트홀을 통해 형성되어 있다.

상기 게이트 전극(41A), 게이트 절연막(41B) 및 반도체막(41C)은 TFT(41)를 구성하고, 상기 TFT(41)는 앞의 실시예와 마찬가지로, 평탄화 절연막(26)에 의해 피복된다.

상기 평탄화 절연막(26) 내에는 화소 영역에 대응하여 오목부(26A)가 형성되어 있고, 또한 상기 오목부(26A)의 일부에는, 상기 드레인 전극(15B)을 노출하는 콘택트홀(26a)이 형성되어 있다.

또한 상기 오목부(26A)의 저부에는, 상기 콘택트홀(26a)에서 상기 전극(15B)과 콘택트하도록, ITO 등으로 이루어지는 투명 전극(17₁)이 형성되어 있고, 상기 투명 전극(17₁)은 상기 오목부(26A)의 저부에서 유기 EL층(18₁)에 의해 피복된다. 또한 상기 유기 EL층(18₁) 상에는, 상부 전극(19)이 형성된다.

이와 같이 본 실시예에서는, 앞의 실시예에서의 TFT(13)와는 게이트 전극과 반도체층의 관계가 상하 역전된 TFT(41)를 사용하여 유기 EL 평면 표시 장치를 구성할 수 있다.

[제3 실시예]

도 8은 본 발명의 제3 실시예에 따른 유기 EL 평면 표시 장치(60)의 제조 공정을 도시한다. 단 도면에서, 앞서 설명한 부분에 대응하는 부분에는 동일한 참조 부호를 붙이고, 설명을 생략한다.

도 8의 공정은, 앞서 설명한 도 4A, 도 4B의 공정에 대응하지만, 본 실시예에서는 평탄화 절연막으로서 감광성막(26) 대신에 통상의 플라즈마 CVD-SiO₂막 등, 감광성을 갖지 않는 절연막(16)을 사용하고 있다.

이 때문에 도 8의 공정에서는 상기 절연막(16) 상에 레지스트 패턴 R을 형성하고, 이러한 레지스트 패턴 R을 마스크로 상기 절연막(16)을 웨트 에칭함으로써, 상기 절연막(16) 내에 오목부(16A)를 형성한다.

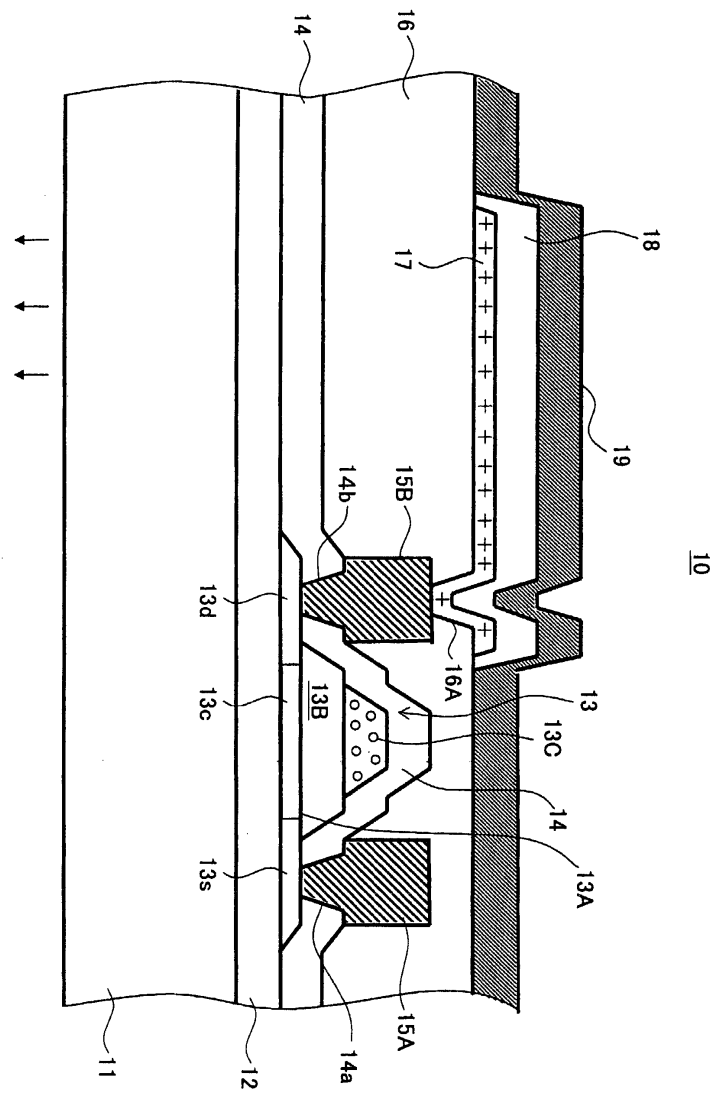
이후의 공정은, 앞의 실시예에서 설명한 것과 동일하고, 본 실시예에서도 간단한 공정에 의해, 액티브 매트릭스 구동형의 유기 EL 평면 표시 장치를 높은 수율로 제조하는 것이 가능하게 된다.

특히 본 실시예에서는 상기 절연막(16)은 도포막일 필요는 없고, 또한 평탄면에 의해 특징지어진 평탄화막인 것은 바람직하지만, 필요하지는 않다. 물론, 도 8의 공정에서 상기 절연막(16)으로서 유기 SOG막이나 유기 절연막 등, 도포막을 사용하는 것도 가능하다.

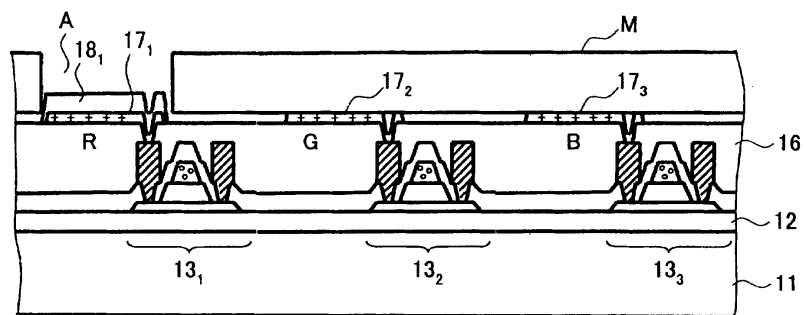
이상, 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 상기의 실시예에 한정되는 것이 아니라, 특허 청구의 범위에 기재된 요지 내에서 다양한 변형·변경이 가능하다.

도면

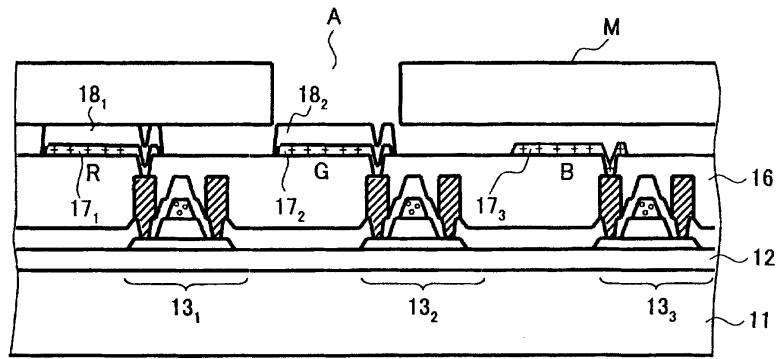
도면1



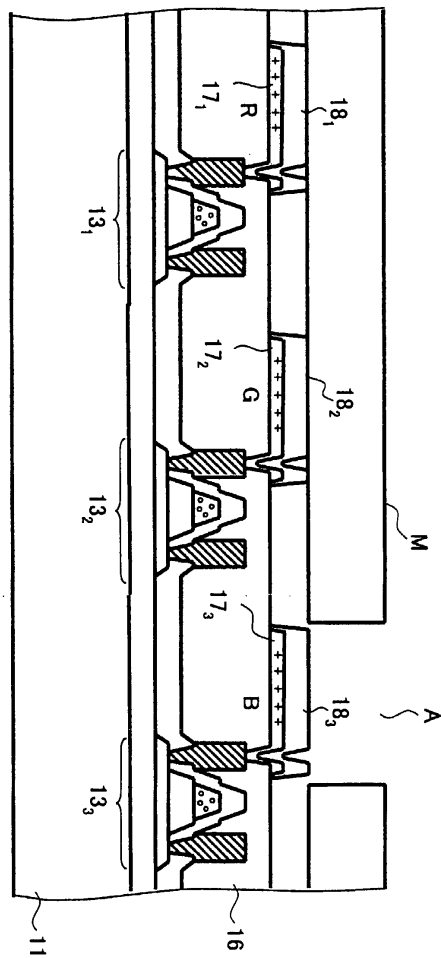
도면2A



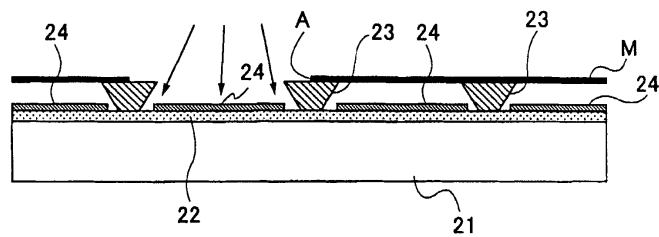
도면2B



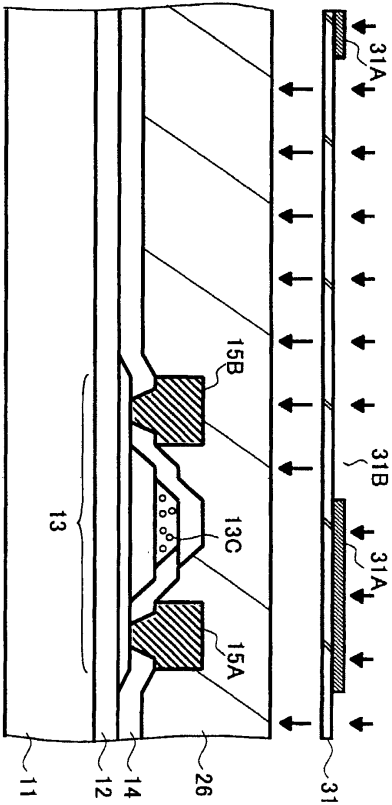
도면2C



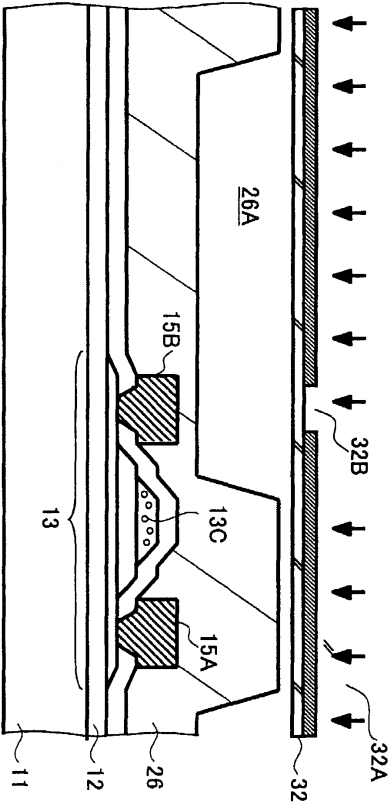
도면3



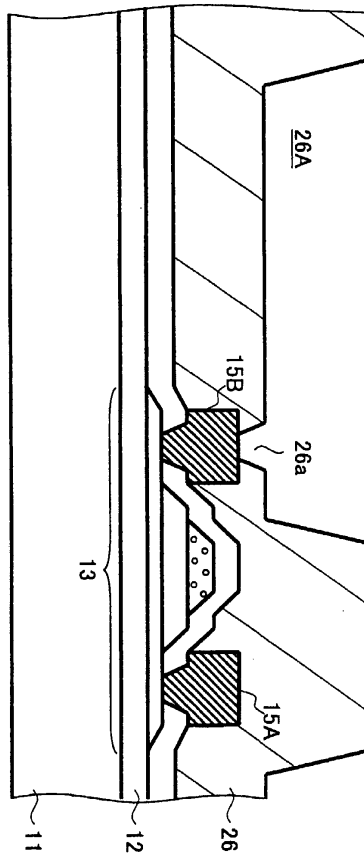
도면4A



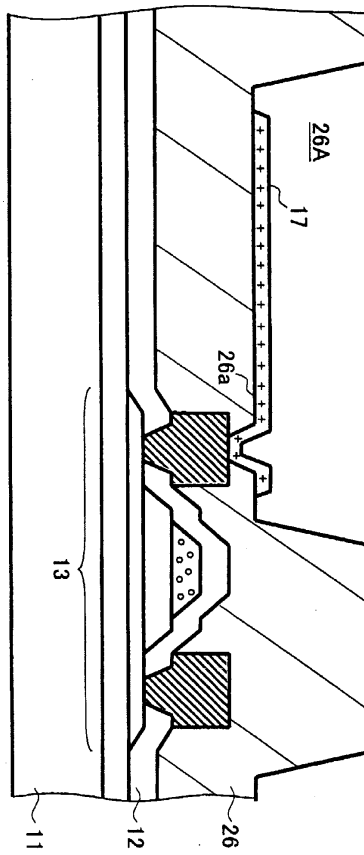
도면4B



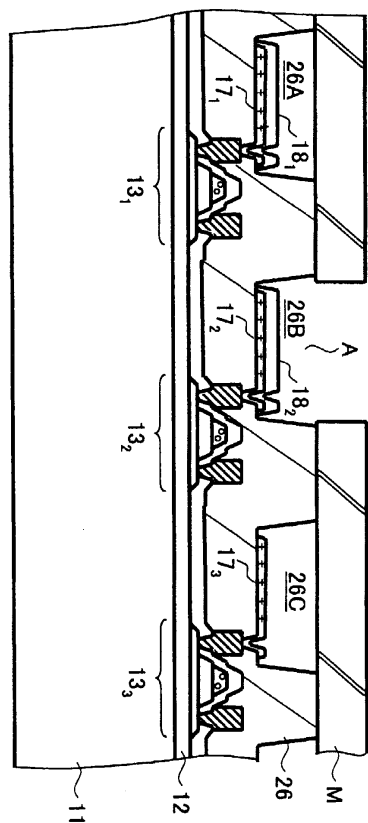
도면4C



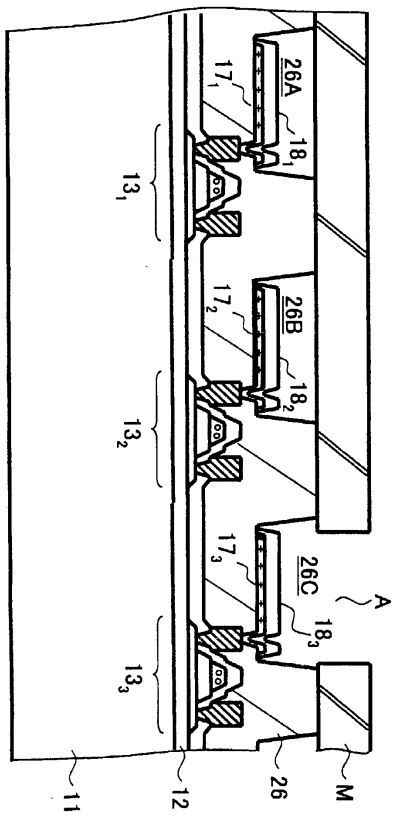
도면4D



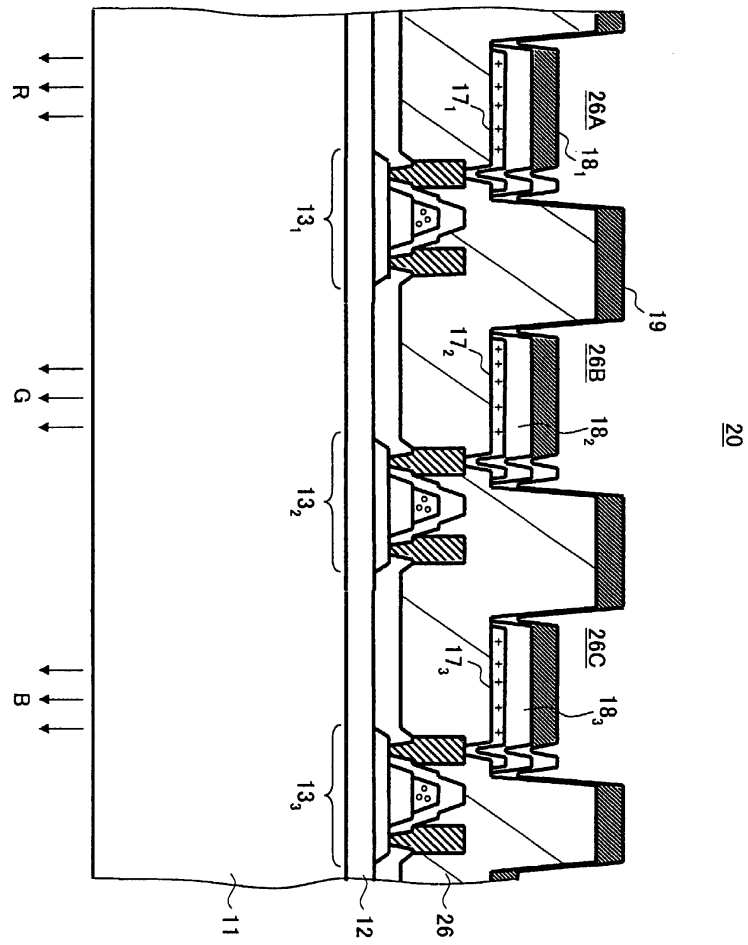
도면4E



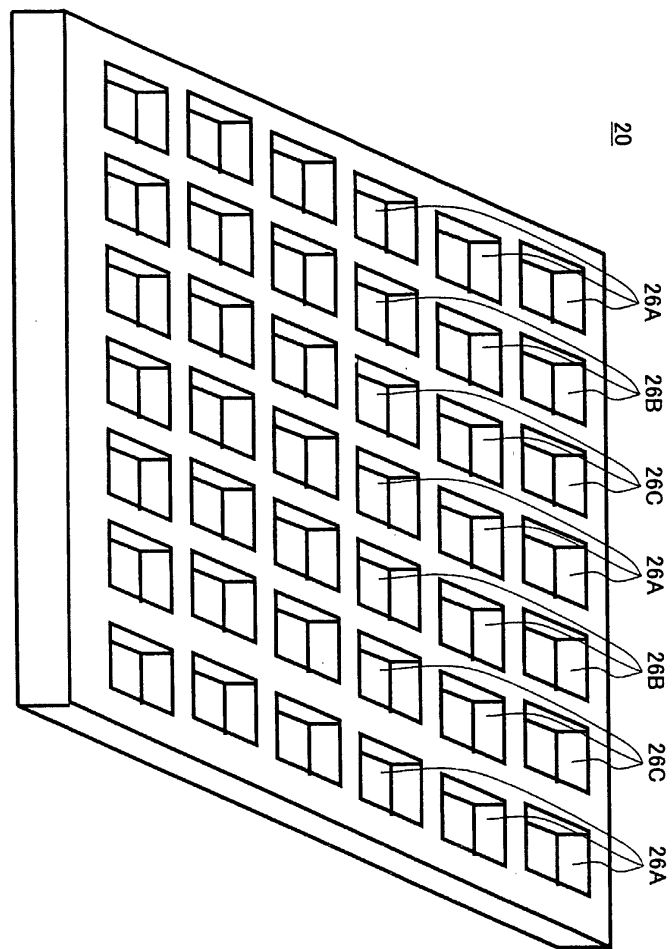
도면4F



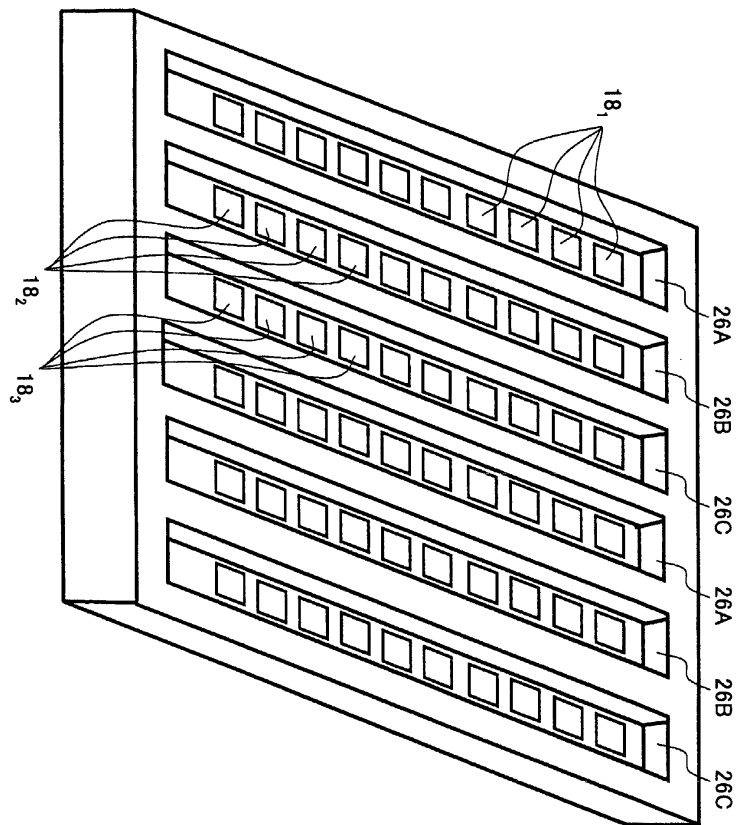
도면4G



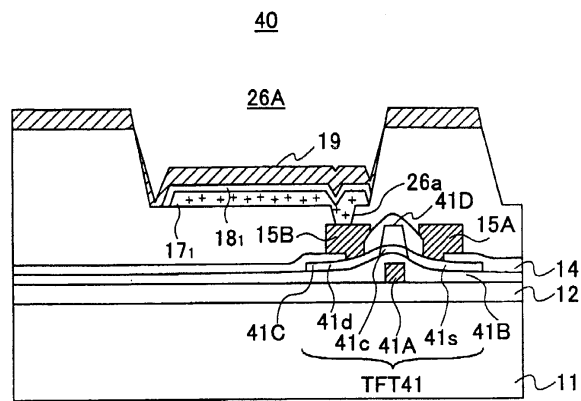
도면5



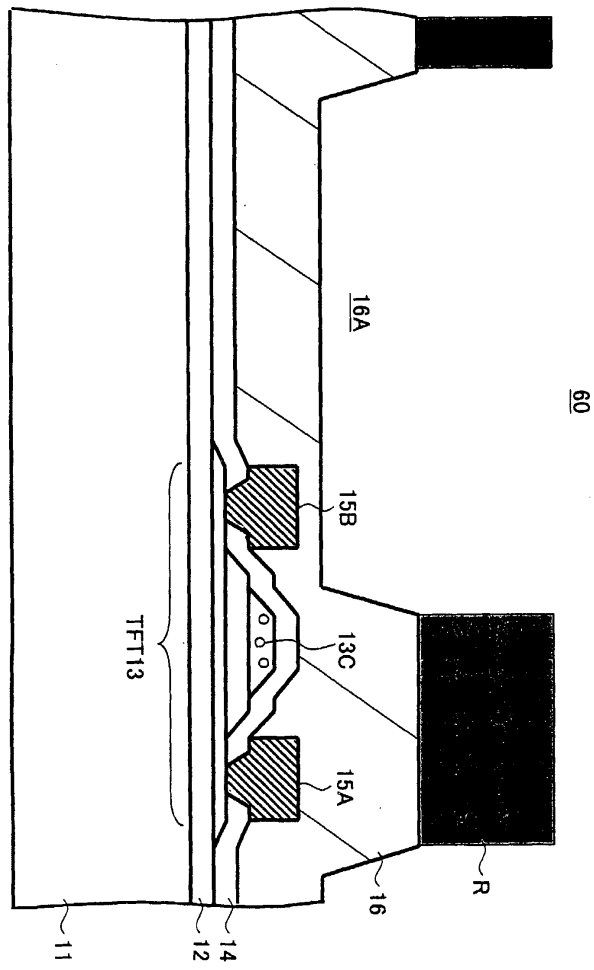
도면6



도면7



도면8



专利名称(译)	有机EL显示装置		
公开(公告)号	KR100721495B1	公开(公告)日	2007-05-23
申请号	KR1020057006109	申请日	2003-04-15
[标]申请(专利权)人(译)	富士胶片株式会社		
申请(专利权)人(译)	富士胶片有限公司		
当前申请(专利权)人(译)	富士胶片有限公司		
[标]发明人	YAEHASHI HIROYUKI		
发明人	YAEHASHI, HIROYUKI		
IPC分类号	H05B33/22 H05B33/10		
代理人(译)	CHANG, SOO KIL CHU , 晟敏		
其他公开文献	KR1020050075352A		
外部链接	Espacenet		

摘要(译)

有机EL显示装置包括形成在基板和绝缘层上的薄膜晶体管，其形成为覆盖基板上的薄膜晶体管和形成在绝缘层上的有机电致发光显示器。并且凹槽形成在绝缘层中。并且形成薄膜晶体管，使得有机电致发光显示器通过形成在绝缘层内的接触孔连接到凹槽中的薄膜晶体管。薄膜晶体管，绝缘层，接触孔，凹槽，有机电子发光层。

