

(19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01) G09G 3/20 (2006.01)		(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년10월30일 10-0639690 2006년10월23일
(21) 출원번호 (22) 출원일자	10-2005-0046552 2005년06월01일	(65) 공개번호 (43) 공개일자	10-2006-0046352 2006년05월17일
(30) 우선권주장	JP-P-2004-00171428	2004년06월09일	일본(JP)
(73) 특허권자	미쓰비시덴키 가부시카이가이사 일본국 도쿄도 지요다쿠 마루노우치 2쵸메 7반 3고		
(72) 발명자	도비타 유이치 일본국 도쿄도 지요다쿠 마루노우치 2쵸메 2반 3고 미쓰비시덴키가부시 카이가이사 나이		
(74) 대리인	권태복 이화익		

심사관 : 최정윤

(54) 표시열록의 발생을 억제한 화상표시장치

요약

화소구동회로(12A)는, 전류원이 되는 TFT소자Q1A의 드레인과 노드NIB 사이에 배치되는 TFT소자Q1B, 커패시터CHB 및 스위치S2B로 이루어지는 드레인 전압 상승 제한 회로(14A)를 구비한다. 데이터 기록 모드 시에 스위치S2A, S2B, S1가 온 되고, 데이터 선DL에서 TFT소자Q1B, Q1A에 구동전류 I_{EL} 가 흐르면, 각 TFT소자의 게이트 전압이 커패시터CHB, CHA에 각각 유지된다. 표시 모드 시에는 스위치S3만이 온 되고, 발광다이오드OLED를 통해 전원 전압VH으로부터 TFT소자Q1B, Q1A에 전류경로가 형성된다. 노드NIA의 전압은 채널 변조에 의하지 않고 일정하게 유지되기 때문에, 발광다이오드OLED에는 원하는 전류 I_{EL} 가 흐른다.

대표도

도 2

색인어

화소 회로, 화소구동회로, 게이트 구동회로, 화상표시장치

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예 1에 따른 화상표시장치의 구성을 도시하는 회로도,

도 2는 도 1에 있어서의 화소회로(10A)의 구성을 도시하는 회로도,

도 3은 스위치S1, S2A, S2B, S3의 동작을 설명하기 위한 타이밍 도면,

도 4는 시각t0에 있어서의 화소회로(10A)의 등가회로도,

도 5는 본 발명의 실시예 2에 따른 화상표시장치에 있어서의 화소회로의 구성을 도시하는 회로도,

도 6은 본 발명의 실시예 3에 따른 화상표시장치에 있어서의 화소회로의 구성을 도시하는 회로도,

도 7은 일본국 특허 공개 2002-517806호에 기재되는 종래의 화소회로를 설명하기 위한 회로도,

도 8은 데이터 기록 모드에 있어서의 N형 TFT소자Q1의 등가회로도,

도 9는 전계 효과형 트랜지스터의 드레인·소스간 전류IDS와 드레인·소스간 전압VDS과의 일반적인 관계를 도시한 도면이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 화상표시장치에 관한 것으로서, 보다 특정적으로는, 유기EL(Electro Luminescence) 등의 전류구동형 발광소자를 각 화소에 구비하는 화상표시장치에 관한 것이다.

최근, 플랫 패널·디스플레이의 분야에 있어서는, 액정 디스플레이에 더해서, 유기EL표시장치가 주목받고 있다. 유기EL표시장치는, 액정 디스플레이와 비교하여 높은 콘트라스트비, 빠른 응답성 및 넓은 시야각을 갖는다. 유기EL표시장치에 있어서는, 화소마다 전류구동형 발광소자인 유기EL소자가 배치되고 있다. 유기EL소자의 대표 예로서는, 유기발광 다이오드가 알려져 있다.

특히 최근에는, 이와 같은 유기EL표시장치 중에서도, 화상의 고선명화 및 저소비전력화의 관점으로부터, 저온 다결정 실리콘(폴리실리콘)을 사용한 박막트랜지스터(TFT:Thin Film Transistor)를 유기발광 다이오드의 구동소자로 하는, 저온 폴리실리콘형 TFT디스플레이가 주목받고 있다. 그러나, 저온 폴리실리콘형 TFT디스플레이에는, 이동도나 한계값 전압 등의 트랜지스터 특성의 제조 격차가, 종래의 TFT보다도 비교적 큰 경향이 있다.

이와 같은 배경에서으로부터, 유기EL 표시장치의 문제점의 하나로서, 화소마다 표시 휘도특성의 비일관성, 소위 표시 얼룩의 문제가 지적되고 있다. 이 문제를 지적하기 위한 구성으로서, 예를들면 일본국 특허공개2002-517806호 공보에, 화소회로의 구성이 개시되고 있다.

도 7은, 일본국 특허공개2002-517806호 공보에 기재되는 종래의 화소회로를 설명하기 위한 회로도이다.

도 7을 참조하여, 종래의 화소회로(100)는, 발광소자로서 배치된 유기발광 다이오드OLED에 대하여, 지시된 표시 휘도에 대응한 전류를 공급하기 위한 화소구동회로(110)를 포함한다.

화소구동회로(110)는, 전류구동소자로서 이용되는 N형 TFT소자Q1와, 전압유지 커패시터CH와, 스위치S11~S13를 포함한다. 또, 이하에 있어서, TFT는, 전계 효과형 트랜지스터의 대표적인 예로서 표시되는 것으로 한다.

유기발광 다이오드OLED는, 전류구동형의 발광소자이며, 공급되는 전류에 따라 그 표시 휘도가 변화된다. 유기발광 다이오드OLED의 애노드는, 전원전압VH에 접속된다.

N형 TFT소자Q1는, 유기발광 다이오드OLED의 캐소드와 전원전압VL 사이에 접속된다. 전원전압VL에는, 접지전압 또는 소정의 부전압이 인가된다. N형 TFT소자Q1의 게이트는, 전압유지 커패시터CH를 통해 전원전압VL에 접속됨과 동시에, 스위치S12를 통해 N형 TFT소자Q1의 드레인에 접속된다.

스위치S11는, N형 TFT소자Q1의 드레인과 등전압인 노드N1와 데이터 선DL 사이에 접속된다.

스위치S13는, N형 TFT소자Q1의 드레인과 유기발광 다이오드OLED의 애노드와의 사이에 접속된다.

이상의 구성으로 이루어지는 화소회로(100)에 있어서, 표시 동작은 2개의 모드에 있어서 행해진다. 우선, 어드레스 주기에 대응하는 데이터 기록 모드에 있어서는, 유기발광 다이오드OLED로부터의 필요한 출력을 결정하는 구동전류 I_{EL} 는, 정전류원(60)으로부터 데이터 선DL으로 구동된다.

화소회로(100)에서는, 스위치S11를 온 해서 데이터 선DL과 노드N1를 전기적으로 결합한다. 또한, 스위치S12를 온 하고, N형 TFT소자Q1를 다이오드 접속함과 동시에, 스위치S13를 오프하고, 유기발광 다이오드OLED를 절연한다. 이에 따라 정전류원(60)~데이터 선DL~N형 TFT소자Q1~전원전압VL의 전류경로가 형성되고, 당해 전류경로에 구동전류 I_{EL} 가 흐른다.

도 8은, 데이터 기록 모드에 있어서의 N형 TFT소자Q1의 등가회로도이다.

도 8을 참조하여, N형 TFT소자Q1는, 다이오드 접속 상태가 되고 있기 때문에, 포화 영역에서 동작한다. 또한 게이트·소스 간 전압VGS이 구동전류 I_{EL} 를 흐르게 하기 위해 필요한 전압 레벨로 설정되고, 전압유지 커패시터CH에 의해 유지된다.

여기에서, TFT소자를 비롯한 전계 효과형 트랜지스터에 있어서의 포화 영역에서의 드레인 전류(I_{EL} 에 상당)는, 일반적으로 (1)식으로 나타낼 수 있다.

$$I_{EL} = (\beta/2) \cdot (VGS - VTN)^2 \dots (1)$$

단, $\beta = \mu \cdot (W/L) \cdot Cox$

여기에서, β :전류증폭 계수, μ :이동도, L:게이트 채널길이, W:게이트 채널 폭, Cox:게이트 용량, VTN:한계값 전압이다.

(1)식에서, 게이트·소스 간 전압VGS은,

$$VGS = VDS = VTN + (2I_{EL}/\beta)^{1/2} \dots (2)$$

이 되고, 트랜지스터의 한계값 전압VTN에 구동전류 I_{EL} 에 의한 전압상승분이 가산된 형태로 나타난다.

또한, 스위치S11, S12를 오프하고, 화소회로(100)를 데이터 선DL에서 절연함과 동시에, 전압유지 커패시터CH를 절연한다. 이에 따라 전압유지 커패시터CH의 단자간 전압에는, (2)식으로 나타내는, N형 TFT소자Q1에 구동전류 I_{EL} 를 흐르게 하는 데 필요한 게이트·소스 간 전압VGS이 격납된다.

전압유지 커패시터CH에 게이트·소스 간 전압VGS이 격납되고 데이터 기록 모드가 종료되면, 스위치S13를 온 하여 유기발광 다이오드OLED의 캐소드를 N형 TFT소자Q1의 드레인에 접속 함으로써 표시 모드가 개시된다.

표시 모드에 있어서는, N형 TFT소자Q1는, 상술한 구동전류 I_{EL} 에 의해 결정되는 출력을 유기발광 다이오드OLED로부터 발생하므로, 전압유지 커패시터CH에 격납되는 전압VGS에 따른 전류를 유기발광 다이오드OLED에 구동한다. 즉, N형 TFT소자Q1가 전류원으로서 동작 함으로써, 구동전류 I_{EL} 와 같은 전류가 유기발광 다이오드OLED를 흐르게 된다.

이상과 같이, 데이터 기록 모드와 표시 모드에 있어서, 같은 N형 TFT소자Q1를 전류공급 및 전류발생에 사용하는 것으로, 구동전류 I_{EL} 는, N형 TFT소자Q1의 한계값 전압 V_{TN} 및 이동도 μ 에 영향을 받지 않고 일정 레벨로 유지된다.

발명이 이루고자 하는 기술적 과제

여기에서, 도 7의 화소회로(100)에 있어서 전류구동소자로서 이용되는, TFT소자를 비롯한 전계 효과형 트랜지스터(이하, 전류원 트랜지스터라고도 칭함)는, 일반적으로, 도 9에 도시하는 드레인·소스간 전류IDS와 드레인·소스간 전압VDS과의 관계를 갖는다.

도 9를 참조하여, 전류원 트랜지스터의 동작 영역은, 비포화 영역과 포화 영역으로 크게 구별된다. 비포화 영역은, 드레인·소스간 전압VDS과 함께 드레인·소스간 전류IDS가 증가하는 영역이다. 한편, 포화 영역은, 드레인·소스간 전압VDS과는 상관없이 게이트·소스간 전압VGS만으로 정해지는 정전류 특성을 도시하는 영역이다.

여기에서, 도 9안의 점선으로 도시하는 직류특성은, 치수가 충분히 큰 이상적인 트랜지스터의 특성이다. 한편, 실제 미세 트랜지스터는, 실선으로 도시한 것과 같이 형상효과 때문에 채널길이, 채널 폭이나 전원전압에 의해 더욱 복잡한 특성을 도시하는 것이 알려져 있다.

이상적인 트랜지스터는, 점선으로 도시한 것과 같이, 드레인·소스간 전류IDS가 일단 포화되면, 드레인·소스간 전압VDS을 증가해도 드레인·소스간 전류IDS는 바뀌지 않는다. 이에 대하여 실제 트랜지스터에서는, 포화 영역에 있어서도, 드레인·소스간 전류IDS가 드레인·소스간 전압VDS과 함께 약간 증가하는, 소위 채널 변조가 나타난다. 이것은, 드레인의 공핍층단이 소스측으로 움직이고, 실효적인 채널길이가 짧아지는 것에 의한다. 이 채널 변조에 의해, 포화 영역에서는, 드레인·소스 사이에 있는 저항성분 r 이 나타난다. 이 저항성분 r 은, 드레인·소스간의 채널 컨덕턴스의 역수에 해당한다.

도 7의 화소회로(100)에 있어서, 데이터 기록 모드 시에 스위치S11, S12가 온 되면, (2)식에 의해, 구동전류 I_{EL} 에 따른 드레인·소스간 전압VDS이 설정된다. 계속해서, 스위치S11, S12가 오프되면, 이 전압이 게이트·소스간 전압VGS으로서, 전압유지 커패시터CH에 유지된다.

표시 모드에서는, 스위치S13가 온 되면, 유기발광 다이오드OLED를 통해 전원전압VH으로부터 전압이 공급되고, N형 TFT소자Q1를 전류가 흐른다. 이때, 노드N1에는, 유기발광 다이오드OLED의 순방향의 전압 강하분(이하, VF라고도 칭함)에 의해, 전원전압VH에서 거의 VF만큼 저하한 전압($VH-VF$)이 공급된다. 이에 따라 노드N1의 전압은, 앞의 N형TFT 소자Q1의 드레인·소스간 전압VDS에서 ($VH-VF$)로 증가한다.

여기에서, N형TFT소자Q1에 있어서, 도 9에 도시한 바와 같이, 실제로는 포화 영역에 있어서도, 저항성분 r 에 기인하여 채널 변조가 일어나고, 드레인·소스간 전압VDS의 증가에 따라 드레인·소스간 전류IDS가 증가한다.

표시부에 행렬 모양으로 배열되는 모든 화소회로(100)에 있어서, 내포하는 N형 TFT소자Q1가 서로 같은 저항성분 r , 즉 채널 컨덕턴스를 갖고 있으면, 전류IDS의 증가 분은 전류원 트랜지스터 사이에서 같아지고, 화소회로(100)사이에 있어서, 유기발광 다이오드OLED에 구동되는 전류를 균일하게 유지할 수 있다.

그러나, 실제로는, N형 TFT소자Q1 마다, 제조 격차 등에 의해 저항성분 r 의 크기가 다르기 때문에, 유기발광 다이오드 OLED에 구동되는 전류는, 화소회로(100)사이에서 일치하지 않으며, 표시 얼룩을 일으키는 원인이 된다.

본 발명의 목적은, 화소회로에 포함되는 전류원 트랜지스터의 소자특성의 영향을 배제하고, 표시 얼룩이 없는 화상표시장치를 제공하는 것이다.

발명의 구성 및 작용

본 발명을 따른 화상표시장치는, 행렬 모양으로 배열되고, 각각이 전류구동형 발광소자를 구비하는 복수의 화소회로와, 복수의 화소회로의 행에 각각 대응하여 배치되고, 일정 주기로 순차적으로 선택되는 복수의 주사선과, 복수의 화소회로의 열에 대응하여 배치되는 복수의 데이터 선과, 복수의 데이터 선에 대응하여 배치되고, 복수의 화소회로 중 주사 대상의 화소회로에서의 표시 휘도에 대응하여 설정되는 구동전류를 각 복수의 데이터 선에 공급하는 정전류 회로를 구비한다. 각 복수의 화소회로는, 제 1모드에 있어서, 대응하는 데이터 선과 전기적으로 결합되어 구동전류가 유입 또는 유출되고, 제 1모드

후에 실행되는 제 2모드에 있어서, 대응하는 데이터 선과 전기적으로 분리되는 노드와, 노드와 제 1전압원과의 사이에 접속되며, 제 1모드에 있어서, 노드에 유입 또는 유출되는 구동전류를 기록함과 동시에, 제 2모드에 있어서, 기록된 구동전류에 따른 전류를 전류구동형 발광소자에 공급하는 화소구동회로와, 노드와 제 2전압원과의 사이에 배치되어 제 2모드에 있어서 도통 상태가 되고, 구동전류에 따른 전류가 공급되는 전류구동형 발광소자를 포함한다. 화소구동회로는, 노드와 제 1전압원 사이에 직렬로 접속되고, 제 1모드에 있어서, 구동전류가 통과하는 제 1 및 제 2트랜지스터와, 제 1모드에 있어서, 제 1 및 제 2트랜지스터의 게이트 전극에 구동전류에 의해 결정되는 전압을 각각 유지하도록 접속되는 제 1 및 제 2용량소자를 포함한다.

본 발명의 상기 및 다른 목적, 특징, 국면 및 이점은 첨부한 도면과 관련하여 이해되는 본 발명에 관한 다음의 상세한 설명에서 알 수 있을 것이다.

이하, 본 발명의 실시예에 대해 도면을 참조하여 상세하게 설명한다. 또, 도면 중 동일 부호는 동일 또는 상당히 부분을 도시한다.

실시예 1

도 1은 본 발명의 실시예 1에 따른 화상표시장치의 구성을 도시하는 회로도이다.

도 1을 참조하여, 화상표시장치는, 표시부(20)와, 게이트 구동회로(30)와, 소스 구동회로(40)를 구비한다.

표시부(20)는, 행렬 모양으로 배치된 복수의 화소회로(10A)를 포함한다. 화소회로(10A)의 행(이하, 화소행이라고도 함)의 각각에 대응하고, 주사선SL이 배치된다. 또한 화소회로의 열 (이하, 화소열이라고 함)의 각각에 대응하고, 데이터 선DL이 각각 배치된다. 도 1에는, 제1행의 제1열 및 제2열의 화소회로 및 이에 대응하는 주사선SL1 및 데이터 선DL1, DL2이 대표적으로 도시되고 있다.

게이트 구동회로(30)는, 소정의 주사 주기에 의거하여 주사선SL을 주사 기간에 있어서 선택 상태(하이레벨의 전위에 상당)로 설정하고, 그 이외의 비주사 기간에 있어서 비선택 상태(로 레벨의 전위에 상당)로 설정되도록 주사선SL의 전압을 제어한다.

소스 구동회로(40)는, N비트(N:자연수)의 디지털 신호인 표시 신호SIG에 의해 단계적으로 설정되는 표시 전류를 데이터 선DL에 출력한다. 도 1에는, N=6인 경우, 즉, 표시 신호SIG가 표시 신호 비트DO~D5로 이루어 질 경우의 구성에 대해 대표적으로 도시되고 있다.

6비트의 표시 신호에 의거하여 각 화소에 있어서, $2^6=64$ 단계의 계조적인 휘도표시가 가능해 진다. 또한, R(Red), G(Green) 및 B(Blue)의 각 하나의 화소로부터 하나의 컬러 표시 단위를 형성하면, 약 26만 색의 컬러 표시가 가능하게 된다.

소스 구동회로(40)는, 시프트 레지스터(50)와, 제 1 및 제 2데이터 래치회로(52)(54)와, 정전류회로(56)를 포함한다.

표시 신호SIG는, 화소회로(10A) 마다 표시 휘도에 대응하여 직렬로 생성된다. 즉, 각 타이밍에 있어서의 표시 신호 비트 DO~D5는, 표시부(20)중 하나의 화소회로(10A)에 있어서의 표시 휘도를 나타내고 있다.

시프트 레지스터(50)는, 표시 신호SIG의 설정을 변환할 수 있는 소정 주기에 동기한 타이밍에서, 제 1데이터 래치회로(52)에 대하여, 표시 신호 비트DO~D5의 받아들임을 지시한다. 제 1데이터 래치회로(52)는, 직렬로 생성되는 하나의 화소행분의 표시 신호SIG를, 순차적으로 받아들여 유지한다.

하나의 화소행 분의 표시 신호SIG가 제 1데이터 래치회로(52)에 받아들여진 타이밍에서, 래치 신호LT의 활성화에 응답하고, 제 1데이터 래치회로(52)에 래치 된 표시 신호군은 제 2데이터 래치회로(54)에 전달된다.

정전류회로(56)는, 제 2래치회로(54)로부터 하나의 화소행 분의 화소 데이터를 받아, 화소 데이터에 따라 구동전류IEL를 화소마다에 선택하고, 열방향으로 배치된 데이터 선DL으로 일제히 출력한다.

게이트 구동회로(30)가 주사 대상행에 대응하는 주사선SL을 활성화하면, 그 주사선SL에 접속되는 화소회로(10A)가 일제히 활성화되고, 각 화소회로(10A)는, 대응하는 데이터 선DL에 인가되고 있는 구동전류 I_{EL} 에 따른 휘도로 표시를 행하며, 이에 따라 1화소행 분의 화소 데이터가 표시된다.

이상의 동작을 행방향으로 배치된 주사선 마다 순차적으로 실행 함으로써, 표시부(20)에 화상이 표시된다.

도 2는, 도 1에 있어서의 화소회로(10A)의 구성을 도시하는 회로도이다.

도 2를 참조하여, 화소회로(10A)는, 발광소자로서 배치된 유기발광 다이오드OLED와, 지시된 표시 휘도에 따른 전류 I_{EL} 를 공급하기 위한 화소구동회로(12A)를 구비한다.

화소구동회로(12A)는, N형 TFT소자Q1A와, 전압유지 커패시터CHA와, 스위치S1, S2A, S3를 포함한다.

N형 TFT소자Q1A는, 전류원 트랜지스터이며, 유기발광 다이오드OLED의 캐소드와 전원전압VL 사이에 직렬로 접속된다.

전압유지 커패시터CHA는, N형 TFT소자Q1A의 게이트와 전원전압VL 사이에 접속된다.

스위치S1는, 데이터 선DL과 노드NIB 사이에 배치되고, 표시 장치의 모드를 지시하는 제어신호에 따라 온 하며, 데이터 선DL과 화소회로(10A)를 전기적으로 결합한다. 스위치S3는, 유기발광 다이오드OLED의 캐소드와 노드NIB 사이에 배치되고, 표시장치의 모드를 지시하는 제어신호에 따라 온 하며, 유기발광 다이오드OLED와 노드NIB를 전기적으로 결합한다. 스위치S2A는, N형 TFT소자Q1A의 게이트와 드레인 사이에 배치되고, 표시장치의 모드를 지시하는 제어신호에 따라 온 하며, N형 TFT소자Q1A를 다이오드 접속한다.

화소구동회로(12A)는, 또한, 유기발광 다이오드OLED와 전류원 트랜지스터인 N형TFT소자Q1A 사이에 직렬로 접속되는 N형 TFT소자Q1B와, 커패시터CHB와, 스위치S2B를 포함한다.

N형 TFT소자Q1B와 커패시터CHB와 스위치S2B는, 후술과 같이, 전류원 트랜지스터인 N형 TFT소자Q1A의 드레인 전압(노드NIA에 상당)의 상승을 억제하는 드레인 전압 상승 제한 회로(14A)를 구성한다. 본 실시예에 관한 화소회로(10A)는, 전류구동회로(12A)에 드레인 전압 상승 제한 회로(14A)를 구비하는 점에 있어서, 도 7에 도시하는 종래의 화소회로(100)와는 다르다.

상세하게는, N형 TFT소자Q1B는, 드레인이 노드NIB에 접속되고, 소스가 N형 TFT소자Q1A의 드레인(=노드NIA)에 접속된다. N형 TFT소자Q1B의 게이트와 전원전압VL 사이에는, 커패시터CHB가 접속된다. 또한, N형 TFT소자Q1B의 게이트와 드레인은, 스위치S2B를 통해 다이오드 접속된다.

이상의 구성에 있어서, 화소회로(10A)에 포함되는 복수의 스위치S1, S2A, S2B, S3의 온/오프 동작은, 표시장치의 모드를 지시하는 제어신호로서, 예를들면 모드 변환 시에 선택 상태로 활성화 또는 비선택 상태로 불활성화되는 주사선SL에 의해 행해진다.

구체적으로는, 스위치S1, S2A, S2B, S3는, 예를들면 N형 TFT소자를 각각 포함하고(도시하지 않음), 이들의 N형 TFT소자의 게이트는, 주사선SL을 선택하는 선택신호(도시하지 않음)에 의해 활성화되는 주사선(도시하지 않음)에 접속된다.

이 경우, 스위치S1는, 주사선의 신호에 응답하여 온 하고, 데이터 선DL과 노드N1B를 전기적으로 결합한다. 스위치S2A, S2B는, 주사선의 신호에 응답하여 온 되고, 대응하는 N형 TFT소자Q1A, Q2A에 있어서 다이오드 접속을 형성한다.

스위치S3는, 주사선의 신호에 응답하여 온 하면, 유기발광 다이오드OLED의 캐소드와 노드NIB를 전기적으로 결합한다.

도 3은, 스위치S1, S2A, S2B, S3의 동작을 설명하기 위한 타이밍 도면이다.

도 3을 참조하여, 데이터 기록 모드의 시각 t_0 에 있어서, 스위치 S_{2A} , S_{2B} , S_1 는, 동시에 온 된다. 스위치 S_{2A} , S_{2B} 가 온 됨으로써, N형 TFT소자 Q_{1A} , Q_{1B} 는 각각 다이오드 접속된다. 또한, 스위치 S_1 가 온 됨으로써, 데이터 선 DL 에서 노드 NIB 에, 표시 휘도에 대응하는 구동전류 I_{EL} 가 공급된다. 또, 도 3에 있어서는, 스위치 S_1 , S_{2A} , S_{2B} 를 같은 타이밍으로 온 하는 구성으로 했지만, 서로 다른 타이밍이라도 좋으며, 그 순서는 상관없다.

도 4는, 시각 t_0 에 있어서의 화소회로(10A)의 등가 회로도이다. 본 도면에서는, 전원전압 V_L 을 접지전압으로 한다.

도 4를 참조하여, 구동전류 I_{EL} 가 데이터 선 DL 에서 노드 NIB 를 통해, 직렬접속되는 N형 TFT소자 Q_{1A} , Q_{1B} 를 흐르게 하면, 각 TFT소자의 드레인 전압은 V_{D1} , V_{D2} 이 된다. 또한 다이오드 접속됨으로써, 각 TFT소자의 게이트 전압 V_{G1} , V_{G2} 은, 각각 드레인 전압 V_{D1} , V_{D2} 과 등가가 된다.

여기에서, 설명을 간단하게 하기 위해, N형 TFT소자 Q_{1A} , Q_{1B} 의 트랜지스터 치수(게이트 채널길이: L , 게이트 채널 폭: W), 한계값 전압 V_{TN} 및 전류증폭 계수 β 를 서로 같은 것으로 한다.

우선, N형 TFT소자 Q_{1A} 에 있어서, 드레인·소스간 전압 V_{DS1} 과 게이트·소스간 전압 V_{GS1} 은 마찬가지로,

$$V_{DS1}=V_{GS1}=V_{TN} + (2I_{EL}/\beta)^{1/2} \dots(3)$$

로 도시된다.

N형 TFT소자 Q_{1B} 에 있어서도 마찬가지로, 드레인·소스간 전압 V_{DS2} 과 게이트·소스간 전압 V_{GS2} 은 마찬가지로,

$$V_{DS2}=V_{GS2}=V_{TN} + (2I_{EL}/\beta)^{1/2} \dots(4)$$

가 된다. 양 소자는, 동 사이즈이기 때문에, 드레인·소스간 전압으로서 동전압($V_{DS1}=V_{DS2}$ 에 상당)이 인가된다.

N형 TFT소자 Q_{1B} 의 게이트 전압 V_{G2} 과 N형TFT소자 Q_{1A} 의 게이트 전압 V_{G1} 과의 사이에는, $V_{G2}=2V_{G1}$ 의 관계가 성립된다. 이 전압 V_{G1} , V_{G2} 이 도 2의 커패시터 CHA , CHB 에 각각 유지된다.

다시 도 3을 참조하여, 스위치 S_1 , S_{2A} , S_{2B} 는, 데이터 기록 모드에서 표시 모드로 이행하는 데 있어서, 오프 상태로 천이한다. 각 스위치가 오프가 되는 시간은, 동시라도 좋지만, 도 3에 도시한 것과 같이, 스위치 S_{2B} 가 앞서서 시각 t_1 에서 오프하고, 계속해서 스위치 S_{2A} , S_1 이 시각 $t_2(>t_1)$ 에서 오프하도록 설정하는 것이 바람직하다. 스위치 S_{2A} 가 먼저 오프 함으로써, 노드 NIA 의 전위 레벨이 저하되고, 이 레벨이 n형 TFT소자 Q_1 의 게이트 전압으로서 유지되는 것을 피하기 위함이다.

스위치 S_1 , S_{2A} , S_{2B} 중 모두가 오프된 시각 t_2 에 있어서, 스위치 S_3 가 온이 되고, 표시 모드가 개시된다. 스위치 S_3 가 온 됨에 따라, 유기발광 다이오드 $OLED$ 를 통해 전원전압 V_H 으로부터 N형 TFT소자 Q_{1B} , Q_{1A} 로 전류 I_{EL} 가 구동된다.

이 때, 노드 NIB 의 전압 레벨은, 데이터 기록 모드에 있어서의 $V_{G2}(=V_{D2})$ 로부터, 전원전압 V_H 으로부터 다이오드의 순방향 전압분 V_F 을 뺀 전압(V_H-V_F)으로 증가한다.

N형 TFT소자 Q_{1B} 에 있어서는, 드레인·소스간 전압 V_{DS} 이 증가함에 따라, 도 9에 도시하는 채널 변조에 의해, 드레인·소스간 전류 I_{DS} 가 증가한다. 즉, 원하는 전류 I_{EL} 보다도 큰 전류 I_{EL}' 가 구동되게 된다.

여기에서, 가령 드레인·소스간 전류가 I_{EL}' 로 증가했다고 하면, 같은 전류 I_{EL}' 가 직렬접속되는 N형 TFT소자 Q_{1A} 의 드레인·소스 사이에도 흐르게 된다.

이에 따라 N형 TFT소자 Q_{1A} 에 있어서도 전류의 증가에 의해, 노드 NIA 의 전압 레벨이 증가한다.

그러나 노드N1A의 전압 레벨이 증가하면, N형 TFT소자Q1B의 게이트·소스간 전압VGS2이 감소하게 된다. 게이트·소스간 전압VGS2의 감소는, N형 TFT소자Q1B의 드레인·소스간 전류를 감소시키는 방향으로 작용한다. 여기에서, 드레인·소스간 전류의 감소는, 노드N1A의 전압 레벨을 저하시키게 된다. 노드N1A의 전압 레벨이 저하하면, N형TFT소자Q1B의 게이트·소스간 전압VGS2이 증가하는 것으로, 드레인·소스간 전류를 증가시키게 된다.

결과적으로, 노드N1A의 전압 레벨은, 거의 변화되지 않고 일정 레벨로 유지된다. 이에 따라 N형 TFT소자Q1A의 드레인·소스간 전압VDS1은 변화되지 않기 때문에, 드레인·소스간 전류IDS는 구동전류 I_{EL} 로 유지되게 된다. 최종적으로, 노드N1B로부터 전원전압VL을 흐르는 전류는, 최단의 전류경로로 결정되고, 소정의 전류 I_{EL} 가 된다. 이상의 결과, 유기발광 다이오드OLED에는, 표시 모드에 있어서, 트랜지스터 특성에 영향을 받지 않는 원하는 전류IEL가 흐르게 된다.

따라서, 표시부(20)에 배치되는 복수의 화소회로(10A)에 있어서는, 전류원 트랜지스터인 N형 TFT소자Q1A의 격차와는 상관없이, 각각의 유기발광 다이오드OLED에 표시 휘도에 따라 설정된 전류가 높은 정밀도를 갖고 구동되는 것으로, 표시 얼룩의 발생을 억제할 수 있다.

이상과 같이, 본 발명의 실시예 1에 의하면, 화소회로에 배치되는 전류원 트랜지스터의 드레인·소스간 전압의 변동을 없애는 것으로, 원하는 전류를 정밀하게 발광소자에 구동할 수 있고, 표시 얼룩의 발생을 억제할 수 있다.

실시예 2

도 5는, 본 발명의 실시예 2에 따른 화상표시장치에 있어서의 화소회로의 구성을 도시하는 회로도이다. 또, 본 실시예에 관한 화상표시장치는, 이하에 도시하는 화소회로(10B)를 제외하고, 실시예 1의 화상표시장치와 동일한 구성이기 때문에, 중복되는 부분에 대한 설명은 반복하지 않는다.

도 5를 참조하여, 화소회로(10B)는, 유기발광 다이오드OLED와, 지시된 표시 휘도에 따른 전류 I_{EL} 를 공급하기 위한 화소구동회로(12B)를 구비한다.

화소구동회로(12B)는, 전류원 트랜지스터인 N형 TFT소자Q1A와, 전압유지 커패시터CHA와, 스위치S1, S2A, S3를 포함한다.

화소구동회로(12B)는, 또한, 유기발광 다이오드OLED와 전류구동소자인 N형 TFT소자Q1A 사이에 접속되는 N형 TFT소자Q1B와, 커패시터CHB와, 스위치S2B를 포함한다.

도 5와 도 2를 대비하여 알 수 있는 같이, 화소구동회로(12B)는, 상술한 화소구동회로(12A)와 동일한 구성이기 때문에, 상세한 설명은 반복하지 않는다. 또, N형 TFT소자Q1B, 커패시터CHB 및 스위치S2B는, 도 2와 마찬가지로, N형 TFT소자Q1A의 드레인 전압(노드N1A에 상당)의 상승을 억제하는 드레인 전압 상승 제한 회로(14B)를 구성한다.

도 5에서 알 수 있는 바와 같이, 본 실시예에 관한 화소회로(10B)는, 스위치S3가 유기발광 다이오드OLED의 애노드와 전원전압VH 사이에 배치되는 점에 있어서만, 도 2의 화소회로(10A)와 다르다.

상세하게는, 스위치S3는, 표시장치의 모드를 지시하는 제어신호에 따라 전환동작을 행하고, 유기발광 다이오드OLED의 애노드를, 전원전압VH 및 접지전압을 공급하는 전원 노드의 어느 한쪽으로 선택적으로 결합한다. 여기에서, 상기 전원 노드는, 접지전압에 한정되지 않고, 유기발광 다이오드OLED에 순방향 전류가 흐르지 않는 전압이면 된다. 혹은, 유기발광 다이오드OLED의 애노드가, 전원전압VH에 결합된 상태와 개방된 상태 중 어느 한쪽으로 선택되도록 구성해도 된다.

우선, 데이터 기록 모드에 있어서, 스위치S3는, 유기발광 다이오드OLED의 애노드와 접지전압을 전기적으로 결합한다. 이때, 유기발광 다이오드OLED의 캐소드에는, 스위치S1를 통해 데이터 선DL으로부터 구동전류 I_{EL} 가 공급된다. 그러나, 유기발광 다이오드OLED는 역 바이어스 상태가 되므로, 구동전류 I_{EL} 는, 유기발광 다이오드OLED에는 흐르지 않는다.

다음에 표시 모드에 있어서는, 스위치S3는, 유기발광 다이오드OLED의 애노드와 전원전압VH를 전기적으로 결합한다. 이 경우, 화소회로(10B)는, 앞의 실시예 1의 표시 모드에 있어서의 회로구성과 같아지고, 데이터에 따른 구동전류 I_{EL} 가 유기발광 다이오드OLED에 공급되게 된다.

또, 본 실시예의 변경예로서, 스위치S3 대신에, 유기발광 다이오드OLED의 애노드에 전원전압VH과 접지전압 사이를 천이하는 펄스 신호를 인가하는 구성으로 할 수도 있다. 이때, 이 펄스 신호는, 표시 모드의 기간에 상당하는 펄스폭에 있어서 전원전압VH을 도시하고, 이 이외의 기간에 있어서 접지전압을 도시하도록 제어한다. 여기에서, 상기 전원 노드는, 접지전압에 한정되지 않고, 유기발광 다이오드OLED에 순방향 전류가 흐르지 않는 전압이면 된다.

이러한 구성으로 함으로써, 화소회로(10B)로부터 스위치S3와 그 제어신호를 생략 할 수 있고, 화상표시장치의 제조을 저하의 요인이 되는 스위치 및 배선의 결함을 감소 할 수 있다.

이상과 같이, 본 발명의 실시예 2에 의하면, 전류원 트랜지스터 특성에 영향을 받지 않고, 원하는 전류를 정밀하게 발광소자로 구동할 수 있기 때문에, 표시 얼룩의 발생을 억제할 수 있다.

또한 스위치의 전환기능을 펄스 신호로 대체함으로써, 회로구성을 간단하게 하고, 수율의 개선을 도모할 수 있다.

실시예 3

실시예 3에 있어서는, 실시예 1에 따른 구성의 변형으로서, 화소회로의 TFT소자의 극성을 교체한 구성에 대해 설명한다.

도 6은, 본 발명의 실시예 3에 따른 화상표시장치에 있어서의 화소회로의 구성을 도시하는 회로도이다.

도 6을 참조하여, 화소회로(10C)는, 유기발광 다이오드OLED와, 화소구동회로(12C)를 구비한다.

유기발광 다이오드OLED는, 애노드가 스위치S3를 통해 노드NIB에 접속되고, 캐소드가 전원전압VL에 접속된다.

화소구동회로(12C)는, 전류구동소자인 P형 TFT소자Q1A와, 전압유지 커패시터CHA와, 스위치S1, S2A, S3를 포함한다.

P형 TFT소자Q1A는, 소스가 전원전압VH에 접속되고, 드레인이 스위치S2A를 통해 게이트와 다이오드 접속된다. 전압유지 커패시터CHA는, P형 TFT소자Q1A의 게이트와 전원전압VH 사이에 접속된다.

화소구동회로(12C)는, 또한, P형 TFT소자Q1B와, 커패시터CHB와, 스위치S2B를 구비한다.

P형 TFT소자Q1B는, 소스가 P형 TFT소자Q1A의 드레인(노드NIA에 상당)에 접속되고, 드레인이 노드NIB에 접속되며, 게이트가 스위치S2B를 통해 다이오드 접속된다.

커패시터CHB는, P형 TFT소자Q1B의 게이트와 전원전압VH 사이에 접속된다.

스위치S1는, 표시장치의 모드를 지시하는 제어신호에 따라 온 하고, 데이터 선DL과 노드NIB를 전기적으로 결합한다. 스위치S2A, S2B는, 표시장치의 모드를 지시하는 제어신호에 따라 온 하고, P형 TFT소자Q1A, Q1B를 다이오드 접속한다. 스위치S3는, 표시장치의 모드를 지시하는 제어신호에 따라 온 하고, 유기발광 다이오드OLED의 애노드와 노드NIB를 전기적으로 결합한다.

P형 TFT소자Q1B와, 커패시터CHB와, 스위치S2B는, 도 6과 같이 유기발광 다이오드OLED와 노드NIA 사이에 배치되고, P형 TFT소자Q1A의 드레인 전압의 하강을 제한하는 드레인 전압하강 제한 회로(14C)를 구성한다. 드레인 전압하강 제한 회로(14C)는, 다음과 같이, 전원전압VH으로부터 P형 TFT소자Q1A를 통해 유기발광 다이오드OLED로 구동되는 전류 I_{EL} 를 원하는 크기로 조정하는 역할을 한다.

상세하게는, 전류원 트랜지스터인 P형 TFT소자Q1A의 드레인 전압(노드NIA)의 변동을 억제함으로써, 구동전류 I_{EL} 로부터 트랜지스터 특성의 영향을 배제하는 것으로, 구동전류 I_{EL} 를 표시 휘도에 대응하는 소정의 레벨로 제어한다. 즉, 이들의 부위는, 실시예 1에서 서술한 드레인 전압 상승 제한 회로(14A)와 동등한 기능을 가진다.

이상의 구성에 있어서, 데이터 기록 모드에 있어서는, 우선, 스위치S1, S2A, S2B가 온 된다. 이에 따라 전원전압VH으로부터 P형 TFT소자Q1A, Q1B를 거쳐 데이터 선DL에 접속되는 정전류원(60)에 이르는 전류 I_{EL} 의 전류경로가 형성된다.

P형 TFT소자Q1A, Q1B에서는, 구동전류 I_{EL} 를 흐르게 하는 데 필요한 드레인·소스간 전압 V_{DS1} , V_{DS2} 이 각각 발생한다. 또, P형 TFT소자Q1A, Q1B는 모두 다이오드 접속되고 있기 때문에, 포화 영역에서의 동작이 된다.

여기에서, P형 TFT소자Q1A, Q1B를 서로 사이즈 및 특성이 동일하다고 하면, 드레인·소스간 전압은 같아지게 된다 ($V_{DS1}=V_{DS2}$). 또한 P형 TFT소자Q1A, Q1B의 게이트·전원전압 V_H 간 전압 V_{G1} , V_{G2} 은, $V_{G2}=2V_{G1}$ 이 된다.

계속해서, 스위치 $S1$, $S2A$, $S2B$ 가 오프 되면, 전압유지 커패시터 CHA 및 커패시터 CHB 에는, 대응하는 P형 TFT소자Q1A, Q1B의 게이트 전압 V_{G1} , V_{G2} 이 유지된다.

다음에 데이터 기록 모드로부터 표시 모드로 이행함에 따라, 스위치 $S3$ 가 온 된다. 이에 따라 전원전압 V_H 과 전원전압 V_L 사이에는, P형 TFT소자Q1A, Q1B와 유기발광 다이오드OLED로 이루어지는 전류경로가 형성된다.

여기에서, P형 TFT소자Q1A가 이상적인 트랜지스터이면, 노드NIB의 전압 변동에 의해 드레인·소스간 전압 V_{DS} 이 변화되어도, 포화 영역에 있어서 드레인·소스간 전류 I_{DS} 는 변화되지 않는다.

그러나, 실제로는, 노드NIB의 전압이 (V_H-2V_{DS})에서 전원전압 V_L 으로 유기발광 다이오드OLED의 전압강하분 V_F 을 가산한 (V_F+V_L)로 저하하면, P형 TFT소자Q1B에서는, 드레인·소스간 전압 V_{DS2} 이 증대하고, 채널 변조에 기인하여 드레인·소스간 전류가 I_{EL} 에서 I_{EL}' 로 증가하게 된다.

여기에서, 가령 P형 TFT소자Q1B의 드레인·소스간 전류 I_{DS} 가 증대하면, 이 전류가 직렬접속되는 P형 TFT소자Q1A에도 흐른다. P형 TFT소자 Q1A에서는, 전류증가에 의해, 노드NIA의 전압 레벨이 저하한다. 이 때문에 P형 TFT소자 Q1B의 게이트·소스간 전압 V_{GS2} 이 감소하고, 드레인·소스간 전류 I_{DS} 를 감소시키는 방향으로 작용한다.

결과적으로, 노드N1-A의 전압 레벨은, 거의 변화되지 않기 때문에, P형 TFT소자Q1A의 드레인·소스간 전압 V_{DS} 은 일정하게 되고, 드레인·소스간 전류 I_{DS} 를 소정의 전류 I_{EL} 로 유지한다. 따라서, 유기발광 다이오드OLED에는, 표시 모드에 있어서, 트랜지스터 특성에 영향을 받지 않는 원하는 전류 I_{EL} 가 흐르게 된다.

또, 본 실시예에 관한 화소회로(10C)에 있어서도, 실시예 2와 동일한 구성을 적용 하는 것이 가능하다. 구체적인 예로서는, 도 6에 있어서, 유기발광 다이오드OLED의 애노드와 노드NIB 사이에 배치된 스위치 $S3$ 를, 유기발광 다이오드OLED의 캐소드와 전원전압 V_L 사이에 배치하고, 이 스위치 $S3$ 에 의해, 유기발광 다이오드OLED의 캐소드를, 전원전압 V_L 및 소정의 전압을 공급하는 전원 노드 중 어느 한쪽으로 선택적으로 결합하는 구성으로 하면 된다. 이때 소정의 전압에는, 유기발광 다이오드OLED에 순방향 전류가 흐르지 않는 전압이 설정된다. 혹은, 스위치 $S3$ 에 의해, 유기발광 다이오드OLED의 캐소드가 전원전압 V_L 에 결합된 상태 및 개방된 상태 중 어느 한쪽으로 선택되는 구성으로 해도 좋다.

혹은, 실시예 2의 변경과 마찬가지로, 이와 같은 스위치 $S3$ 대신에, 유기발광 다이오드OLED의 캐소드에 전원전압 V_L 과 상기한 소정의 전압과의 사이를 천이하는 펄스 신호를 인가하는 구성으로 할 수도 있다.

이상과 같이, 본 발명의 실시예 3에 의하면, 표시부에 배치되는 복수의 화소회로에 있어서, 전류원 트랜지스터의 극성을 교체하여 구성한 경우에 있어서도, 트랜지스터의 드레인 전압의 변동이 억제되며, 각각의 유기발광 다이오드OLED에 표시 휘도에 따라 설정된 전류가 높은 정밀도를 갖고 구동되기 때문에, 표시 얼룩의 발생을 억제할 수 있다.

본 발명을 상세하게 설명하여 도시했지만 이는 예시를 위한 것으로서 한정되지 않으며 발명의 정신과 범위는 첨부한 청구의 범위에 의해서만 한정되는 것을 명백하게 이해할 수 있을 것이다.

발명의 효과

본 발명에 의하면, 표시부에 배치되는 복수의 화소회로에 있어서, 전류원 트랜지스터의 영향을 배제하고, 발광소자에 표시 휘도에 따라 설정된 전류가 높은 정밀도를 갖고 구동되기 때문에 표시 얼룩의 발생을 억제할 수 있다.

(57) 청구의 범위

청구항 1.

행렬 모양으로 배열되고, 각각이 전류구동형 발광소자를 구비하는 복수의 화소회로와,

상기 복수의 화소회로의 행에 각각 대응하여 배치되고, 일정 주기로 순차적으로 선택되는 복수의 주사선과,

상기 복수의 화소회로의 열에 대응하여 배치되는 복수의 데이터 선과,

상기 복수의 데이터 선에 대응하여 배치되고, 상기 복수의 화소회로 중 주사 대상의 화소회로에서의 표시 휘도에 대응하여 설정되는 구동전류를 각 상기 복수의 데이터 선에 공급하는 정전류회로를 구비하고,

각 상기 복수의 화소회로는,

제 1모드에 있어서, 대응하는 데이터 선과 전기적으로 결합되어 상기 구동전류가 유입 또는 유출되고, 상기 제 1모드 뒤에 실행되는 제 2모드에 있어서, 상기 대응하는 데이터 선과 전기적으로 분리되는 노드와,

상기 노드와 제 1전압원 사이에 접속되고, 상기 제 1모드에 있어서, 상기 노드에 유입 또는 유출되는 상기 구동전류를 기록함과 동시에, 상기 제 2모드에 있어서, 기록된 상기 구동전류에 따른 전류를 상기 전류구동형 발광소자에 공급하는 화소구동회로와,

상기 노드와 제 2전압원 사이에 배치되고, 상기 제 2모드에 있어서 도통 상태가 되며, 상기 구동전류에 따른 전류가 공급되는 상기 전류구동형 발광소자를 포함하고,

상기 화소구동회로는,

상기 노드와 상기 제 1전압원 사이에 직렬로 접속되고, 상기 제 1모드에 있어서, 상기 구동전류가 통과하는 제 1 및 제 2트랜지스터와,

상기 제 1모드에 있어서, 상기 제 1 및 제 2트랜지스터의 게이트 전극에 상기 구동전류에 의해 결정되는 전압을 각각 유지하도록 접속되는 제 1 및 제 2용량소자를 포함하는 것을 특징으로 하는 화상표시장치.

청구항 2.

제 1항에 있어서,

각 상기 복수의 화소회로는,

상기 대응하는 데이터 선과 상기 노드 사이에 배치되고, 상기 제 1모드에 있어서 온 되는 한편, 상기 제 2모드에 있어서 오프하는 제 1스위치 소자와,

상기 제 1트랜지스터의 게이트 전극과 제 1전극 사이 및 상기 제 2트랜지스터의 게이트 전극과 상기 제 1전극 사이에 각각 배치되고, 상기 제 1모드에 있어서 온 되는 한편, 상기 제 2모드에 있어서 오프하는 제 2스위치 소자와,

상기 노드와 상기 전류구동형 발광소자 사이에 배치되고, 상기 제 1모드에 있어서 오프되는 한편, 상기 제 2모드에 있어서 온 되는 제 3스위치 소자를 더 포함하는 것을 특징으로 하는 화상표시장치.

청구항 3.

제 2항에 있어서,

상기 제 1스위치 소자는, 상기 대응하는 데이터 선과 상기 노드 사이에 전기적으로 결합되고, 상기 주사선과 결합된 게이트를 갖는 제 1도전형의 제 1트랜지스터를 포함하며,

상기 제 2스위치 소자는, 상기 제 1 및 제 2트랜지스터의 게이트·드레인 사이에 각각 전기적으로 결합되고, 상기 주사선과 결합된 게이트를 갖는 제 1도전형의 제 2트랜지스터를 포함하며,

상기 제 3스위치 소자는, 상기 노드와 상기 전류구동형 발광소자 사이에 전기적으로 결합되고, 상기 주사선과 결합된 게이트를 갖는 제 2도전형의 트랜지스터를 포함하며,

상기 주사선의 선택 기간에 있어서, 상기 제 1모드가 실행되고, 상기 주사선의 비선택 기간에 있어서, 상기 제 2모드가 실행되는 것을 특징으로 하는 화상표시장치.

청구항 4.

제 3항에 있어서,

상기 정전류회로는, 각 상기 복수의 데이터 선에 대응하여 배치되고, 상기 구동전류를 상기 대응하는 데이터 선에 공급하는 복수의 정전류원을 포함하는 것을 특징으로 하는 화상표시장치.

청구항 5.

제 4항에 있어서,

상기 제 1트랜지스터는, 상기 제 1전극이 상기 노드에 접속되고, 제 2전극이 상기 제 2트랜지스터의 상기 제 1전극에 접속되며,

상기 제 2트랜지스터는, 상기 제 2전극이 상기 제 1전압원에 접속되고,

상기 제 2스위치 소자는, 상기 제 1모드에 있어서, 상기 제 1트랜지스터의 게이트 전극 및 상기 제 1전극이, 상기 제 2트랜지스터의 게이트 전극 및 상기 제 1전극보다도 적어도 먼저 전기적으로 분리되도록 설정되는 것을 특징으로 하는 화상표시장치.

청구항 6.

제 1항에 있어서,

각 상기 복수의 화소회로는,

상기 대응하는 데이터 선과 상기 노드와의 사이에 배치되고, 상기 제 1모드에 있어서 온 되는 한편, 상기 제 2모드에 있어서 오프하는 제 1스위치 소자와,

상기 제 1트랜지스터의 게이트 전극과 제 1전극 사이 및 상기 제 2트랜지스터의 게이트 전극과 상기 제 1전극 사이에 각각 배치되고, 상기 제 1모드에 있어서 온 되는 한편, 상기 제 2모드에 있어서 오프하는 제 2스위치 소자와,

상기 제 2전압원에 대치하여 배치되는 제 3전압원과,

상기 제 2전압원 및 상기 제 3전압원과 상기 전류구동형 발광소자 사이에 배치되고,

상기 제 1모드에 있어서, 상기 전류구동형 발광소자와 상기 제 3전압원을 전기적으로 결합하고, 상기 제 2모드에 있어서, 상기 전류구동형 발광소자와 상기 제 2전압원을 전기적으로 결합하는 제 3스위치 소자를 포함하고,

상기 제 3전압원의 전압은, 상기 전류구동형 발광소자와 결합되었을 때, 상기 노드의 전압과의 관계에 있어서, 상기 전류구동형 발광소자를 역 바이어스 상태로 하는 전압인 것을 특징으로 하는 화상표시장치.

청구항 7.

제 1항에 있어서,

각 상기 복수의 화소회로는,

상기 대응하는 데이터 선과 상기 노드 사이에 배치되고, 상기 제 1모드에 있어서 온 되는 한편, 상기 제 2모드에 있어서 오프하는 제 1스위치 소자와,

상기 제 1트랜지스터의 게이트 전극과 제 1전극 사이 및 상기 제 2트랜지스터의 게이트 전극과 상기 제 1전극 사이에 각각 배치되고, 상기 제 1모드에 있어서 온 되는 한편, 상기 제 2모드에 있어서 오프하는 제 2스위치 소자와,

상기 제 2전압원과 상기 전류구동형 발광소자 사이에 배치되고, 상기 제 1모드에 있어서, 상기 전류구동형 발광소자와 상기 제 2전압원을 전기적으로 분리하며, 상기 제 2모드에 있어서, 상기 전류구동형 발광소자와 상기 제 2전압원을 전기적으로 결합하는 제 3스위치 소자를 더 포함하는 것을 특징으로 하는 화상표시장치.

청구항 8.

제 1항에 있어서,

각 상기 복수의 화소회로는,

상기 대응하는 데이터 선과 상기 노드 사이에 배치되고, 상기 제 1모드에 있어서 온 되는 한편, 상기 제 2모드에 있어서 오프하는 제 1스위치 소자와,

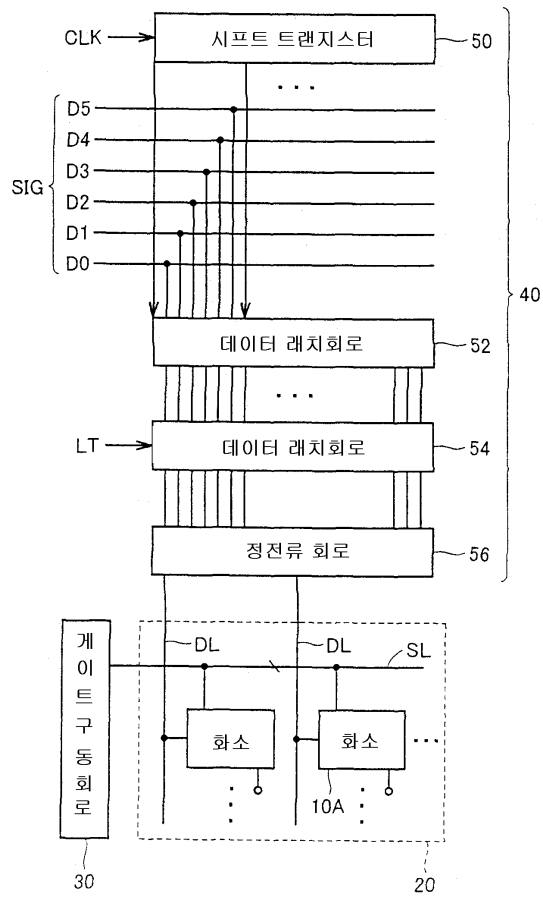
상기 제 1트랜지스터의 게이트 전극과 제 1전극 사이 및 상기 제 2트랜지스터의 게이트 전극과 상기 제 1전극 사이에 각각 배치되고, 상기 제 1모드에 있어서 온 되는 한편, 상기 제 2모드에 있어서 오프하는 제 2스위치 소자와,

상기 제 2전압원과 상기 전류구동형 발광소자 사이에 배치되고, 상기 제 1모드에 있어서 제 3전압원의 전압을 나타내고, 상기 제 2모드에 있어서 상기 제 2전압원의 전압을 나타내는 펄스 신호를 상기 전류구동형 발광소자에 인가하는 펄스신호 입력수단을 더 포함하며,

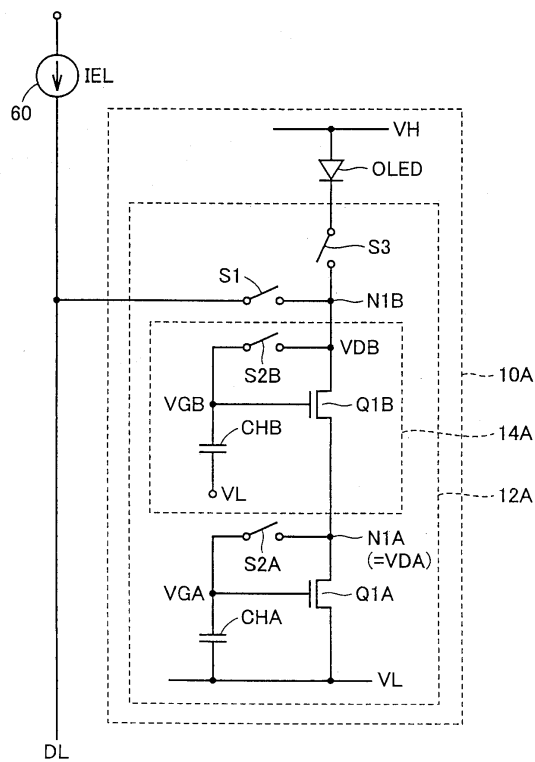
상기 제 3전압원의 전압은, 상기 노드의 전압과의 관계에 있어서, 상기 전류구동형 발광소자를 역 바이어스 상태로 하는 전압인 것을 특징으로 하는 화상표시장치.

도면

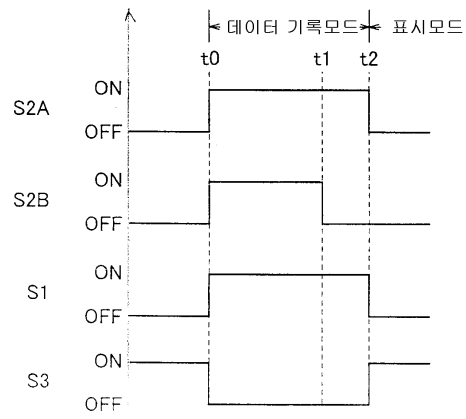
도면1



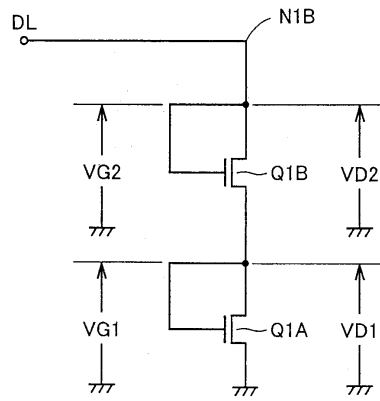
도면2



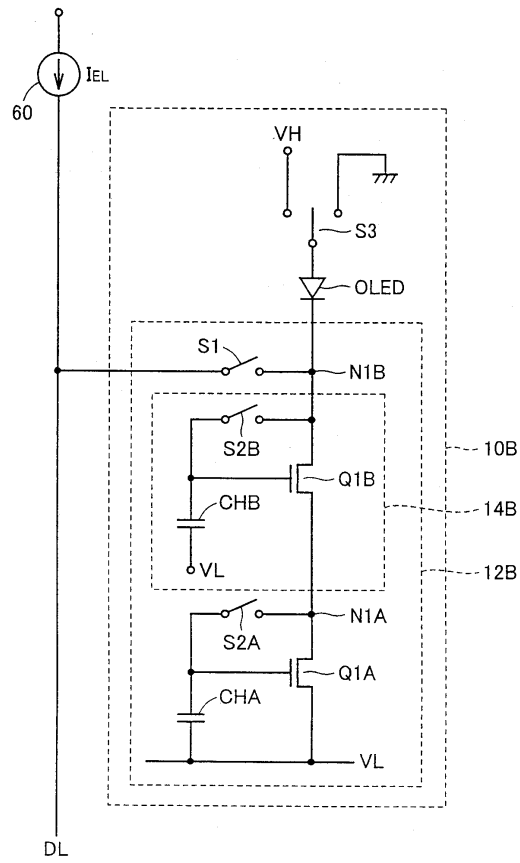
도면3



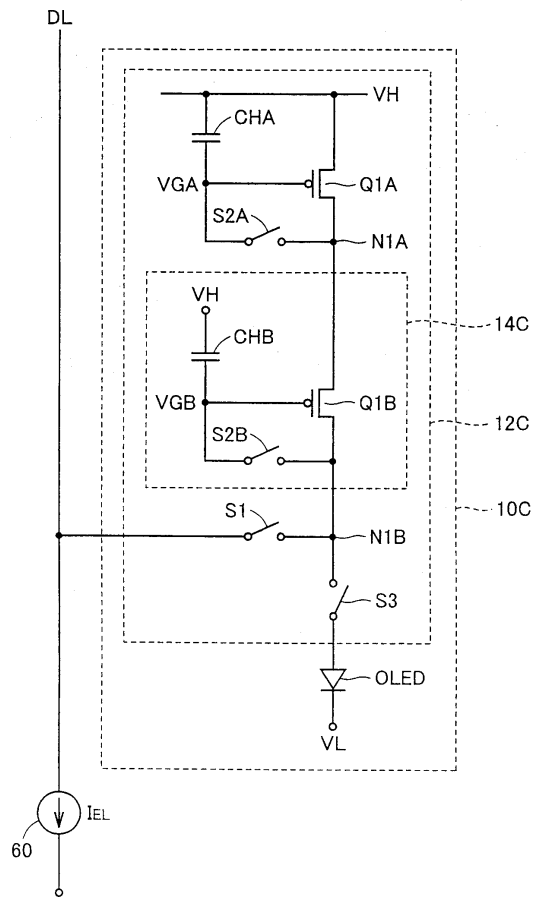
도면4



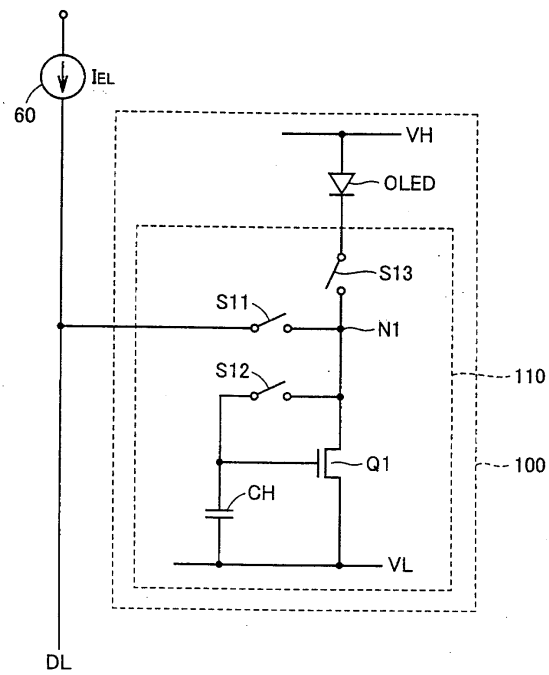
도면5



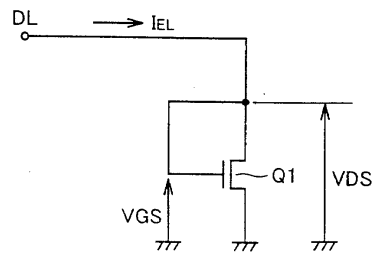
도면6



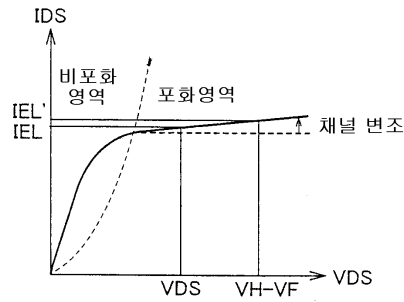
도면7



도면8



도면9



像素驱动电路12A包括由TFT元件Q1B, 电容器CHB和布置在作为电流源的TFT元件Q1A的漏极和节点N1B之间的开关S2B组成的漏极电压上升限制电路14A。当开关S2A, S2B和S1在数据写入模式中导通并且驱动电流IEL流过数据线DL到TFT元件Q1B和Q1A时, 各个TFT元件的栅极电压分别在电容器CHB和CHA中。在显示模式中, 仅开关S3导通, 并且通过发光二极管OLED从电源电压VH到TFT元件Q1B和Q1A形成电流路径。由于节点N1A的电压在不受信道调制影响的情况下保持恒定, 因此期望电流IEL流过发光二极管OLED。

2 指数方面 像素电路, 像素驱动电路, 栅极驱动电路, 图像显示装置

