

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/00 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년03월13일 10-0560777 2006년03월07일
---	-------------------------------------	--

(21) 출원번호	10-2001-0015718	(65) 공개번호	10-2002-0075614
(22) 출원일자	2001년03월26일	(43) 공개일자	2002년10월05일

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	이정노 경기도용인시수지읍죽전리501동성1차아파트109-701
(74) 대리인	박상수

심사관 : 여운석

(54) 유기 발광 소자 구동용 티에프티 화소부

요약

본 발명은 유기 발광 소자 구동용 TFT 화소부에 관한 것으로, 유기 발광 소자에 전류를 공급하는 TFT의 게이트 전극을 화소 주위 배선을 따라 평행하고 길게 배치하여 채널을 형성하여 TFT의 채널 길이를 길게 배치하는 것을 특징으로 하는 유기 발광 소자 구동용 TFT 화소부를 제공함으로써 유기 발광 소자 디스플레이 디바이스의 그레이 스케일의 제어가 용이하고 개구율을 향상시킬 수 있다.

대표도

도 2

색인어

유기 발광 소자, TFT 화소, 드레인 전류, 그레이 스케일

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 유기 발광 소자 화소부의 TFT 회로 구조를 나타내는 도면이다.

도 2는 본 발명의 일실시예에 따른 유기 발광 소자 화소부의 TFT 회로 구조를 나타내는 도면이다.

도 3은 본 발명의 다른 일실시예에 따른 유기 발광 소자 화소부의 TFT 회로 구조를 나타내는 도면이다.

도 4는 본 발명에 따른 TFT 배치로 게이트 전극의 (W/L) 비를 1/10으로 한 경우 그레이 스케일을 제어하기 위한 ΔV_{gs} 를 나타내는 그래프이다(V_{gs} 의 시작전압은 0 V, 최종전압은 -6 V이며, 전압 간격은 0.4 V이다).

도 5는 종래 기술에 따른 TFT 배치로 게이트 전극의 (W/L) 비를 1/1로 한 경우 그레이 스케일을 제어하기 위한 ΔV_{gs} 를 나타내는 그래프이다(V_{gs} 의 시작전압은 0 V, 최종전압은 -3 V이며, 전압 간격은 0.2 V이다).

도면 부호의 간단한 설명

1 : 화소부 3 : 제 1 TFT

5 : 제 2 TFT의 게이트 전극 7 : 전극 배선

9 : 캐패시터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[산업상 이용분야]

본 발명은 유기 발광 소자 구동용 TFT 화소부에 관한 것으로, 더욱 상세하게는 폴리실리콘 TFT를 사용하는 유기 발광 소자 구동용 TFT 화소부에 관한 것이다.

[종래 기술]

액티브 매트릭스 유기 발광 소자(AMOLED; active matrix organic electroluminescent display device)에서는 비디오 이미지(video image)를 디스플레이하기 위한 화소 영역과 화소를 구동하기 위한 주변 회로가 단일 기판 상에 집적되어 있음이 알려져 있다. 일반적으로 유리 기판은 디스플레이용으로 사용된다.

화소 영역에서는 많은 화소가 매트릭스 형태로 배치되어 있고, TFT(thin film transistor)가 각각의 화소와 연결되어 있다. 주변 회로는 각각의 화소와 연결된 TFT를 통하여 흐르는 전류값을 제어한다.

화소 영역에서 각 화소는 주변 구동 회로로부터 받은 정보를 유지하는 역할을 하고, 화소와 연결된 유기 EL 다이오드가 원하는 밝기로 발광할 수 있는 전류를 흘려 주어야 한다. 이 때 전류 범위는 화소당 $\mu A (=10^{-6}A)$ 수준이하의 낮은 전류로 통상의 poly-Si TFT의 온-전류(on-current)에 비하여 낮은 값이다. 또한 오프-전류(off-current)가 낮아야 구동회로에서 받은 정보를 유지할 수 있게 된다. 따라서 화소에서 EL 다이오드에 전류를 적절하게 흘려주고 구동회로로부터 받은 데이터 전압을 유지하기 위해서는 낮은 전계효과 이동도(field effect mobility)가 요구된다.

반면에, 주변 회로에서 TFT는 큰 이동도(mobility)를 갖도록 요구된다. 큰 이동도를 갖는다면 회로 구성은 더욱 단순해질 수 있고, 디스플레이 디바이스는 더욱 빠르게 작동할 수 있다.

위에서 설명한 바와 같이, 주변 회로에 있는 TFT와 화소 영역에 있는 TFT는 동일한 기판상에 형성되어 있을지라도 서로 다른 특성을 갖도록 요구된다. 화소 영역에 있는 TFT는 큰 이동도를 가질 필요는 없고 상대적으로 낮은 이동도를 요구한다.

반대로, 주변 회로에 있는 TFT는 이동도가 오프-전류 특성보다 우선한다. 즉, 주변 회로에 있는 TFT는 큰 이동도를 갖도록 요구된다. 큰 이동도를 갖는 TFT로는 일반적으로 폴리실리콘(polysilicone)을 사용하는 것이 필요하다.

이러한 상반되는 요구를 만족시키기 위하여, 미국 특허 제5,756,364호에서는 디스플레이 영역 바깥의 회로부를 구분하여 결정화를 진행하고 있다. 이 때, 결정화되는 부분은 Ni를 첨가하고, 결정화되지 않는 부분은 Ni를 첨가하지 않는다.

또한, 미국 특허 제 5,302,966호는 액티브 매트릭스 전계 발광 디스플레이 및 그 구동 방법에 관한 것으로, AMOLED를 위한 화소 회로에 관한 것이고, 미국 특허 제 5,652,600호는 시간 분할에 의한 그레이 제어를 하기 위한 타임 다중 그레이 스케일 어프로치에 관한 기술을 개시하고 있다.

그리고, 위에서 설명한 바와 같은 조건을 만족하기 위하여, 아날로그 방식으로 V 번째 편차(variation)를 보상해주는 회로를 추가하거나(R.M.A. Dawson et al.(Sarnoff Corp., Planar America, Estman Kodak Co., Princeton University) SID 98 Digest pp. 11-14), TRG(Time Ratio Gray Control)(M. Mizukami et al.(Semiconductor Energy Laboratory Co., Ltd., Kyushu University) SID 00 Digest pp. 912-915) 또는 ARG(Area Ratio Gray Control)(T. Shimoda et al.(Seiko Epson Corp., Cambridge Display Technologies Ltd.) IEDM) 등의 디지털 구동을 하는 TFT 화소를 제공하는 기술들이 개시되어 있다.

그러나, 하기 식 및 종래의 2 트랜지스터와 1 캐패시터 구조의 화소배치를 나타내는 도 1을 참조하면, 상기의 기술들은 그레이 제어(gray control)를 위한 V_{gs} 의 범위가 적어져 그레이 제어가 용이하지 않게 된다.

[식 1]

$$I_d = 1/2 C_{ox} \mu (W/L) (V_{gs} - V_{th})^2$$

상기 식에서 I_d 는 오프-전류(또는 인가 전류)이고, C_{ox} 는 저장 캐패시터, W/L 은 게이트 전극의 폭과 길이 비, V_{gs} 는 그레이 스케일을 제어하기 위해 인가되는 전압, V_{th} 는 구동 전압(또는 문턱 전압)이다.

도 1을 보면, A 트랜지스터(3)과 B 트랜지스터 (5)가 평행하게 배치되어 있고, 전극 배선(7) 및 캐패시터(9)가 화소부의 일측면(1)에 배치되어 있다.

따라서, 상기 식에 따른 게이트 전극의 (W/L) 비가 작아짐과 동시에 화소부의 개구율이 작다는 단점이 있다.

즉, 일정한 오프-전류를 낮게 유지하는 경우에는 그레이 스케일을 제어하기 위하여 인가되는 전압인 V_{gs} 의 범위가 작아져 (다른 변수는 상수가 됨) 그레이 스케일을 제어하기 힘들게 된다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 위에서 설명한 바와 같은 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 기존의 공정과 동일한 공정으로 이동도가 높은 TFT와 낮은 이동도 효과를 낼 수 있는 TFT를 동시에 형성하여 그레이 스케일 제어가 용이한 구조의 TFT 화소부를 제공하는 것이다.

발명의 구성 및 작용

본 발명은 상기한 목적을 달성하기 위하여, 본 발명은 유기 발광 소자 구동용 TFT 화소부에 있어서,

상기 유기 발광 소자에 전류를 공급하는 TFT의 게이트 전극을 화소 주위 배선을 따라 평행하게 배치하여 채널을 형성하고 TFT의 게이트 전극의 폭과 길이의 비인 W/L (폭/길이)비가 1/10 이하 1/40 이상인 것을 특징으로 하는 유기 발광 소자 구동용 TFT 화소부를 제공한다.

삭제

이하, 본 발명을 첨부한 도면을 참조하여 상세히 설명한다.

본 발명에서는 폴리실리콘 TFT를 이용한 AMOLED 디스플레이를 제작하는데 있어서, 고 이동도를 이용한 내장 회로 구현과 그레이 스케일을 제어하기 위한 드레인 전류(또는 오프-전류)(drain current)가 작은 TFT를 함께 제작할 수 있는 유기 발광 소자 구동용 TFT 화소부를 제공하는 것이다.

폴리 실리콘 TFT에서는 구동 회로를 내장하기 위하여 장 효과 이동도(field effect mobility)가 높은 TFT가 필요하며 또 그와 반대로 유기 발광 소자 다이오드(diode)를 구동하기 위하여는 구동시 높은 V_{gs} 가 필요한 TFT가 필요하게 된다.

이에 본 발명자들은 TFT의 드레인 전류(또는 오프-전류; I_d)가 하기 식으로 주어지는데 착안하여 (W/L)비를 아주 낮게 하여 같은 I_d 를 위해서는 높은 V_{gs} 가 필요하도록 한 화소 배치를 고안하게 되었다.

[식 1]

$$I_d = 1/2 C_{ox} \mu (W/L) (V_{gs} - V_{th})^2$$

상기 식에서 I_d 는 드레인 전류(인가 전류 또는 오프-전류)이고, C_{ox} 는 저장 캐패시터, W/L은 게이트 전극의 폭과 길이 비, V_{gs} 는 그레이 스케일을 제어하기 위해 인가되는 전압, V_{th} 는 구동 전압 또는 문턱 전압이다.

도 2는 본 발명의 일실시예에 따른 유기 발광 소자 화소부의 TFT 회로 구조를 나타내는 도면이다. 이하, 각 도면에서 동일한 부분은 동일한 부호 번호를 사용한다.

도 2에 도시한 바와 같이, 유기 발광 소자 화소부(1)를 구동하기 위한 구동 TFT의 게이트 전극(5)의 배치를 화소 주위 배선(7)을 따라 팽행하고 길게 배치한다. 이와 같이, 게이트 전극을 배치함으로써 상기식에서 나타내는 바와 같이, 게이트 전극의 (W/L)비를 매우 작게 유지한다.

상기 (W/L)비를 작게 유지함으로써, 같은 이동도를 갖는 TFT 공정에서 I_d 를 감소시켜 구동시 필요한 V_{gs} 를 크게 하는 효과를 주게 된다. 따라서, V_{gs} 가 크기 때문에 그레이 스케일을 제어하기가 용이하게 된다.

도 3은 본 발명의 다른 일실시예에 따른 유기 발광 소자 화소부의 TFT 회로 구조를 나타내는 도면이다.

도 3에서 알 수 있는 바와 같이, 유기 발광 소자 화소부(1)를 구동하기 위한 구동 TFT의 게이트 전극(5)의 배치를 화소 주위 배선(7)과 함께 일정 각도로 굽어진 모양으로 형성하고 전극 배선과 평행하게 배치하여 채널을 형성하여, 전체적인 화소 배치의 모양은 벌집 구조를 이루게 된다. 이러한 배치에서도 상기 (W/L)비를 작게 유지할 수 있다. 이 때 상기 게이트 전극 배치가 굽어지는 각도는 120°가 바람직하다.

도 4는 본 발명에 따라 (W/L)비가 5/50인 화소 구동 TFT의 게이트 전극이 배치되었을 때 드레인 전류(I_d)와 V_{gs} 와의 관계를 나타내는 그래프이고, 도 5는 종래 기술에 따라 (W/L)비가 10/10인 화소 구동 TFT의 게이트 전극이 배치되었을 때 드레인 전류(I_d)와 V_{gs} 와의 관계를 나타내는 그래프이다.

도 4와 도 5를 참조하면, 도 4 및 도 5에서는 드레인 전압인 V_{ds} 와 게이트 전압인 V_{gs} 가 교차하는 부분이 그레이 스케일을 제어할 수 있는 전압이 된다.

도 4에서는 I_d 를 100 nA (도 4에서 a) 내지 1.5 μA (도 4에서 b)의 범위를 제어하기 위한 ΔV_{gs} 는 약 3.2 V이고, 도 5에서는 I_d 를 100 nA (도 5에서 a) 내지 1.5 μA (도 5에서 b)의 범위를 제어하기 위한 ΔV_{gs} 는 약 1.4 V임을 알 수 있으므로 (W/L)비가 감소함에 따라 그레이 스케일을 제어하기 위한 V_{gs} 의 범위가 넓어짐에 따라 그레이 스케일을 제어하기가 용이해진다.

또한, 64 그레이를 표현하기 위해서는 한 그레이를 구별하기 위한 ΔV_{gs} 는 (W/L)비가 10/10인 경우 22 mV이고, 5/50인 경우에는 50 mV가 되므로 V_{th} 편차를 가정하였을 경우 아날로그 구동시 재현 가능한 그레이 비트(bit) 수는 (W/L)비를 작게 하였을 경우 1 비트 커지게 되고, V_{th} 의 편차에 의한 화질 저하를 막을 수 있다.

상기 (W/L)비는 1/40 이상이고, 1/5 이하인 것이 바람직하고, 더욱 바람직하기로는 1/40 이상이고, 1/10 이하인 것이 바람직하다.

또한, 본 발명에서는 이러한 화소 배치 중 구동용 TFT의 게이트 전극을 화소부의 전원 공급 배선과 평행하게 배치하여 이로 인하여 화소 내에서 (W/L)비를 매우 작게 설계할 수 있고, 또한, 넓어진 게이트 면적을 전원 배선과 중복시킴으로써 저장 캐패시터로 활용할 수 있으므로 화소의 개구율을 향상시킬 수 있게 된다.

특히, 회로 구동을 위한 이동도(100 이상)를 가지는 같은 공정에서도 (W/L) 비의 전원 배선과 평행하게 게이트를 배치함으로써 (W/L)의 비를 1/1에서 1/수백까지 조절할 수 있어 이동도를 최고치의 수백분의 1까지 줄여주는 효과가 나타난다.

게다가 전원 배선의 폭이 넓어지는 효과를 주어 대화면 제작시 배선 저항에 의한 화질 저하를 막을 수 있는 장점이 있다.

발명의 효과

이상 설명한 바와 같은 방법으로 구동용 TFT의 게이트를 전원 배선과 평행하게 하여 길게 배치할 경우 (W/L)비를 1/5 이하로 할 수 있게 되며 이는 같은 이동도(mobility)를 갖는 TFT 공정에서 I_d 를 감소시켜 구동시 필요한 V_{gs} 를 크게 하는 효과를 주게되며, 이로 인하여 문턱 전압(threshold voltage; V_{th})의 편차에 의한 화질 저하를 막을 수 있는 장점이 있다. 이때 필요한 전류 수준 즉, V_{gs} 범위는 게이트 전극의 상하 길이로 조절할 수 있게 된다.

또한, 본 발명의 방법으로 화소를 구성하게 되면 저장 캐패시터(9)를 구성하기 위하여 전원 배선(7)을 게이트에 오버 랩 시키면 되므로 개구율이 그만큼 향상되고, 전원 배선의 폭을 개구율 감소 없이 넓게 할 수 있으므로 배선 저항에 의한 화질 저하를 막을 수 있는 장점이 있다.

(57) 청구의 범위

청구항 1.

유기 발광 소자 구동용 TFT 화소부에 있어서,

상기 유기 발광 소자에 전류를 공급하는 상기 TFT의 게이트 전극을 화소 주위 배선을 따라 평행하게 배치하여 채널을 형성하고 상기 TFT의 게이트 전극의 폭과 길이의 비인 W/L(폭/길이)비가 1/10 이하 1/40 이상인 것을 특징으로 하는 유기 발광 소자 구동용 TFT 화소부.

청구항 2.

제 1항에 있어서,

상기 W/L비는 1/40 이상 1/5 이하인 유기 발광 소자 구동용 TFT 화소부.

청구항 3.

제 1항에 있어서,

상기 TFT의 게이트 전극을 배선과 평행하게 배치하여 배선과 중복시킴으로써 저장 캐패시터를 형성하는 것을 특징으로 하는 유기 발광 소자 구동용 TFT 화소부.

청구항 4.

삭제

청구항 5.

유기 발광 소자 구동용 TFT 화소에 있어서,

상기 유기 발광 소자에 전류를 공급하는 상기 TFT의 게이트 전극을 배선 배치와 함께 일정 각도로 굽어지게 배치하고, 전극 배선과 평행하게 배치하여 채널을 형성하고 상기 TFT의 게이트 전극의 폭과 길이의 비인 W/L(폭/길이)비가 1/10 이하 1/40 이상인 것을 특징으로 하는 유기 발광 소자 구동용 TFT 화소부.

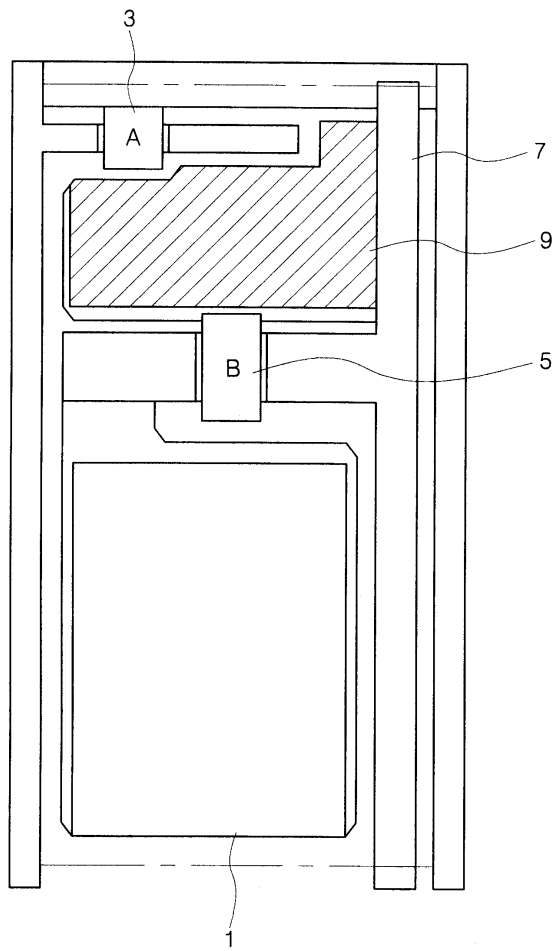
청구항 6.

제 5항에 있어서,

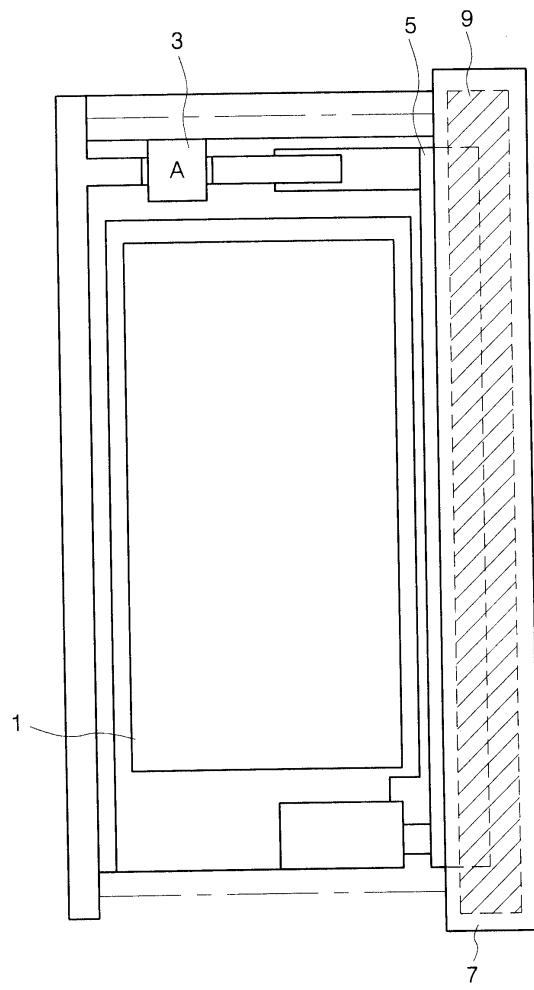
상기 W/L비가 1/40 이상 1/5 이하인 유기 발광 소자 구동용 TFT 화소부.

도면

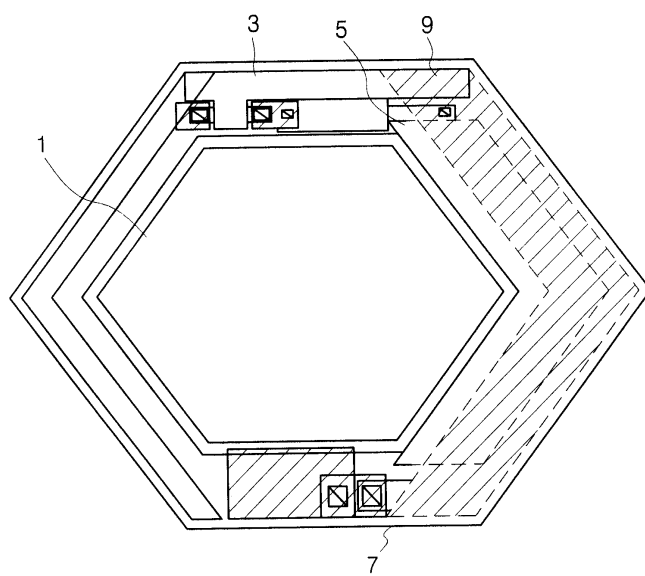
도면1



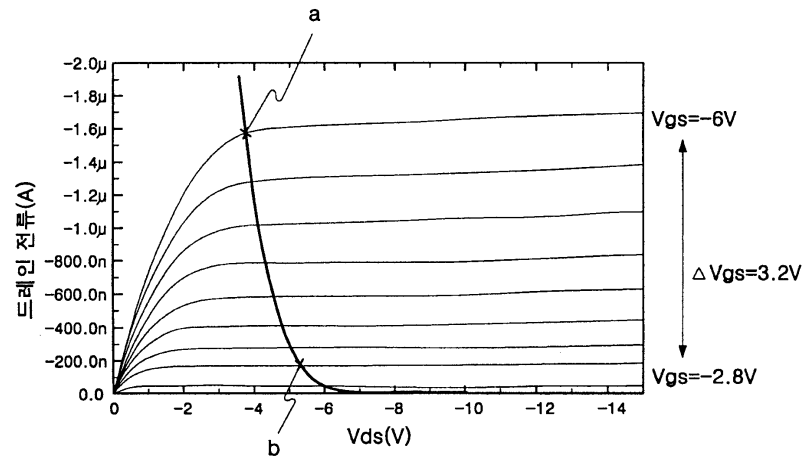
도면2



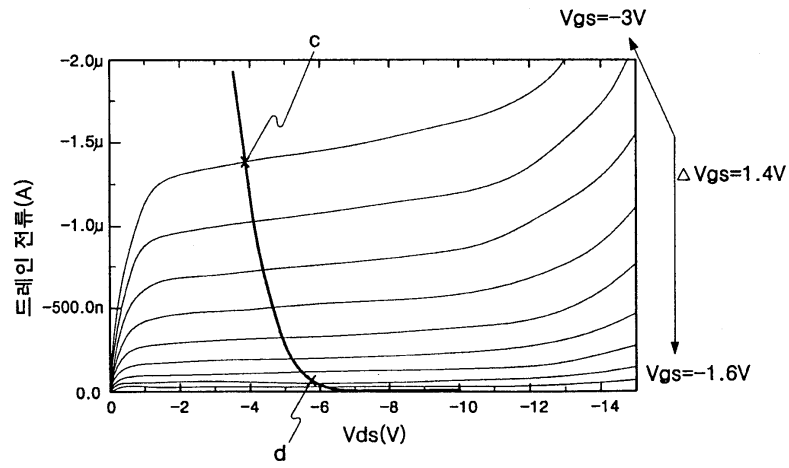
도면3



도면4



도면5



专利名称(译)	驱动T-的有机发光元件		
公开(公告)号	KR100560777B1	公开(公告)日	2006-03-13
申请号	KR1020010015718	申请日	2001-03-26
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	LEE JEONGNO		
发明人	LEE,JEONGNO		
IPC分类号	H05B33/00		
CPC分类号	G09G2310/0275 H01L27/124 H01L27/1255		
代理人(译)	PARK, 常树		
其他公开文献	KR1020020075614A		
外部链接	Espacenet		

摘要(译)

本发明涉及驱动TFT像素的有机发光装置。并且，通过提供平行于有机发光装置驱动TFT像素并且纵向排列TFT的栅电极，可以便于控制有机发光装置显示装置的灰度级并且可以提高开口率。沿着像素环境布线向有机发光器件提供电流并且建立通道并且纵向布置TFT的沟道长度。有机发光器件，TFT像素，漏极电流，灰度等级。

