



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0008179
(43) 공개일자 2010년01월25일

(51) Int. Cl.

H05B 33/22 (2006.01) H05B 33/26 (2006.01)
H01L 29/786 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0068616

(22) 출원일자 2008년07월15일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최호원

경북 구미시 구포동 성원아파트 102-104

(74) 대리인

특허법인로얄

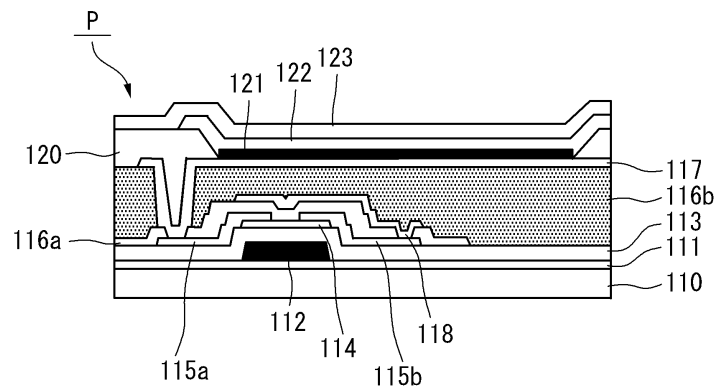
전체 청구항 수 : 총 6 항

(54) 유기전계발광표시장치와 이의 제조방법

(57) 요약

본 발명의 실시예는, 기판 상에 위치하며 게이트, 소오스 및 드레인을 포함하는 트랜지스터; 트랜지스터 상에 위치하며 소오스 또는 드레인에 연결된 산화물도전층; 산화물도전층 상에 위치하며 산화물도전층의 일부를 노출하는 개구부를 갖는 बैं크층; 개구부를 통해 노출된 산화물도전층 상에 위치하는 캐소드; 캐소드 상에 위치하는 유기 발광층; 및 유기 발광층 상에 위치하는 애노드를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도2



특허청구의 범위

청구항 1

기관 상에 위치하며 게이트, 소오스 및 드레인을 포함하는 트랜지스터;
 상기 트랜지스터 상에 위치하며 상기 소오스 또는 드레인에 연결된 산화물도전층;
 상기 산화물도전층 상에 위치하며 상기 산화물도전층의 일부를 노출하는 개구부를 갖는 बैं크층;
 상기 개구부를 통해 노출된 상기 산화물도전층 상에 위치하는 캐소드;
 상기 캐소드 상에 위치하는 유기 발광층; 및
 상기 유기 발광층 상에 위치하는 애노드를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,
 상기 산화물도전층은,
 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(Zno doped Al2O3) 중 어느 하나인 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

기관 상에 게이트, 소오스 및 드레인을 포함하는 트랜지스터를 형성하는 단계;
 상기 트랜지스터 상에 상기 소오스 또는 드레인에 연결된 산화물도전층을 형성하는 단계;
 상기 산화물도전층 상에 상기 산화물도전층의 일부를 노출하는 개구부를 갖는 बैं크층을 형성하는 단계;
 상기 개구부를 통해 노출된 상기 산화물도전층 상에 캐소드를 형성하는 단계;
 상기 캐소드 상에 유기 발광층을 형성하는 단계; 및
 상기 유기 발광층 상에 애노드를 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 4

제3항에 있어서,
 상기 캐소드 형성 단계부터 상기 애노드 형성단계는,
 챔버 내의 진공 분위기를 유지한 상태에서 증착을 실시하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 5

제3항에 있어서,
 상기 캐소드는,
 파인 메탈 마스크(FMM)를 이용하여 증착하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 6

제3항에 있어서,
 상기 산화물도전층은,
 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(Zno doped Al2O3) 중 어느 하나로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명의 실시예는 유기전계발광표시장치와 이의 제조방법을 제공하는 것이다.

배경 기술

- <2> 유기전계발광표시장치에 사용되는 유기전계발광소자는 기판 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.
- <3> 또한, 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.
- <4> 이러한 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.
- <5> 한편, 종래 유기전계발광표시장치는 게이트, 소오스 및 드레인을 포함하는 트랜지스터 상에 소오스 또는 드레인에 연결되는 캐소드를 형성하고, 챔버를 이동하여 유기 발광층과 애노드를 형성하는 공정을 거친다.
- <6> 위와 같은 제조방법으로 형성된 종래 유기전계발광표시장치는 트랜지스터 상에 위치하는 캐소드가 챔버 이동 시 대기 중에 장시간 노출되기 때문에 캐소드로 사용된 재료의 표면에 자연산화막이 형성되어 전자주입이 원활히 이루어지지 않는 문제가 있었다. 또한, 종래 제조방법은 캐소드의 표면에 형성된 산화막을 제거하는 공정을 실시하고, 챔버를 이동하여 유기 발광층과 애노드를 형성해야하는 공정 상의 불리함도 가지고 있었다.

발명의 내용

해결 하고자하는 과제

- <7> 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 실시예는, 캐소드용 재료의 산화를 방지하여 전자의 주입을 원활하게 하고, 소자의 신뢰성과 수명을 향상시킬 수 있는 유기전계발광표시장치를 제공하는 것이다.

과제 해결수단

- <8> 상술한 과제 해결 수단으로 본 발명의 실시예는, 기판 상에 위치하며 게이트, 소오스 및 드레인을 포함하는 트랜지스터; 트랜지스터 상에 위치하며 소오스 또는 드레인에 연결된 산화물도전층; 산화물도전층 상에 위치하며 산화물도전층의 일부를 노출하는 개구부를 갖는 बैं크층; 개구부를 통해 노출된 산화물도전층 상에 위치하는 캐소드; 캐소드 상에 위치하는 유기 발광층; 및 유기 발광층 상에 위치하는 애노드를 포함하는 유기전계발광표시장치를 제공한다.
- <9> 산화물도전층은, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped Al₂O₃) 중 어느 하나일 수 있다.
- <10> 다른 측면에서 본 발명의 실시예는, 기판 상에 게이트, 소오스 및 드레인을 포함하는 트랜지스터를 형성하는 단계; 트랜지스터 상에 소오스 또는 드레인에 연결된 산화물도전층을 형성하는 단계; 산화물도전층 상에 산화물도전층의 일부를 노출하는 개구부를 갖는 बैं크층을 형성하는 단계; 개구부를 통해 노출된 산화물도전층 상에 캐소드를 형성하는 단계; 캐소드 상에 유기 발광층을 형성하는 단계; 및 유기 발광층 상에 애노드를 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.
- <11> 캐소드 형성 단계부터 애노드 형성단계는, 챔버 내의 진공 분위기를 유지한 상태에서 증착을 실시할 수 있다.
- <12> 캐소드는, 파인 메탈 마스크(FMM)를 이용하여 증착할 수 있다.
- <13> 산화물도전층은, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped Al₂O₃) 중 어느 하나로 형성할 수 있다.

효과

- <14> 본 발명의 실시예는, 캐소드 재료의 산화를 방지하여 전자의 주입을 원활하게 하고, 소자의 신뢰성과 수명을

향상시킬 수 있는 유기전계발광표시장치를 제공하는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <15> 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- <16> 도 1은 본 발명의 실시예에 따른 유기전계발광표시장치의 개략적인 평면도이고, 도 2는 도 1에 도시된 서브 픽셀의 단면 예시도이며, 도 3은 도 2에 도시된 유기 발광다이오드의 계층 구조도이다.
- <17> 도 1에 도시된 바와 같이, 유기전계발광표시장치는 기판(110) 상에 다수의 서브 픽셀(P)이 위치하는 표시부(130)를 포함할 수 있다.
- <18> 기판(110)은 소자를 형성하기 위한 재료로 기계적 강도나 치수 안정성이 우수한 것을 선택할 수 있다. 기판(110)의 재료로는, 유리판, 금속판, 세라믹판 또는 플라스틱판(폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소수지 등) 등을 예로 들 수 있다.
- <19> 서브 픽셀(P)은 기판(110) 상에 위치하는 트랜지스터와 트랜지스터 상에 위치하는 유기 발광다이오드를 포함할 수 있다.
- <20> 기판(110) 상에 위치하는 다수의 서브 픽셀(P)은 수분이나 산소에 취약하다.
- <21> 이에 따라, 밀봉기관(140)을 구비하고, 표시부(130)의 외곽 기판(110)에 접착부재(150)를 형성하여 기판(110)과 밀봉기관(140)을 봉지할 수 있다. 한편, 다수의 서브 픽셀(P)은 기판(110) 상에 위치하는 구동부(160)에 의해 구동되어 영상을 표현할 수 있다.
- <22> 구동부(160)는 외부로부터 공급된 각종 신호에 대응하여 스캔 신호 및 데이터 신호 등을 생성할 수 있으며, 생성된 신호 등을 표시부(130)에 위치하는 다수의 서브 픽셀(P)에 공급할 수 있다.
- <23> 구동부(160)는 다수의 서브 픽셀(P)에 스캔 신호를 공급하는 스캔 구동부와 다수의 서브 픽셀(P)에 데이터 신호를 공급하는 데이터 구동부를 포함할 수 있다. 여기서, 구동부(160)는 스캔 구동부 및 데이터 구동부가 하나의 칩에 형성된 것을 일례로 개략적으로 도시한 것일 뿐 스캔 구동부와 데이터 구동부 중 하나 이상은 기판(110) 또는 기판(110)의 외부에 구분되어 위치할 수 있다.
- <24> 이하, 도 2를 참조하여 본 발명의 실시예에 따른 서브 픽셀에 대해 더욱 자세히 설명한다.
- <25> 도 2를 참조하면, 기판(110) 상에는 버퍼층(111)이 위치할 수 있다. 버퍼층(111)은 기판(110)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 박막 트랜지스터를 보호하기 위해 형성할 수 있다. 버퍼층(111)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 등을 사용할 수 있다.
- <26> 버퍼층(111) 상에는 게이트(112)가 위치할 수 있다. 게이트(112)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 게이트(112)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 게이트(112)는 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- <27> 게이트(112) 상에는 제1절연막(113)이 위치할 수 있다. 제1절연막(113)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- <28> 제1절연막(113) 상에는 액티브층(114)이 위치할 수 있다. 액티브층(114)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 여기서 도시하지는 않았지만, 액티브층(114)은 채널 영역, 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역에는 P형 또는 N형 불순물이 도핑될 수 있다. 또한, 액티브층(114)은 접촉 저항을 낮추기 위한 오믹 콘택층을 포함할 수도 있다.
- <29> 액티브층(114) 상에는 소오스(115a) 및 드레인(115b)이 위치할 수 있다. 소오스(115a) 및 드레인(115b)은 단일층 또는 다중층으로 이루어질 수 있으며, 소오스(115a) 및 드레인(115b)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소오스(115a) 및 드레인(115b)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의

3중층으로 이루어질 수 있다.

- <30> 소오스(115a) 및 드레인(115b) 상에는 제2절연막(116a)이 위치할 수 있다. 제2절연막(116a)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다. 제2절연막(116a)은 패시베이션막일 수 있다.
- <31> 소오스(115a) 및 드레인(115b) 중 하나는 제2절연막(116a) 상에 위치하며 소오스(115a) 및 드레인(115b) 간의 간섭을 방지하기 위한 실드(shield) 금속(118)에 연결될 수 있다.
- <32> 제2절연막(116a) 상에는 평탄도를 높이기 위한 제3절연막(116b)이 위치할 수 있다. 제3절연막(116b)은 폴리이미드 등의 유기물을 포함할 수 있다.
- <33> 이상은 기판(110) 상에 형성된 트랜지스터가 바텀 게이트형인 것을 일례로 설명하였다. 그러나, 기판(110) 상에 형성되는 트랜지스터는 바텀 게이트형뿐만 아니라 탑 게이트형으로도 형성될 수 있다.
- <34> 트랜지스터의 제3절연막(116b) 상에는 소오스(115a) 또는 드레인(115b)에 연결된 산화물도전층(117)이 위치할 수 있다. 산화물도전층(117)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped Al₂O₃) 중 어느 하나로 형성될 수 있으나 이에 한정되지 않는다.
- <35> 산화물도전층(117) 상에는 산화물도전층(117)의 일부를 노출하는 개구부를 갖는 बैं크층(120)이 위치할 수 있다. बैं크층(120)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리이미드 수지 등의 유기물을 포함할 수 있다.
- <36> 개구부를 통해 노출된 산화물도전층(117) 상에는 캐소드(121)가 위치할 수 있다. 캐소드(121)은 알루미늄(Al), 알루미늄 합금(Al alloy)과 같이 불투명하고 일 함수가 낮은 금속으로 형성될 수 있다.
- <37> 캐소드(121) 상에는 유기 발광층(122)이 위치할 수 있다. 유기 발광층(122)은 서브 픽셀(P)에 따라 적색, 녹색 및 청색 중 어느 하나의 색을 발광하도록 형성될 수 있다.
- <38> 유기 발광층(122) 상에는 애노드(123)가 위치할 수 있다. 애노드(123)는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped Al₂O₃) 등과 같이 투명한 재료를 사용할 수 있으나 이에 한정되지 않는다.
- <39> 이하, 도 3을 참조하여 유기 발광층(122)을 포함하는 유기 발광다이오드에 대해 더욱 자세히 설명한다.
- <40> 도 3에 도시된 바와 같이, 유기 발광다이오드는 캐소드(121), 전자주입층(122e), 전자수송층(122d), 발광층(122c), 정공수송층(122b), 정공주입층(122a) 및 애노드(123)를 포함할 수 있다.
- <41> 전자주입층(122e)은 전자의 주입을 원활하게 하는 역할을 하며, Alq₃(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAlq 또는 SAlq를 사용할 수 있으나 이에 한정되지 않는다.
- <42> 전자수송층(122d)은 전자의 수송을 원활하게 하는 역할을 하며, Alq₃(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAlq 및 SAlq로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <43> 발광층(122c)은 적색, 녹색, 청색 및 백색을 발광하는 물질을 포함할 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다.
- <44> 발광층(122c)이 적색인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl))를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)₃(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <45> 발광층(122c)이 녹색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)₃(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq₃(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <46> 발광층(122c)이 청색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F₂ppy)₂Irpac을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다. 이와는 달리, spiro-DPVB_i, spiro-6P, 디스틸벤젠(DSB),

디스트릴아릴렌(DSA), PFO계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.

- <47> 정공수송층(122b)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4"-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <48> 정공주입층(122a)은 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(cuppper phthalocyanine), PEDOT(poly(3,4)-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <49> 여기서, 본 발명의 실시예는 도 3에 한정되는 것은 아니며, 전자수입층(122e), 전자수송층(122d), 정공수송층(122b) 및 정공주입층(122a) 중 적어도 어느 하나가 생략될 수도 있다.
- <50> 이하, 본 발명의 실시예에 따른 유기전계발광표시장치의 제조방법에 대해 설명한다.
- <51> 도 4는 본 발명의 실시예에 따른 유기전계발광표시장치의 제조방법의 개략적인 흐름도이고, 도 5 내지 도 7은 도 4의 제조방법을 설명하기 위한 서브 픽셀의 개략적인 단면도이다.
- <52> 도 4 및 도 5에 도시된 바와 같이, 기판(110) 상에 게이트(112), 소오스(115a) 및 드레인(115b)을 포함하는 트랜지스터를 형성하는 단계(S101)를 실시한다.
- <53> 트랜지스터는 기판(110) 상에 형성될 수 있다. 기판(110)은 소자를 형성하기 위한 재료로 기계적 강도나 치수 안정성이 우수한 것을 선택할 수 있다. 기판(110)의 재료로는, 유리판, 금속판, 세라믹판 또는 플라스틱판(폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소수지 등) 등을 예로 들 수 있다.
- <54> 기판(110) 상에는 버퍼층(111)이 위치할 수 있다. 버퍼층(111)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 등을 사용할 수 있다.
- <55> 또한, 버퍼층(111) 상에는 게이트(112)가 위치할 수 있다. 게이트(112)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있으나 이에 한정되지 않는다.
- <56> 또한, 게이트(112) 상에는 제1절연막(113)이 위치할 수 있다. 제1절연막(113)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- <57> 또한, 제1절연막(113) 상에는 액티브층(114)이 위치할 수 있다. 액티브층(114)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 여기서 도시하지는 않았지만, 액티브층(114)은 채널 영역, 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역에는 P형 또는 N형 불순물이 도핑될 수 있다. 또한, 액티브층(114)은 접촉 저항을 낮추기 위한 오믹 콘택층을 포함할 수도 있다.
- <58> 또한, 액티브층(114) 상에는 소오스(115a) 및 드레인(115b)이 위치할 수 있다. 소오스(115a) 및 드레인(115b)은 단일층 또는 다중층으로 이루어질 수 있다.
- <59> 또한, 소오스(115a) 및 드레인(115b) 상에는 제2절연막(116a)이 위치할 수 있다. 제2절연막(116a)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다. 제2절연막(116a)은 패시베이션막일 수 있다.
- <60> 또한, 제2절연막(116a) 상에는 소오스(115a) 및 드레인(115b) 중 하나에 연결된 실드(shield) 금속(118)이 위치할 수 있다.
- <61> 또한, 제2절연막(116a) 상에는 제3절연막(116b)이 위치할 수 있다. 제3절연막(116b)은 평탄도를 높이기 위한 것으로 폴리이미드 등의 유기물을 포함할 수 있다.
- <62> 다음, 도 4 및 도 5에 도시된 바와 같이, 트랜지스터 상에 소오스(115a) 또는 드레인(115b)에 연결된 산화물도전층(117)을 형성하는 단계(S103)를 실시한다.
- <63> 산화물도전층(117)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(Zno doped Al2O3) 중 어느 하나로 형성할 수 있다. 이와 같이, 소오스(115a) 또는 드레인(115b)과 연결하

는 층을 산화물도전층(117)으로 형성하면 챔버 변경으로 인하여 산화물도전층(117)이 대기 중에 장시간 노출되더라도 표면이 산화되는 문제가 발생하지 않는다.

<64> 다음, 도 4 및 도 5에 도시된 바와 같이, 산화물도전층(117) 상에 산화물도전층(117)의 일부를 노출하는 개구부를 갖는 बैं크층(120)을 형성하는 단계(S105)를 실시한다.

<65> 다음, 도 4 및 도 6에 도시된 바와 같이, 개구부를 통해 노출된 산화물도전층(117) 상에 캐소드(121)를 형성하는 단계(S107)를 실시한다.

<66> 산화물도전층(117) 상에 캐소드(121)를 형성할 때는, 캐소드(121)가 각 서브 픽셀 별로 구분되어 형성되도록 패턴 메탈 마스크(FMM)(180)를 이용하여 증착할 수 있다.

<67> 다음, 도 4 및 도 7에 도시된 바와 같이, 캐소드(121) 상에 유기 발광층(122)을 형성하는 단계(S109)를 실시한다.

<68> 유기 발광층(122)은 서브 픽셀에 따라 적색, 녹색 및 청색 중 어느 하나의 색을 발광하도록 형성할 수 있다. 유기 발광층(122)은 전자주입층, 전자수송층, 발광층, 정공수송층 및 정공주입층을 포함할 수 있으나, 전자주입층, 전자수송층, 정공수송층 및 정공주입층 중 적어도 하나는 생략될 수 있다.

<69> 다음, 도 4 및 도 7에 도시된 바와 같이, 유기 발광층(122) 상에 애노드(123)를 형성하는 단계(S111)를 실시한다.

<70> 애노드(123)는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped Al2O3) 등과 같이 투명한 재료를 사용할 수 있으나 이에 한정되지 않는다.

<71> 한편, 위의 제조방법에 따르면 트랜지스터 형성 단계(S101) 이후 트랜지스터 상에 캐소드용 재료를 형성하지 않고, 트랜지스터 상에 산화물반도체층(117)을 형성함을 알 수 있다.

<72> 이와 같은 공정으로 제조하면, 산화물반도체층(117)의 표면에 산화막이 형성되지 않으므로 종래와 같이 산화막을 제거하는 공정을 생략할 수 있게 된다. 그리고, 산화막을 제거하는 공정을 생략할 수 있기 때문에 이후의 공정에서는 챔버 내의 진공 분위기를 유지한 상태에서 산화물반도체층(117) 상에 캐소드(121), 유기 발광층(122) 및 애노드(123)를 순차적으로 증착할 수 있게 된다.

<73> 이상 본 발명의 실시예는, 캐소드용 재료의 산화를 방지하여 전자의 주입을 원활하게 하고, 소자의 신뢰성과 수명을 향상시킬 수 있는 유기전계발광표시장치는 제공하는 효과가 있다. 또한, 캐소드용 재료가 산화되는 문제를 방지할 수 있으므로 산화막을 제거하는 공정을 생략할 수 있어 생산 수율을 향상시킬 수 있는 효과가 있다.

<74> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

<75> 도 1은 본 발명의 실시예에 따른 유기전계발광표시장치의 개략적인 평면도.

<76> 도 2는 도 1에 도시된 서브 픽셀의 단면 예시도.

<77> 도 3은 도 2에 도시된 유기 발광다이오드의 계층 구조도.

<78> 도 4는 본 발명의 실시예에 따른 유기전계발광표시장치의 제조방법의 개략적인 흐름도.

<79> 도 5 내지 도 7은 도 4의 제조방법을 설명하기 위한 서브 픽셀의 개략적인 단면도.

<80> <도면의 주요 부분에 관한 부호의 설명>

<81> 110: 기판 112: 게이트

<82> 114: 액티브층 115a: 소오스

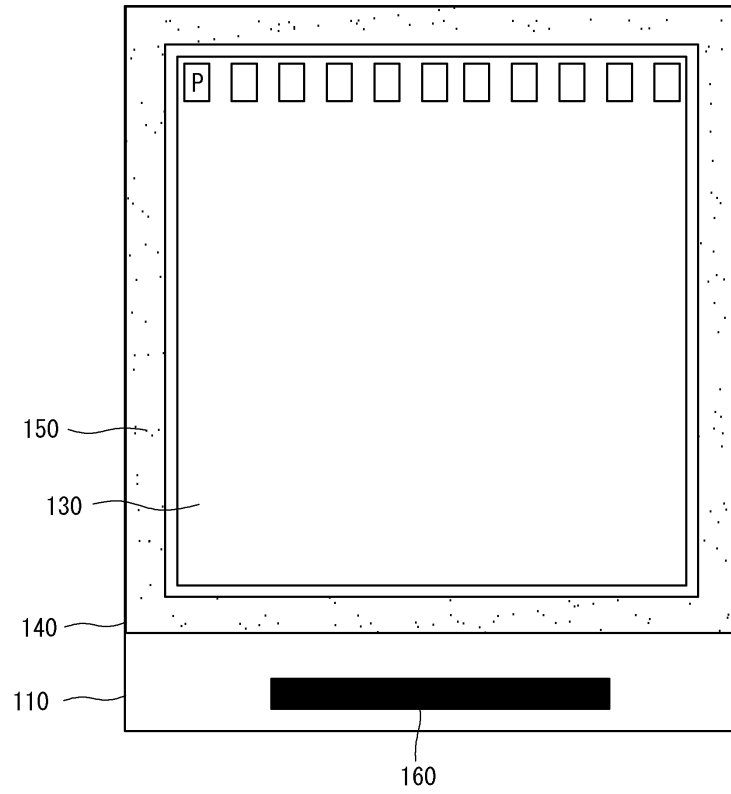
<83> 115b: 드레인
<84> 121: 캐소드
<85> 123: 애노드

117: 산화물도전층

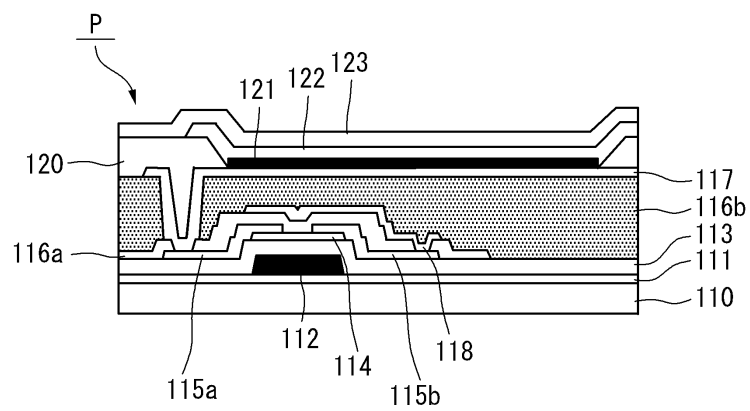
122: 유기 발광층

도면

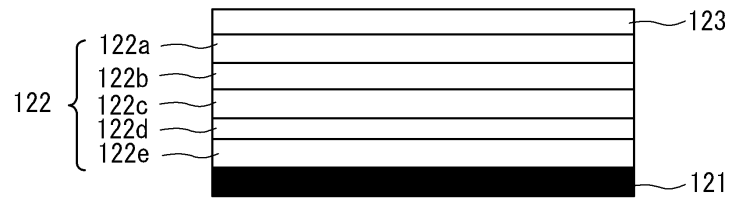
도면1



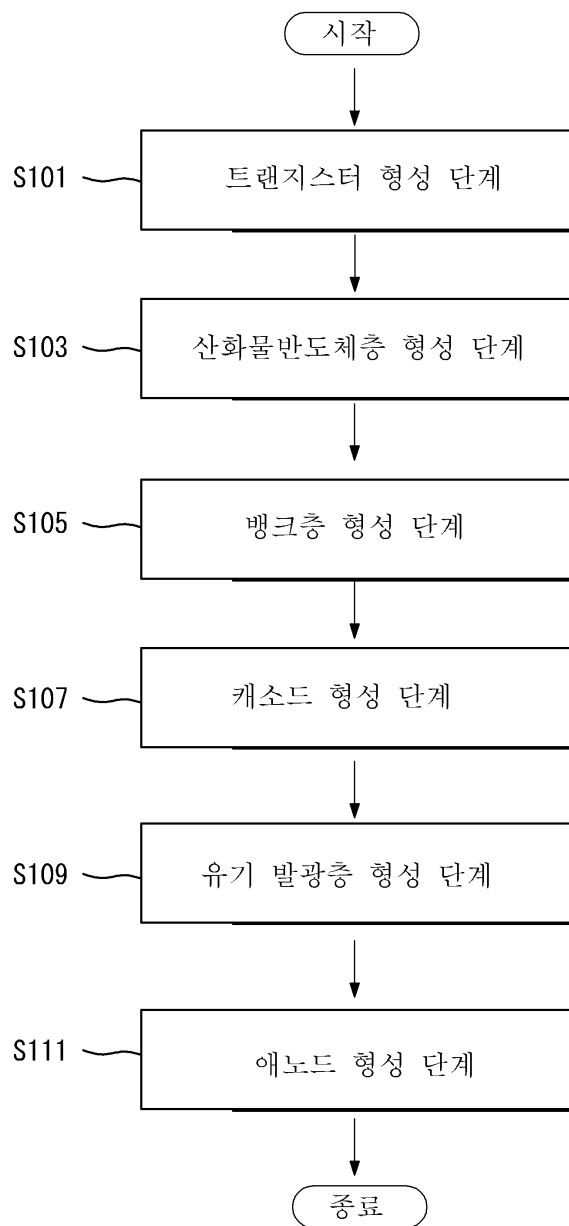
도면2



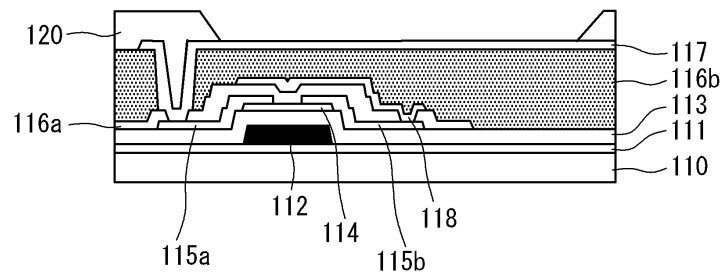
도면3



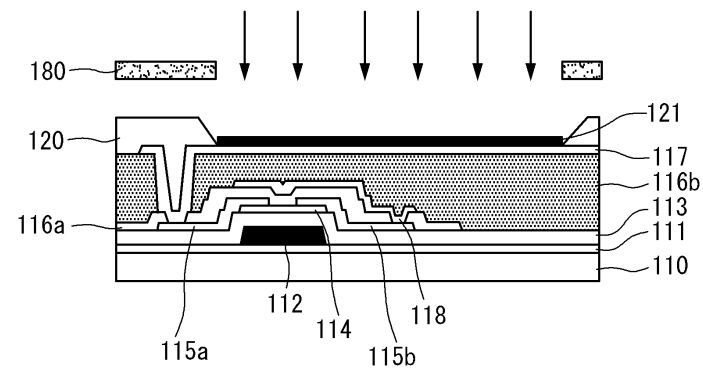
도면4



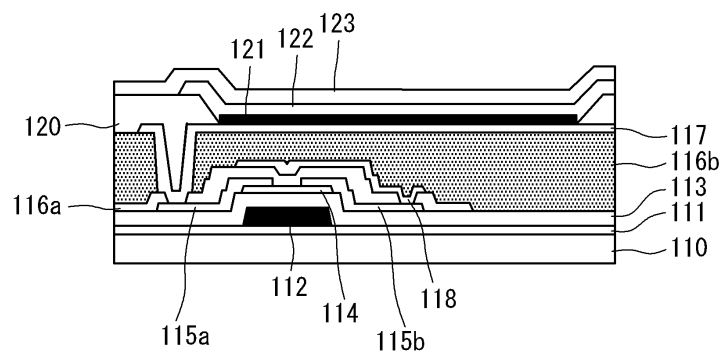
도면5



도면6



도면7



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020100008179A	公开(公告)日	2010-01-25
申请号	KR1020080068616	申请日	2008-07-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HO WON		
发明人	CHOI HO WON		
IPC分类号	H05B33/22 H05B33/26 H01L29/786 H01L51/50		
CPC分类号	H01L27/3248 H01L27/3258		
外部链接	Espacenet		

摘要(译)

本发明实施例提供的有机电致发光显示装置包括：晶体管，包括栅极，源极位于基板和漏极的表面上，堤层具有氧化物导电层：开口部分，暴露的氧化物导电层位于阴极上的有机发光层：阴极通过开口部分位于表面上，阳极位于有机发光层上。具有氧化物导电层的堤层：开口部分位于氧化物导电层的表面上，并且暴露部分氧化物导电层连接到源极或漏极，它位于晶体管的表面上。有机电致发光显示装置，氧化物导电层和阴极。

