



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0073421
(43) 공개일자 2009년07월03일

(51) Int. Cl.

H05B 33/22 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2007-0141359

(22) 출원일자 2007년12월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

서창기

경북 구미시 구평동 부영아파트 606동 1402호

정영효

경북 구미시 인의동 인의구획지구 16B9-1L 진평빌
101호

(뒷면에 계속)

(74) 대리인

특허법인로알

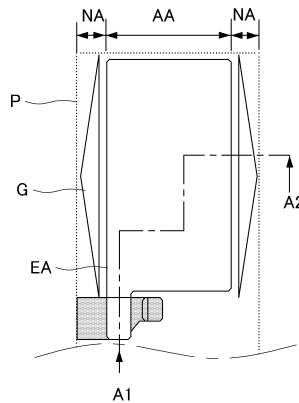
전체 청구항 수 : 총 10 항

(54) 유기전계발광표시장치

(57) 요약

본 발명은, 기판; 기판 상에 위치하는 트랜지스터부; 트랜지스터부 상에 정의된 발광영역과 비발광영역을 포함하는 서브 픽셀영역; 발광영역에 위치하는 제1전극, 유기 발광층 및 제2전극을 포함하는 유기 발광다이오드; 및 비발광영역에 위치하며 상기 유기 발광층으로부터 출사된 빛의 산란 및 굴절을 안내하는 가이드를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도3a



(72) 발명자

박재용

경기 안양시 동안구 평촌동 933-7번지 꿈마을아파트 305동 701호

김관수

경북 구미시 형곡동 145-22번지 신세계타운 1305호

특허청구의 범위

청구항 1

기관;

상기 기관 상에 위치하는 트랜지스터부;

상기 트랜지스터부 상에 정의된 발광영역과 비발광영역을 포함하는 서브 픽셀영역;

상기 발광영역에 위치하는 제1전극, 유기 발광층 및 제2전극을 포함하는 유기 발광다이오드; 및

상기 비발광영역에 위치하며 상기 유기 발광층으로부터 출사된 빛의 산란 및 굴절을 안내하는 가이드를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 가이드는,

상기 비발광영역의 외측으로 돌출된 삼각형인 유기전계발광표시장치.

청구항 3

제1항에 있어서,

상기 가이드는,

물결 무늬형인 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 비발광영역은,

상기 서브 픽셀영역의 장축 방향에 위치하는 유기전계발광표시장치.

청구항 5

제1항에 있어서,

상기 트랜지스터부는,

상기 기관 상에 위치하는 반도체층과, 상기 반도체층 상에 위치하는 제1절연막과, 상기 제1절연막 상에 위치하는 게이트와, 상기 게이트 상에 위치하는 제2절연막과, 상기 제2절연막 상에 위치하며, 상기 반도체층에 각각 접촉된 소오스 및 드레인과, 상기 소오스 및 드레인 상에 위치하는 보호막을 포함하며,

상기 제1전극 및 상기 가이드는,

상기 보호막 상에 위치하는 유기전계발광표시장치.

청구항 6

제1항에 있어서,

상기 트랜지스터부는,

상기 기관 상에 위치하는 반도체층과, 상기 반도체층 상에 위치하는 제1절연막과, 상기 제1절연막 상에 위치하는 게이트와, 상기 게이트 상에 위치하는 제2절연막과, 상기 제2절연막 상에 위치하며, 상기 반도체층에 각각 접촉된 소오스 및 드레인과, 상기 소오스 및 드레인 상에 위치하는 보호막을 포함하며,

상기 제1전극은 상기 보호막 상에 위치하고, 상기 가이드는 상기 제2절연막 상에 위치하는 유기전계발광표시장치.

청구항 7

제1항에 있어서,

상기 트랜지스터부는,

상기 기판 상에 위치하는 반도체층과, 상기 반도체층 상에 위치하는 제1절연막과, 상기 제1절연막 상에 위치하는 게이트와, 상기 게이트 상에 위치하는 제2절연막과, 상기 제2절연막 상에 위치하며, 상기 반도체층에 각각 접촉된 소오스 및 드레인을 포함하며,

상기 제1전극 및 상기 가이드는 상기 제2절연막 상에 위치하는 유기전계발광표시장치.

청구항 8

제5항 내지 제7항에 있어서,

상기 가이드는,

상기 제1전극과 동일한 재료 및 동일한 공정에 의해 형성된 유기전계발광표시장치.

청구항 9

제5항 내지 제7항에 있어서,

상기 제1전극은,

상기 트랜지스터부에 포함된 소오스 또는 드레인에 전기적으로 연결된 유기전계발광표시장치.

청구항 10

제1항에 있어서,

상기 제1전극은,

애노드 또는 캐소드인 유기전계발광표시장치.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 유기전계발광표시장치에 관한 것이다.

배경 기술

<2> 유기전계발광표시장치에 사용되는 유기전계발광소자는 기판 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.

<3> 또한, 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.

<4> 이러한 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

<5> 한편, 종래 유기전계발광표시장치는 서브 픽셀에서 발광된 빛이 웨이브 가이드(Wave guide) 효과에 의해 수평 및 수직 방향으로 휘도가 높게 나타나는 문제가 있었다. 이와 같은 현상은 장 단축만을 가지는 직사각형 형태의 서브 픽셀 패턴에서 강하게 관찰되고 있는데, 이는 크로스토크로 오인되거나 눈에 피로감을 유발할 수도 있어 이를 개선할 수 있는 대안이 마련되어야 할 것이다.

발명의 내용

해결 하고자하는 과제

- <6> 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 목적은, 빛이 번지는 현상을 개선하여 유기전계발광표시장치의 표시품질을 향상하는 것이다.

과제 해결수단

- <7> 상술한 과제 해결 수단으로 본 발명은, 기관; 기관 상에 위치하는 트랜지스터부; 트랜지스터부 상에 정의된 발광영역과 비발광영역을 포함하는 서브 픽셀영역; 발광영역에 위치하는 제1전극, 유기 발광층 및 제2전극을 포함하는 유기 발광다이오드; 및 비발광영역에 위치하며 상기 유기 발광층으로부터 출사된 빛의 산란 및 굴절을 안내하는 가이드를 포함하는 유기전계발광표시장치를 제공한다.
- <8> 가이드는, 비발광영역의 외측으로 돌출된 삼각형일 수 있다.
- <9> 가이드는, 물결 무늬형일 수 있다.
- <10> 비발광영역은, 서브 픽셀영역의 장축 방향에 위치할 수 있다.
- <11> 트랜지스터부는, 기관 상에 위치하는 반도체층과, 반도체층 상에 위치하는 제1절연막과, 제1절연막 상에 위치하는 게이트와, 게이트 상에 위치하는 제2절연막과, 제2절연막 상에 위치하며, 반도체층에 각각 접촉된 소오스 및 드레인과, 소오스 및 드레인 상에 위치하는 보호막을 포함하며, 제1전극 및 가이드는, 보호막 상에 위치할 수 있다.
- <12> 트랜지스터부는, 기관 상에 위치하는 반도체층과, 반도체층 상에 위치하는 제1절연막과, 제1절연막 상에 위치하는 게이트와, 게이트 상에 위치하는 제2절연막과, 제2절연막 상에 위치하며, 반도체층에 각각 접촉된 소오스 및 드레인과, 소오스 및 드레인 상에 위치하는 보호막을 포함하며, 제1전극은 보호막 상에 위치하고, 가이드는 제2절연막 상에 위치할 수 있다.
- <13> 트랜지스터부는, 기관 상에 위치하는 반도체층과, 반도체층 상에 위치하는 제1절연막과, 제1절연막 상에 위치하는 게이트와, 게이트 상에 위치하는 제2절연막과, 제2절연막 상에 위치하며, 반도체층에 각각 접촉된 소오스 및 드레인을 포함하며, 제1전극 및 가이드는 제2절연막 상에 위치할 수 있다.
- <14> 가이드는, 제1전극과 동일한 재료 및 동일한 공정에 의해 형성될 수 있다.
- <15> 제1전극은, 트랜지스터부에 포함된 소오스 또는 드레인에 전기적으로 연결될 수 있다.
- <16> 제1전극은, 애노드 또는 캐소드일 수 있다.

효 과

- <17> 본 발명은, 빛이 번지는 현상을 개선하여 유기전계발광표시장치의 표시품질을 향상하는 효과가 있다. 또한, 눈에 피로감을 유발하는 현상을 저지하는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <18> 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- <19> 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 개략적인 평면도이다.
- <20> 도 1에 도시된 바와 같이, 유기전계발광표시장치는 기관(110)을 포함할 수 있다. 또한, 기관(110) 상에 복수의 서브 픽셀(P)을 포함하는 표시부(DP)를 포함할 수 있다. 또한, 표시부(DP)의 외곽에 위치하는 접착부재(SL)를 포함할 수 있다. 또한, 접착부재(SL)에 의해 기관(110)을 밀봉하는 밀봉기관(190)을 포함할 수 있다. 또한, 표시부(DP)에 구동신호 등을 공급하는 구동부(DR)를 포함할 수 있다. 또한, 외부로부터 공급되는 구동신호 등을 구동부(DR)에 전달하는 패드부(PD)를 포함할 수 있다.
- <21> 여기서, 기관(110)은 소자를 형성하기 위한 재료로 기계적 강도나 치수 안정성이 우수한 것을 선택할 수 있다. 기관(110)의 재료로는, 유리판, 금속판, 세라믹판 또는 플라스틱판(폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소수지 등) 등을 예로 들 수 있으나 이에 한정되지 않는다.

- <22> 여기서, 접촉부재(SL)는 전면 실란트, 에지 실란트, 프릿 등을 예로 들 수 있으나 이에 한정되지 않는다.
- <23> 여기서, 밀봉기관(190)은 유기전계발광표시장치가 상부 발광형일 경우 투명한 재질로 선택될 수 있고, 하부 발광형일 경우 투명 또는 불투명한 재질로 선택될 수 있으며, 양면 발광형일 경우 투명한 재질로 선택될 수 있다.
- <24> 이하에서는, 서브 픽셀(P)의 회로 구성 예시도를 통해 서브 픽셀의 연결관계에 대해 더욱 자세히 설명한다.
- <25> 도 2는 도 1에 도시된 서브 픽셀의 회로 구성 예시도 이다.
- <26> 도 2에 도시된 바와 같이, 서브 픽셀은 스캔 배선(SCAN)에 게이트가 연결되고 데이터 배선(DATA)에 일단이 연결되며 제1노드(A)에 타단이 연결된 스위칭 트랜지스터(S1)를 포함할 수 있다. 제1전원 배선(VDD)에 제1전극이 연결되고 제2노드(B)에 제2전극이 연결된 유기 발광다이오드(D)를 포함할 수 있다. 또한, 제1노드(A)에 게이트가 연결되고 제2노드(B)에 일단이 연결되며 제2전원 배선(VSS)에 타단이 연결된 구동 트랜지스터(T1)를 포함할 수 있다. 또한, 제1노드(A)에 일단이 연결되고 제2전원 배선(VSS)에 타단이 연결된 커패시터(Cst)를 포함할 수 있다.
- <27> 이상의 서브 픽셀의 회로 구성은 구조적으로 트랜지스터들(S1, T1)과 커패시터(Cst)를 포함하는 트랜지스터부와, 트랜지스터부 상에 위치하는 유기 발광다이오드(D)를 포함할 수 있다.
- <28> 앞서 설명한 서브 픽셀의 회로 구성에서 트랜지스터들(S1, T1)은 도시된 바와 같이 N-Type 트랜지스터일 수 있으나 이에 한정되지 않을 수 있다.
- <29> 제1전원 배선(VDD)을 통해 공급되는 전원전압은 제2전원 배선(VSS)을 통해 공급되는 접지전압보다 높을 수 있으며, 제1전원 배선(VDD) 및 제2전원 배선(VSS)을 통해 공급되는 전압 레벨은 고정적이거나 스위칭이 가능하다.
- <30> 앞서 설명한 서브 픽셀은 스캔 배선(SCAN)을 통해 스캔 신호가 공급되면 스위칭 트랜지스터(S1)가 턴온될 수 있다. 다음, 데이터 배선(DATA)을 통해 공급된 데이터 신호가 턴온된 스위칭 트랜지스터(S1)를 거쳐 제1노드(A)에 공급되면 커패시터(Cst)는 데이터 신호를 데이터 전압으로 저장할 수 있다. 다음, 스캔 신호가 차단되고 스위칭 트랜지스터(S1)가 턴오프되면 커패시터(Cst)에 저장된 데이터 전압에 대응하여 구동 트랜지스터(T1)는 구동할 수 있다. 다음, 제1전원 배선(VDD)을 통해 공급된 전원전압이 제2전원 배선(VSS)을 통해 흐르게 되어 유기 발광다이오드(D)는 발광을 할 수 있다.
- <31> 이하에서는, 서브 픽셀(P)의 개략적인 평면 예시도를 통해 서브 픽셀의 구조에 대해 더욱 자세히 설명한다.
- <32> 도 3a는 도 1에 도시된 서브 픽셀의 평면 예시도 이고, 도 3b는 도 1에 도시된 서브 픽셀의 다른 평면 예시도 이다. 단, 도시된 서브 픽셀(P)은 기관 상에 위치하는 트랜지스터부 상에 서브 픽셀(P)영역이 정의될 수 있다. 그리고, 서브 픽셀(P)영역은 트랜지스터부 상에서 발광영역(AA)과 비발광영역(NA)으로 정의될 수 있다.
- <33> 도 3a에 도시된 바와 같이, 가이드(G)는 서브 픽셀(P)을 평면 상에서 봤을 때, 발광영역(AA)의 좌측 및 우측인 비발광영역(NA)에 삼각형의 가이드(G) 형태로 위치할 수 있다. 가이드(G)는 서브 픽셀(P)에 포함된 유기 발광다이오드의 애노드 또는 캐소드를 형성하는 전극과 동일한 재료로 및 동일한 공정에 의해 형성될 수 있다.
- <34> 여기서, 서브 픽셀(P)의 양측에 위치하는 가이드(G)는 개구영역(EA)의 에지에서 발생하는 빛을 측면으로 굴절 또는 산란시키는 역할을 하여, 개구영역(EA)에서 생성된 빛이 크로스토크로 오인되거나 이로 인해 눈에 피로감을 주는 문제를 해결할 수 있다.
- <35> 또한, 이와 같은 목적으로, 도 3b에 도시된 바와 같이, 가이드(G)는 서브 픽셀(P)을 평면 상에서 봤을 때, 발광영역(AA)의 좌측 및 우측인 비발광영역(NA)에 물결 무늬형의 가이드(G) 형태로 위치할 수 있다. 도 3b에 도시된 가이드(G) 또한 서브 픽셀(P)에 포함된 유기 발광다이오드의 애노드 또는 캐소드를 형성하는 전극과 동일한 재료 및 동일한 공정에 의해 형성될 수 있다.
- <36> 이하에서는, 가이드(G)의 다양한 형태에 대해 설명한다.
- <37> 도 4는 가이드의 다양한 형태를 나타낸 예시도 이다.
- <38> 도 4의 (a)에 도시된 바와 같이, 가이드(G)는 개구영역(EA)의 좌측 및 우측에 위치할 수 있으며, 이때 가이드(G)의 형상은 개구영역(EA)의 외측으로 돌출된 부등변 사각형으로 위치할 수 있다.
- <39> 도 4의 (b)에 도시된 바와 같이, 가이드(G)는 개구영역(EA)의 좌측 및 우측에 위치할 수 있으며, 이때 가이드(G)의 형상은 개구영역(EA)의 내측으로 돌출된 부등변 사각형 형태로 위치할 수 있다.

- <40> 도 4의 (c)에 도시된 바와 같이, 가이드(G)는 개구영역(EA)의 좌측 및 우측에 위치할 수 있으며, 이때 가이드(G)의 형상은 개구영역(EA)의 외측으로 돌출되도록 90° 회전된 브이(V) 형태로 위치할 수 있다.
- <41> 도 4의 (d)에 도시된 바와 같이, 가이드(G)는 개구영역(EA)의 좌측 및 우측에 위치할 수 있으며, 이때 가이드(G)의 형상은 개구영역(EA)의 내측으로 돌출되도록 90° 회전된 브이(V) 형태로 위치할 수 있다.
- <42> 도 4의 (e)에 도시된 바와 같이, 가이드(G)는 개구영역(EA)의 좌측 및 우측에 위치할 수 있으며, 이때 가이드(G)의 형상은 개구영역(EA)의 외측과 내측으로 교번하여 돌출된 지그재그 형태로 위치할 수 있다.
- <43> 도 4의 (f)에 도시된 바와 같이, 가이드(G)는 개구영역(EA)의 좌측 및 우측에 위치할 수 있으며, 이때 가이드(G)의 형상은 개구영역(EA)의 내측과 외측으로 교번하여 돌출된 지그재그 형태로 위치할 수 있다.
- <44> 그러나, 가이드(G)는 도 3a, 도 3b 및 도 4에 도시된 형태에 한정되지 않고 다양한 형태로 위치할 수 있으며, 볼록 렌즈 또는 오목 렌즈 형태로 위치할 수도 있다. 또한, 가이드(G)는 개구영역(EA)의 상측 및 하측에 위치할 수도 있으며, 개구영역(EA)의 좌측, 우측, 상측 및 하측에도 위치할 수 있다. 또한, 가이드(G)는 대략 5 ~ 15 μ m의 폭과 60 ~ 160 μ m의 길이를 가질 수 있다. 그러나, 가이드(G)는 서브 픽셀(P)영역의 크기에 따라 크기 및 배치가 달라질 수 있으며, 산란 및 굴절 효과에 따라 두께를 가변할 수도 있다.
- <45> 이하에서는, 가이드(G)가 위치할 수 있는 층에 대한 다양한 실시예에 대해 도 3a 및 도 3b에 도시된 A1-A2 영역의 단면도를 참조하여 더욱 자세히 설명한다.
- <46> 도 5는 가이드가 보호막 상에 위치하는 것을 나타낸 예시도 이다.
- <47> 도 5에 도시된 바와 같이, 기판(110) 상에는 버퍼층(111)이 위치할 수 있다. 버퍼층(111)은 기판(110)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 트랜지스터를 보호하기 위해 형성하는 것으로, 실리콘 산화물(SiO_2), 실리콘 질화물(SiN_x) 등을 사용하여 선택적으로 형성할 수 있다.
- <48> 또한, 버퍼층(111) 상에는 반도체층(112)이 위치할 수 있다. 반도체층(112)은 p형 또는 n형의 불순물을 포함하는 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역 이외의 채널 영역을 포함할 수 있다.
- <49> 또한, 반도체층(112) 상에는 제1절연막(113)이 위치할 수 있다. 제1절연막(113)은 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있다.
- <50> 또한, 제1절연막(113) 상에는 반도체층(112)이 위치하는 영역과 대응하여 게이트(114)가 위치할 수 있다. 게이트(114)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 게이트(114)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 게이트(114)는 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- <51> 또한, 게이트(114) 상에는 반도체층(112)의 일부인 소오스 및 드레인 영역을 노출하는 제2절연막(115)이 위치할 수 있다. 제2절연막(115)은 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있다.
- <52> 또한, 제2절연막(115) 상에는 반도체층(112)의 일부인 소오스 및 드레인 영역에 연결된 소오스(116a) 및 드레인(116b)이 위치할 수 있다.
- <53> 소오스(116a) 및 드레인(116b)은 단일층 또는 다중층으로 이루어질 수 있으며, 소오스(116a) 및 드레인(116b)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소오스(116a) 및 드레인(116b)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다. 소오스(116a) 및 드레인(116b)과 동일층 상에는 미 도시된 데이터 배선, 커패시터 상부 전극 및 전원 배선이 위치할 수도 있다.
- <54> 또한, 소오스(116a) 및 드레인(116b) 상에는 소오스(116a) 또는 드레인(116b)을 노출하는 보호막(117)이 위치할 수 있다. 보호막(117)은 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물 등을 액상 형태로 코팅한 다음 경화시키는 스핀 코팅(spin coating)법으로 형성하거나 실리콘 산화물 또는 실리콘 질화물 등의 무기물을 SOG(silicate on glass)법으로 형성할 수 있다.

- <55> 또한, 발광영역 내에 포함된 보호막(117) 상에는 노출된 소오스(116a) 또는 드레인(116b)에 연결되며 제1전극(118)이 위치할 수 있으며, 제1전극(118)의 일측과 인접하고 비발광영역(NA) 내에 포함된 보호막(117) 상에는 가이드(G)가 위치할 수 있다.
- <56> 제1전극(118)은 애노드일 수 있으며, 투명한 전극 또는 반사 전극일 수 있다. 여기서, 유기전계발광표시장치의 구조가 배면 또는 양면발광일 경우에 제1전극(118)은 투명한 전극일 수 있으며, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ZnO(Zinc Oxide) 중 어느 하나일 수 있다. 여기서, 유기전계발광표시장치의 구조가 전면발광일 경우에 제1전극(118)은 반사 전극일 수 있으며, ITO, IZO 또는 ZnO 중 어느 하나로 이루어진 층 하부에 알루미늄(Al), 은(Ag) 또는 니켈(Ni) 중 어느 하나로 이루어진 반사층을 더 포함할 수 있다. 이와 더불어, ITO, IZO 또는 ZnO 중 어느 하나로 이루어진 두 개의 층 사이에 반사층을 포함할 수 있다.
- <57> 또한, 제1전극(118) 및 가이드(G) 상에는 제1전극(118)의 일부를 노출하는 개구영역을 갖는 뱅크층(119)이 위치할 수 있다. 뱅크층(119)은 제1절연막(113) 또는 제2절연막(115)과 같은 재료를 이용할 수 있으나 이에 한정되지 않는다.
- <58> 또한, 노출된 제1전극(118) 상에는 유기 발광층(120)이 위치할 수 있다. 유기 발광층(120)은 정공주입층, 정공수송층, 발광층, 전자수송층, 전자주입층을 포함할 수 있으나 이에 한정되지 않는다. 이에 대한 상세 설명은 이하에서 자세히 하기로 한다.
- <59> 또한, 유기 발광층(120) 상에는 제2전극(121)이 위치할 수 있다. 제2전극(121)은 캐소드 전극일 수 있으며, 일함수가 낮은 마그네슘(Mg), 칼슘(Ca), 알루미늄(Al), 은(Ag) 또는 이들의 합금으로 이루어질 수 있다.
- <60> 한편, 도시된 도 5는 도 3a 또는 도 3b의 A1-A2 영역의 단면도이므로 제1전극(118)과 인접하는 타측에 위치하는 가이드는 미도시된 상태이다.
- <61> 도 6은 가이드가 보호막의 하부에 위치하는 것을 나타낸 예시도 이다.
- <62> 도 6에 도시된 바와 같이, 기판(110) 상에는 버퍼층(111)이 위치할 수 있다. 버퍼층(111) 상에는 반도체층(112)이 위치할 수 있다. 또한, 반도체층(112) 상에는 제1절연막(113)이 위치할 수 있다. 또한, 제1절연막(113) 상에는 반도체층(112)이 위치하는 영역과 대응하여 게이트(114)가 위치할 수 있다. 또한, 게이트(114) 상에는 반도체층(112)의 일부인 소오스 및 드레인 영역을 노출하는 제2절연막(115)이 위치할 수 있다. 또한, 발광영역에 포함된 제2절연막(115) 상에는 반도체층(112)의 일부인 소오스 및 드레인 영역에 연결된 소오스(116a) 및 드레인(116b)이 위치할 수 있으며, 비발광영역에 포함된 제2절연막(115) 상에는 가이드(G)가 위치할 수 있다. 또한, 소오스(116a) 및 드레인(116b) 상에는 소오스(116a) 또는 드레인(116b)을 노출하는 보호막(117)이 위치할 수 있다. 또한, 보호막(117) 상에는 노출된 소오스(116a) 또는 드레인(116b)에 연결된 제1전극(118)이 위치할 수 있다. 또한, 제1전극(118) 및 가이드(G) 상에는 제1전극(118)의 일부를 노출하는 뱅크층(119)이 위치할 수 있다. 또한, 노출된 제1전극(118) 상에는 유기 발광층(120)이 위치할 수 있다. 또한, 유기 발광층(120) 상에는 제2전극(121)이 위치할 수 있다.
- <63> 한편, 도시된 도 6은 도 3a 또는 도 3b의 A1-A2 영역의 단면도이므로 제1전극(118)과 인접하는 타측에 위치하는 가이드는 미도시된 상태이다.
- <64> 도 7은 가이드가 절연막 상에 위치하는 것을 나타낸 예시도 이다.
- <65> 도 7에 도시된 바와 같이, 기판(110) 상에는 버퍼층(111)이 위치할 수 있다. 버퍼층(111) 상에는 반도체층(112)이 위치할 수 있다. 또한, 반도체층(112) 상에는 제1절연막(113)이 위치할 수 있다. 또한, 제1절연막(113) 상에는 반도체층(112)이 위치하는 영역과 대응하여 게이트(114)가 위치할 수 있다. 또한, 게이트(114) 상에는 반도체층(112)의 일부인 소오스 및 드레인 영역을 노출하는 제2절연막(115)이 위치할 수 있다. 또한, 발광영역에 포함된 제2절연막(115) 상에는 반도체층(112)의 일부인 소오스 및 드레인 영역에 연결된 소오스(116a) 및 드레인(116b)이 위치할 수 있다. 또한, 발광영역에 포함된 제2절연막(115) 상에는 소오스(116a) 또는 드레인(116b)에 연결된 제1전극(118)이 위치할 수 있다. 또한, 비발광영역에 포함된 제2절연막(115) 상에는 가이드(G)가 위치할 수 있다. 또한, 소오스(116a), 드레인(116b), 제1전극(118) 및 가이드(G) 상에는 제1전극(118)의 일부를 노출하는 뱅크층(119)이 위치할 수 있다. 또한, 노출된 제1전극(118) 상에는 유기 발광층(120)이 위치할 수 있다. 또한, 유기 발광층(120) 상에는 제2전극(121)이 위치할 수 있다.
- <66> 한편, 도시된 도 7은 도 3a 또는 도 3b의 A1-A2 영역의 단면도이므로 제1전극(118)과 인접하는 타측에 위치하는 가이드는 미도시된 상태이다.

- <67> 앞서 설명한 도 6 내지 도 7에 도시된 제1전극(118), 유기 발광층(120) 및 제2전극(121)을 포함하는 유기 발광 다이오드는 다음과 같은 계층 구조를 가질 수 있다.
- <68> 도 8은 유기 발광다이오드의 계층 구조도이다.
- <69> 도 8에 도시된 바와 같이, 유기 발광다이오드는 제1전극(118), 유기 발광층(120) 및 제2전극(121)을 포함할 수 있다. 그리고 유기 발광층(120)은 정공주입층(120a), 정공수송층(120b), 발광층(120c), 전자수송층(120d), 전자주입층(120e)을 포함할 수 있다.
- <70> 먼저, 제1전극(118) 상에는 정공주입층(120a)이 위치할 수 있다. 정공주입층(120a)은 제1전극(118)으로부터 발광층(120c)으로 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(copper phthalocyanine), PEDOT(poly(3,4)-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <71> 앞서 설명한, 정공주입층(120a)은 증발법 또는 스퍼코팅법을 이용하여 형성할 수 있다.
- <72> 정공수송층(120b)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4"-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <73> 정공수송층(120b)은 증발법 또는 스퍼코팅법을 이용하여 형성할 수 있다.
- <74> 앞서 설명한 발광층(120c)은 적색, 녹색, 청색 및 백색을 발광하는 물질로 이루어질 수 있으며, 인광 또는 형광 물질을 이용하여 형성할 수 있다.
- <75> 발광층(120c)이 적색인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl))를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <76> 발광층(120c)이 녹색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)3(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq3(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <77> 발광층(120c)이 청색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F2ppy)2Irpic을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다.
- <78> 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스트릴아릴렌(DSA), PFO계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <79> 전자수송층(120d)은 전자의 수송을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAlq 및 SALq로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <80> 전자수송층(120d)은 증발법 또는 스퍼코팅법을 이용하여 형성할 수 있다.
- <81> 전자수송층(120e)은 제1전극(118)으로부터 주입된 정공이 발광층(120c)을 통과하여 제2전극(121)으로 이동하는 것을 방지하는 역할도 할 수 있다. 즉, 정공저지층의 역할을 하여 발광층(120c)에서 정공과 전자의 결합을 효율적이게 하는 역할을 할 수도 있다.
- <82> 전자주입층(120e)은 전자의 주입을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAlq 또는 SALq를 사용할 수 있으나 이에 한정되지 않는다.
- <83> 전자주입층(120e)은 전자주입층을 이루는 유기물과 무기물을 진공증착법으로 형성할 수 있다.
- <84> 여기서, 정공주입층(120a) 또는 전자주입층(120e)은 무기물을 더 포함할 수 있으며, 상기 무기물은 금속화합물을 더 포함할 수 있다. 상기 금속화합물은 알칼리 금속 또는 알칼리 토금속을 포함할 수 있다. 알칼리 금속 또

는 알칼리 토금속을 포함하는 금속화합물은 LiQ , LiF , NaF , KF , RbF , CsF , FrF , BeF_2 , MgF_2 , CaF_2 , SrF_2 , BaF_2 및 RaF_2 로 이루어진 군에서 선택된 어느 하나 이상일 수 있으나 이에 한정되지 않는다.

<85> 즉, 전자주입층(120e) 내의 무기물은 제2전극(121)으로부터 발광층(120c)으로 주입되는 전자의 호핑(hopping)을 용이하게 하여, 발광층(120c) 내로 주입되는 정공과 전자의 밸런스를 맞추어 발광효율을 향상시킬 수 있다.

<86> 또한, 정공주입층(120a) 내의 무기물은 제1전극(118)으로부터 발광층(120c)으로 주입되는 정공의 이동성을 줄여 줌으로써, 발광층(120c) 내로 주입되는 정공과 전자의 밸런스를 맞추어 발광효율을 향상시킬 수 있다.

<87> 여기서, 본 발명은 도 8에 한정되는 것은 아니며, 전자 주입층(120e), 전자 수송층(120d), 정공 수송층(120b), 정공 주입층(120a) 중 적어도 어느 하나가 생략될 수도 있다.

<88> 이상 본 발명은, 빛이 번지는 현상을 개선하여 유기전계발광표시장치의 표시품질을 향상하는 효과가 있다. 또한, 크로스토크 측정시 크로스토크로 오인되어 눈에 피로감을 유발하는 현상을 저지하는 효과가 있다.

<89> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

<90> 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 개략적인 평면도.

<91> 도 2는 도 1에 도시된 서브 픽셀의 회로 구성 예시도.

<92> 도 3a는 도 1에 도시된 서브 픽셀의 평면 예시도.

<93> 도 3b는 도 1에 도시된 서브 픽셀의 다른 평면 예시도.

<94> 도 4는 가이드의 다양한 형태를 나타낸 예시도.

<95> 도 5는 가이드가 보호막 상에 위치하는 것을 나타낸 예시도.

<96> 도 6은 가이드가 보호막의 하부에 위치하는 것을 나타낸 예시도.

<97> 도 7은 가이드가 절연막 상에 위치하는 것을 나타낸 예시도.

<98> 도 8은 유기 발광다이오드의 계층 구조도.

<99> <도면의 주요 부분에 관한 부호의 설명>

110: 기판 111: 버퍼층

114: 게이트 117: 보호막

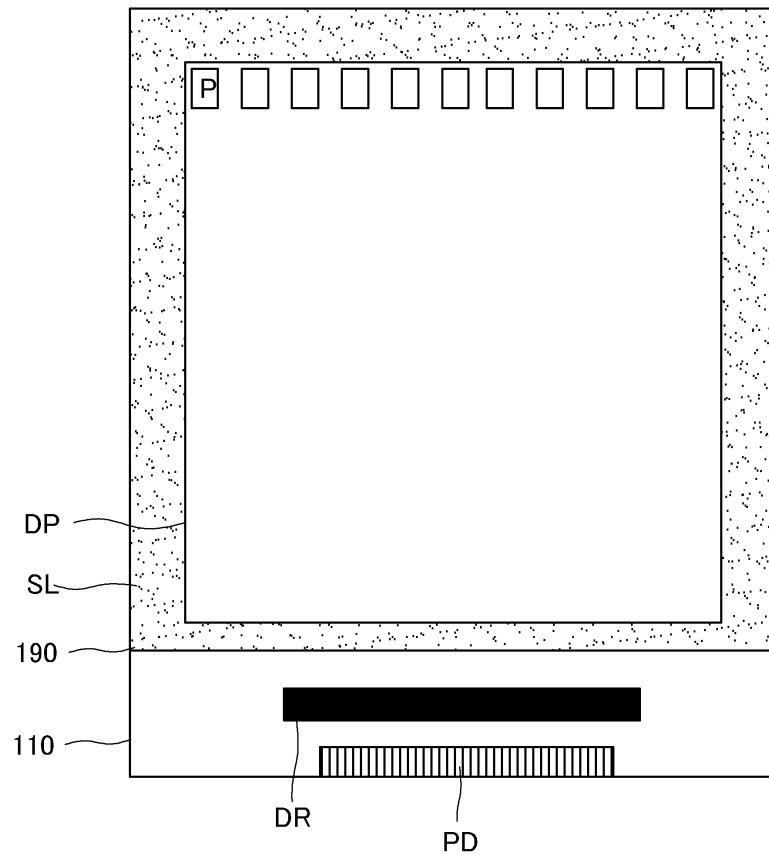
118: 제1전극 G: 가이드

119: 뱅크충 120: 유기 발광충

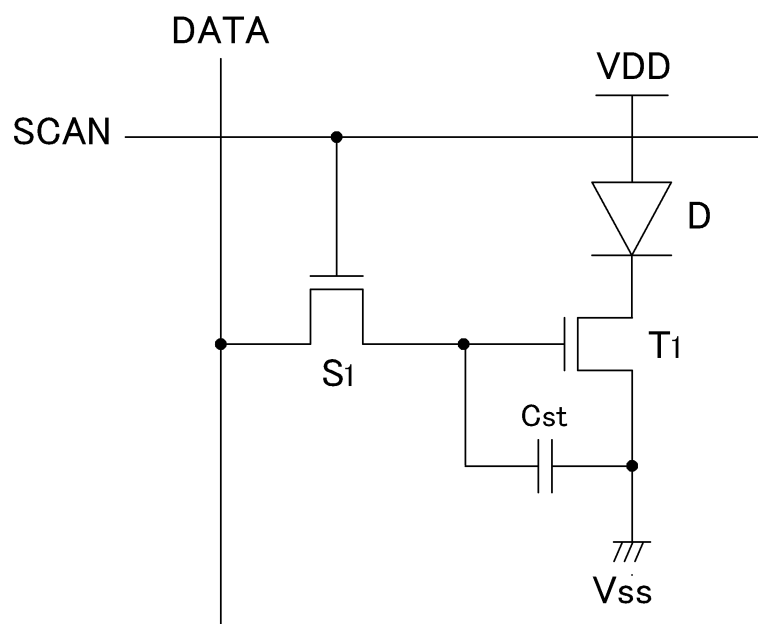
121: 제2전극

도면

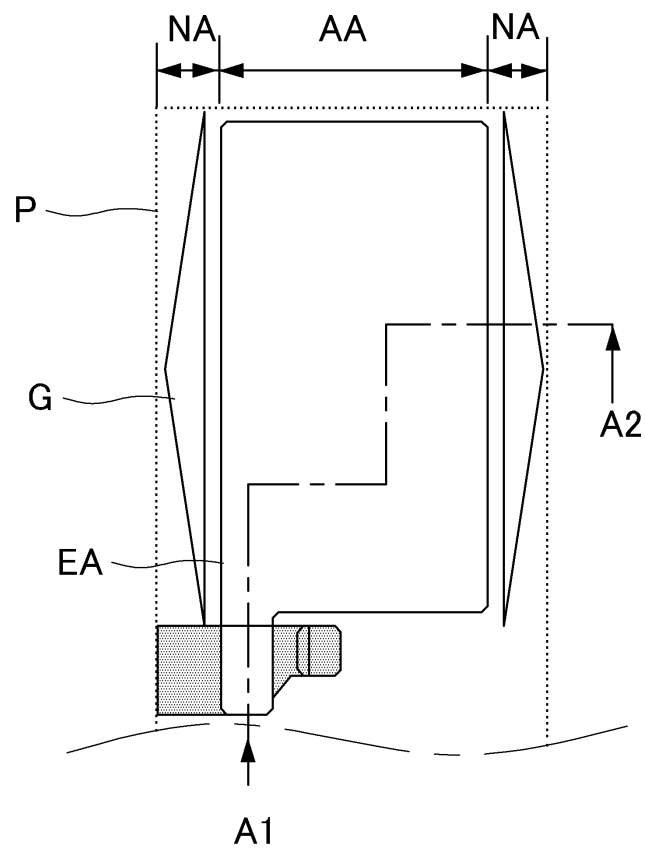
도면1



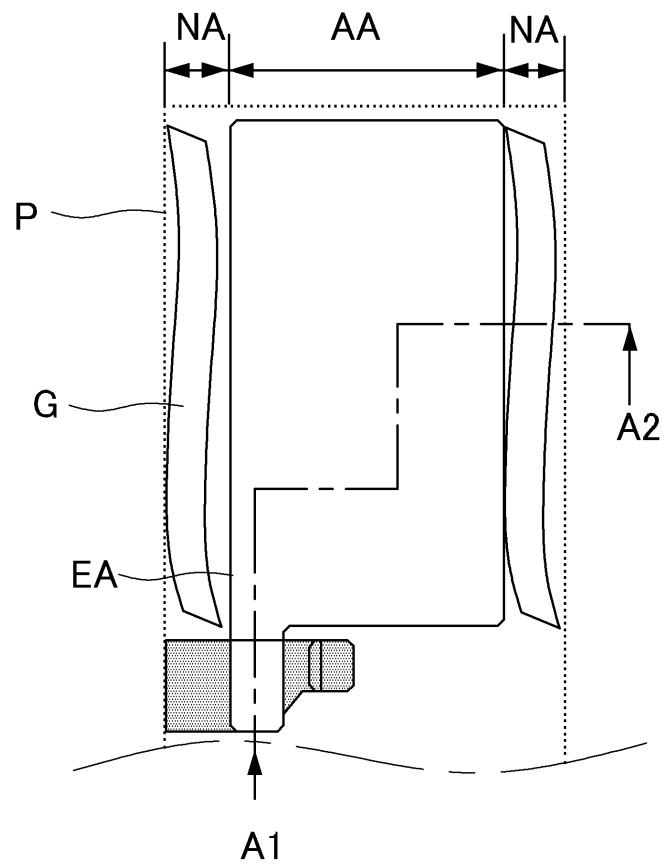
도면2



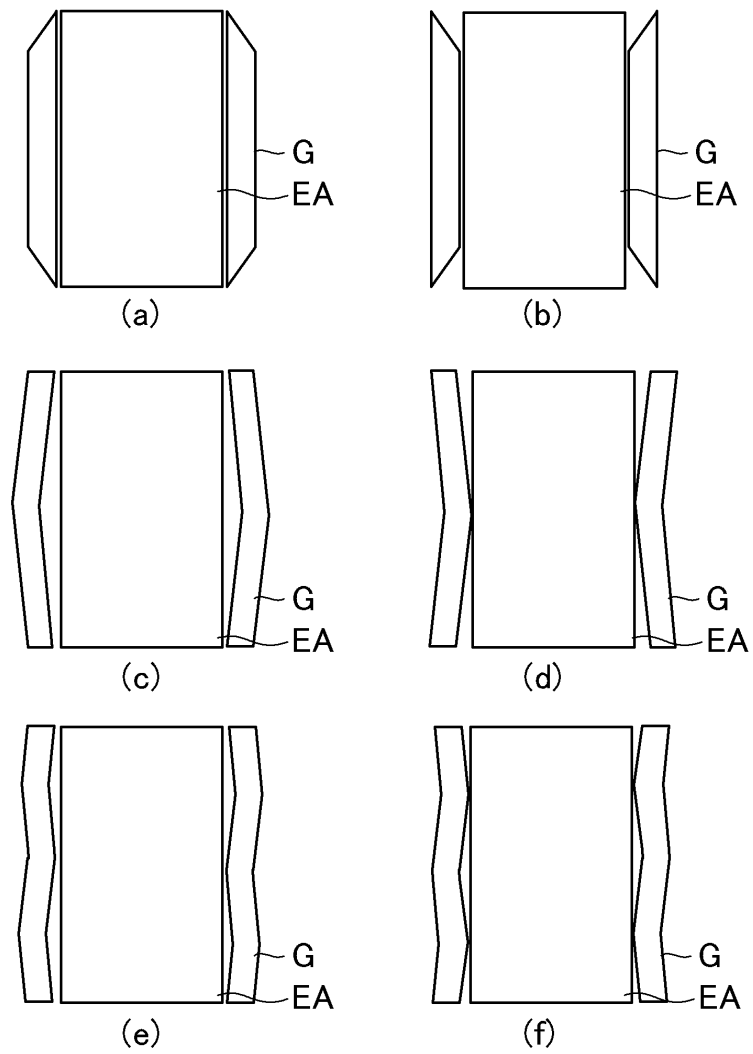
도면3a



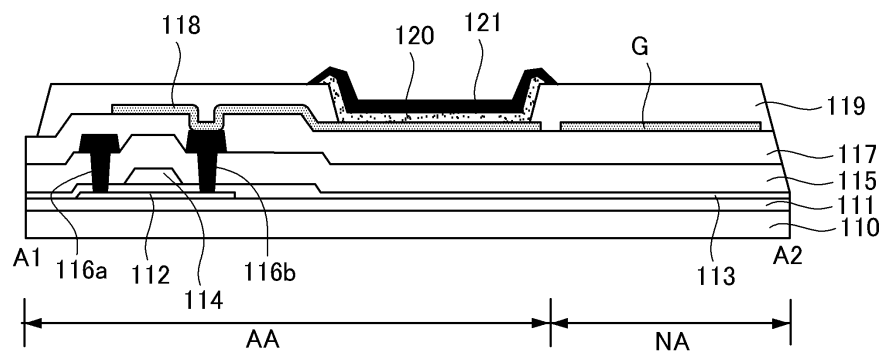
도면3b



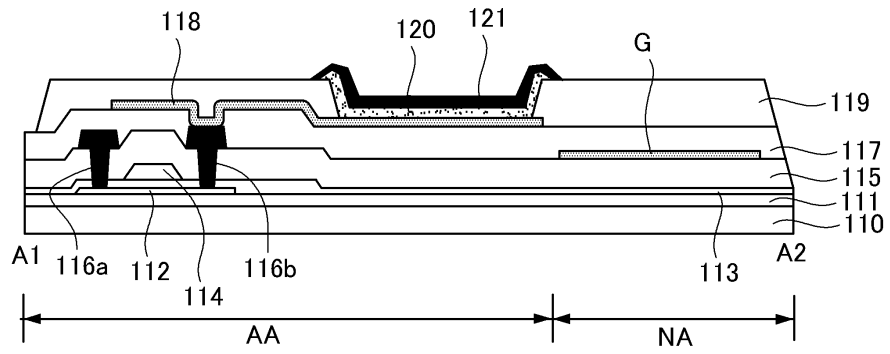
도면4



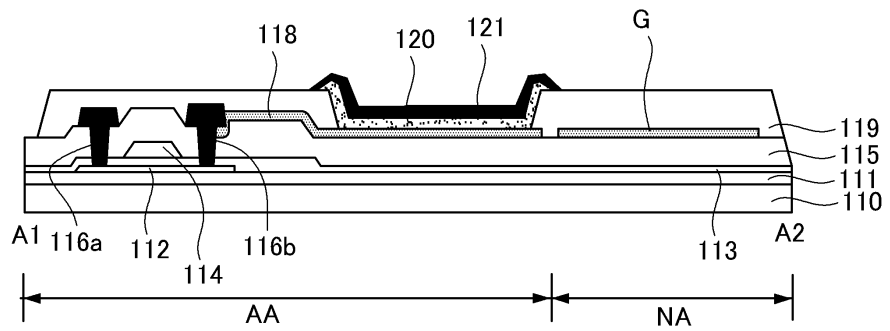
도면5



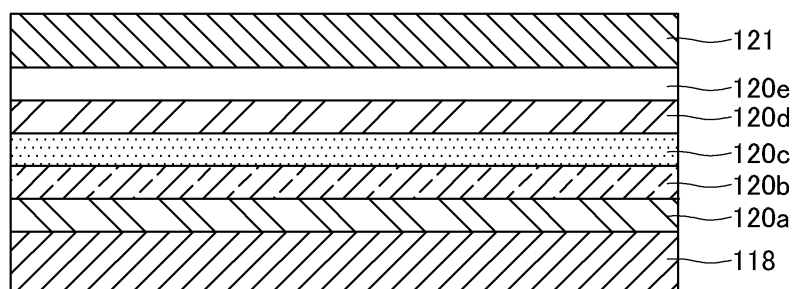
도면6



도면7



도면8



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020090073421A	公开(公告)日	2009-07-03
申请号	KR1020070141359	申请日	2007-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SEO CHANG KI 서창기 JUNG YOUNG HYO 정영호 PARK JAE YONG 박재용 KIM KWAN SOO 김관수		
发明人	서창기 정영호 박재용 김관수		
IPC分类号	H05B33/22 H01L51/50		
CPC分类号	H01L51/0096 H01L51/5268 H01L2251/50 H01L2924/1307		
外部链接	Espacenet		

摘要(译)

本发明提供一种半导体器件，包括：衬底;位于基板上的晶体管部分;子像素区域包括发光区域和限定在晶体管部分上的非发光区域;一种有机发光二极管，包括位于发光区域中的第一电极，有机发光层和第二电极;并且引导件设置在非发射区域中并引导从有机发射层发射的光的散射和折射。

