

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁸
G09G 3/30 (2006.01)

(11) 공개번호 10-2006-0017207
(43) 공개일자 2006년02월23일

(21) 출원번호 10-2004-0065784
(22) 출원일자 2004년08월20일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 엄기명
경기도 수원시 장안구 천천동 325-16번지 303호
곽원규
경기도 성남시 분당구 구미동 88번지 까치주공아파트 207동 903호
오춘열
경기도 군포시 당동 886 주공아파트 310동 1202호

(74) 대리인 유미특허법인

심사청구 : 있음

(54) 발광 표시 장치

요약

본 발명은 화소 회로 내에 존재하는 기생 커패시턴스에 의해 발생하는 킥백의 영향을 줄일 수 있는 발광 표시 장치를 제공한다.

본 발명에 따른 발광 표시 장치의 화소 회로는, 각각 제1 제어신호에 응답하여 턴온되며 서로 직렬로 연결되는 제1 및 제2 트랜지스터, 직렬로 연결된 제1 및 제2 트랜지스터와 병렬적으로 연결되는 제1 커패시터, 선택신호에 응답하여 데이터 전압을 제1 커패시터의 제1 전극에 인가하는 제3 트랜지스터, 제1 커패시터의 전압에 의존하는 게이트-소스 전압에 대응하는 전류를 출력하는 제4 트랜지스터 및 제4 트랜지스터로부터의 전류에 대응하여 발광하는 발광소자를 포함한다. 여기서 제1 트랜지스터의 제1 전극은 제1 커패시터의 제1 전극에 연결되고, 제1 트랜지스터의 제2 전극은 제2 트랜지스터의 제1 전극에 연결되며, 제2 트랜지스터의 제2 전극은 제1 커패시터의 제2 전극에 연결될 수 있다.

대표도

도 5

색인어

OLED, 발광표시장치, 화소회로, 기생 커패시턴스

명세서

도면의 간단한 설명

도 1은 종래의 화소의 등가회로도로서 N×M개의 화소 중 하나의 화소를 등가적으로 도시한 것이다.

도 2는 본 발명의 제1 실시예에 따른 유기발광 표시장치의 구성을 개략적으로 보여주는 도면이다.

도 3은 본 발명의 제1 실시예에 따른 화소 회로(110)를 보여주는 등가회로도이다.

도 4는 화소회로(110)에 인가되는 신호 파형을 보여주는 도면이다.

도 5는 본 발명의 제2 실시예에 따른 화소회로(120)를 보여주는 등가회로도이다.

도 6은 본 발명의 제3 실시예에 따른 화소회로(130)를 보여주는 등가회로도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 발광 표시 장치에 관한 것으로, 특히 유기 물질의 발광을 이용한 유기발광 표시장치에 관한 것이다.

일반적으로 유기발광 표시장치는 유기 물질의 발광을 이용한 유기 발광소자를 이용한 표시장치로서, 행렬 형태로 배열된 N×M 개의 유기 발광셀들을 전압 구동 혹은 전류 구동하여 영상을 표현한다.

이러한 유기 발광셀은 다이오드 특성을 가져서 유기 발광 다이오드(Organic Light Emission Diode; 이하 유기발광소자)로도 불리며, 애노드(ITO), 유기 박막, 캐소드 전극층(금속)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다. 이러한 유기 발광셀들이 N×M 개의 매트릭스 형태로 배열되어 유기 EL 표시패널을 형성한다.

이와 같이 이루어지는 유기 발광셀을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor, TFT) 또는 MOSFET를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 박막 트랜지스터를 각 ITO(indium tin oxide) 화소 전극에 연결하고 박막 트랜지스터의 게이트에 연결된 커패시터 용량에 의해 유지된 전압에 따라 구동하는 방식이다.

이하에서, 종래의 능동 구동 유기발광 표시장치의 화소에 대하여 설명한다.

도 1은 종래의 화소의 등가회로도로서 N×M개의 화소 중 하나의 화소를 등가적으로 도시한 것이다.

도 1에 나타낸 바와 같이, 화소 회로는 유기발광소자(OLED), 2개의 트랜지스터(SM, DM) 및 커패시터(Cst)를 포함한다. 2개의 트랜지스터들(SM, DM)은 PMOS형 트랜지스터로 형성될 수 있다.

스위칭 트랜지스터(SM)가 게이트에 인가되는 선택 신호에 응답하여 턴온되면, 데이터선(Dm)으로부터의 데이터 전압(V_{DATA})이 트랜지스터(DM)의 게이트에 인가된다. 그러면 커패시터(Cst)에 의해 게이트와 소스 사이에 충전된 전압(V_{GS})에 대응하여 트랜지스터(DM)에 전류(I_{OLED})가 흐르고, 이 전류(I_{OLED})에 대응하여 유기발광소자(OLED)가 발광한다. 이때, 유기발광소자(OLED)에 흐르는 전류(I_{OLED})는 수학식 1과 같다.

수학식 1

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = \frac{\beta}{2} (V_{DD} - V_{DATA} - |V_{TH}|)^2$$

도 1에 도시한 화소에서는 데이터 전압에 대응하는 전류가 유기발광소자(OLED)에 공급되고, 공급된 전류에 대응하는 휘도로 유기발광소자(OLED)가 발광하게 된다. 이때, 인가되는 데이터 전압은 소정의 명암 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.

그러나, 수학적 식 1로부터 알 수 있는 바와 같이, 이러한 화소 회로에서는 구동 트랜지스터(DM)의 문턱전압(V_{th})에 따라 전류(I_{OLED}) 값이 달라진다. 따라서 각 화소마다 트랜지스터(DM)의 문턱전압(V_{th})은 달라질 수 있어 정확한 영상표시가 어려워질 수 있다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 구동트랜지스터의 문턱전압을 보상할 수 있는 화소 회로를 포함하는 발광 표시 장치를 제공하는 것이다.

본 발명이 이루고자 하는 다른 기술적 과제는 화소 회로 내에 존재하는 기생 커패시턴스에 의해 발생하는 킥백의 영향을 줄일 수 있는 발광 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 수단으로서, 본 발명에 따른 발광 표시 장치는, 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치로서,

상기 화소 회로는,

각각 제1 제어신호에 응답하여 턴온되며 서로 직렬로 연결되는 제1 및 제2 트랜지스터;

상기 직렬로 연결된 제1 및 제2 트랜지스터와 병렬적으로 연결되는 제1 커패시터;

상기 선택신호에 응답하여 상기 데이터 전압을 상기 제1 커패시터의 제1 전극에 인가하는 제3 트랜지스터;

상기 제1 커패시터의 전압에 의존하는 게이트-소스 전압에 대응하는 전류를 출력하는 제4 트랜지스터; 및

상기 제4 트랜지스터로부터의 전류에 대응하여 발광하는 발광소자를 포함한다.

상기 제1 트랜지스터의 제1 전극은 상기 제1 커패시터의 제1 전극에 연결되고, 제1 트랜지스터의 제2 전극은 상기 제2 트랜지스터의 제1 전극에 연결되며, 상기 제2 트랜지스터의 제2 전극은 상기 제1 커패시터의 제2 전극에 연결될 수 있다.

상기 제1 및 제2 트랜지스터에 의해 이중 게이트 트랜지스터가 형성될 수 있다.

상기 제1 및 제2 트랜지스터는 서로 다른 크기를 가질 수 있다.

상기 제2 트랜지스터의 채널길이는 상기 제1 트랜지스터의 채널길이보다 길 수 있다.

상기 화소 회로는 상기 제1 커패시터의 제1 전극과 상기 제4 트랜지스터의 게이트 사이에 연결되는 제2 커패시터; 및 상기 제1 제어신호에 응답하여 상기 제4 트랜지스터를 다이오드 형태로 연결하는 제1 스위치를 더 포함하며, 상기 제4 트랜지스터의 게이트가 제2 커패시터의 제2 전극에 연결되며, 상기 제4 트랜지스터의 소스가 상기 제1 커패시터의 제2 전극에 연결되어 상기 전류가 출력될 수 있다.

상기 제1 스위치는 상기 제1 제어신호에 응답하여 턴온되며 직렬로 연결된 제5 및 제6 트랜지스터를 더 포함할 수 있고, 상기 제5 및 제6 트랜지스터에 의해 이중 게이트 트랜지스터가 형성될 수 있다.

제2 제어신호에 응답하여 상기 제4 트랜지스터로부터 출력되는 전류를 상기 발광 소자로 전달하는 제2 스위치를 더 포함하며, 상기 제2 제어신호는 상기 제1 제어신호 및 상기 선택신호 이후에 인가될 수 있다.

상기 제1 제어신호는 상기 선택신호 이전에 인가되는 직전 선택신호일 수 있다.

상기 발광소자는 유기물질의 발광을 이용하는 소자일 수 있다.

본 발명의 다른 특징에 따른 발광 표시 장치는, 데이터 전압을 전달하는 복수의 데이터선, 제1 및 제2 선택신호를 포함하는 선택신호를 각각 전달하는 복수의 주사선, 및 상기 주사선과 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치로서,

상기 화소 회로는,

상기 데이터선에 연결되는 제1 주전극, 상기 제2 선택신호에 응답하여 턴온되어 상기 데이터전압을 전달하는 제2 주전극을 구비한 제1 트랜지스터;

상기 제1 트랜지스터에 의해 전달된 데이터전압에 대응하는 전압을 저장하는 제1 커패시터;

서로 직렬로 연결되어 형성되며, 상기 제1 선택신호에 응답하여 턴온되어 상기 제1 커패시터와 병렬 연결되는 제2 및 제3 트랜지스터;

상기 제1 커패시터에 저장된 전압에 대응하는 전류를 출력하는 제4 트랜지스터;

서로 직렬로 연결되어 형성되며, 상기 제1 선택신호에 응답하여 턴온되어 상기 제1 트랜지스터를 다이오드 형태로 연결하는 제 5 및 제6 트랜지스터;

상기 제1 커패시터의 제1 전극과 상기 제4 트랜지스터가 제어전극 사이에 연결되어 상기 제4 트랜지스터의 문턱전압에 대응되는 전압이 저장되는 제2 커패시터; 및

상기 제4 트랜지스터로부터 출력된 전류에 대응하는 빛을 방출하는 발광소자를 포함한다.

상기 제2 및 제3 트랜지스터는 서로 크기가 다를 수 있다.

상기 제2 및 제3 트랜지스터 중에서 상기 제1 트랜지스터의 제2 주전극에 전기적으로 접촉되는 하나의 트랜지스터는 다른 하나의 트랜지스터보다 채널길이가 짧을 수 있다.

상기 제5 및 제6 트랜지스터는 서로 크기가 다를 수 있다.

상기 제5 및 제6 트랜지스터 중에서 상기 제4 트랜지스터의 제어전극에 전기적으로 접촉되는 하나의 트랜지스터는 다른 하나의 트랜지스터보다 채널길이가 짧을 수 있다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도 2는 본 발명의 제1 실시예에 따른 유기발광 표시장치의 구성을 개략적으로 보여주는 도면이다.

도 2에 도시된 바와 같이, 유기발광 표시장치는 유기발광 표시패널(100), 주사 구동부(200), 데이터 구동부(300) 및 발광 제어신호 구동부(400)를 포함한다.

유기발광 표시패널(100)은 열 방향으로 뻗어 있는 복수의 데이터선(D1-Dm), 행 방향으로 뻗어 있는 복수의 주사선(S1-Sn), 복수의 발광제어선(E1~E_n) 및 복수의 화소회로(110)를 포함한다. 데이터선(D1-Dm)은 화상 신호를 나타내는 데이터 신호를 화소회로(110)로 전달하며, 주사선(S1-Sn)은 선택 신호를 화소회로(110)로 전달한다.

주사 구동부(200)는 주사선(S1-Sn)에 각각 선택 신호를 순차적으로 생성하여 인가하며, 여기서 주사선에 관한 용어를 정의하면, 현재 선택신호를 전달하려고 하는 주사선을 “현재 주사선”이라 하고, 현재 선택신호가 전달되기 직전에 선택신호를 전달한 주사선을 “직전 주사선”이라고 한다. 데이터 구동부(300)는 데이터선(D1-Dm)에 화상 신호에 대응되는 데이터 전압을 생성하여 인가한다. 발광주사구동부(300)는 유기발광소자의 발광을 제어하기 위한 발광신호를 순차적으로 발광주사선(E1~En)에 인가한다.

주사 구동부(200), 데이터 구동부(300) 및/또는 발광제어신호 구동부(400)는 표시패널(100)에 전기적으로 연결될 수 있으며 또는 표시패널(100)에 접촉되어 전기적으로 연결되어 있는 테이프 캐리어 패키지(tape carrier package, TCP)에 칩 등의 형태로 장착될 수 있다. 또는 표시 패널(100)에 접촉되어 전기적으로 연결되어 있는 가요성 인쇄 회로(flexible printed circuit, FPC) 또는 필름(film) 등에 칩 등의 형태로 장착될 수도 있다. 이와는 달리 주사 구동부(200), 데이터 구동부(300) 및/또는 발광제어신호 구동부(400)는 표시 패널의 유리 기판 위에 직접 장착될 수도 있으며, 또는 유리 기판 위에 주사선, 데이터선 및 박막 트랜지스터와 동일한 층들로 형성되어 있는 구동 회로와 대체될 수도 직접 장착될 수도 있다.

도 3은 본 발명의 제1 실시예에 따른 화소 회로(110)를 보여주는 등가회로도이다.

도 3에서와 같이, 화소 회로(110)는 5개의 트랜지스터(M1-M5), 2개의 커패시터(Cst, Cvth) 및 유기발광소자(OLED)를 포함한다. 여기서 5개의 트랜지스터들(M1-M5)은 PMOS형 트랜지스터로 형성될 수 있다.

트랜지스터(M1)는 유기발광소자(OLED)를 구동하기 위한 구동 트랜지스터로서, 전압(VDD)을 공급하기 위한 전원과 유기발광소자(OLED) 간에 접속되고, 게이트에 인가되는 전압에 의하여 트랜지스터(M5)를 통하여 유기발광소자(OLED)에 흐르는 전류를 제어한다. 트랜지스터(M3)는 직전 주사선(Sn-1)으로부터의 선택 신호에 응답하여 트랜지스터(M1)를 다이오드 연결시킨다. 트랜지스터(M1)의 게이트에는 커패시터(Cvth)의 일전극(A)이 접속되고, 커패시터(Cvth)의 타전극(B) 및 전압(VDD)을 공급하는 전원 간에 커패시터(Cst)와 트랜지스터(M4)가 병렬 접속된다. 트랜지스터(M4)는 직전 주사선(Sn-1)으로부터의 선택 신호에 응답하여 커패시터(Cvth)의 타전극(B)에 전원(VDD)을 공급한다. 제1 실시예에서는 트랜지스터(M4)가 전압(VDD)에 연결되는 구성이나, 다르게는 전압(VDD)과는 다른 전원전압에 연결될 수도 있다.

트랜지스터(M5)는 현재 주사선(Sn)으로부터의 선택 신호에 응답하여 데이터선(Dm)으로부터 전달되는 데이터 신호를 커패시터(Cvth)의 타전극(B)으로 전달한다. 트랜지스터(M2)는 트랜지스터(M1)의 드레인과 유기발광소자(OLED)의 애노드 간에 접속되고, 직전 주사선(Sn-1)으로부터의 선택 신호에 응답하여 트랜지스터(M1)의 드레인과 유기발광소자(OLED)를 차단시킨다. 유기발광소자(OLED)는 트랜지스터(M1)로부터 트랜지스터(M2)를 통하여 입력되는 전류에 대응하여 빛을 방출한다.

다음은, 도 4를 참조하여 화소회로(110)의 동작에 대하여 설명한다. 도 4는 화소회로(110)에 인가되는 신호 파형을 보여주는 도면이다.

먼저, 시간(D1) 동안, 직전 주사선(Sn-1)에 로우 레벨의 주사 전압이 인가되면, 트랜지스터(M3)가 턴온되어 트랜지스터(M1)는 다이오드 연결 상태가 된다. 따라서, 트랜지스터(M1)의 게이트 및 소스간 전압이 트랜지스터(M1)의 문턱전압(Vth)이 될 때까지 변하게 된다. 이때 트랜지스터(M1)의 소스가 전원(VDD)에 연결되어 있으므로, 트랜지스터(M1)의 게이트 즉, 커패시터(Cvth)의 노드(A)에 인가되는 전압은 전원전압(VDD)과 문턱전압(Vth)의 합이 된다. 또한, 트랜지스터(M4)가 턴온되어 커패시터(Cvth)의 노드(B)에는 전원(VDD)이 인가되어, 커패시터(Cvth)에 충전되는 전압(V_{CVth})은 수학식 2와 같다.

수학식 2

$$I_{CVth} = I_{M1} - I_{M2} = (I_{DD} + I_{th}) - I_{DD} = I_{th}$$

여기서, V_{CVth} 는 커패시터(Cvth)에 충전되는 전압을 의미하고, V_{CVthA} 는 커패시터(Cvth)의 노드(A)에 인가되는 전압, V_{CVthB} 는 커패시터(Cvth)의 노드(B)에 인가되는 전압을 의미한다.

커패시터(Cvth)에 전압이 충전되는 동안, 발광제어선(En)에 하이레벨의 신호가 인가되므로 트랜지스터(M2)는 턴오프된 상태이다. 따라서 트랜지스터(M1)에 흐르는 전류가 유기발광소자(OLED)로 흐르는 것이 방지된다. 또한, 현재 주사선(Sn)에 하이 레벨의 신호가 인가되므로 트랜지스터(M5)도 턴오프된 상태이다.

다음, 시간(D2) 동안에, 현재 주사선(Sn)에 로우 레벨의 주사 전압이 인가되면, 트랜지스터(M5)가 턴온되어 데이터 전압(Vdata)이 노드(B)에 인가된다. 또한, 커패시터(Cvth)에는 트랜지스터(M1)의 문턱 전압(Vth)에 해당되는 전압이 충전되어 있으므로, 트랜지스터(M1)의 게이트에는 데이터 전압(Vdata)과 트랜지스터(M1)의 문턱 전압(Vth)의 합에 대응되는 전압이 인가된다. 즉, 트랜지스터(M1)의 게이트-소스간 전압(Vgs)은 다음의 수학적 식 3과 같다. 이 때, 발광제어선(En)에는 하이레벨의 신호가 인가되어 트랜지스터(M2)는 턴오프된 상태이다.

수학적 식 3

$$V_{gs} = (V_{data} + V_{th}) - V_{DD}$$

그 다음, 시간(D3) 동안에, 발광제어선(En)의 로우레벨의 발광제어신호에 응답하여 트랜지스터(M2)가 온되어 트랜지스터(M1)의 게이트-소스 전압(V_{GS})에 대응하는 전류(I_{OLED})가 유기발광소자(OLED)에 공급되어, 유기발광소자(OLED)는 발광하게 된다. 전류(I_{OLED})는 수학적 식 4와 같다.

수학적 식 4

$$I_{OLED} = \frac{\beta}{2} (V_{gs} - V_{th})^2 = \frac{\beta}{2} ((V_{data} + V_{th} - V_{DD}) - V_{th})^2 = \frac{\beta}{2} (V_{DD} - V_{data})^2$$

여기서, 전류(I_{OLED})는 유기발광소자(OLED)에 흐르는 전류, Vgs는 트랜지스터(M1)의 소스와 게이트 사이의 전압, Vth는 트랜지스터(M1)의 문턱 전압, Vdata는 데이터 전압, β는 상수 값을 나타낸다. 수학적 식 4로부터 알 수 있는 바와 같이 전류(I_{OLED})는 구동 트랜지스터의 문턱전압과 상관없이 데이터전압(Vdata) 및 전원(VDD)에 따라 결정되므로 표시패널은 안정적으로 구동될 수 있다.

도 4에 도시된 신호 파형은 화소회로(110)에 인가될 수 있는 파형의 하나의 예로서, 이에 한정되는 것이 아니라 변형, 변화도 가능하다. 예컨대, 시간(D1, D2)동안에 발광제어선(En)에 인가되는 하이레벨의 신호가 인가되는 시작점이 직전 주사선(Sn-1)에 인가되는 로우레벨의 선택신호의 시작점보다 늦게 인가될 수도 있으며, 현재 주사선(Sn)에 인가되는 로우레벨의 선택신호의 종료점보다 더 늦게 까지 인가될 수도 있다.

그런데, 앞서 설명한 바와 같이, 직전 주사선(Sn-1)로부터의 로우레벨의 직전 선택신호가 인가된 후 트랜지스터(M3, M4)가 턴오프되고, 주사선(Sn)으로부터 로우레벨의 현재 선택신호가 인가되면, 트랜지스터(M5)가 턴온되고 커패시터(Cst)의 일단인 노드(B)에 데이터전압이 인가된다. 따라서, 구동 트랜지스터(M1)가 턴온된 상태에서, 데이터전압에 대응하는 전압이 커패시터(Cst)에 저장된다. 이렇게 커패시터(Cst)에 저장된 전압에 의해서, 구동 트랜지스터(M1)의 소스와 게이트 간의 전압은 스위칭 트랜지스터(M5)가 턴오프되어 데이터전압이 노드(B)에 인가되지 않는 때에도 계속 유지된다.

그러나 노드(B)에 존재하는 기생 커패시턴스(parasitic capacitance) 때문에 노드(B)에 전달되는 전압은 데이터전압(V_{data})보다 소정량(ΔV)만큼의 전압변화가 발생하면서 노드(B)에 전압 시프트(Voltage Shift)가 생기게 된다. 이때 소정량의 전압이 시프트되는 것을 킥백(Kickback)이라고 하고, 이때 시프트되는 전압 변화량(ΔV)을 킥백 전압(Kickback Voltage)이라고 한다. 이와 같은 킥백에 의하여 표시영상에 잔상이 발생하는 등, 패널의 표시특성이 나빠질 수도 있다. 특히 킥백전압의 크기가 게조레벨 간격보다 큰 경우에는 동일한 게조임에도 불구하고 식별될 수 있을 정도로 다르게 표시될 수도 있어 표시품질을 크게 떨어뜨릴 수 있다.

이하에서는 앞서 설명한 킥백에 의한 영향을 해결하기 위한 본 발명의 제2 및 제3 실시예에 대하여 상세하게 설명한다.

도 5는 본 발명의 제2 실시예에 따른 화소회로(120)를 보여주는 등가회로도이다. 본 발명의 제2 실시예에 따른 화소회로(120)는 노드(B)의 킥백전압을 줄이기 위하여 이중 트랜지스터(M4_1, M4_2)를 이용한다는 점이 제1 실시예와 다르다.

화소회로(120)는 6개의 트랜지스터(M1, M2, M3, M4_1, M4_2, M5), 2개의 커패시터(Cst, Cvth) 및 유기발광소자(OLED)를 포함한다. 화소회로(120)는 트랜지스터(M4_1, M4_2)를 제외하고, 4개의 트랜지스터(M1, M2, M3, M5), 2개의 커패시터(Cst, Cvth) 및 유기발광소자(OLED)를 포함하는 구성은 화소회로(110)와 동일하며, 그 동작도 동일하므로 상세한 설명은 생략하기로 한다.

한편, 트랜지스터(M4_2)는 소스가 전원(VDD)에 연결되고 드레인이 트랜지스터(M4_1)의 소스에 연결된다. 트랜지스터(M4_1)의 드레인은 트랜지스터(M5)의 드레인에 연결된다. 즉 두 트랜지스터(M4_1, M4_2)는 서로 직렬로 연결되는 이중 트랜지스터를 형성한다. 또한 두 트랜지스터(M4_1, M4_2) 모두는 게이트가 직전 주사선(Sn-1)에 연결된다. 따라서 직전 선택신호에 응답하여 두 트랜지스터(M4_1, M4_2)는 동시에 턴온되어 커패시터(Cst)의 일단에 전원전압(VDD)을 인가한다.

도 5에서와 같이, 이중 트랜지스터(M4_1, M4_2)를 이용함으로써, 직전 주사선(Sn-1)의 신호에 의해 트랜지스터(M4_1, M4_2)가 턴오프되고, 현재 주사선(Sn)의 신호에 의해 트랜지스터(M5)가 턴온되어 데이터전압이 커패시터(Cst)와 커패시터(Cvth) 사이의 노드(B)에 인가될 때, 노드(B)에서의 킥백전압을 줄일 수 있다. 따라서 노드(B)의 킥백전압이 줄어 노드(B)에 인가되는 데이터 전압의 변화량이 작아지고 트랜지스터(M1)의 게이트노드(A)의 전압변동이 작아지게 된다. 따라서 트랜지스터(M1)의 게이트와 소스 사이의 전압(Vgs)은 킥백전압에 의한 변화량이 작아 유기발광소자에 전달되는 전류(I_{OLED})의 킥백에 대한 영향을 현저하게 줄일 수 있다.

여기서, 이중 트랜지스터(M4_1, M4_2)의 전체 크기, 즉 총 채널길이(L)가 일정한 경우, 트랜지스터(M4_1)의 채널길이보다 트랜지스터(M4_2)의 채널길이를 더 크게 하면 킥백전압을 더욱 효과적으로 줄일 수 있다.

표 1은 이중 트랜지스터(M4_1, M4_2) 각각의 채널폭(W)은 $5\mu m$ 이고, 두 트랜지스터의 총 채널길이(L)가 $20\mu m$ 인 경우, 트랜지스터(M4_1)와 트랜지스터(M4_2)의 채널길이에 따라 이중 트랜지스터(M4_1, M4_2)가 턴온 되었을 때의 노드(B)의 전압과 턴오프 되었을 때의 노드(B)의 전압을 측정한 결과를 보여준다.

【표 1】

트랜지스터의 크기		노드(B) 전압		킥백전압
M4_1(W/L)	M4_2(W/L)	턴온 시	턴오프 시	
5/15 μm	5/5 μm	5.0	5.4917V	0.4916V
5/10 μm	5/10 μm	5.0	5.3811V	0.3811V
5/7 μm	5/13 μm	5.0	5.3217V	0.3217V
5/5 μm	5/15 μm	5.0	5.2834V	0.2834V

표 1에서 알 수 있는 바와 같이, 트랜지스터(M4_2)의 채널길이가 길수록 노드(B)의 킥백전압의 크기가 감소한다. 즉, 트랜지스터(M4_2)의 채널길이를 트랜지스터(M4_1)의 채널길이보다 길게 함으로써 인가된 데이터전압에 대응하는 전류(I_{OLED})를 보다 안정적으로 유기발광소자(OLED)에 인가할 수 있어 표시특성을 향상시킬 수 있다.

본 발명의 제2 실시예에서는 2개의 트랜지스터가 직렬로 연결된 이중 트랜지스터(M4_1, M4_2)를 사용하였지만, 이에 한정되는 것이 아니라 하나의 트랜지스터에 2개의 게이트전극이 형성되는 이중 게이트 트랜지스터를 사용할 수도 있다.

도 6은 본 발명의 제3 실시예에 따른 화소회로(130)를 보여주는 등가회로도이다. 본 발명의 제3 실시예에 따른 화소회로(130)는 트랜지스터(M1)의 게이트와 소스 사이의 기생전압에 의한 킥백전압을 줄이기 위하여 이중 트랜지스터(M3_1, M3_2)를 이용한다는 점이 제2 실시예와 다르다.

화소회로(130)는 7개의 트랜지스터(M1, M2, M3_1, M3_2, M4_1, M4_2, M5), 2개의 커패시터(Cst, Cvth) 및 유기발광소자(OLED)를 포함한다. 화소회로(130)는 트랜지스터(M3_1, M3_2)를 제외하고, 5개의 트랜지스터(M1, M2, M4_1, M4_2, M5), 2개의 커패시터(Cst, Cvth) 및 유기발광소자(OLED)를 포함하는 구성은 화소회로(120)와 동일하며, 그 동작도 동일하므로 상세한 설명은 생략하기로 한다.

한편, 트랜지스터(M3_2)는 소스가 트랜지스터(M1)의 드레인에 연결되고 드레인이 트랜지스터(M3_1)의 소스에 연결된다. 트랜지스터(M3_1)의 드레인은 트랜지스터(M1)의 게이트에 연결된다. 즉 두 트랜지스터(M3_1, M3_2)는 서로 직렬

로 연결되는 이중 트랜지스터를 형성한다. 또한 두 트랜지스터(M3_1, M3_2) 모두는 게이트가 직전 주사선(Sn-1)에 연결된다. 따라서 직전 선택신호에 응답하여 두 트랜지스터(M3_1, M3_2)는 동시에 턴온되어 트랜지스터(M1)를 다이오드 연결한다.

도 6에서와 같이, 이중 트랜지스터(M3_1, M3_2)를 이용함으로써, 직전 주사선(Sn-1)의 신호에 의해 트랜지스터(M3_1, M3_2)가 턴오프되고, 현재 주사선(Sn)의 신호에 의해 트랜지스터(M5)가 턴온되어 데이터전압에 대응되는 전압이 커패시터(Cst)와 커패시터(Cvth)를 통하여 트랜지스터(M1)의 게이트 노드(A)에 인가될 때, 노드(A)에서의 킥백전압을 줄일 수 있다. 따라서 트랜지스터(M1)의 게이트노드(A)는 킥백전압에 의한 전압변동의 영향이 작아지게 되며 따라서 트랜지스터(M1)의 게이트와 소스 사이의 전압(Vgs)은 킥백전압에 의한 변화량이 작아 유기발광소자에 전달되는 전류(I_{OLED})의 킥백에 대한 영향을 현저하게 줄일 수 있다.

여기서, 이중 트랜지스터(M3_1, M4_2)의 전체 크기, 즉 총 채널길이(L)가 일정한 경우, 트랜지스터(M3_1)의 채널길이보다 트랜지스터(M3_2)의 채널길이를 더 크게 하면 킥백전압을 더욱 효과적으로 줄일 수 있다.

표 2는 이중 트랜지스터(M3_1, M3_2) 각각의 채널폭(W)은 5 μ m이고, 두 트랜지스터의 총 채널길이(L)가 20 μ m인 경우, 트랜지스터(M3_1)와 트랜지스터(M3_2)의 채널길이에 따라 이중 트랜지스터(M3_1, M3_2)가 턴온 되었을 때의 노드(A), 즉 트랜지스터(M1)의 게이트의 전압과 턴오프 되었을 때의 트랜지스터(M1)의 게이트의 전압을 측정한 결과를 보여준다.

[표 2]

트랜지스터의 크기		트랜지스터(M1)의 게이트전압		킥백전압
M3_1(W/L)	M3_2(W/L)	턴온 시	턴오프시	
5/15 μ m	5/5	3.6570V	4.6653V	1.0083V
5/10 μ m	5/10	3.2503V	4.1223V	0.8720V
5/7 μ m	5/13	3.1370V	3.9445V	0.8075V
5/5 μ m	5/15	3.0791V	3.8463V	0.7672V

표 2에서 알 수 있는 바와 같이, 트랜지스터(M3_2)의 채널길이가 길수록 노드(A), 즉 트랜지스터(M1)의 게이트의 킥백전압의 크기가 감소한다. 즉, 트랜지스터(M3_2)의 채널길이를 트랜지스터(M3_1)의 채널길이보다 길게 함으로써 인가된 데이터전압에 대응하는 전류(I_{OLED})를 보다 안정적으로 유기발광소자(OLED)에 인가할 수 있어 표시특성을 향상시킬 수 있다.

표 1 및 표 2에서, 트랜지스터(M3_1) 및 트랜지스터(M4_1)의 최소 채널길이가 5 μ m이지만, 트랜지스터 제조공정에서 5 μ m보다 더 작은 채널길이를 트랜지스터를 형성하여 트랜지스터 특성이 확보된다면 트랜지스터(M3_1) 및 트랜지스터(M4_1)의 채널길이는 5 μ m보다 더 작게 할 수 있다. 트랜지스터(M3_1) 및 트랜지스터(M4_1)의 채널길이가 작을 수록, 기생 커패시턴스 성분이 줄어들게 되어 킥백에 대한 영향은 더욱 효과적으로 감소될 수 있다.

본 발명의 제3 실시예에서는 2개의 트랜지스터가 직렬로 연결된 이중 트랜지스터(M3_1, M3_2)를 사용하였지만, 이에 한정되는 것이 아니라 하나의 트랜지스터에 2개의 게이트전극이 형성되는 이중 게이트 트랜지스터를 사용할 수도 있다.

이상에서 본 발명의 실시예를 설명하였으나, 본 발명의 권리범위는 실시예와 같은 구조에 한정되는 것은 아니며, 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

본 발명에 따르면, 이중 트랜지스터를 이용함으로써, 화소 회로 내에 존재하는 기생커패시터 성분에 의한 킥백전압을 줄일 수 있다.

특히, 인가되는 데이터 전압에 대응하는 전압을 저장하는 저장커패시터와 병렬적으로 연결되는 트랜지스터를 서로 다른 크기의 이중 트랜지스터로 형성함으로써, 저장커패시터의 일전극에 미치는 킥백의 영향을 효과적으로 줄일 수 있다. 또한, 유기발광소자를 구동하는 구동 트랜지스터의 게이트와 소스/드레인 사이의 기생 커패시턴스에 의한 킥백전압을 줄이기 위하여 서로 다른 크기의 이중 트랜지스터를 형성함으로써 구동트랜지스터의 게이트에 미치는 킥백의 영향을 효과적으로 줄일 수 있다.

이와 같이 킥백의 영향을 효과적으로 줄임으로서 발광 표시 장치의 표시특성을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 상기 주사선과 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

각각 제1 제어신호에 응답하여 턴온되며 서로 직렬로 연결되는 제1 및 제2 트랜지스터;

상기 직렬로 연결된 제1 및 제2 트랜지스터와 병렬적으로 연결되는 제1 커패시터;

상기 선택신호에 응답하여 상기 데이터 전압을 상기 제1 커패시터의 제1 전극에 인가하는 제3 트랜지스터;

상기 제1 커패시터의 전압에 의존하는 게이트-소스 전압에 대응하는 전류를 출력하는 제4 트랜지스터; 및

상기 제4 트랜지스터로부터의 전류에 대응하여 발광하는 발광소자를 포함하는 발광 표시 장치.

청구항 2.

제1항에 있어서,

상기 제1 트랜지스터의 제1 전극은 상기 제1 커패시터의 제1 전극에 연결되고, 제1 트랜지스터의 제2 전극은 상기 제2 트랜지스터의 제1 전극에 연결되며, 상기 제2 트랜지스터의 제2 전극은 상기 제1 커패시터의 제2 전극에 연결되는 발광 표시 장치.

청구항 3.

제2항에 있어서,

상기 제1 및 제2 트랜지스터에 의해 이중 게이트 트랜지스터가 형성되는 발광 표시 장치.

청구항 4.

제2항에 있어서,

상기 제1 및 제2 트랜지스터는 서로 다른 크기를 갖는 발광 표시 장치.

청구항 5.

제4항에 있어서,

상기 제2 트랜지스터의 채널길이는 상기 제1 트랜지스터의 채널길이보다 긴 발광 표시 장치.

청구항 6.

제1항에 있어서,

상기 화소 회로는

상기 제1 커패시터의 제1 전극과 상기 제4 트랜지스터의 게이트 사이에 연결되는 제2 커패시터; 및

상기 제1 제어신호에 응답하여 상기 제4 트랜지스터를 다이오드 형태로 연결하는 제1 스위치를 더 포함하며

상기 제4 트랜지스터의 게이트가 제2 커패시터의 제2 전극에 연결되며, 상기 제4 트랜지스터의 소스가 상기 제1 커패시터의 제2 전극에 연결되어 상기 전류가 출력되는 발광 표시 장치.

청구항 7.

제6항에 있어서,

상기 제1 스위치는 상기 제1 제어신호에 응답하여 턴온되며 직렬로 연결된 제5 및 제6 트랜지스터를 더 포함하는 발광 표시 장치.

청구항 8.

제7항에 있어서,

상기 제5 및 제6 트랜지스터에 의해 이중 게이트 트랜지스터가 형성되는 발광 표시 장치.

청구항 9.

제8항에 있어서,

제2 제어신호에 응답하여 상기 제4 트랜지스터로부터 출력되는 전류를 상기 발광 소자로 전달하는 제2 스위치를 더 포함하며,

상기 제2 제어신호는 상기 제1 제어신호 및 상기 선택신호 이후에 인가되는 발광 표시 장치.

청구항 10.

제1항에 있어서,

상기 제1 제어신호는 상기 선택신호 이전에 인가되는 직전 선택신호인 발광 표시 장치.

청구항 11.

제1항 내지 제10항 중 어느 한 항에 있어서,

상기 발광소자는 유기물질의 발광을 이용하는 소자인 발광 표시 장치.

청구항 12.

데이터 전압을 전달하는 복수의 데이터선, 제1 및 제2 선택신호를 포함하는 선택신호를 각각 전달하는 복수의 주사선, 및 상기 주사선과 데이터선에 전기적으로 연결된 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

상기 데이터선에 연결되는 제1 주전극, 상기 제2 선택신호에 응답하여 턴온되어 상기 데이터전압을 전달하는 제2 주전극을 구비한 제1 트랜지스터;

상기 제1 트랜지스터에 의해 전달된 데이터전압에 대응하는 전압을 저장하는 제1 커패시터;

서로 직렬로 연결되어 형성되며, 상기 제1 선택신호에 응답하여 턴온되어 상기 제1 커패시터와 병렬 연결되는 제2 및 제3 트랜지스터;

상기 제1 커패시터에 저장된 전압에 대응하는 전류를 출력하는 제4 트랜지스터;

서로 직렬로 연결되어 형성되며, 상기 제1 선택신호에 응답하여 턴온되어 상기 제1 트랜지스터를 다이오드 형태로 연결하는 제 5 및 제6 트랜지스터;

상기 제1 커패시터의 제1 전극과 상기 제4 트랜지스터가 제어전극 사이에 연결되어 상기 제4 트랜지스터의 문턱전압에 대응되는 전압이 저장되는 제2 커패시터; 및

상기 제4 트랜지스터로부터 출력된 전류에 대응하는 빛을 방출하는 발광소자를 포함하는 발광 표시 장치.

청구항 13.

제12항에 있어서,

상기 제2 및 제3 트랜지스터는 서로 크기가 다른 발광 표시 장치.

청구항 14.

제13항에 있어서,

상기 제2 및 제3 트랜지스터 중에서 상기 제1 트랜지스터의 제2 주전극에 전기적으로 접촉되는 하나의 트랜지스터는 다른 하나의 트랜지스터보다 채널길이가 짧은 발광 표시 장치.

청구항 15.

제12항에 있어서,

상기 제5 및 제6 트랜지스터는 서로 크기가 다른 발광 표시 장치.

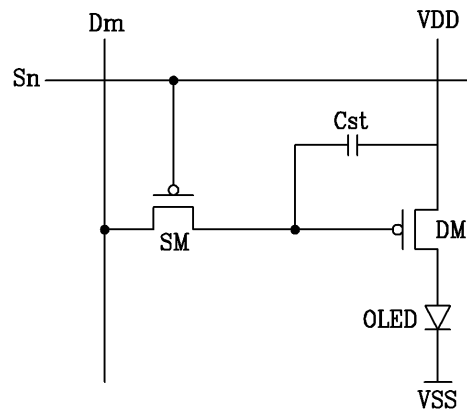
청구항 16.

제15항에 있어서,

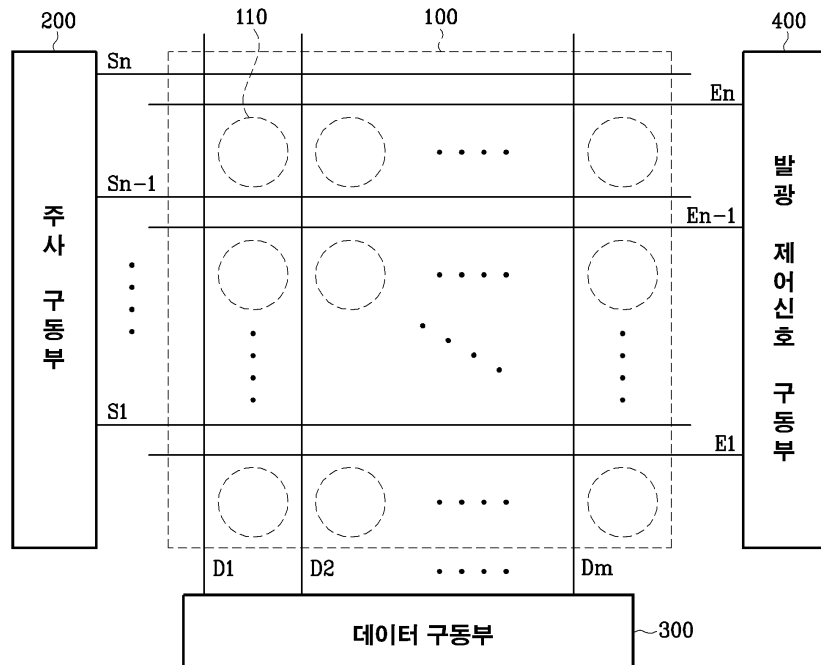
상기 제5 및 제6 트랜지스터 중에서 상기 제4 트랜지스터의 제어전극에 전기적으로 접촉되는 하나의 트랜지스터는 다른 하나의 트랜지스터보다 채널길이가 짧은 발광 표시 장치.

도면

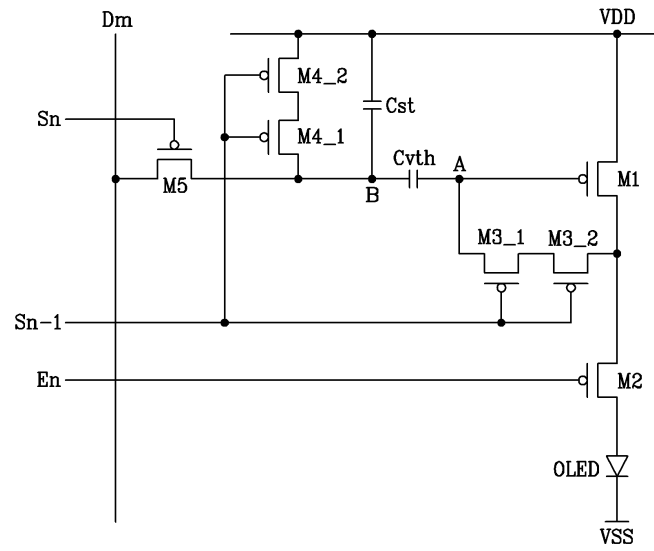
도면1



도면2



도면6



专利名称(译)	发光显示		
公开(公告)号	KR1020060017207A	公开(公告)日	2006-02-23
申请号	KR1020040065784	申请日	2004-08-20
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	EOM KIMYEONG 엄기명 KWAK WONKYU 곽원규 OH CHOONYUL 오춘열		
发明人	엄기명 곽원규 오춘열		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3233 G09G2300/043		
代理人(译)	您是我的专利和法律公司		
其他公开文献	KR100570782B1		
外部链接	Espacenet		

摘要(译)

本发明提供一种发光显示装置，用于减小由像素电路内存在的寄生电容产生的反冲的影响。根据本发明的发光显示装置的像素电路包括串联连接的第一和第二晶体管，它响应于相应的第一控制信号而导通，并且串联连接的第一和第二晶体管以及对应于该第一和第二晶体管的发光装置。来自第四晶体管的电流根据并联连接的第一电容器输出对应于栅极-源极电压的电流，第三晶体管响应于第一电容器的第一电极中的选择信号和第一电容器的电压而授权数据电压电容器和第四个晶体管并辐射。这里，第一晶体管的第一电极连接到第一晶体管的第二电极，第二晶体管的第一电极连接到第一电容器的第一电极。并且第二晶体管的第二电极可以连接到第一电容器的第二电极。OLED，发光显示器件，像素电路，寄生电容。

