

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) 。 Int. Cl.⁷
H05B 33/26(11) 공개번호 10-2005-0020494
(43) 공개일자 2005년03월04일(21) 출원번호 10-2003-0058500
(22) 출원일자 2003년08월23일(71) 출원인 한국전자통신연구원
대전 유성구 가정동 161번지(72) 발명자 정중희
대전광역시서구만년동1-1초원아파트106동209호고영욱
대전광역시서구둔산동크로바아파트109-806추혜용
대전광역시유성구전민동나래아파트107동801호(74) 대리인 이영필
이해영

심사청구 : 있음

(54) 표면 발광형 유기 이엘 다이오드 디스플레이 장치 및 그제조 방법

요약

표면 발광형 유기 이엘(EL) 다이오드 디스플레이 장치 및 그 제조 방법을 제공한다. 본 발명의 일 관점에 따르면, 픽셀(pixel)을 구분하게 상호 간에 이격된 다수의 하부 전극들과, 하부 전극 상에 형성된 유기 발광층과, 유기 발광층 상에 도입되어 발광부를 이루는 투명 음극 전극, 투명 음극 전극의 외부에 도입된 접지 단자, 및 접지 단자에 전기적으로 연결되고 투명 음극 전극의 가장 자리를 따라 형성된 연결 도선을 포함하여 구성되는 유기 이엘 다이오드 디스플레이 장치를 제공한다.

대표도

도 3a

색인어

유기 이엘.

명세서

도면의 간단한 설명

도 1은 전형적인 능동 구동형 유기 이엘 디스플레이 장치를 설명하기 위해서 개략적으로 도시한 회로도이다.

도 2a는 종래의 능동 구동형 유기 이엘 다이오드 디스플레이 장치에 채용된 유기 이엘 다이오드를 설명하기 위해서 개략적으로 도시한 평면도이다.

도 2b는 도 2a의 A - A'의 절단선을 따라 개략적으로 도시한 단면도이다.

도 3a은 본 발명의 실시예에 따른 능동 구동형에 적용되는 유기 이엘 다이오드 디스플레이 장치에 채용된 유기 이엘 다이오드를 설명하기 위해서 개략적으로 도시한 평면도이다.

도 3b는 도 3a의 B - B'의 절단선을 따라 개략적으로 도시한 단면도이다.

도 4는 본 발명의 실시예에 의해 구현되는 전압 강하에 있어서의 균일성 개선 효과를 설명하기 위해서 개략적으로 도시한 그래프이다.

<도면의 참조 부호에 대한 개략적인 설명>

100: 스캔 라인, 101: 데이터 라인,

111: 어드레싱 트랜지스터, 112: 구동 트랜지스터,

120: 신호 저장 캐패시터, 130: 유기 이엘 다이오드,

140: 투명 음극 전극의 수평 저항, 150, 450: 접지 단자,

300: 픽셀, 310: 투명 음극 전극,

330: 유기 이엘 다이오드의 하부 전극,

340: 유기 발광층, 350: 절연층,

410: 연결 도선.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이 패널(display panel) 장치에 관한 것으로, 특히, 표면 발광형 유기 이엘 다이오드 디스플레이(top emitting type organic electro-luminescence diode display) 장치에 있어서 픽셀(pixel)간 휘도 불균일성을 줄여 패널의 품질을 높일 수 있는 구조에 관한 것이다.

현재 다양한 형태의 디스플레이 패널이 제시되고 있으며, 특히, 유기 이엘(electro-luminescence) 다이오드 소자를 채용한 디스플레이 패널에 대해 주목되고 있다. 일반적으로, 표면 발광형 유기 이엘 다이오드 디스플레이는 능동 구동형으로 구성된다.

도 1은 전형적인 능동 구동형 유기 이엘 디스플레이 장치를 설명하기 위해서 개략적으로 도시한 회로도이다. 도 2a는 종래의 능동 구동형 유기 이엘 다이오드 디스플레이 장치에 채용된 유기 이엘 다이오드를 설명하기 위해서 개략적으로 도시한 평면도이다. 도 2b는 도 2a의 A - A'의 절단선을 따라 개략적으로 도시한 단면도이다.

도 1 및 도 2a, 도 2b를 참조하면, 도 1은 전형적인 능동 구동형 유기 이엘 다이오드 디스플레이 패널 장치를 구성하는 회로를 보여주고 있다. 능동형 유기 이엘 다이오드 디스플레이 패널을 구성하는 개개의 픽셀(200) 각각은, 2개의 박막 트랜지스터(thin film transistor: 111, 112)와 1개의 캐패시터(capacitor: 120), 그리고 유기 이엘 다이오드(130)로 구성된다. 그리고, 이러한 픽셀(200)들은 도 2a에 제시된 바와 같이 행렬로 정렬되어 전체 패널을 구성하게 된다.

각각의 픽셀(200)의 동작은, 스캔 라인(scan line; 100)이 선택되면 데이터 라인(data line; 101)에 입력된 비디오 신호(video signal)가 어드레싱(addressing) 박막 트랜지스터(111)를 지나 구동 트랜지스터(driving transistor: 112)에 입력되며, 동시에, 신호 저장 캐패시터(120)에 한 프레임(frame)동안 저장되어 프레임 동안 계속 일정한 전류를 유기 이엘 다이오드(130)에 흐르도록 제어함으로써 구현된다.

도 2b에 제시된 바와 같이, 투명 음극 전극(210)과, 유기 발광층(240) 및 다수의 하부 전극(230)으로 이루어지는 유기 이엘 다이오드(130)는 개개의 하부 전극(230)에 의해서 개개의 픽셀(200) 별로 상호 구분되게 된다. 이러한 하부 전극(230) 각각에는 도 1에 제시된 바와 같이 어드레싱 트랜지스터(111), 구동 트랜지스터(112), 신호 저장 캐패시터(120)들이 회로를 이루며 연결되어 개개의 픽셀(200)을 구성하게 된다. 즉, 유기 이엘 다이오드의 하부 전극(230)은 구동 트랜지스터(112)와 유기 이엘 다이오드(130)를 연결시키는 역할을 겸하게 된다.

하부 전극(230)과 그 사이에 유기 발광층(240)을 두고 다이오드를 이루는 투명 음극 전극(210)은, 다이오드의 상부 전극으로서 기능하게 되는 데, 도 1의 회로도에 제시된 바와 같이 접지 단자(150)에 접지되게 된다. 즉, 이러한 접지 단자(150)는 도 2a에 제시된 바와 같이 디스플레이 패널의 전면에 걸쳐진 투명 음극 전극(210)과 일부분에서만 전기적으로 연결되도록 도입되고 있다.

따라서, 투명 음극 전극(210)은 도 2a에 제시된 도시된 바와 같이 디스플레이 패널의 전체 표면에 걸쳐 증착 형성되는 데, 접지 단자(150)와 투명 음극 전극(210)은 특정 부위에서만 전기적으로 연결된다. 따라서, 투명 음극 전극

(210)의 수평 저항(도 1의 140)에 의한 특정 부분에서의 급격한 전압 강하가 발생하여, 접지 단자(150)에 대한 픽셀(200)의 상대적인 위치에 따라 유기 이엘 다이오드(130)의 투명 음극 전극(210)의 전압이 크게 달라질 수 있다.

이러한 전압 강하 정도에 있어서 특정 부분에 있어서 다른 부위와 큰 차이를 나타내는 것은, 픽셀간 휘도 불균일성을 증가시키는 요인으로 작용하게 된다. 따라서, 디스플레이의 품질 저하를 초래하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 투명한 음극 전극에서의 전압 강하 정도의 불균일성을 개선하여, 픽셀간 휘도 불균일성을 줄여 디스플레이 패널의 품질을 높일 수 있는 표면 발광형 유기 이엘 다이오드 디스플레이 장치 및 그 제조 방법을 제공하는 데 있다.

발명의 구성 및 작용

상기의 기술적 과제를 달성하기 위한 본 발명의 일 관점은, 픽셀(pixel)을 구분하게 상호 간에 이격된 다수의 하부 전극들과, 상기 하부 전극 상에 형성된 유기 발광층과, 상기 유기 발광층 상에 도입되어 발광부를 이루는 투명 음극 전극, 상기 투명 음극 전극의 외부에 도입된 접지 단자, 및 상기 접지 단자에 전기적으로 연결되고 상기 투명 음극 전극의 가장 자리를 따라 형성된 연결 도선을 포함하여 구성되는 유기 이엘 다이오드 디스플레이 장치를 제공한다.

상기 연결 도선은 상기 투명 음극 전극의 가장 자리 모두에 연속적으로 접촉하는 것일 수 있다.

상기 연결 도선은 상기 투명 음극 전극 상 또는 아래에 도입된 것일 수 있다.

상기 연결 도선은 상기 투명 음극 전극에 비해 저항이 낮은 금속층으로 형성된 것일 수 있다.

상기의 기술적 과제를 달성하기 위한 본 발명의 다른 일 관점은, 픽셀(pixel)을 구분하게 상호 간에 이격된 다수의 하부 전극들을 형성하는 단계와, 상기 하부 전극 상에 유기 발광층을 형성하는 단계와, 상기 유기 발광층 상에 발광부를 이루는 투명 음극 전극을 형성하는 단계, 및 상기 투명 음극 전극의 외부에 도입된 접지 단자에 전기적으로 연결되고 상기 투명 음극 전극의 가장 자리를 따라 상기 투명 음극 전극의 가장자리에 접촉하는 연결 도선을 형성하는 단계를 포함하는 유기 이엘 다이오드 디스플레이 장치 제조 방법을 제공한다.

이때, 상기 연결 도선 형성 단계는 새도우 마스크를 도입하는 패터닝된 금속층 형성 단계를 포함하여 수행되거나, 또는, 리프트 오프에 의한 패터닝된 금속층 형성 단계를 포함하여 수행되거나, 또는, 사진 식각 과정을 통하여 패터닝된 금속층 형성 단계를 포함하여 수행될 수 있다.

본 발명에 따르면, 투명한 음극 전극에서의 전압 강하 정도의 불균일성을 개선하여, 픽셀간 휘도 불균일성을 줄여 디스플레이 패널의 품질을 높일 수 있는 표면 발광형 유기 이엘 다이오드 디스플레이 패널 장치를 제공할 수 있다.

이하, 첨부 도면을 참조하여 본 발명의 실시예를 상세히 설명한다.

본 발명의 실시예들에서는, 종래의 능동 구동 표면 발광형 유기 이엘 디스플레이에서 투명 음극 전극의 수평 저항에 기인하는 전압 강하 현상으로 인하여 픽셀 간 휘도 불균일성을 초래하던 원하지 않는 결과를 효과적으로 방지하도록, 투명 음극 전극과 접지 단자 간의 전기적 연결 관계를 개선하는 바를 제시한다. 즉, 투명 음극 전극과 접지 단자를 비저항이 작은 금속층으로 연결하고, 이러한 금속층이 투명 음극 전극의 주위를 감싸도록 도입하여, 투명 음극 전극 자체의 저항에 의한 국부적인 전압 강하를 현저히 줄이는 바를 구현할 수 있는 표면 발광형 유기 이엘 다이오드 디스플레이 구조를 제시한다.

본 발명의 실시예에 따른 표면 발광형 유기 이엘 다이오드 디스플레이 패널 장치는 도 1에 제시된 바와 같은 전형적인 회로도를 구현하도록 구성된다. 본 발명의 실시예에서는 이러한 회로도를 따라 구성되되, 투명 음극 전극에 위치에 따라 국부적이고 급격한 전압강하현상이 발생하는 것을 방지할 수 있는 구조를 제공한다.

도 3a은 본 발명의 실시예에 따른 능동 구동형에 적용되는 유기 이엘 다이오드 디스플레이 패널 장치에 채용된 유기 이엘 다이오드를 설명하기 위해서 개략적으로 도시한 평면도이다. 도 3b는 도 3a의 B - B'의 절단선을 따라 개략적으로 도시한 단면도이다.

도 3a 및 도 3b를 참조하면, 본 발명의 실시예에 따른 유기 이엘 다이오드 디스플레이 패널은 도 1에 제시된 바와 같은 회로도를 따라 구성되고, 이에 채용되는 유기 이엘 다이오드는 도 3a 및 도 3b에 제시된 바와 같이 구성된다. 즉, 어드레싱 트랜지스터(도 1의 111), 구동 트랜지스터(112), 신호 저장 캐패시터(120) 및 유기 이엘 다이오드(130) 등이 도 1의 회로도에 따라 어느 하나의 픽셀(도 3a의 300)을 구성하고, 스캔 라인(100), 데이터 라인(101)에 의한 선택에 의해서 특정 픽셀(300)이 선택되어 동작하게 된다.

도 3a에 제시된 바와 같이 디스플레이 패널의 표면을 이루도록 행렬로 픽셀(300)들이 배열되고, 배열된 픽셀(300)의 상부 전극으로서 역할을 하는 투명 음극 전극(310)은 그 아래에 유기 발광층(340)을 사이에 두고 픽셀(300) 별로 도입된 다수의 유기 이엘 다이오드(도 1의 130)의 하부 전극(330)들 중의 하나와 대응되어 하나의 픽셀(300)을 이루게 된다.

유기 발광층(340) 상에 유기 이엘 다이오드(도 1의 130)의 상부 전극 도입되는 투명 음극 전극(310)은 투명한 전극 물질로서 잘 알려진 ITO 등으로 형성되는 것이 발광 특성에 보다 유리하다. 그런데, 이러한 ITO 물질은 일반적으로 금속 물질 등에 비해 상당히 높은 비저항을 나타낸다. 따라서, 도 1의 회로도에 140으로 제시한 바와 같이 일정 수준의 전극 저항(140)을 나타내게 된다. 이러한 전극 저항(140)은 투명 음극 전극(310)과 이를 접지하는 접지 단자(도 3a의 450) 사이의 저항을 의미하게 된다.

그런데, 앞서 설명한 바와 같이 접지 단자(450)는 투명 음극 전극(310)의 특정 위치에 선택적으로 도입되는 것이 일반적이다. 따라서, 투명 음극 전극(310)의 위치에 따라 그 위치로부터 접지 단자(450)에 이르는 거리가 달라지게 된다. 이는 곧, 각각의 픽셀(300)들로부터 접지 단자(450)에 이르는 거리가 달라지는 것을 의미하며, 이에 따라, 각각의 픽셀(300)로부터 접지 단자(450)에 이르는 전극 저항(140)의 값 또는 전압 강하 정도가 달라지는 것을 의미한다. 특히, 접지 단자(450)에 최근하는 픽셀과 최장 이격된 픽셀과 사이에는 전압 강하 정도가 매우 심각하게 극심하게 발생하게 된다. 이는 유기 이엘 다이오드 디스플레이 패널 전체적으로 균일한 휘도를 구현하는 데 큰 장애로서 작용하게 된다.

이러한 픽셀(300)들 전체에 걸친 전압 강하 정도에 있어서의 불균일성을 개선하기 위해서, 본 발명의 실시예에서는 투명 음극 전극(310)의 주위에 투명 음극 전극(310)의 가장 자리에 연속적으로 전기적으로 연결되는 연결 도선(410)을 금속층 등으로 형성하고, 이러한 연결 도선(410)을 접지 단자(450)와 전기적으로 연결시키는 바를 제시한다.

투명 음극 전극(310)의 주위에 연속적으로 전기적으로 연결되는 연결 도선(410)은 저항이 ITO 물질에 비해 매우 낮은 금속 물질, 예컨대, 알루미늄 등과 같은 금속 물질로 형성된다. 일반적으로, 투명 음극 전극(310)을 이루는 ITO 박막은, 투명 음극 전극(310)의 하부층으로 도입되는 유기 발광층(340)이 유기물로 도입됨에 따라, 그 증착 공정이 주로 상온 증착 공정으로 이루어진다. 이에 따라, 투명 음극 전극(310)이 ITO 박막으로 도입될 때 매우 높은 면저항을 수반하게 되어 낮은 면 저항의 박막, 예컨대, 면 저항 10 이하의 박막으로 구현되기가 실질적으로 불가능하다. 이러한 ITO 박막의 높은 저항 특성에 의해서 앞서 기술한 바와 같은 픽셀(300) 위치에 전극 저항(140) 의존성 및 이에 따른 픽셀(300)들 간의 전압 강하 정도의 큰 차이가 발생하게 된다.

그런데, 도 3a에 제시된 바와 같이, 투명 음극 전극(310)의 가장 자리에 연속적으로 투명 음극 전극(310)과 접촉하여 전기적으로 연결된 연결 도선(410)을 도입함으로써, 이러한 픽셀(300) 위치에 따른 저항 불 균일성이 발생하는 것을 방지할 수 있다. 이는 결국, 플레이 패널 전체에 걸쳐 보다 균일한 전압 강하 정도를 구현할 수 있어, 패널 전체에 걸쳐 보다 균일한 휘도를 구현할 수 있음을 의미한다.

즉, 접지 단자(450)에서 가장 먼 위치에 있는 픽셀의 인근에도 연결 도선(410)이 연장되고 있어, 이 위치의 픽셀을 구성하는 특정 유기 이엘 다이오드도 이러한 연결 도선(410)을 통해 접지 단자(450)에 보다 낮은 저항을 수반하며 접지되게 된다. 따라서, 픽셀들이 픽셀 위치에 따라 접지 단자(450)와의 거리에 의존하여 상호 간에 크게 다른 저항값들을 나타내는 것을 방지할 수 있다.

도 4는 본 발명의 실시예에 의해 구현되는 전압 강하에 있어서의 균일성 개선 효과를 설명하기 위해서 개략적으로 도시한 그래프이다.

도 4는 종래의 디스플레이 패널에서와 본 발명의 실시예에 따른 디스플레이 패널에서의 패널 표면 전체에 걸친 전압 강하 정도를 측정하여 3차원 그래프로 도시한 결과를 보여준다. 도 4에서 참조 부호 45는 본 발명의 실시예에 따른 디스플레이 패널에서 구현되는 패널 표면에서의 전압 강하 그래프이고, 참조 부호 41은 도 2a에 도시된 바와 같은 종래의 경우에서 측정되는 패널 표면에서의 전압 강하 그래프이다.

두 그래프(41, 45)를 비교하면, 종래의 경우에서 얻어진 전압 강하 그래프(41)는 접지 단자(도 2a의 150)와 픽셀간 거리가 멀어질수록 전압 강하는 급격히 증가하는 것을 볼 수 있고, 픽셀의 위치에 따라서 그 값의 차이가 매우 큰 것을 알 수 있다. 이는 곧 픽셀 간의 휘도 불 균일성을 초래한다.

이에 반해, 본 발명의 실시예에서 얻어진 전압 강하 그래프(45)는, 기존의 패널 구조에서의 전압 강하에 비하여 전압 강하의 정도가 현저히 작아지는 것을 볼 수 있고, 픽셀 간의 전압 강하 값의 차이도 기존의 패널 구조에 비하여 현저히 작아진다. 이에 따라, 본 발명의 실시예에 따른 디스플레이 패널 장치는, 픽셀 간의 휘도의 균일성을 확보하여 대면적 고품위 디스플레이를 구현할 수 있음을 알 수 있다.

이와 같이 본 발명의 실시예에서 제시하는 투명 음극 전극(310)의 외곽에 도입되는 접지 단자(450)로의 전기적 연결을 위한 연결 도선(410)은, 증착 및 패터닝 과정을 통해서 구현될 수 있다.

도 3b를 참조하면, 본 발명의 실시예에 의한 유기 이엘 다이오드 디스플레이 패널 장치는, 절연층(350)에 의해서 상호간에 이격되고, 픽셀(300)들이 구분되게 하게 하부 전극(330)들을 형성하여 구현될 수 있다. 하부 전극(330)은 우선, 절연층(350)을 관통하는 홀(hole)을 형성한 후, 그 홀을 도전층을 증착하고 패터닝하여 구현될 수 있다. 이때, 절연층(350)의 하부에는 도시하지는 않았으나, 반도체 기판 상에 도 1에 제시된 트랜지스터들(111, 112) 및 캐패시터(120)들 이들의 동작을 위한 배선들이 구현된 구조가 도입될 수 있다.

이때, 트랜지스터들(111, 112)는 각각 n형 트랜지스터 또는 p형 트랜지스터로 구현될 수 있다. 실질적으로, 하부 전극(330)은 실질적으로 도 1의 회로도에서 제시된 바와 같이, n형 또는 p형으로 구현된 구동 트랜지스터(112)에 전기적으로 연결되도록 형성될 수 있다.

이후에, 하부 전극(330) 상에 유기 발광층(340)이 형성된다. 그리고, 유기 발광층(340) 상에 투명 음극 전극(310)이 넓게 증착되어 ITO 박막 등으로 형성된다. 이때, 투명 음극 전극(310)은 요구되는 디스플레이 패널의 발광부보다, 실질적으로, 넓게 증착되는 것이 바람직하다.

이후에, 투명 음극 전극(310) 외곽 가장 자리에만 금속층을 증착하여 연결 도선(410)을 형성한다. 연결 도선(410)이 투명 음극 전극(310)의 외곽 가장 자리에 위치하더라도, 투명 음극 전극(310)이 패널의 발광부보다 좀 더 넓게 형성되었으므로, 이러한 연결 도선(410)의 도입으로 패널 발광부의 실제 면적이 축소되는 것은 방지된다. 따라서, 연결 도선(410)은 실질적으로 발광부와 디스플레이 신호 단자 사이에 도입되어 접지단자와 연결되게 된다.

이러한 연결 도선(410)은 실질적으로 증착과 패터닝의 과정을 통해서 그 형상이 투명 음극 전극(310)의 가장자리를 둘러싸게 형성되는 데, 이러한 패터닝은 식각에 의한 패턴 형성 보다는 하부 층인 투명 음극 전극(310)에 영향을 주지 않기 위하여 새도우마스크(shadow mask)에 의한 패턴형성으로 수행되는 것이 바람직하다.

예를 들어, 일반적인 선택적 사진 식각 과정으로 연결 도선(410)으로의 금속층의 패터닝을 수행할 수 있다. 즉, 연결 도선(410)을 위한 금속층을 형성한 후, 사진 공정으로 식각 마스크, 예컨대, 포토레지스트 패턴을 그 상에 형성한다. 이후에, 이러한 식각 마스크에 의해서 노출된 금속층 부분을 선택적으로 식각 제거하여 금속층을 패터닝한다. 이에 따라, 패터닝된 금속층은 연결 도선(410)으로 형성되게 된다. 그런데, 이러한 식각 과정에서 ITO 박막의 투명 음극 전극(310)의 표면이 손상될 수도 있으므로, 이러한 식각에 의한 패터닝보다는 새도우 마스크를 이용하는 패터닝 방법, 예컨대, 리프트 오프(lift off) 방법으로 이러한 패터닝을 수행하는 것이 바람직하다.

리프트 오프 방식은 연결 도선(410)이 형성될 부분을 노출하는 마스크, 예컨대, 포토레지스트 패턴을 투명 음극 전극(310) 상에 형성하고, 그 상 전면에 금속층을 증착하는 바를 수반한다. 이때, 금속층은 포토레지스트 패턴 상과 이에 노출된 투명 음극 전극(310)의 외곽 가장 자리 상에 증착된다. 이후에, 포토레지스트 패턴을 리프트 오프하면, 포토레지스트 패턴 상에 존재하던 금속층 부분은 자연스럽게 함께 제거되며 투명 음극 전극(310)의 외곽 가장 자리에만 금속층이 잔류하여 연결 도선(410)으로 패터닝되게 된다.

또한, 연결 도선(410)은 도 3b에 제시된 바와 같이 투명 음극 전극(310) 상에 형성되어 접지 단자(450)에 연결될 수 있으나, 투명 음극 전극(310) 아래에 투명 음극 전극(310)을 형성하기 이전에 형성될 수도 있다.

이상, 본 발명을 구체적인 실시예를 통하여 상세히 설명하였으나, 본 발명은 이에 한정되지 않고, 본 발명의 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의해 그 변형이나 개량이 가능함이 명백하다.

발명의 효과

상술한 본 발명에 따르면, 본 발명의 실시예에 의한 능동 구동 표면 발광형 유기 이엘 다이오드 디스플레이 패널 구조는, 투명 음극 전극을 패널의 발광부보다, 실질적으로, 넓게 증착한 후, 발광부와 디스플레이 신호 단자 사이에 새도우 마스크를 이용하여 비저항이 매우 작은 금속층을 증착하여, 이를 접지단자와 연결한다. 그리하여, 투명 음극 전극의 접지 단자와 떨어진 거리 또는 위치에 따른 저항에 의한 전압 강하를 현격히 줄일 수가 있어, 접지 단자와 픽셀의 상대적인 위치에 관계없이 균일한 휘도를 갖는 대면적 고품질 디스플레이를 구현할 수 있다.

(57) 청구의 범위

청구항 1.

픽셀(pixel)을 구분하게 상호 간에 이격된 다수의 하부 전극들;

상기 하부 전극 상에 형성된 유기 발광층;

상기 유기 발광층 상에 도입되어 발광부를 이루는 투명 음극 전극;

상기 투명 음극 전극의 외부에 도입된 접지 단자; 및

상기 접지 단자에 전기적으로 연결되고 상기 투명 음극 전극의 가장 자리를 따라 형성된 연결 도선을 포함하는 것을 특징으로 하는 유기 이엘 다이오드 디스플레이 장치.

청구항 2.

제1항에 있어서,

상기 연결 도선은 상기 투명 음극 전극의 가장 자리 모두에 연속적으로 접촉하는 것을 특징으로 하는 유기 이엘 다이오드 디스플레이 장치.

청구항 3.

제1항에 있어서,

상기 연결 도선은 상기 투명 음극 전극 상 또는 아래에 도입된 것을 특징으로 하는 유기 이엘 다이오드 디스플레이 장치.

청구항 4.

제1항에 있어서,

상기 연결 도선은 상기 투명 음극 전극에 비해 저항이 낮은 금속층으로 형성된 것을 특징으로 하는 유기 이엘 다이오드 디스플레이 장치.

청구항 5.

픽셀(pixel)을 구분하게 상호 간에 이격된 다수의 하부 전극들을 형성하는 단계;

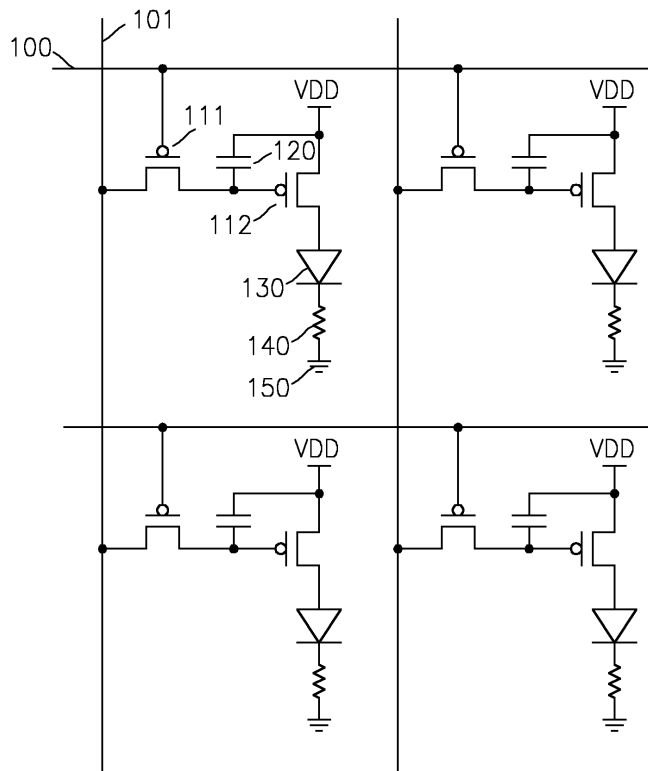
상기 하부 전극 상에 유기 발광층을 형성하는 단계;

상기 유기발광층 상에 발광부를 이루는 투명 음극 전극을 형성하는 단계; 및

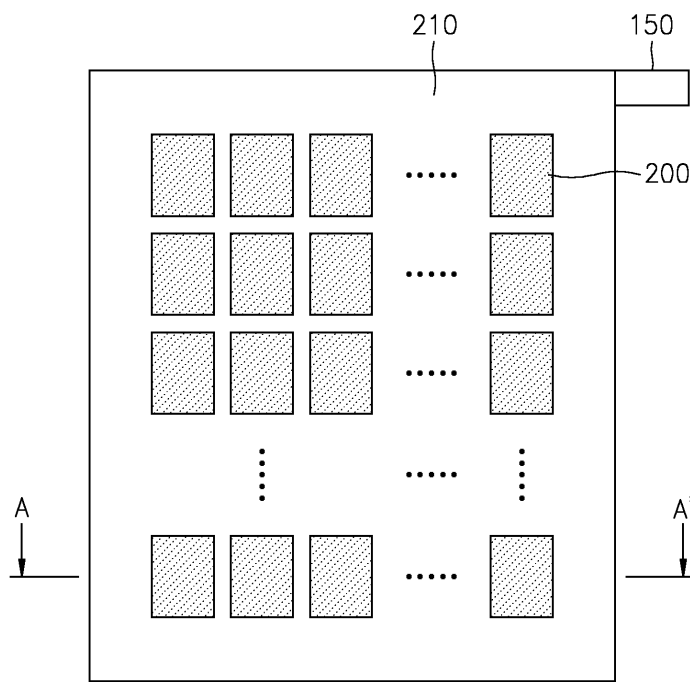
상기 투명 음극 전극의 외부에 도입된 접지 단자에 전기적으로 연결되고 상기 투명 음극 전극의 가장 자리를 따라 상기 투명 음극 전극의 가장자리에 접촉하는 연결 도선을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 이엘 다이오드 디스플레이 장치.

도면

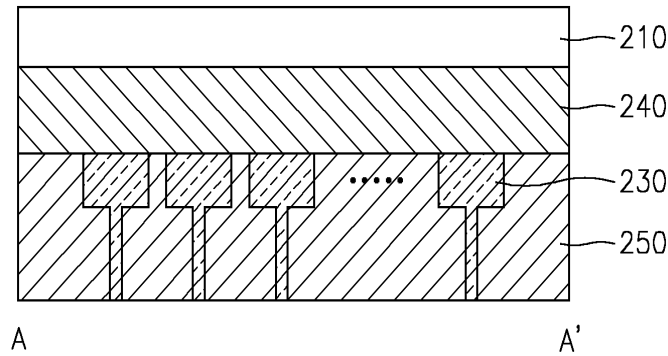
도면1



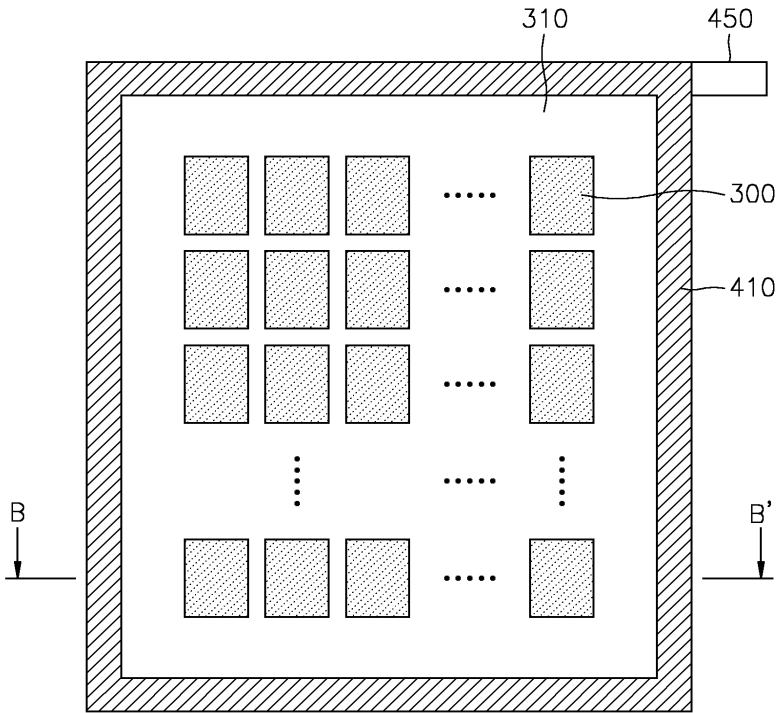
도면2a



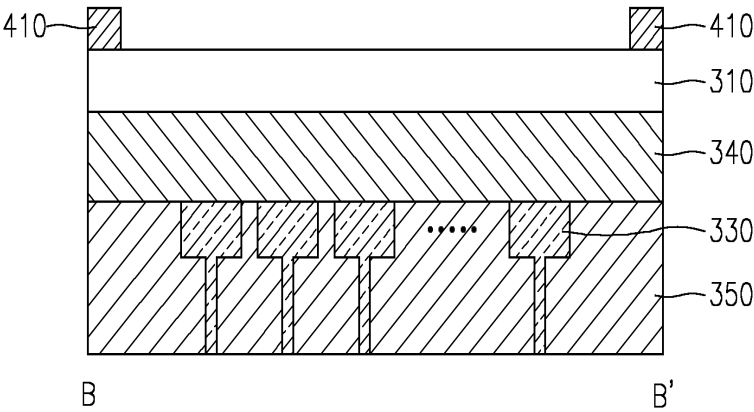
도면2b



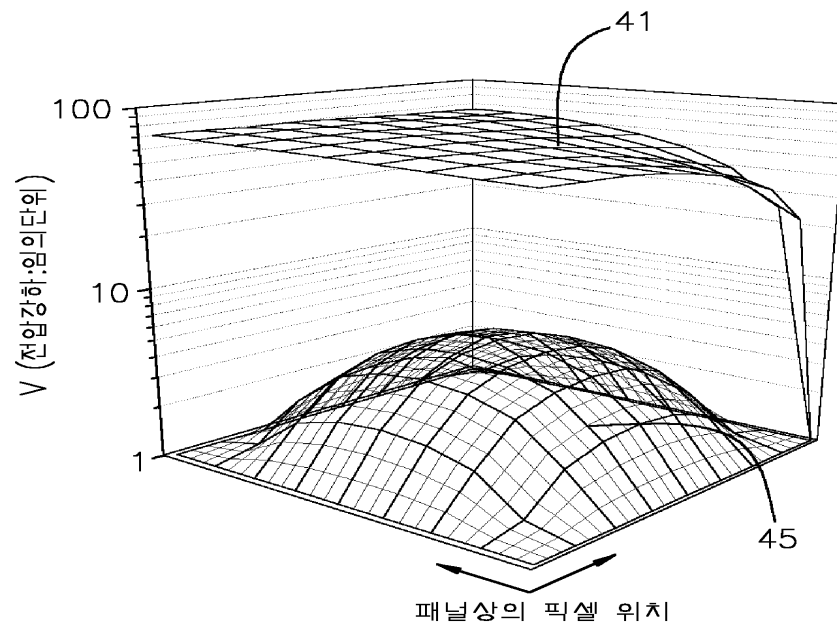
도면3a



도면3b



도면4



专利名称(译)	表面发射型有机ELD显示装置及其制造方法		
公开(公告)号	KR1020050020494A	公开(公告)日	2005-03-04
申请号	KR1020030058500	申请日	2003-08-23
[标]申请(专利权)人(译)	韩国电子通信研究院		
申请(专利权)人(译)	韩国电子通信研究院		
当前申请(专利权)人(译)	韩国电子通信研究院		
[标]发明人	CHUNG CHOONG HEUI 정중희 KO YOUNGWOOK 고영욱 CHU HYEYONG 추혜용		
发明人	정중희 고영욱 추혜용		
IPC分类号	H05B33/26		
代理人(译)	李，杨HAE		
其他公开文献	KR100550005B1		
外部链接	Espacenet		

摘要(译)

本发明提供了一种面发光型电致发光显示器（（EL）二极管显示器件及其制造方法。根据本发明的一致性，该电致发光二极管显示器件由连接导线构成，该连接导线延伸至电连接在多个底部电极中，在互易性和有机发光层之间分离，形成在底部电极和透明阴极电极上，该阴极电极导入有机发光层并包括发光单元，接地端子和在透明阴极电极外部进口接地端子，对透明阴极电极边缘的像素和接触进行分类，提供沿透明阴极电极边缘形成的每一个电致发光显示器。

