



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년05월24일
(11) 등록번호 10-1623596
(24) 등록일자 2016년05월17일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) G09G 3/20 (2006.01)
G09G 3/30 (2006.01) H01L 51/50 (2006.01)
(21) 출원번호 10-2009-0131988
(22) 출원일자 2009년12월28일
심사청구일자 2014년12월22일
(65) 공개번호 10-2011-0075517
(43) 공개일자 2011년07월06일
(56) 선행기술조사문헌
KR1020070003812 A
KR1020050110458 A
KR1020060010988 A
US20070085782 A1

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
하원규
경상북도 구미시 인동46길 6, 606동 1504호 (구평동, 부영아파트)
이현행
경북 칠곡군 석적읍 동중리9길 13, B동 108호 (LG디스플레이나래원기숙사)
(74) 대리인
특허법인로알

전체 청구항 수 : 총 7 항

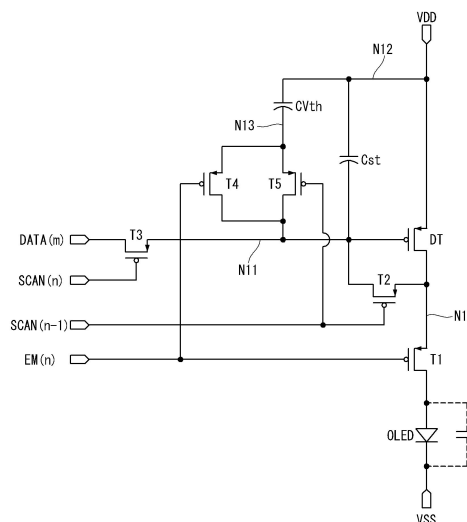
심사관 : 조기덕

(54) 발명의 명칭 유기발광다이오드 표시장치

(57) 요약

본 발명은 유기발광다이오드 표시장치에 관한 것으로, 유기발광다이오드; 제1 노드와 제2 노드 사이에 형성된 제1 커패시터; 상기 제2 노드와 제3 노드 사이에 형성된 제2 커패시터; 상기 제1 노드에 연결된 게이트전극, 상기 제2 노드에 연결된 소스전극, 및 제4 노드에 연결된 드레인전극을 포함하고 상기 제2 노드를 통해 고전위 구동전압을 공급받는 구동 TFT; 제1 및 제4 기간 동안 상기 제4 노드와 상기 유기 발광 다이오드의 애노드전극 사이의 전류패스를 형성하는 제1 스위치 TFT; 상기 제1 기간과 제2 기간 동안 상기 제1 노드와 상기 제4 노드를 연결하는 제2 스위치 TFT; 제3 기간 동안 데이터전압을 상기 제1 노드에 공급하는 제3 스위치 TFT; 상기 제1 및 제4 기간 동안 상기 제1 노드와 상기 제3 노드를 연결하는 제4 스위치 TFT; 및 상기 제1 및 제2 기간 동안 상기 제1 노드와 상기 제3 노드를 연결하는 제5 스위치 TFT를 구비한다.

대표도 - 도4



명세서

청구범위

청구항 1

애노드전극과 저전위 구동전압이 공급되는 캐소드전극을 포함하는 유기발광다이오드;

제1 노드와 제2 노드 사이에 형성된 제1 커패시터;

상기 제2 노드와 제3 노드 사이에 형성된 제2 커패시터;

상기 제1 노드에 연결된 게이트전극, 상기 제2 노드에 연결된 소스전극, 및 제4 노드에 연결된 드레인전극을 포함하고 상기 제2 노드를 통해 고전위 구동전압을 공급받는 구동 TFT;

제1 및 제4 기간 동안 발생하는 제 n (n 은 양의 정수) 발광제어펄스에 따라 턴-온되어 상기 제4 노드와 상기 유기 발광 다이오드의 애노드전극 사이의 전류패스를 형성하는 제1 스위치 TFT;

상기 제1 기간과 제2 기간 동안 제 $n-1$ 스캔펄스에 따라 턴-온되어 상기 제1 노드와 상기 제4 노드를 연결하는 제2 스위치 TFT;

제3 기간 동안 제 n 스캔펄스에 따라 턴-온되어 데이터전압을 상기 제1 노드에 공급하는 제3 스위치 TFT;

상기 제1 및 제4 기간 동안 상기 제 n 발광제어펄스에 따라 턴-온되어 상기 제1 노드와 상기 제3 노드를 연결하는 제4 스위치 TFT; 및

상기 제1 및 제2 기간 동안 상기 제 $n-1$ 스캔펄스에 따라 턴-온되어 상기 제1 노드와 상기 제3 노드를 연결하는 제5 스위치 TFT를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 제4 기간 동안,

상기 제1 노드에 충전되는 데이터전압 $DATA_{EM}$ 은 상기 제1 커패시터의 정전용량을 ' Cst ', 상기 제2 커패시터의 정전용량을 ' $CVth$ ', 상기 제3 기간 동안 제1 노드에 충전된 데이터전압을 $DATA_{PGM}$, 상기 구동 TFT의 문턱전압을 Vth 라 할 때 아래와 같은 것을 특징으로 하는 유기발광다이오드 표시장치.

$$DATA_{EM} = \frac{Cst}{CVth + Cst} DATA_{PGM} + Vth$$

청구항 3

제 1 항에 있어서,

상기 제1 스위치 TFT는,

상기 제4 노드에 접속된 소스전극, 상기 유기발광다이오드의 애노드전극에 접속된 드레인전극, 및 상기 제 n 발광제어펄스가 공급되는 스캔라인에 접속된 게이트전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 제2 스위치 TFT는

상기 제4 노드에 접속된 소스전극, 상기 제1 노드에 접속된 드레인전극, 및 상기 제 $n-1$ 스캔펄스가 공급되는 스캔라인에 접속된 게이트전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 4 항에 있어서,

상기 제3 스위치 TFT는 상기 제1 노드에 접속된 소스전극, 상기 데이터전압이 공급되는 데이터라인에 접속된 드레인전극, 및 상기 제n 스캔펄스가 공급되는 스캔라인에 접속된 게이트전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 제4 스위치 TFT는 상기 제3 노드에 접속된 소스전극, 상기 제1 노드에 접속된 드레인전극, 및 상기 제n 발광제어펄스가 공급되는 스캔라인에 접속된 게이트전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 제5 스위치 TFT는 상기 제3 노드에 접속된 소스전극, 상기 제1 노드에 접속된 드레인전극, 및 상기 제n-1 스캔펄스가 공급되는 스캔라인에 접속된 게이트전극을 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기발광다이오드 표시장치에 관한 것이다.

배경 기술

[0002] 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들(Flat Panel Display, FPD)이 개발되고 있다. 평판 표시장치는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 전계발광소자(Electroluminescence Device) 등이 있다.

[0003] 전계발광소자는 발광층의 재료에 따라 무기 전계발광소자와 유기발광다이오드소자(Organic Light Emitting Diode, 이하 "OLED"라 함)로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다. 유기발광다이오드 표시장치는 전압구동, 전압보상, 전류구동, 디지털구동, 외부보상 등의 구동방법으로 구동될 수 있다.

[0004] 유기발광다이오드. 형광성 또는 인광성 유기화합물에 전류가 흐르면 빛을 내는 전계발광 현상을 이용해 스스로 빛을 내는 자체 발광형 유기 발광 소자다. 구동 방식에 따라 PM(수동형)과 AM(능동형)으로 나뉘지며 대면적 고 해상도를 위해서는 AM이 적합하다.

[0005] 도 1 및 도 2는 AM 유기발광 다이오드 표시장치의 전형적인 전압 구동형 픽셀 과 구동 신호 파형을 보여 주는 도면들이다.

[0006] 도 1 및 도 2를 참조하면, AM 유기발광다이오드 표시장치의 픽셀들 각각은 데이터라인(DL), 데이터라인(DL)과 교차되는 게이트라인(GL), 스위치 TFT(SW1), 구동 TFT(DR1), 스토리지 커패시터(Cst) 및 OLED를 구비한다.

[0007] 스위치 TFT(SW1)는 게이트라인(GL)으로부터의 스캔펄스(SCAN)에 따라 턴-온되어 데이터라인(DL)과 제1 노드(N1) 사이의 전류패스를 도통시킨다. 데이터 프로그래밍 기간(T1) 동안, 데이터라인(DL)으로부터의 데이터전압

(DATA)은 스위치 TFT(SW1)의 소스전극과 드레인전극, 및 제1 노드(N1)를 경유하여 구동 TFT(DR1)의 게이트단자에 인가된다. 구동 TFT(DR1)는 제1 노드(N1)의 전압에 따라 OLED로 흐르는 전류량을 조절한다. 스토리지 커패시터(Cst)는 제1 노드(N1)의 전압을 유지한다.

[0008] AM 유기발광 다이오드 표시장치에서 픽셀들 각각에 형성되는 구동 TFT(DR1)의 전기적 특성 편차는 비교적 크고 이로 인하여, 휘도 균일도(Uniformity)가 좋지 않고 화질이 저하될 수 있다. 구동 TFT(DR1)의 전기적 특성 편차가 발생하는 원인은 패널의 백플레인(backplane)에 따라서 다르다. 저온폴리실리콘(Low Temperature Poly Silicon, LTPS) 기반의 백플레인을 사용하는 패널에서는 ELA(Excimer Laser Annealing) 공정 편차에 의해 TFT의 특성 편차가 발생하고, 비정질 실리콘(amorphous silicon, a-Si) 기반의 백플레인을 사용하는 패널에서는 공정 편차가 균일하지만 패널을 구동하면서 진행되는 TFT의 열화가 각 픽셀들마다 다르게 진행되어 결국, TFT의 특성 편차가 발생된다. 이러한 TFT의 특성 편차로 인하여, 구동 TFT(DR1)에서 출력되는 전류가 달라지게 된다. 도 1과 같은 픽셀들을 가지는 AM 유기발광다이오드 표시장치의 경우에 구동 TFT(DR1)의 문턱전압(V_{th}) 편차가 0~2V라면, 출력 전류는 최대 83.55%까지 에러율이 발생된다.

발명의 내용

해결 하고자하는 과제

[0009] 본 발명은 구동 TFT의 문턱전압 편차에 관계없이 균일한 휘도로 화질을 구현할 수 있는 유기발광다이오드 표시장치를 제공한다.

과제 해결수단

[0010] 본 발명의 일 양상으로서, 본 발명의 유기발광다이오드 표시장치는 애노드전극과 저전위 구동전압이 공급되는 캐소드전극을 포함하는 유기발광다이오드; 제1 노드와 제2 노드 사이에 형성된 제1 커패시터; 상기 제2 노드와 제3 노드 사이에 형성된 제2 커패시터; 상기 제1 노드에 연결된 게이트전극, 상기 제2 노드에 연결된 소스전극, 및 제4 노드에 연결된 드레인전극을 포함하고 상기 제2 노드를 통해 고전위 구동전압을 공급받는 구동 TFT; 제1 및 제4 기간 동안 발생하는 제 n (n 은 양의 정수) 발광제어펄스에 따라 턴-온되어 상기 제4 노드와 상기 유기 발광 다이오드의 애노드전극 사이의 전류패스를 형성하는 제1 스위치 TFT; 상기 제1 기간과 제2 기간 동안 제 $n-1$ 스캔펄스에 따라 턴-온되어 상기 제1 노드와 상기 제4 노드를 연결하는 제2 스위치 TFT; 제3 기간 동안 제 n 스캔펄스에 따라 턴-온되어 데이터전압을 상기 제1 노드에 공급하는 제3 스위치 TFT; 상기 제1 및 제4 기간 동안 상기 제 n 발광제어펄스에 따라 턴-온되어 상기 제1 노드와 상기 제3 노드를 연결하는 제4 스위치 TFT; 및 상기 제1 및 제2 기간 동안 상기 제 $n-1$ 스캔펄스에 따라 턴-온되어 상기 제1 노드와 상기 제3 노드를 연결하는 제5 스위치 TFT를 구비한다.

효 과

[0011] 본 발명은 상기 픽셀의 회로를 이용하여 구동 TFT의 문턱전압 편차에 관계없이 균일한 휘도로 화질을 구현할 수 있다. 나아가, 본 발명은 구동 TFT의 문턱전압을 저장하기 위한 커패시터를 발광기간에 데이터를 저장하는 스토리지 커패시터로 활용함으로써 발광기간에서의 데이터 전압 유지율(Voltage holding ratio)을 높일 수 있다.

발명의 실시를 위한 구체적인 내용

[0012] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0013] 이하의 설명에서 사용되는 구성요소들의 명칭은 명세서 작성의 용이함을 고려하여 선택된 것으로, 실제 제품의

명칭과는 상이할 수 있다.

- [0014] 도 3 및 도 4를 참조하면, 본 발명의 유기발광다이오드 표시장치는 $M \times N$ (M 및 N 각각은 양의 정수) 개의 픽셀들이 매트릭스 형태로 배치된 표시패널(100), 데이터전압을 데이터라인들(105)에 공급하기 위한 데이터 구동부(102), 데이터라인들(101)과 교차되는 스캔라인들(103)에 스캔펄스(SCAN)와 발광 제어펄스(EM)를 순차적으로 공급하기 위한 스캔 구동부(104), 및 데이터 구동부(102)와 스캔 구동부(104)를 제어하기 위한 타이밍 콘트롤러(105)를 구비한다.
- [0015] 데이터 구동부(102)는 타이밍 콘트롤러(105)로부터 입력되는 디지털 비디오 데이터(RGB)를 감마보상전압으로 변환하여 데이터라인들(101)에 공급한다. 스캔 구동부(104)는 도 4 및 도 5에 도시된 스캔펄스(SCAND)와 발광 제어펄스(EM)를 스캔라인들(103)에 순차적으로 공급한다.
- [0016] 타이밍 콘트롤러(105)는 디지털 비디오 데이터(RGB)를 데이터 구동부(102)에 공급하고 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블신호(Data Enable, DE), 도트 클럭(CLK) 등을 이용하여 데이터 구동부(102)와 스캔 구동부(104)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들(SDC, GDC)을 발생한다.
- [0017] 표시패널(100)의 픽셀들 각각은 도 4와 같이 OLED, 6 개의 TFT들(T1~T5, DT)와 2 개의 커패시터들(Cst, CVth)를 포함한다. TFT들(T1~T5, DT)은 도 4와 같이 p type MOSFET(metal-oxide-semiconductor field-effect transistor)로 구현될 수 있다. TFT들(T1~T5, DT)은 p type MOSFET에 한정되는 것이 아니라 n type MOSFET로 구현될 수 있고, CMOS(complementary metal semiconductor) TFT들로 구현될 수 있다. 이하에서, 도 4 및 도 5를 참조하여 TFT들(T1~T5, DT)이 p type MOSFET로 구현된 예를 중심으로 제n(n 은 양의 정수) 픽셀의 회로 구조와 그 동작을 설명하기로 한다.
- [0018] 도 4 및 도 5를 참조하면, 제n(n 은 양의 정수) 픽셀에는 고전위 구동전압(VDD), 저전위 구동전압(VSS), 제n-1 스캔펄스[SCAN($n-1$)], 제n 스캔펄스[SCAN(n)], 및 제n 발광제어펄스[EM(n)]가 공급된다.
- [0019] 픽셀은 OLED, 구동 TFT(DT), 제1 내지 제5 스위치 TFT(T1~T5), 제1 커패시터(Cst), 및 제2 커패시터(CVth)를 포함한다. 픽셀의 동작은 도 5와 같이 제1 내지 제4 기간으로 나뉘어질 수 있다. 제1 기간(TA)은 제1 노드(N11)와 커패시터들(Cst, CVth)의 전압을 초기화하는 초기화기간(Initial period)이다. 제2 기간(TB)은 구동 TFT(DT)의 문턱전압(Vth)을 감지(sensing)하여 커패시터들(Cst, Cth)에 저장하는 문턱전압 감지 기간(Vth sensing period)이다. 제3 기간(TC)은 데이터전압[DATA(m)]을 제1 노드에 충전하는 데이터 프로그래밍 기간(Data program period)이다. 제4 기간(TD)은 데이터전압[DATA(m)]에 따라 OLED가 발광되는 발광기간(Emission period)이다.
- [0020] OLED의 애노드전극과 캐소드전극 사이에는 다층의 유기 화합물층이 형성된다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. OLED는 구동 TFT(DT)의 제어 하에 공급되는 전류에 따라 제4 기간(TD) 동안 발광한다. OLED의 애노드전극은 제4 노드(N14)에 접속되고 그 캐소드전극은 저전위 전압원(VSS) 또는 기저전압원(GND)에 접속된다.
- [0021] 구동 TFT(DT)는 고전위 전원전압원(VDD)으로부터의 전류를 제4 노드(N14)를 경유하여 유기발광다이오드소자(OLED)에 공급하고, 그 전류를 게이트-소스간 전압으로 제어한다. 구동 TFT(DT)의 게이트전극은 제1 노드(N11)에 접속되고, 그 드레인전극은 제4 노드(N14)에 접속된다. 고전위 구동전압(VDD)은 제2 노드(N12)를 경유하여 구동 TFT(DT)의 소스전극에 인가된다.
- [0022] 제1 스위치 TFT(T1)는 제4 기간(TD) 동안 제n 발광제어펄스[EM(n)]에 따라 턴-온되어 제4 노드(N14)와 OLED의 애노드전극 사이의 전류패스를 도통시킨다. 제1 스위치 TFT(T1)는 제2 기간(TA)과 제4 기간(TD) 동안 오프 상태를 유지한다. 제1 스위치 TFT(T1)의 소스전극은 제4 노드(N14)에 접속되고, 그 드레인전극은 OLED의 애노드전극에 접속된다. 제1 스위치 TFT(T1)의 게이트전극에는 발광제어펄스[EM(n)]이 공급된다.
- [0023] 제2 스위치 TFT(T2)는 제1 및 제2 기간(TA, TB) 동안 제n-1 스캔펄스[SCAN($n-1$)]에 따라 턴-온되어 구동 TFT(DT)의 게이트전극과 드레인전극을 접속시켜 구동 TFT(DT)를 다이오드로 동작시킨다. 제2 스위치 TFT(T2)는 제3 및 제4 기간(TC, TD) 동안 오프 상태를 유지한다. 제2 스위치 TFT(T2)의 소스전극은 제4 노드(N14)를 경유하여 구동 TFT(DT)의 드레인전극에 접속되고, 그 드레인전극은 제1 노드(N11)를 경유하여 구동 TFT(DT)의 게이트전극에 접속된다. 제2 스위치 TFT(T2)의 게이트전극에는 제n-1 스캔펄스[SCAN($n-1$)]가 공급된다.
- [0024] 제3 스위치 TFT(T3)는 제3 기간(TC) 동안 제n 스캔펄스[SCAN(n)]에 따라 턴-온되어 데이터라인(101)을 제1 노드

(N11)에 접속시켜 데이터전압을 제1 노드(N11)에 공급한다. 제3 스위치 TFT(T3)는 제1, 제2 및 제4 기간(TA, TB, TD) 동안 오프 상태를 유지한다. 제3 스위치 TFT(T3)의 소스전극은 제1 노드(N11)에 접속되고, 그 드레인전극은 데이터라인(D1)에 접속된다. 제3 스위치 TFT(T3)의 게이트전극에는 제n 스캔펄스[SCAN(n)]가 공급된다.

[0025] 제4 스위치 TFT(T4)는 제1 및 제4 기간(TA, TD) 동안 제n 발광제어펄스[EM(n)]에 따라 턴-온되어 제2 커패시터(CVth)를 제1 노드(N11)에 접속시킨다. 제4 스위치 TFT(T4)는 제2 및 제3 기간(TB, TC) 동안 오프 상태를 유지한다. 제4 스위치 TFT(T4)의 소스전극은 제3 노드(N13)를 경유하여 제2 커패시터(CVth)에 접속되고, 그 드레인전극은 제1 노드(N11)에 접속된다. 제4 스위치 TFT(T4)의 게이트전극에는 제n 발광제어펄스[EM(n)]가 공급된다.

[0026] 제5 스위치 TFT(T5)는 제1 및 제2 기간(TA, TB) 동안 제n-1 스캔펄스[SCAN(n-1)]에 따라 턴-온되어 제2 커패시터(CVth)를 제1 노드(N11)에 접속시킨다. 제5 스위치 TFT(T5)는 제3 및 제4 기간(TC, TD) 동안 오프 상태를 유지한다. 제5 스위치 TFT(T5)의 소스전극은 제3 노드(N13)를 경유하여 제2 커패시터(CVth)에 접속되고, 그 드레인전극은 제1 노드(N11)에 접속된다. 제5 스위치 TFT(T5)의 게이트전극에는 제n-1 스캔펄스[SCAN(n-1)]가 공급된다.

[0027] 제1 커패시터(Cst)는 제1 기간(TA) 동안 제1 노드(N11)의 전압이 방전되면서 초기화되고, 제2 기간(TB) 동안 구동 TFT(DT)의 소스-드레인간 전압을 저장하여 구동 TFT(DT)의 문턱전압(Vth)을 샘플링한다. 그리고 제1 커패시터(Cst)는 제4 기간(TD) 동안 제1 노드(N11)의 전압 즉, 구동 TFT(DT)의 게이트전압을 일정하게 유지시킨다.

[0028] 제2 커패시터(CVth)는 제1 기간(TA) 동안 제1 노드(N11)에 접속되어 제1 노드(N11)의 전압이 방전되면서 초기화되고, 제2 기간(TB) 동안 구동 TFT(DT)의 소스-드레인간 전압을 저장하여 구동 TFT(DT)의 문턱전압(Vth)을 샘플링한다. 그리고 제2 커패시터(CVth)는 제4 기간(TD) 동안 제1 노드(N11)의 전압을 일정하게 유지시킨다.

[0029] 제n 픽셀의 동작을 도 5의 시간축을 따라 단계적으로 설명하면 다음과 같다.

[0030] 제1 기간(TA) 동안, 제n 발광제어펄스[EM(n)]과 제n-1 스캔펄스[SCAN(n-1)]은 로우 로직 전압으로 발생된다. 제1, 제2, 제4 및 제5 스위치 TFT들(T1, T2, T4, T5)은 제n 발광제어펄스[EM(n)]과 제n-1 스캔펄스[SCAN(n-1)]에 의해 턴-온된다. 제1 기간(TA) 동안, 제1 노드(N11)의 전압(VN11)은 제2 TFT(T2), 제4 노드(N14), 제1 스위치 TFT(T1), 및 OLED를 경유하여 저전위 구동전압원(VSS)으로 방전된다. 따라서, 제1 노드(N11)의 전압은 제1 기간 동안(TA) 저전위 구동전압(VSS)과 가까운 전압까지 낮아진다. OLED는 제1 기간(TA) 동안, 제1 노드(N11)의 전압이 낮아지기 때문에 발광되지 않는다. 제1 기간 동안(TA), OLED를 통해 흐르는 전류는 OLED의 오프 상태에서 흐르는 누설 전류이다. 제1 기간 동안(TA), 제1 및 제2 커패시터들(Cst, CVth)의 전압은 방전된 제1 노드(N11)의 전압(VN11)과 고전위 구동전압(VDD)의 차 전압으로 초기화된다.

[0031] 제2 기간(TB) 동안, 제n-1 스캔펄스[SCAN(n-1)]는 로우 로직 전압을 유지하는 반면, 제n 발광제어펄스[EM(n)]는 하이 로직 전압으로 반전된다. 제1 및 제4 스위치 TFT들(T1, T4)은 제2 기간(TB) 동안 턴-오프된다. 제2 및 제5 스위치 TFT들(T2, T5)은 온 상태를 유지한다. 제2 기간(TB) 동안, 제1 노드(N11)의 전압은 고전위 구동전압(VDD)이 인가되는 제1 및 제2 커패시터들(Cst, CVth)의 전압으로 상승한다. 제2 기간(TB) 동안, 제1 및 제2 커패시터들(Cst, CVth)은 제1 노드(N11)와 제2 노드(N12) 사이에 병렬 접속되어 구동 TFT(DT)의 게이트-소스간 전압을 저장한다.

[0032] 제3 기간(TC) 동안, 제n-1 스캔펄스[SCAN(n-1)]은 하이 로직 전압으로 반전되는 반면, 제n 스캔펄스[SCAN(n)]는 로우 로직 전압으로 반전된다. 제2 및 제5 스위치 TFT들(T2, T5)은 제3 기간(TC) 동안 턴-오프된다. 제3 스위치 TFT(T3)는 제3 기간(TC) 동안, 제n 스캔펄스[SCAN(n)]에 따라 턴-온된다. 제3 기간(TC) 동안, 제1 노드(N11)에는 데이터전압[DATA_(PGM)]이 공급된다.

[0033] 제4 기간(TD) 동안, 제n 스캔펄스[SCAN(n)]는 하이 로직 전압으로 반전되는 반면, 제n 발광제어펄스[EM(n)]는 로우 로직 전압으로 반전된다. 제3 스위치 TFT(T3)는 제4 기간(TD) 동안 턴-오프된다. 제1 및 제4 스위치 TFT들(T1, T4)은 제4 기간(TD) 동안 제n 발광제어펄스[EM(n)]에 따라 턴-온되어 도 7과 같은 회로를 구성한다. 제4 기간(TD) 동안, 구동 TFT(DT)는 자신의 게이트전압 즉, 데이터전압[DATA_(EM)]에 따라 OLED로 흐르는 전류(I_{OLED})를 조절한다. 따라서, OLED는 제4 기간(TD) 동안 발광될 수 있다. 제4 기간(TD) 동안, 제1 노드(N11) 전압 즉, 데이터전압[DATA_(EM)]은 아래의 수학적 식 1과 같다.

수학식 1

$$DATA_{EM} = \frac{Cst}{CVth + Cst} DATA_{PGM} + Vth$$

[0034]

[0035] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위 내에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명은 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0036]

도 1 및 도 2는 AM 유기발광 다이오드 표시장치의 전형적인 전압 구동형 픽셀 과 구동 신호 파형을 보여 주는 도면들이다.

[0037]

도 3은 본 발명의 실시예에 따른 유기발광 다이오드 표시장치를 보여 주는 블록도이다.

[0038]

도 4는 도 3에 도시된 표시패널의 픽셀 회로를 보여 주는 회로도이다.

[0039]

도 5는 도 4에 도시된 픽셀의 구동 신호들을 보여 주는 파형도이다.

[0040]

도 6은 문턱전압 감지기간 동안 도 4에 도시된 픽셀 회로의 동작을 보여 주는 회로도이다.

[0041]

도 7은 발광기간 동안 도 5에 도시된 픽셀 회로의 동작을 보여 주는 회로도이다.

[0042]

< 도면의 주요 부분에 대한 부호의 설명 >

[0043]

100 : 표시패널

102 : 데이터 구동부

[0044]

104 : 스캔 구동부

105 : 타이밍 콘트롤러

[0045]

OLED : 유기발광다이오드

Cst, CVth : 커패시터

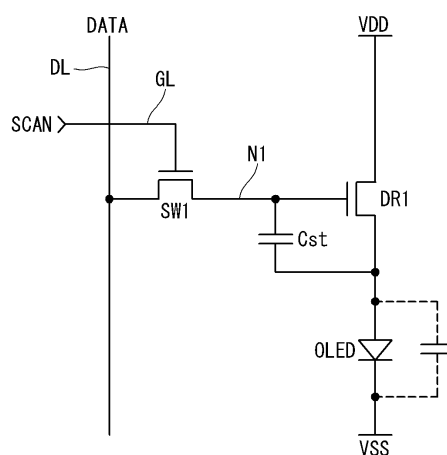
[0046]

DT : 구동 TFT

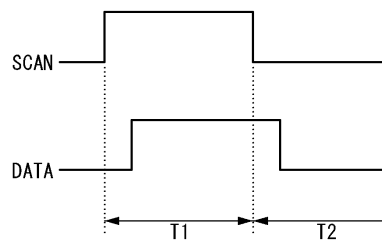
T1~T5 : 스위치 TFT

도면

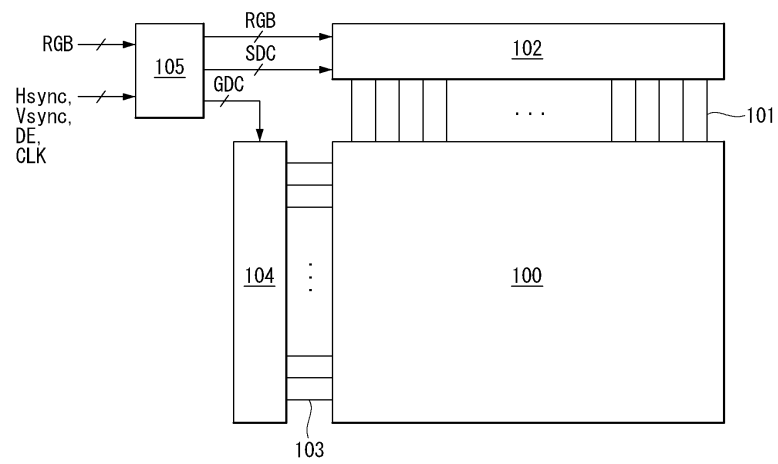
도면1



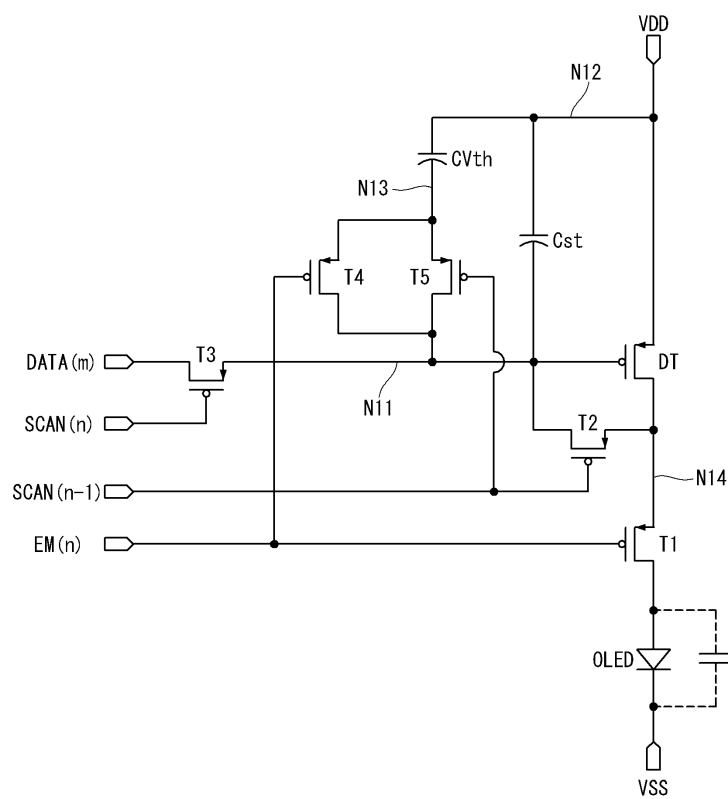
도면2



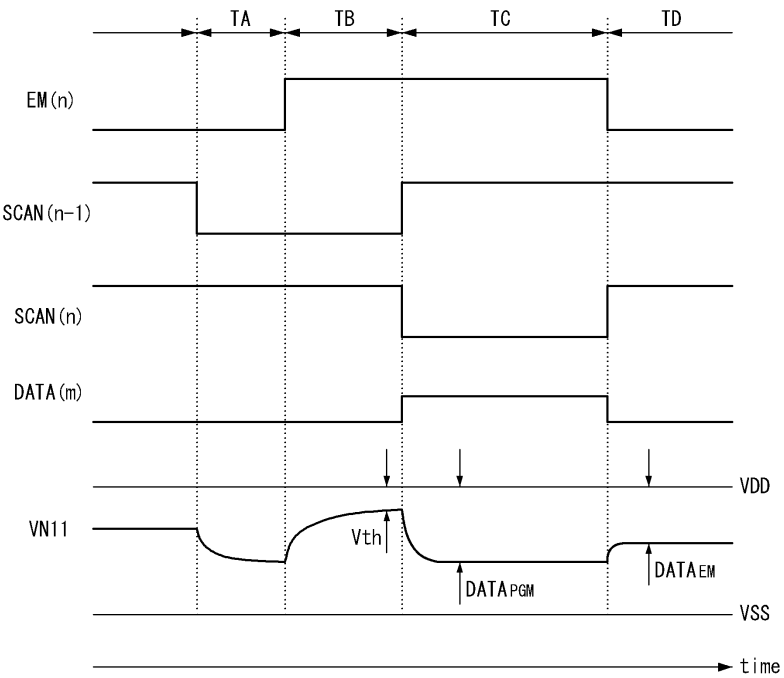
도면3



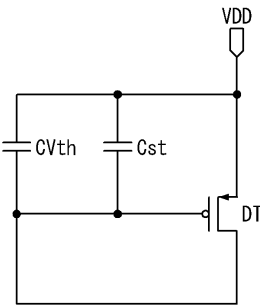
도면4



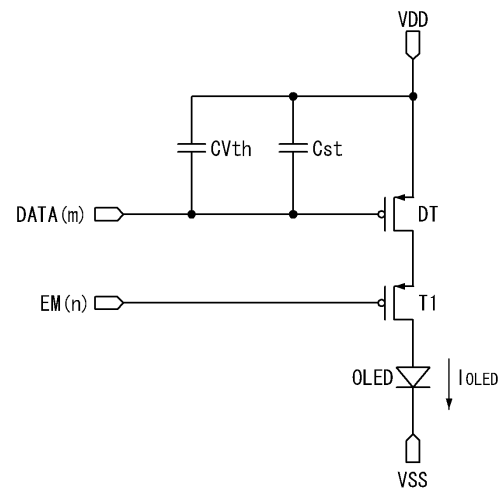
도면5



도면6



도면7



专利名称(译)	标题：OLED显示器件		
公开(公告)号	KR101623596B1	公开(公告)日	2016-05-24
申请号	KR1020090131988	申请日	2009-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HA WON KYU 하원규 LEE HYUN HAENG 이현행		
发明人	하원규 이현행		
IPC分类号	G09G3/20 G09G3/30 G09G3/32 H01L51/50		
CPC分类号	G09G3/30 G09G3/32 H01L29/749 H01L51/5056 H01L51/5088 H01L51/5092 H01L2924/13069		
其他公开文献	KR1020110075517A		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示器本发明涉及有机发光二极管显示器，更具体地说，在第一节点和第二节点之间形成第一电容器；在第二节点和第三节点之间形成第二电容器；接收驱动TFT包括连接到所述第一栅电极，连接到被连接到所述第一节点和第四节点的第二节点的源电极的漏电极，并提供经由所述第二节点的高电位驱动电压；第一开关TFT，用于在第一和第四周期期间在第四节点和有机发光二极管的阳极之间形成电流路径；在第一时段和第二时段期间连接第一节点和第四节点的第二开关TFT；第三开关TFT，用于在第三时段期间向第一节点提供数据电压；第四开关TFT，在第一和第四周期期间连接第一节点和第三节点；以及第五开关TFT，用于在第一和第二周期期间连接第一节点和第三节点。

