



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년09월23일
(11) 등록번호 10-0859424
(24) 등록일자 2008년09월16일

(51) Int. Cl.

G09G 3/30 (2006.01)

(21) 출원번호 10-2002-0030388

(22) 출원일자 2002년05월30일

심사청구일자 2007년05월30일

(65) 공개번호 10-2002-0092220

(43) 공개일자 2002년12월11일

(30) 우선권주장

JP-P-2001-00161890 2001년05월30일 일본(JP)

(56) 선행기술조사문헌

US5952789A

EP1061497A1

전체 청구항 수 : 총 20 항

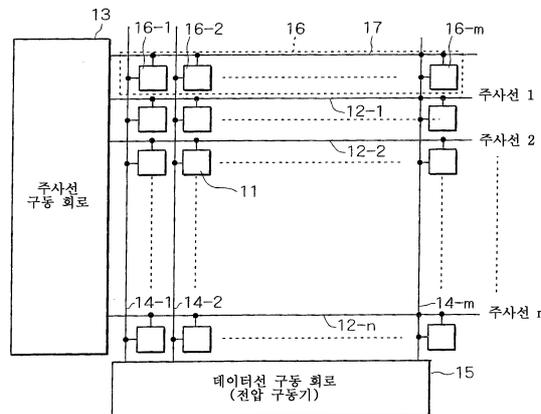
심사관 : 박부식

(54) 능동 매트릭스형 디스플레이 장치, 능동 매트릭스형 유기전자발광 디스플레이 장치, 및 그 구동 방법

(57) 요약

능동 매트릭스형 유기 EL 디스플레이 장치에서, 기록 전류를 상쇄하는 방향의 전류를 데이터선에 공급하기 위한 전류 바이어스 회로가 각 데이터선을 위해 제공된다. 전류 바이어스 회로는 공급된 전류를 전압의 형태로 변환하기 위하여 전류의 형태로 공급될 구동 전류값의 정보가 공급된 변환 유닛; 변환 유닛에 의한 변환에 의해 얻어진 전압을 보유하기 위한 보유 유닛; 및 이 보유 유닛에 의해 보유된 전압을 전류로 변환하고 전류를 구동 전류로서 데이터선에 공급하기 위한 구동 유닛을 포함한다. 이 전류 바이어스 회로는 바이어스 전류로서, 각 데이터선을 통한 휘도 데이터 전류를 상쇄하는 방향으로 구동 전류를 공급하고, 바이어스 전류값은 데이터선들 사이에서 변화되는 것이 방지된다. 따라서, 블랙 데이터를 포함한 저 휘도 데이터의 고속 기록이 실현될 수 있고, 블랙 플로팅(black floating)이 없는 화상이 디스플레이될 수 있다.

대표도 - 도8



특허청구의 범위

청구항 1

능동 매트릭스형 디스플레이 장치에 있어서,

매트릭스 방식으로 화소 회로들을 배열하여 형성된 화소 유닛으로서, 상기 화소 회로들 각각은 흐르는 전류에 따라 휘도가 변화하는 전기 광학 소자를 갖는, 상기 화소 유닛;

데이터선을 경유하여 상기 화소 회로들 각각에 휘도에 대응하는 크기의 기록 전류(writing current)를 공급하여 휘도 데이터를 기록하기 위한 데이터선 구동 회로; 및

상기 기록 전류를 상쇄하는 방향의 구동 전류를 상기 데이터선에 공급하기 위해, 각 데이터선에 제공된 전류 구동 회로를 포함하고,

상기 전류 구동 회로는:

상기 공급된 전류를 전압의 형태로 변환하기 위해, 전류의 형태로 공급되는 구동 전류값의 정보가 공급되는 변환 유닛;

상기 변환 유닛에 의한 변환에 의해 얻어진 전압을 보유하기 위한 보유 유닛; 및

상기 보유 유닛에 의해 보유된 전압을 전류로 변환하고, 이 변환된 전류를 상기 구동 전류로서 데이터선에 공급하기 위한 구동 유닛을 포함하는, 능동 매트릭스형 디스플레이 장치.

청구항 2

제 1 항에 있어서,

상기 변환 유닛은, 제 1 절연 게이트 전계 효과 트랜지스터의 드레인 및 게이트가 전기적으로 단락되는 상태에서 전류의 형태로 상기 구동 전류값의 정보가 공급됨으로써, 그 소스와 게이트 사이에 전압을 발생시키기 위한 상기 제 1 절연 게이트 전계 효과 트랜지스터를 포함하고;

상기 보유 유닛은 상기 제 1 절연 게이트 전계 효과 트랜지스터의 게이트와 소스 사이에서 발생된 전압을 보유하기 위한 커패시터를 포함하고;

상기 구동 유닛은 상기 커패시터에 의해 보유된 전압에 기초하여 상기 데이터선에 상기 구동 전류를 공급하기 위한 제 2 절연 게이트 전계 효과 트랜지스터를 포함하는, 능동 매트릭스형 디스플레이 장치.

청구항 3

제 2 항에 있어서,

상기 변환 유닛은 상기 구동 전류값의 정보를 전류의 형태로 상기 제 1 절연 게이트 전계 효과 트랜지스터에 선택적으로 공급하기 위한 제 1 스위칭 소자를 포함하고,

상기 보유 유닛은 상기 제 1 절연 게이트 전계 효과 트랜지스터의 소스와 게이트 사이에서 발생된 전압을 상기 커패시터에 선택적으로 공급하고, 상기 제 1 스위칭 소자에 앞서 비도전 상태가 되는 제 2 스위칭 소자를 포함하는, 능동 매트릭스형 디스플레이 장치.

청구항 4

제 2 항에 있어서,

상기 제 1 절연 게이트 전계 효과 트랜지스터와 상기 제 2 절연 게이트 전계 효과 트랜지스터는 동일한 트랜지스터인, 능동 매트릭스형 디스플레이 장치.

청구항 5

제 2 항에 있어서,

상기 제 1 절연 게이트 전계 효과 트랜지스터와 상기 제 2 절연 게이트 전계 효과 트랜지스터는 서로 인접하게

배치된 2개의 상이한 트랜지스터들인, 능동 매트릭스형 디스플레이 장치.

청구항 6

제 1 항에 있어서,

상기 구동 전류값의 정보는 상기 데이터선을 경유하여 상기 전류 구동 회로에 공급되는, 능동 매트릭스형 디스플레이 장치.

청구항 7

제 1 항에 있어서,

상기 구동 전류값의 정보는 어떠한 데이터도 상기 화소 회로들에 기록되지 않는 기간 동안 상기 전류 구동 회로에 공급되는, 능동 매트릭스형 디스플레이 장치.

청구항 8

제 1 항에 있어서,

2개의 상기 데이터선 구동 회로들이 각 데이터선에 제공되고, 하나의 데이터선 구동 회로가 상기 데이터선을 구동하는 동안, 나머지 데이터선 구동 회로는 화상 정보를 캡처(capture)하고,

2개의 상기 전류 구동 회로들이 각 데이터선에 제공되고, 상기 2개의 전류 구동 회로들이 휘도 데이터 기록 기간 동안 상기 두 개의 데이터선 구동 회로들의 동작들과 동기하여 동작하는, 능동 매트릭스형 디스플레이 장치.

청구항 9

제 1 항에 있어서,

상기 데이터선 구동 회로는 디스플레이되는 휘도 데이터에 상기 구동 전류의 값을 부가함으로써 얻어진 기록 전류를 상기 데이터선에 공급하는, 능동 매트릭스형 디스플레이 장치.

청구항 10

매트릭스 방식으로 전류 기록형 화소 회로들을 배열하여 형성된 화소 유닛으로서, 상기 화소 회로들 각각은 흐르는 전류에 따라 그 휘도를 변화시키는 전기 광학 소자를 디스플레이 장치로서 사용하는 상기 화소 유닛; 데이터선을 경유하여 상기 화소 회로들 각각에 휘도에 대응하는 크기의 기록 전류를 공급하여, 휘도 데이터를 기록하기 위한 데이터선 구동 회로; 및, 상기 기록 전류를 상쇄하는 방향으로 구동 전류를 상기 데이터선에 공급하기 위해 각 데이터선에 제공된 전류 구동 회로를 포함하는, 능동 매트릭스형 디스플레이 장치의 구동 방법에 있어서,

상기 전류 구동 회로에는 상기 휘도 데이터가 상기 화소 회로들에 기록되지 않는 기간 동안, 전류의 형태로 공급되는 상기 구동 전류값의 정보가 공급되고, 상기 전류 구동 회로는 상기 전류를 전압의 형태로 보유하며,

후속하여, 상기 보유 전압에 대응하는 전류는 상기 휘도 데이터가 상기 화소 회로들에 기록될 때, 상기 전류 구동 회로로부터의 상기 구동 전류로서 상기 데이터선에 공급되는 것을 특징으로 하는, 능동 매트릭스형 디스플레이 장치 구동 방법.

청구항 11

능동 매트릭스형 유기 전자 발광 디스플레이 장치에 있어서,

매트릭스 방식으로 화소 회로들을 배열하여 형성된 화소 유닛으로서, 상기 화소 회로들 각각은 제 1 전극, 제 2 전극 및 상기 제 1 전극과 제 2 전극 사이의 발광층을 포함하는 유기층을 갖는 유기 전자 발광 소자를 포함하는, 상기 화소 유닛;

데이터선을 경유하여 상기 화소 회로들 각각에 휘도에 대응하는 크기의 기록 전류를 공급하여 휘도 데이터를 기록하기 위한 데이터선 구동 회로; 및

상기 기록 전류를 상쇄하는 방향으로 구동 전류를 상기 데이터선에 공급하기 위해, 각 데이터선에 제공된 전류 구동 회로를 포함하고;

상기 전류 구동 회로는,

상기 공급된 전류를 전압의 형태로 변환하기 위해, 전류의 형태로 공급되는 구동 전류값의 정보가 공급되는 변환 유닛;

상기 변환 유닛에 의한 변환에 의해 얻어진 전압을 보유하기 위한 보유 유닛; 및

상기 보유 유닛에 의해 보유된 전압을 전류로 변환하고, 이 변환된 전류를 상기 구동 전류로서 데이터선에 공급하기 위한 구동 유닛을 포함하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 12

제 11 항에 있어서,

상기 변환 유닛은 제 1 절연 게이트 전계 효과 트랜지스터의 드레인 및 게이트가 전기적으로 단락되는 상태에서 상기 전류의 형태로 상기 구동 전류값의 정보가 공급됨으로써, 그 소스와 게이트 사이에 전압을 발생시키기 위한 상기 제 1 절연 게이트 전계-효과 트랜지스터를 포함하고;

상기 보유 유닛은 상기 제 1 전계 효과 트랜지스터의 게이트와 소스 사이에 발생된 전압을 보유하기 위한 커패시터를 포함하고;

상기 구동 유닛은 상기 커패시터에 의해 보유된 전압에 기초하여 상기 데이터선에 상기 구동 전류를 공급하기 위한 제 2 절연 게이트 전계 효과 트랜지스터를 포함하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 13

제 12 항에 있어서,

상기 변환 유닛은 상기 전류의 형태로 상기 구동 전류값의 정보를 상기 제 1 절연 게이트 전계 효과 트랜지스터에 선택적으로 공급하기 위한 제 1 스위칭 소자를 포함하고,

상기 보유 유닛은 상기 제 1 절연 게이트 전계 효과 트랜지스터의 소스와 게이트 사이에서 발생된 전압을 상기 커패시터에 선택적으로 공급하고, 상기 제 1 스위칭 소자에 앞서 비도전 상태가 되는 제 2 스위칭 소자를 포함하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 14

제 12 항에 있어서,

상기 제 1 절연 게이트 전계 효과 트랜지스터와 상기 제 2 절연 게이트 전계 효과 트랜지스터는 동일한 트랜지스터인, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 15

제 12 항에 있어서,

상기 제 1 절연 게이트 전계 효과 트랜지스터와 상기 제 2 절연 게이트 전계 효과 트랜지스터는 서로 인접하게 배치된 2개의 상이한 트랜지스터들인, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 16

제 11 항에 있어서,

상기 구동 전류값의 정보는 상기 데이터선을 경유하여 상기 전류 구동 회로에 공급되는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 17

제 11 항에 있어서,

상기 구동 전류값의 정보는 어떤 데이터도 상기 화소 회로들에 기록되지 않는 기간 동안 상기 전류 구동 회로에 공급되는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 18

제 11 항에 있어서,

2개의 상기 데이터선 구동 회로들이 각 데이터선에 제공되고, 하나의 데이터선 구동 회로가 상기 데이터선을 구동하는 동안, 나머지 데이터선 구동 회로는 화상 정보를 캡처하고,

상기 2개의 전류 구동 회로들이 각 데이터선에 제공되고, 상기 2개의 전류 구동 회로들이 휘도 데이터 기록 기간 동안 상기 2개의 데이터선 구동 회로들의 동작들과 동기하여 동작하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 19

제 11 항에 있어서,

상기 데이터선 구동 회로는 디스플레이되는 휘도 데이터에 상기 구동 전류의 값을 부가함으로써 얻어진 전류를 상기 데이터선에 공급하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치.

청구항 20

매트릭스 방식으로 전류 기록형 화소 회로들을 배열하여 형성된 화소 유닛으로서, 상기 화소 회로들 각각은 흐르는 전류에 따라 그 휘도를 변화시키는 전기 광학 소자를 디스플레이 장치로서 사용하는 상기 화소 유닛; 데이터선을 경유하여 상기 화소 회로들 각각에 휘도에 대응하는 크기의 기록 전류를 공급하여, 휘도 데이터를 기록하기 위한 데이터선 구동 회로; 및, 상기 기록 전류를 상쇄하는 방향으로 구동 전류를 상기 데이터선에 공급하기 위해 각 데이터선에 제공된 전류 구동 회로를 포함하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치의 구동 방법에 있어서,

상기 전류 구동 회로에는 상기 휘도 데이터가 상기 화소 회로들에 기록되지 않는 기간 동안 전류의 형태로 공급되는 구동 전류값의 정보가 공급되고, 상기 전류 구동 회로는 상기 전류를 전압의 형태로 보유하며,

후속하여, 상기 보유 전압에 대응하는 전류는 상기 휘도 데이터가 상기 화소 회로들에 기록될 때, 상기 전류 구동 회로로부터의 상기 구동 전류로서 상기 데이터선에 공급되는 것을 특징으로 하는, 능동 매트릭스형 유기 전자발광 디스플레이 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <26> 본 발명은 각 화소 내에 능동 소자를 가지고, 능동 소자에 의해 화소 유닛에서 디스플레이를 제어하는 능동 매트릭스형 디스플레이 장치 및 그 구동 방법에 관한 것이며, 특히, 전류의 흐름에 따라 휘도가 변화하는 전기광학 소자(electrooptic device)를 사용하는 능동 매트릭스형 디스플레이 장치, 전기광학 소자로서 유기 재료 전자발광(하기에 유기 EL(전자발광)로 기술됨) 소자를 사용한 능동 매트릭스형 유기 EL 디스플레이 장치, 및 그 구동 방법에 관한 것이다.
- <27> 화소의 디스플레이 소자로서 액정 셀을 사용한 액정 디스플레이는, 예컨대, 매트릭스 방식으로 배열된 다수의 화소들을 가지며, 디스플레이되는 화상 정보에 따라 각 화소 내의 광 강도를 제어하여, 화상 디스플레이를 위한 구동에 영향을 미친다. 동일한 디스플레이 구동은 화소의 디스플레이 소자 등으로서 유기 EL 소자를 사용하는 유기 EL 디스플레이에 의해 영향을 받는다.
- <28> 유기 EL 디스플레이는 소위 화소의 디스플레이 장치로서 발광 소자를 사용하는 소위 자기 발광형 디스플레이(self luminous type display)이기 때문에, 그러나, 백라이트(backlight)를 필요로 하지 않고, 화상들의 더 높은 시인성(visibility), 및 액정 디스플레이에 비해 더 높은 응답 속도와 같은 장점을 가진다. 또한, 각 발광 소자의 휘도는 전류값에 의해 제어된다. 즉, 유기 EL 소자가 전류 제어형이므로, 유기 EL 디스플레이는 전압 제어형의 액정 디스플레이 등과 크게 상이하다.

- <29> 액정 디스플레이에 관하여, 유기 EL 디스플레이는 그 구동 방법으로서 수동 매트릭스 방법, 및 능동 매트릭스 방법을 사용한다. 전자는 단순한 구성을 갖지만, 그러나, 전자는 큰 고해상도 디스플레이를 실현하기에 어렵다는 문제점들이 있다. 따라서, 능동 소자, 예컨대 화소 내에 배치된 절연 게이트 전계 효과 트랜지스터(통상적으로 박막 트랜지스터; TFT)에 의해 화소 내의 발광 장치를 통해 흐르는 전류를 제어하는, 능동 매트릭스 방법이 최근에 활발히 개발되어 왔다.
- <30> 도 1은 능동 매트릭스형 유기 EL 디스플레이(더욱 상세한 설명을 위해, U.S. 특허 5,684,365 호 및 일본 특개평 제 8-234683 호를 참조) 내의 화소 회로(단위 화소의 회로)의 종래의 예를 도시한다.
- <31> 도 1로부터 명확한 바와 같이, 종래의 예에 따른 화소 회로는 양의 전력 공급원(Vdd)에 접속된 애노드를 갖는 유기 EL 소자(101), 유기 EL 소자(101)의 캐소드에 접속된 드레인 및 접지(하기에, "접지된(grounded)"으로 기술됨)에 접속된 소스를 갖는 TFT(102), TFT(102)의 게이트와 접지 사이에 접속된 커패시터(103), 및 TFT(102)의 게이트에 접속된 드레인, 데이터 라인(106)에 접속된 소스, 및 주사선(105)에 접속된 게이트를 갖는 TFT(104)를 포함한다.
- <32> 유기 EL 소자가 많은 경우들에서 정류 특성을 갖기 때문에, 유기 EL 소자는 OLED(유기 발광 다이오드(Organic Light Emitting Diode))로 칭해질 수 있다. 그러므로, 도 1 및 다른 도면들에서, 다이오드의 심볼은 OLED로서 유기 EL 소자를 나타내도록 사용된다. 그러나, 다음의 설명에서는 정류 특성이 OLED를 필수적으로 필요로 하는 것은 아니다.
- <33> 이와 같이 형성된 화소 회로의 동작은 다음과 같다. 먼저, 주사선(105)의 전위가 선택 상태(이러한 경우 고 레벨)로 되고, 기록 전위(Vw)가 데이터선(106)에 인가되는 경우, TFT(104)가 도전되고, 커패시터(103)는 충전 또는 방전되므로, TFT(102)의 게이트 전위는 기록 전위(Vw)가 된다. 다음에, 주사선(105)의 전위가 비선택 상태(이러한 경우 저레벨)로 되고, TFT(102)는 주사선(105)으로부터 전기적으로 단절되며, TFT(102)의 게이트 전위는 커패시터(103)에 의해 안정하게 보유된다.
- <34> TFT(102) 및 OLED(101)을 통해 흐르는 전류는 TFT(102)의 게이트-소스 전압(Vgs)에 대응하는 값으로 추정하고, OLED(101)는 전류값에 대응하는 휘도로 발광을 계속한다. 주사선(105)을 선택하여 데이터 선(106)에 공급된 화소 휘도 데이터의 내부에 전송하는 동작은 하기에 "기록(writing)"으로 칭해질 것이다. 상술한 바와 같이, 도 1에 도시된 화소 회로가 전위(Vw)를 기록하는 경우, OLED(101)는 다음 기록까지 일정한 휘도로 발광을 계속한다.
- <35> 능동 매트릭스형 디스플레이 장치(유기 EL 디스플레이)는 도 2에 도시된 바와 같은 매트릭스 방식으로 다수의 이러한 화소 회로들(하기에, 간단히 화소들로 기술될 수 있음)을 배열하고, 데이터선들(115-1 내지 115-m)을 통해 전압 구동형 데이터선 구동 회로(전압 구동기(114)로부터 기록을 반복하여 주사선 구동 회로(113)에 의해 연속하여 주사선들(112-1 내지 112-n)을 선택함으로써 형성될 수 있다. 이러한 경우의 M 행들 및 n 열들의 화소 배열이 도시된다. 물론, 이러한 경우, 데이터선들의 수는 m이고, 주사선들의 수는 n이다.
- <36> 수동 매트릭스형 디스플레이 장치의 각 발광 장치는 발광 소자가 선택되는 순간에만 발광하지만, 능동 매트릭스형 디스플레이 장치의 발광 소자는 기록이 완료된 후에도 발광을 계속한다. 이와 같이, 능동 매트릭스형 디스플레이 장치는 수동 매트릭스형 디스플레이 장치에 비해 발광 소자의 피크 전류 및 피크 휘도를 능동 매트릭스형 디스플레이 장치가 감소시킬 수 있다는 점에서 매우 높은 해상도 디스플레이로 사용하는데 특히 유리하다.
- <37> 능동 매트릭스형 유기 EL 디스플레이에서, 유리 기판 상에 형성된 TFT(박막 전계 효과 트랜지스터)는 통상적으로 능동 소자로 사용된다. 그러나, TFT를 형성하기 위해 사용된 폴리실리콘 및 비정질 실리콘이 단결정 실리콘에 비해 결정성이 열악하고, 도전 기구의 제어성이 열악하므로, 형성된 TFT는 특성의 큰 변화를 갖는다는 것으로 알려져 있다.
- <38> 폴리실리콘 TFT가 비교적 큰 유리 기판 상에 형성되는 경우, 특히, 폴리실리콘 TFT가 유리 기판의 열적 변형과 같은 문제점들을 회피하기 위해, 통상적으로 비정질 실리콘막의 형성 후에 레이저 어닐링 방법에 의해 결정화된다. 그러나, 큰 유리 기판에 균일한 레이저 에너지로 조사하는 것이 어려우므로, 폴리실리콘의 결정화 상태는 기판 내의 위치에 따라 변화된다. 결과적으로, 동일한 기판 상에 형성된 TFT들의 임계값(Vth)은 어떤 경우에 화소마다 수백 mV, 또는 1V 이상으로 변화될 수 있다.
- <39> 이러한 경우, 동일한 전위(Vw)가 다른 화소들에 기록되는 경우에도, 예컨대, TFT들의 임계값(Vth)은 화소마다

변화한다. 이것은 OLED(유기 EL 소자)를 통해 흐르는 전류(Ids)에 화소마다 큰 변화를 초래하므로, 원하는 값으로부터 전류(Ids)의 편이를 초래한다. 그러므로, 디스플레이로서 높은 화질을 기대할 수 없다. 이것은 임계값(Vth)의 변화뿐만 아니라 캐리어 이동도(μ) 등의 변화에 대해서도 마찬가지이다.

<40> 이러한 문제점을 개선하기 위해, 본 발명자는 예로서(국제 특허 번호 제 W001/06484호 참조) 도 3에 도시된 전류 기록형 화소 회로를 제안하였다.

<41> 도 3으로부터 명확한 바와 같이, 전류 기록형 화소 회로는: 양의 전원(Vdd)에 접속된 애노드를 갖는 OLED(121); OLED(121)의 캐소드에 접속된 드레인 및 접지된 소스를 갖는 N 채널 TFT(122); TFT(122)의 게이트와 접지 사이에 접속된 커패시터(123); 데이터선(128)에 접속된 드레인 및 주사선(127)에 접속된 게이트를 갖는 P 채널 TFT(124); TFT(124)의 소스에 접속된 드레인 및 접지된 소스를 갖는 N 채널 TFT(125); 및 TFT(125)의 드레인에 접속된 드레인, TFT(122)의 게이트에 접속된 소스, 및 주사선(127)에 접속된 게이트를 갖는 P 채널 TFT(126)를 포함한다.

<42> 이와 같이 형성된 화소 회로는 다음 관점에서 도 1에 도시된 화소 회로와 크게 상이하다: 도 1에 도시된 화소 회로의 경우에서, 휘도 데이터는 진압 형태로 화소에 공급되고, 반면에, 도 3에 도시된 화소 회로의 경우에는, 휘도 데이터가 전류의 형태로 화소에 공급된다.

<43> 먼저, 휘도 데이터가 기록되는 경우, 주사선(127)이 선택 상태(이러한 경우, 저레벨)가 되고, 휘도 데이터에 대응하는 전류(Iw)는 데이터선(128)을 통과한다. 전류(Iw)는 TFT(124)를 통해 TFT(125)로 흐른다. 이러한 경우, Vgs를 TFT(125)에서 발생한 게이트-소스 전압이 된다. TFT(125)의 게이트와 드레인 간의 단락 회로 때문에, TFT(125)는 포화 영역에서 동작한다.

<44> 이와 같이, MOS 트랜지스터의 이미 공지된 식에 따라 다음이 성립한다:

<45>
$$I_w = \mu_1 C_{ox1} W_1 / L_1 / 2 (V_{gs} - V_{th1})^2 \dots (1)$$

<46> 식(1)에서, Vth1은 TFT(125)의 임계값이고; μ_1 은 TFT(125)의 캐리어 이동도이고; Cox1은 TFT(125)의 단위 영역 당 게이트 커패시턴스이고; W1은 TFT(125)의 채널폭이고; L1은 TFT(125)의 채널 길이이다.

<47> 그 후에, OLED(121)를 통해 흐르는 전류를 Idrv라고 하면, 전류(Idrv)의 전류값은 OLED(121)과 직렬로 접속된 TFT(122)에 의해 제어된다. 도 3에 도시된 화소 회로에서, TFT(122)의 게이트-소스 전압은 식(1)의 Vgs와 일치하고, 따라서, TFT(122)는 포화 영역에서 동작한다고 가정하면,

<48>
$$I_{drv} = \mu_2 C_{ox2} W_2 / L_2 / 2 (V_{gs} - V_{th2})^2 \dots (2)$$

<49> 부수적으로, 포화 영역의 MOS 트랜지스터의 동작을 위한 조건은 통상적으로 다음과 같이 공지된다:

<50>
$$|V_{ds}| > |V_{gs} - V_t| \dots (3)$$

<51> 식(2) 및 식(3)의 파라미터들의 의미는 식(1)과 동일하다. TFT(125) 및 TFT(122)가 작은 화소 내에서 서로 인접하여 형성되기 때문에, 실제로 $\mu_1 = \mu_2$, Cox1 = Cox2, 및 Vth1 = Vth2인 것으로 고려될 수 있다. 그 후에, 다음은 식(1) 및 식(2)으로부터 쉽게 유도된다:

<52>
$$I_{drv} / I_w = (W_2 / W_1) / (L_2 / L_1) \dots (4)$$

<53> 특히, 캐리어 이동도(μ)의 자체 값, 단위 영역 당 게이트 커패시턴스(Cox), 및 임계값(Vth)이 패널 표면 내에서 또는 패널마다 변화하는 경우에도, OLED(121)를 통해 흐르는 전류(Idrv)는 기록 전류(Iw)에 정확히 비례하고, 따라서, OLED(121)의 발광 휘도가 정확하게 제어될 수 있다. 특히, 설계가 W2 = W1 및 L2 = L1와 같이 이루어지는 경우, 예컨대, Idrv/Iw = 1, 즉, 기록 전류(Iw) 및 OLED(121)를 통해 흐르는 전류(Idrv)는 TFT 특성들의 변화들과 상관없이 동일한 값이다.

<54> 도 4는 전류 기록형 화소 회로의 또다른 회로의 예를 도시하는 도면이다. 본 회로의 예에 따라 화소 회로는 도 3에 도시된 회로의 예에 따라 화소 회로로부터 트랜지스터 도전형(N 채널/P 채널)의 관점에서 상반된 관계에 있다. 특히, 도 3의 N 채널 TFT(122, 125)은 P 채널 TFT(132, 135)로 대체되고, 도 3의 P 채널 TFT(124, 126)은 N 채널 TFT(134, 136)로 대체된다. 전류의 흐름 방향 등은 또한 상이하다. 그러나, 동작 원리들은 정확히 동일하다.

<55> 능동 매트릭스형 유기 EL 디스플레이 장치는, 도 3 및 도 4에 도시된 바와 같이 매트릭스 방식으로, 상술한 전

류 기록형 화소 회로들을 배열함으로써 형성될 수 있다. 도 5는 능동 매트릭스형 유기 EL 디스플레이 장치의 구성의 예를 도시한다.

<56> 도 5에서, 주사선들(142-1 내지 142-n)은 m 열들 x n 행들의 수에 대응하는 전류 기록형 화소 회로들(141)의 각 행들에 대해 하나씩 배열되고, 매트릭스 방식으로 배치된다. 도 3의 TFT(124)의 게이트(또는 도 4의 TFT(134)의 게이트) 및 도 3의 TFT(126)의 게이트(또는 도 4의 TFT(136)의 게이트)는 각 화소마다 주사선(142-1 내지 142-n)에 접속된다. 주사선들(124-1 내지 142-n)은 주사선 구동 회로(143)에 의해 순차로 구동된다.

<57> 데이터선들(144-1 내지 144-m)은 화소 회로들(141)의 열들 각각에 대해 하나씩 배열된다. 데이터선들(144-1 내지 144-m)의 각각의 한 단부는 전류 구동형 데이터선 구동 회로(전류 구동기(CS))(145)의 각 열의 출력 단자에 접속된다. 데이터선 구동 회로(145)는 데이터선들(144-1 내지 144-m)을 통해 각 화소들에 휘도 데이터를 기록한다.

발명이 이루고자 하는 기술적 과제

<58> 전류 값의 형태로 휘도 데이터가 공급된 이러한 회로는, 즉, 도 3 또는 도 4에 도시된 바와 같이 전류 기록형 화소 회로가 화소 회로로서 사용되는 경우, 낮은 휘도 데이터를 기록하는데 어렵다는 문제점이 있다. 낮은 휘도 데이터를 블랙에 극히 가깝게 기록할 때, 0에 아주 가까운 매우 작은 전류가 기록된다. 이러한 경우, 도 3의 회로의 예에서, TFT(125)의 임피던스는 높아지고, 높은 기생 커패시턴스를 갖는 데이터선의 전위가 안정화되는데 시간이 오래 걸린다. 이것은 도 5의 데이터선 구동 회로(145)의 내부 동작에 대해서도 참이다. 그러므로, 통상적으로 매우 작은 전류가 신속하고 정확하게 공급되는 것이 어렵다.

<59> 블랙 데이터의 기록은 기록 전류의 값이 0인 것을 의미하고, 완전한 블랙의 기록은 이론적으로 무한대의 시간이 걸린다. 더 자세하게는, 높은 휘도 데이터(더 많은 전류)가, 예컨대, 블랙의 기록 전에 주사 사이클로 즉시 기록되는 경우, 도 3의 데이터선(128) 및 도 5의 데이터선들(144-1 내지 144-m)은 상대적으로 높은 전위에 있다. 블랙이 즉시 연속한 주사선 사이클에서 기록되는 경우, 데이터선의 전위는 도 3의 TFT(125)의 작용 결과에 따라 낮아진다. TFT(125)의 게이트-소스 전압(Vgs)이 전위가 낮아짐에 따라 감소하므로, 구동 전류는 감소되고, 전위의 낮아짐은 빠르게 늦춰진다. 그후에, 이론적으로, 무한대의 시간이 지난 후에, 데이터선의 전위는 TFT(125)의 임계값 전압(Vth)이 된다.

<60> 실제 기록 시간이 한정되어 있기 때문에(통상적으로, 1 주사 기간 미만), 기록 종료시, 도 3의 TFT(122)의 게이트-소스 전압은 TFT(125)의 임계값 전압(Vth) 보다 더 높다. 상술한 바와 같이, TFT(122)가 TFT(125)에 인접하여 배치되기 때문에, TFT(122)의 임계값 전압은 실질적으로 Vth이다. 그러므로, 임계값 전압(Vth) 보다 높은 TFT(122)의 게이트-소스 전압은 TFT(122)가 완전히 차단되지 않는다는 것을 의미한다.

<61> 도 6의 특성(A)은 이 상태를 도시한다. 그 현상으로서, 블랙이 기록되었던 화소는 실제로 약한 광을 방사한다(하기에, 이 현상은 "블랙 플로팅(black floating)"으로서 또한 칭해질 것이다). 액정 디스플레이에 의해 획득되지 않는 유기 EL 디스플레이의 하나의 큰 장점은 높은 콘트라스트 비(contrast ratio)이다. 높은 콘트라스트 비는 발광 소자를 통해 전류를 통과시키지 않게 하여 완전한 블랙을 디스플레이하는 능력으로부터 기인한다. 그러나, 적은 블랙 플로팅도 화상의 콘트라스트 비를 손상시키고, 이것은 무시할 수 없는 문제점을 나타낸다.

<62> 이러한 문제점을 해결하기 위해, 본 발명자는 각 데이터선에 대해 누전 소자(전류 바이어스 소자 또는 전류 바이어스 회로로서 하기에 칭함)를 제공하여 높은 콘트라스트 화상 디스플레이할 수 있게 하는 기술을 상술한 특허 출원서(국제 공개 공보 W001/06484)에 제안하였다. 도 7은 회로 구성의 예를 도시한다. 도 7의 데이터선(128)과 접지 사이에 접속된 N 채널 TFT(129)는 누전 소자이다. 가장 간단한 경우에, 정전위가 TFT(129)의 게이트 전위(Vg)로서 공급된다.

<63> TFT(129)는 데이터선 구동 회로(도 5의 데이터선 구동 회로(145))로부터 구동 전류(Id)를 제거하는 방향의 바이어스 전류(Ib)를 공급한다. 그러므로, 상술한 바와 같이 블랙을 기록할 때에는 데이터선의 전위가 저하되는 속도가 빠르며, 특히, 한정된 시간에서 임계값 전압(Vth)보다 낮게 되는 데이터 선의 전위는 완전한 블랙의 기록의 가능성을 의미한다. 이와 같이, 각 데이터선의 누전 소자의 제공은 높은 콘트라스트 화상 디스플레이를 가능하게 한다. 도 6의 특성(B)은 이러한 상태를 도시한다.

<64> 그러나, 각 데이터 선에 대해 누전 소자를 제공하는 종래의 기법은 다음과 같은 문제점들을 갖는다. 도 7에 도

시된 바와 같이, 누전 소자(전류 바이어스 소자)로서 TFT를 사용하는 것이 현실적이다. 그러나, 상술한 바와 같이, TFT는 큰 특성 변화를 가지며, 따라서, 바이어스 전류(Ib)는 변화하게 된다. 휘도 데이터를 기록할 때도 7의 화소로 흐르는 실제 기록 전류(Iw)는 데이터선 구동 회로에 의해 구동된 전류(Id)로부터 바이어스 전류(Ib)를 감산한 결과이며, 발광 소자의 휘도는 데이터선들 사이에서 변화되고, 실제적으로 변화들로서 디스플레이 화상의 선들(선 변화들(streak variations))의 형태로 나타난다.

<65> 선 변화들은 바이어스 전류(Ib)의 전류값이 더 높게 설정될수록 특히 현저한 문제점으로 나타난다. 그러므로, 바이어스 전류(Ib)를 높은 전류값으로 설정하는 것이 불가능하다. 또한, 단순한 저항 소자가 전류 바이어스 소자로서 사용될 수 있는 반면에, 통상적으로 우수한 정확도를 갖고 작은 영역에서 적절한 저항값을 제공하는 것이 어려우므로, 저항 소자는 변화들을 제어하기 어렵다는 점에서 기본적으로 TFT와 다르지 않다.

<66> 본 발명은 상술한 문제점들에 관하여 이루어지고, 따라서 능동 매트릭스형 디스플레이 장치, 능동 매트릭스형 유기 EL 디스플레이 장치, 및 블랙의 고품질의 디스플레이 및 디스플레이 화상의 변화가 없는 저휘도 그라데이션(gradation)을 가능케하고, 전류 기록형 화소 회로가 사용되는 경우 휘도의 변화없이 화상을 디스플레이 할 수 있는 구동 방법을 제공하는 것이 본 발명의 목적이다.

발명의 구성 및 작용

<67> 본 발명에 따라, 상기 목적을 달성하기 위하여, 매트릭스 방법으로 화소 회로들을 배열하여 형성된 화소 유닛으로서, 상기 화소 회로들 각각은 내부에 흐르는 전류에 따라 그 휘도를 변화시키는 전기 광학 소자를 각각 갖는, 상기 화소 유닛; 데이터선을 경유하여 상기 화소 회로들 각각에 휘도에 대응하는 크기의 기록 전류를 공급하여 휘도 데이터를 기록하기 위한 데이터선 구동 회로; 및 상기 기록 전류를 상쇄하는 방향의 구동 전류를 상기 데이터선에 공급하기 위해, 각 데이터선에 제공된 전류 구동 회로를 포함하는 능동 매트릭스형 디스플레이 장치가 제공된다. 전류 구동 회로는 하기의 실시예들에서 전류 바이어스 회로들에 대응한다. 전류 구동 회로는 공급된 전류를 전압의 형태로 변환하기 위해, 전류의 형태로 공급될 구동 전류값의 정보가 공급되는 변환 유닛과; 상기 변환 유닛에 의한 변환에 의해 얻어진 전압을 보유하기 위한 보유 유닛, 및 상기 보유 유닛에 의해 보유된 전압을 전류로 변환하고, 상기 전류를 상기 구동 전류로서 데이터선에 공급하기 위한 구동 유닛을 포함한다.

<68> 이와 같이 형성된 능동 매트릭스형 디스플레이 장치 또는 전기 광학 소자로서 유기 EL 소자를 사용하는 능동 매트릭스형 유기 EL 디스플레이 장치에서, 데이터가 화소들에 기록되지 않는 기간 동안 전류의 형태로 구동 전류값의 정보가 먼저 공급되는 경우, 전류 구동 회로는 전압의 형태로 전류를 변환하고 전압을 보유한다. 그 후에, 데이터가 화소들에 기록되는 경우, 전류 구동 회로는 보유된 전압을 전류로 변환하고, 기록 전류를 상쇄하는 방향으로 구동 전류로서 전류를 데이터선에 공급하므로, 전류를 바이어스 전류로 사용한다. 이러한 경우에, 구동 전류값의 정보에 기초한 일정한 구동 전류가 데이터선을 통해 흐르므로, 바이어스 전류가 데이터선들 사이에서 변화하지 않는다.

<69> 본 발명의 바람직한 실시예는 도면들을 참조하여 하기에 상세히 설명될 것이다.

<70> [제 1 실시예]

<71> 도 8은 본 발명의 제 1 실시예에 따라 능동 매트릭스형 디스플레이 장치의 구성의 개략도이다. 다음 설명은 유기 EL 소자가 각 화소의 전기 광학 소자로서 사용되는 경우를 예를 들어 이루어질 것이며, 전계 효과 트랜지스터, 예컨대, 폴리실리콘 TFT는 본 발명이 폴리실리콘 TFT가 형성된 기판 상에 유기 EL 소자를 형성함으로써 획득된 능동 매트릭스형 유기 EL 디스플레이 장치에 적용되도록 각 화소의 능동 소자로서 사용된다.

<72> 도 8에서, m 열들 x n 행들의 수에 대응한 전류 기록형 화소 회로들(11)은 매트릭스 방식으로 배열된다. 도 3에 도시된 회로 구성의 회로는 예컨대, 전류 기록형 화소 회로(11)로 사용된다. 주사선들(12-1 내지 12-n)은 화소 회로들(11)의 열들 각각에 대해 하나씩 배열된다. 주사선들(12-1 내지 12-n)은 주사선 구동 회로(13)에 의해 연속하여 구동된다.

<73> 데이터선들(14-1 내지 14-m)은 화소 회로들(11)의 열들의 각각에 대해 하나씩 배열된다. 데이터선들(14-1 내지 14-m) 각각의 한 단부는 전류 구동형 데이터선 구동 회로(전류 구동기)(15)의 각 열을 위한 출력 단자에 접속된다. 데이터선 구동 회로(15)는 데이터선들(14-1 내지 14-m)을 통해 화소 회로들(1)의 각각에 휘도 데이터를 기록한다. 데이터선들(14-1 내지 14-m)의 각각에 대해 하나씩 배열된 전류 바이어스 회로들(16-1 내지 16-m)에 의해 형성된 전류 바이어스 회로(전류 구동 회로)(16)는 예컨대, 데이터선 구동 회로(15)가 배치되는 반대측에 제공된다. 제어선(17)은 전류 바이어스 회로(16)의 전류 바이어스 회로들(16-1 내지 16-m)에 공통으로 배치된다.

- <74> 유기 EL 소자의 구조의 예는 다음에 설명될 것이다. 도 9는 유기 EL 소자의 단면 구조를 도시한다. 도 9에서 명확한 바와 같이, 투명 유리 등으로 이루어진 기판(21) 상에 투명한 도전성 막으로 이루어진 제 1 전극(예컨대, 애노드)(22)을 생성하고, 또한 홀 수송층(23), 발광층(24), 전자 수송층(25), 및 전자 주입층(26)을 순서대로 증착함으로써 제 1 전극(22) 상에 유기 층을 생성하며, 그 후에, 유기층(27) 상에 금속으로 이루어진 제 2 전극(예컨대, 캐소드)을 형성하여 유기 EL 소자가 형성된다. 제 1 전극(22)과 제 2 전극(28) 간의 직류 전압(E)을 인가함으로써, 전자 및 홀이 발광층(24)에서 서로 재결합되는 경우에 광이 방사된다.
- <75> 전류 바이어스 회로(16)(16-1 내지 16-m)의 구체적인 구성들은 몇몇 예를 들어 다음에 설명될 것이다.
- <76> (제 1 구체예)
- <77> 도 10은 전류 바이어스 회로(16)의 제 1 구체예를 도시한 회로도이다. 도 10에서, N채널 TFT(31)은, 예컨대, 데이터선(14)과 접지 사이에 접속된다. P 채널 TFT(32)은, 예컨대, TFT의 드레인과 게이트 사이에 접속된다. TFT(32)의 게이트는 제어선(17)에 접속된다. 커패시터(33)는 TFT(31)의 게이트와 접지 사이에 접속된다.
- <78> 제 1 구체예에 따른 전류 바이어스 회로(16)의 회로 동작은 다음에 기술될 것이다. 먼저, 데이터가 기록되지 않은 동안의 수직 공백 기간(vertical blanking period) 동안, 제어선(17)은 저레벨로 설정되어, TFT(32)를 도전 상태가 되게 하여, 전류원(CS)은 데이터선(14)을 통해 전류(Ib)를 공급한다. 이러한 경우, TFT(31)의 게이트와 드레인 사이의 TFT(32)에 의해 유발된 단락 회로 때문에, TFT(31)은 포화 영역에서 동작한다. 부수적으로, 도 8의 데이터선 구동 회로(15)가 전류(Ib)를 공급하는 전류원(CS)로서 사용될 수 있고, 물론 전류(Ib)를 공급하기 위해서만 사용된 전류원은 데이터선 구동 회로(15)로부터 개별적으로 제공될 수 있다. 동일한 것들이 나중에 기술될 다른 구체예들에 대해서도 마찬가지이다.
- <79> 전류(Ib)가 TFT(31)의 드레인과 소스 사이에 흐르는 경우, 전류(Ib)의 크기에 대응하는 게이트-소스 전압(Vgs)은 MOS 트랜지스터 특성에 따라 발생한다:
- <80>
$$I_b = \mu C_{ox} W/L/2(V_{gs} - V_{th})^2 \dots (5)$$
- <81> 여기에서, 파라미터들의 의미는 식(1)에서와 동일하다.
- <82> TFT(31)의 게이트-소스 전압(Vgs)은 커패시터(33) 내에 저장된다. 이러한 상태에 있는 경우, 제어선(17)은 고레벨로 설정되어, TFT(32)를 비도전 상태가 되게 하고, 커패시터(33)는 TFT(31)의 게이트-소스 전압(Vgs)을 유지한다. 그 후에, 데이터가 각 화소에 기록되는 경우, TFT(31)는 커패시터(33)에 의해 유지된 전압을 전류로 변환하고, 데이터선(14)을 통해 전류를 공급한다. 이러한 경우, TFT(31)이 포화 영역에서 동작하는 경우, TFT(31)은 식(5)에 따라 기록된 전류(Ib)의 값과 동일한 전류값을 공급하는 전류원으로 동작한다.
- <83> 식(5)의 파라미터들은 통상적으로 데이터선들 또는 제조된 패널들 간에 변화된다. 그러나, 제 1 구체예에 따라 전류 바이어스 회로에 의해 공급된 전류값은 이러한 파라미터들의 값에 의존하지 않으며, 기록된 전류(Ib)의 값과 동일하다. 이와 같이, 제 1 구체예에 따라 전류 바이어스 회로에 의해 공급된 전류값은 데이터선들 또는 제조된 패널들 간에 변화되지 않는다. TFT(31)이 포화 영역에서 동작하기 위해, 식(3)이 유지되고, 즉, 데이터선의 전위가 상대적으로 높아지도록 요구된다.
- <84> 제 1 구체예에 따른 전류 바이어스 회로가 도 8의 전류 바이어스 회로들(16-1 내지 16-m)로 사용되는 경우 능동 매트릭스형 유기 EL 디스플레이 장치의 동작은 도 11의 타이밍도를 참조하여 다음에 설명될 것이다.
- <85> 먼저, 화소 회로들(11)의 각각에 데이터를 기록하기 전에, 전류 바이어스 회로들(16-1 내지 16-m)의 제어선(17)이 선택된다(이러한 경우 저레벨). 이 시점에, 데이터 라인 구동 회로(15)는 전류(Ib)를 전류 바이어스 회로(16-1 내지 16-m)로 공급한다. 이후, 제어선(17)은 비선택 상태(본 경우에는 고레벨)로 설정된다. 특정한 이유가 없는 경우에는, 전류(Ib)의 전류값은 데이터 라인들(14-1 내지 140-m)에 공통이다.
- <86> 그 후에, 화소 회로들(11)의 주사선들(12-1 내지 12-n)이 연속적으로 선택되는 동안, 데이터가 기록된다. 이러한 기록 동작에 있어서, 전류 바이어스 회로들(16-1 내지 16-m)은 상술한 바와 같이 전류(iB)를 공급하여 유지한다. 이와 같이, 도 7을 참조하여 기술된 바와 같이, 도 8에 도시된 능동 매트릭스형 유기 EL 디스플레이 장치는 고품질 블랙레벨 디스플레이를 가능케 하고, TFT의 특성 변화들에 의해 야기된 디스플레이 화상의 선 변화들로부터 또한 자유롭다.
- <87> 부가적으로, 바이어스 전류값을 전류 바이어스 회로들(16-1 내지 16-m)에 기록할 때, 제 1 실시예에 따른 유기 EL 디스플레이 장치는 휘도 데이터(brightness data)가 존재할 때 그를 기록하기 위해 사용되는 데이터선들(14-

1 내지 14-m)과 데이터선 구동 회로(15)를 사용하도록 구성되어 있다. 따라서, 제 1 실시예에 따른 유기 EL 디스플레이 장치는 도 5에 도시된 종래예에 다른 유기 EL 디스플레이 장치에 비해 거의 복잡하지 않다.

<88> 부수적으로, 그 동안 어떠한 데이터도 화소 회로(11)에 기록되지 않는 수직 공백 기간을 사용하여 각 프레임을 위한 전류 바이어스 회로들(16-1 내지 16-m)에 바이어스 전류값을 기록하는 것이 합리적이다.

<89> (제 2 구체예)

<90> 도 12는 전류 바이어스 회로(16)의 제 2 구체예를 도시하는 회로도이다.

<91> 도 12에서, TFT(31)의 게이트 및 드레인(31)은 공통 지점(common point)에 접속된다. 예컨대, P-채널 TFT(34)는 TFT(31)의 드레인(게이트)과 데이터선(14) 사이에 접속된다. 예컨대, P-채널 TFT(35)의 소스는 TFT(31)의 게이트(드레인)에 접속된다. TFT들(34, 35)의 게이트들은 제어선(17)에 접속된다.

<92> 커패시터(33)는 TFT(35)의 드레인과 접지 사이에 접속된다. 예컨대, N-채널 TFT(36)의 게이트는 TFT(35)의 드레인에 접속된다. TFT(36)는 데이터선(14)과, 접지된 소스에 접속된 드레인을 가진다. TFT(31)과 TFT(36)은 서로 인접하게 배치되며, 그에 의해, 실질적으로 동일한 트랜지스터 특성들을 가지며, 따라서, 전류 미러 회로를 형성한다.

<93> 제 2 구체예에 따른 전류 바이어스 회로(16)의 회로 동작이 다음에 설명된다. 먼저, 제어선(17)이 저레벨로 설정되고, 그에 의해, TFT(34)와 TFT(35)를 도전 상태가 되게 하며, 전류 소스(CS)가 전류(Iw)를 데이터선(14)을 통해 공급한다. TFT(31)의 게이트와 드레인 사이의 단락 회로로 인해, TFT(31)은 포화 영역(saturation region)에서 동작한다. 전류(Iw)는 노드(N)에서 전류 I1과 전류 I2로 분할된다. 그후, 전류 I1은 도전 상태의 TFT(34)를 통해 TFT(31)로 흐르고, 전류 I2는 TFT(36)으로 흐른다.

<94> TFT(31)과 TFT(36)의 게이트들이 도전 상태에 있는 TFT(35)에 의해 동일 전위가 되는 것이 허용되기 때문에, 하기의 식들이 성립한다.

<95>
$$I1 = \mu CoxW1/L1/2(Vgs-Vth)^2 \quad \dots(6)$$

<96>
$$I2 = \mu CoxW2/L2/2(Vgs-Vth)^2 \quad \dots(7)$$

<97>
$$Iw = I1 + I2 \quad \dots(8)$$

<98> 여기에서, 파라미터들의 의미들은 식 1에서와 동일하다. TFT(31)과 TFT(36)이 서로 인접하게 배치되기 때문에, TFT(31)과 TFT(36)은 캐리어 이동도(μ), 단위 면적 당 게이트 커패시턴스(Cox) 및 임계값 전압(Vth)이 서로 동일한 것으로 가정된다.

<99> 식 6 내지 식 8로부터 하기의 식이 쉽게 유도된다.

<100>
$$I2 = (W2/L2)/(W1/L1+W2/L2) \cdot Iw \quad \dots(9)$$

<101> TFT(31)의 게이트-소스 전압(Vgs)은 TFT(35)를 경유하여 커패시터(33)에 저장된다. 이 상태에서, 제어선(17)이 TFT(34)와 TFT(35)를 비도전 상태로 만들기 위해 고레벨로 설정될 때, 커패시터(33)는 TFT(31)의 게이트-소스 전압(Vgs)을 보유한다. 따라서, TFT(36)이 포화 영역에서 동작할 때, TFT(36)은 식 9에 의해 주어지는 전류(I2)를 공급하는 전류 소스로서 동작한다.

<102> 따라서, 비록, 식 6 및 식 7의 이동도(μ), 게이트 커패시턴스(Cox) 및 임계값 전압(Vth)이 데이터선들 또는 제조된 패널들 사이에서 실질적으로 변화되더라도, 제 2 구체예에 따른 전류 바이어스 회로에 의해 공급되는 전류의 값은 이들 파라미터들에 의존하지 않으며, 전류 I2와 동일하다. 전류 I2가 바이어스 전류값을 나타내기 때문에, 식 9에서의 전류 I2를 전류 Ib로 대체함으로써 하기의 식이 얻어진다.

<103>
$$I2 = (W2/L2)/(W1/L1+W2/L2) \cdot Iw \quad \dots(10)$$

<104> 바이어스 전류값(Ib)은 데이터선들 사이에서, 또는, 제조된 패널들 사이에서 변화하지 않는다.

<105> 기록 전류(Iw)가 도 10의 제 1 구체예에 따른 전류 바이어스 회로의 바이어스 전류(Ib)와 일치하는 반면에, 도 12의 제 2 구체예에 따른 전류 바이어스 회로는 기록 전류(Iw)와 바이어스 전류(Ib) 사이의 비율이 전류 미러 회로를 형성하는 TFT(31)과 TFT(36)의 채널 길이들 및 채널 폭들을 설정함으로써, 즉, 미러 비율을 설정함으로써 제어될 수 있다. 부수적으로, TFT(36)을 포화 영역에서 동작시키기 위해서, 식 3을 충족하고, 즉, 데이터선

의 전위가 상대적으로 높은 것이 요구된다.

<106> (제 2 구체예의 제 1 변형예)

<107> 제 2 구체예에 따른 전류 바이어스 회로가 동일 제어선(17)에 의해 TFT(34)와 TFT(35)를 제어하도록 구성되어 있지만, 제 2 구체예에 따른 전류 바이어스 회로는 도 13에 도시된 바와 같이, 분리된 제어선들(17A 및 17B; 제어선들 1 및 2)에 의해 TFT(34)와 TFT(35)를 제어하도록 구성될 수 있다. 이 경우에, 도 14의 타이밍도에 도시된 바와 같이, TFT(35)를 제어하기 위한 제어선 2(17B)가 TFT(34)를 제어하기 위한 제어선 1(17A)에 앞서 비선택 상태가 된다.

<108> 따라서, TFT(34)와 TFT(35)의 분리된 제어선들(17A 및 17B)에 의한 제어 하에서 TFT(34) 이전에 TFT(35)가 비도전 상태가 되기 때문에, 제 2 구체예에 따른 전류 바이어스의 경우에서와 같이, 제어선(17)이 비선택 상태가 되는 순간에, TFT(34)의 임피던스가 증가하고 사전설정된 전류(I_w)가 TFT(31)로 흐르지 않게될 위험이 없다. 그러므로, 보다 신뢰성있는 동작이 수행될 수 있다.

<109> (제 2 구체예의 제 2 변형예)

<110> 제 2 구체예에 따른 전류 바이어스 회로는 TFT(31)의 게이트 및 드레인이 직접적으로 단락 회로가 되고, TFT(35)가 TFT(31)의 게이트(드레인)와 TFT(36)의 게이트 사이에 삽입되도록 구성되어 있다. 그러나, 도 15에 도시된 바와 같이, TFT(31)의 게이트와, TFT(36)의 게이트가 서로 집적적으로 접속되고, TFT(35)가 TFT(31)의 게이트와 드레인 사이에 삽입되도록 구성될때에도, 제 2 구체예에 따른 전류 바이어스 회로는 정확히 동일한 동작을 수행할 수 있다.

<111> (제 3 구체예)

<112> 도 16은 전류 바이어스 회로(16)의 제 3 구체예를 도시하는 회로도이다.

<113> 제 3 구체예에서, 제 2 구체예의 제 1 변형예에 따른 구조에 부가하여, 예컨대, P-채널 TFT(37)가 데이터선(14)과 TFT(36)의 드레인 사이에 삽입되고, TFT(37)이 제어선(17C; 제어선 3)에 의해 제어된다. 도 17의 타이밍도에 도시된 바와 같이, 제어선 3은 제어선 1이 저레벨로 설정될 때, 고레벨로 설정된다.

<114> 따라서, 제어선 1은 저레벨로 설정되고, 그에 의해, TFT(34)를 기록을 위한 도전 상태가 되게하며, 제어선 3이 고레벨로 설정되고, 그에 의해 TFT(37)이 비도전 상태가 되게 하여, 기록 전류(I_w)가 TFT(36)으로 흐르지 않는다. 그러므로, 하기의 식들이 성립한다.

<115>
$$I_w = \mu_{Cox} W_1 / L_1 / 2 (V_{gs} - V_{th})^2 \quad \dots (11)$$

<116>
$$I_b = \mu_{Cox} W_2 / L_2 / 2 (V_{gs} - V_{th})^2 \quad \dots (12)$$

<117> 따라서, 하기의 식이 얻어진다.

<118>
$$I_b = (W_2 / L_2) / (W_1 / L_1) \cdot I_w \quad \dots (13)$$

<119> 이는 식 10으로부터 명백한 바와 같이, 바이어스 전류(I_b)는 제 2 구체예의 제 1 변형예에 따른 전류 바이어스 회로의 기록 전류(I_w) 보다 필연적으로 낮은 반면에, 제 3 구체예에 따른 전류 바이어스 회로는 기록 전류(I_w)와 바이어스 전류(I_b) 사이의 비율을 자유롭게 선택하는 것을 허용한다는 것을 의미한다. 또한, 본 전류 바이어스 회로의 동작은 제어선 3을 고레벨로 설정함으로써 필요에 따라 정지될 수 있다.

<120> 상술한 바와 같은 전류 바이어스 회로(16)의 구체예들과 그 변형예들에서, 회로들은 주로 P-채널 MOS 트랜지스터들을 스위치 트랜지스터들로서 사용하고, 주로 N-채널 MOS 트랜지스터들을 나머지 트랜지스터들로서 사용함으로써 형성된다. 그러나, 이는 단지 예일 뿐이며, 본 발명의 응용 분야는 이에 제한되지 않는다.

<121> [제 2 실시예]

<122> 도 18은 본 발명의 제 2 실시예에 따른 능동 매트릭스형 디스플레이 장치의 구조의 개략도이다. 또한, 제 2 실시예에서, 제 1 실시예에서와 같이, 유기 EL 소자가 각 화소의 전기광학 소자로서 사용되고, 예컨대, 폴리실리콘 TFT인 전계 효과 트랜지스터가 각 화소의 능동 소자로서 사용되어, 본 발명이 폴리실리콘 TFT가 형성되는 기판상의 유기 EL 소자를 형성함으로써 얻어지는 능동 매트릭스형 유기 EL 디스플레이 장치에 적용되는 경우를 예로 들어 설명한다.

- <123> 도 18에서, m행 ×n열의 수에 대응하는 전류 기록형 화소 회로들(41)은 매트릭스 방식으로 배열된다. 예컨대, 도 4에 도시된 회로 구조의 회로가 전류 기록형 화소 회로(41)로서 사용된다. 주사선들(42-1 내지 42-n)이 화소 회로들(41)의 열들 각각에 대하여 하나씩 배열된다. 주사선들(42-1 내지 42-n)은 주사선 구동 회로(43)에 의해 순차 구동된다.
- <124> 데이터선들(44-1 내지 44-m)은 화소 회로들(41)의 행들 각각에 대하여 하나씩 배열된다. 데이터선들(44-1 내지 44-m)의 각각의 일 단(end)이 전류 구동형 데이터선 구동 회로(전류 구동기; 45)의 각 행을 위한 출력 단자에 접속된다. 데이터선 구동 회로(45)는 데이터선들(44-1 내지 44-m)을 통해 화소 회로들(41) 각각에 휘도 데이터를 기록한다.
- <125> 제 2 실시예에서, 데이터선 구동 회로(45)는 두 열들(두 시스템들)의 전류 구동기들(CD; 45A-1 내지 45A-m과, 45B-1 내지 45B-m)에 의해 형성된다. 두 열들의 전류 구동기 회로들(45A-1 내지 45A-m과, 45B-1 내지 45B-m)은 외부로부터 휘도 데이터(sin)를 공급받는다. 또한, 두 열들의 전류 구동기 회로들(45A-1 내지 45A-m과, 45B-1 내지 45B-m)은 일 주사선 기간의 사이클에서 극성이 역전되어 있으며, 위상이 서로 반대인 구동 제어 신호들의 두 시스템들에 의한 구동 동작을 위해 제어된다.
- <126> 수평 스캐너(HSCAN; 46)가 두 열들의 전류 구동 회로들(45A-1 내지 45A-m과, 45B-1 내지 45B-m)의 수평 주사를 위해 제공된다. 수평 스캐너(46)는 수평 시발 펄스(hsp)와 수평 클럭 신호(hck)를 공급받는다. 수평 스캐너(46)는 예컨대, 시프트 레지스터에 의해 형성되며, 실질적으로, 수평 시발 펄스(hsp)를 공급받은 이후에, 수평 클럭신호(hck)의 전이부들(상승 에지들 및 강하 에지들)에 대응하는 방식으로, 기록 제어 신호들의 일 시스템(we1 내지 we2)을 순차적으로 발생시킨다. 기록 제어 신호들의 시스템(we1 내지 we2)은 두 열들의 전류 구동 회로들(45A-1 내지 45A-m과, 45B-1 내지 45B-m)에 공급된다.
- <127> 따라서, 두 열들(두 시스템들)의 전류 구동기들(45A-1 내지 45A-m과, 45B-1 내지 45B-m)을 가지는 데이터선 구동 회로(45)를 형성함으로써, 두 열들의 전류 구동기들(45A-1 내지 45A-m과, 45B-1 내지 45B-m)은 주사선이 변경되는 각 시기에 기록 상태와 구동 상태 사이에서 교번되도록 동작될 수 있다. 이는 데이터선 구동 회로(45)에 대한 기록을 위해 실질적으로 하나의 주사 시간 기간을, 그리고, 데이터선들(44-1 내지 44-m)을 구동하기 위해 실질적으로 하나의 주사 시간 기간을 고정하는 것을 가능하게 하며, 그에 의해 신뢰성있는 동작이 수행될 수 있다.
- <128> 제 2 실시예에서, 예컨대, 데이터선 구동 회로(45)가 배치되어 있는 곳으로부터 대향한 측면상에 제공된 전류 바이어스 회로(47)도 데이터선 구동 회로(45)를 형성하는 두 열들의 전류 구동기들(45A-1 내지 45A-m과, 45B-1 내지 45B-m)에 대응하도록 데이터선들(44-1 내지 44-m) 각각에 대하여 두 개씩 배열된 두 열들(두 시스템들)의 전류 바이어스 회로들(47A-1 내지 47A-m과, 47B-1 내지 47B-m)에 의해 형성된다.
- <129> 제어선들의 두 시스템들, 즉, 기록 제어선(48; 48-1 및 48-2)과 구동 제어선(49; 49-1 및 49-2)이 두 열들의 전류 바이어스 회로들(47A-1 내지 47A-m과, 47B-1 내지 47B-m) 각각을 위해 각각 제공된다. 예컨대, 도 19에 도시된 회로 구조의 회로가 전류 바이어스 회로(47; 47A-1 내지 47A-m과, 47B-1 내지 47B-m)로서 사용된다.
- <130> 도 19에서, 예로서, N-채널 TFT 51의 드레인인 데이터선(44)에 접속된다. TFT(51)의 게이트는 구동 제어선(48)에 접속된다. 예로서, P-채널 TFT(52)는 TFT(51)의 소스와 접지 사이에 접속된다. 예로서, N-채널 TFT(53)는 TFT(52)의 게이트와 드레인 사이에 접속된다. TFT(53)의 게이트는 기록 제어선(49)에 접속된다. 커패시터(54)는 TFT(52)와 접지의 게이트 사이에 접속된다.
- <131> 상술한 구체예에 따른 전류 바이어스 회로(47)의 기본 구조 및 동작은 도 10에 도시된 바와 같은 제 1 구체예에 따른 전류 바이어스 회로의 그것과 동일하지만, 상술한 구체예에 따른 전류 바이어스 회로(47)의 데이터 전류의 흐름 방향이 제 1 구체예에 따른 전류 바이어스 회로(16)의 것과 상이하다. 따라서, 전류 바이어스 회로(47)는 트랜지스터 도전형(N 채널/P 채널)에 관련하여, 제 1 구체예에 따른 전류 바이어스 회로(16)와 반대 관계이다. 또한, 전류 바이어스 회로(47)는 TFT(51)이 데이터선(44)과 전류 바이어스 회로(47) 사이에 삽입되는 것이 제 1 구체예에 따른 전류 바이어스 회로(16)와 구성면에서 상이하다.
- <132> 이와 같이 형성된 제 2 실시예에 따른 능동 매트릭스형 유기 EL 디스플레이 장치의 동작을 도 20의 타이밍도를 참조로 다음에 설명한다.
- <133> 처음에, 한 기간 동안, 제 1 열의 전류 구동기들(45A-1 내지 45A-m)이 수직 공백 기간내의 기록 상태에 있을 때, 바이어스 데이터(휘도 데이터(sin)의 고레벨)가 전류 구동기들(45A-1 내지 45A-m)에 기록된다. 바이어스 데

이터는 전압의 형태로 또는 전류의 형태로 공급될 수 있다. 이어서, 제 1 열의 전류 구동기들(45A-1 내지 45A-m)을 데이터선 구동 상태가 되게 하고, 기록 제어선(bw1; 48-1)과 구동 제어선(bd1; 49-1) 양자 모두를 고레벨로 설정함으로써, 바이어스 전류(Ib)가 제 1 열의 전류 바이어스 회로들(47A-1 내지 47A-m)에 기록된다.

- <134> 유사하게, 제 2 열의 전류 구동기들(45B-1 내지 45B-m)이 기록 상태에 있는 기간 동안, 바이어스 데이터(휘도 데이터(sin)의 고레벨)가 전류 구동기들(45B-1 내지 45B-m)에 기록된다. 이어서, 제 2 열의 전류 구동기들(45B-1 내지 45B-m)을 데이터선 구동 상태가 되게 하고, 기록 제어선(bw2; 48-2)과 구동 제어선(bd2; 49-2) 양자 모두를 고레벨로 설정함으로써, 바이어스 전류(Ib)가 제 1 열의 전류 바이어스 회로들(47A-1 내지 47A-m)에 기록된다.
- <135> 휘도 데이터 기록 기간내의 제 1 열의 전류 구동기들(45A-1 내지 45A-m)에 의한 구동을 위한 주사 사이클에서, 구동 제어선(bd1)이 고레벨로 설정, 즉, 제 1 열내의 전류 바이어스 회로들(47A-1 내지 47A-m)이 동작하도록 설정된다. 제 2 열의 전류 구동기들(45B-1 내지 45B-m)에 의한 구동을 위한 주사 사이클에서, 구동 제어선(bd2)이 고레벨로 설정, 즉, 제 2 열의 전류 바이어스 회로들(47B-1 내지 47B-m)이 동작하도록 설정된다.
- <136> 데이터선 구동 회로(45)는 주어진 바이어스 데이터와 대응하는 바이어스 전류(Ib)를 발생시킨다. 그러나, 바이어스 전류(Ib)의 전류값은 TFT 등의 특성들의 변화로 인해 회로들(데이터선들) 사이에서 변화할 수 있다.
- <137> 한편, 제 1 실시예(도 8)에서, 바이어스 전류와 화상 데이터 전류는 단일 데이터선 구동 회로(15)에 의해 발생되며, 따라서, 바이어스 전류값내의 에러가 상쇄된다. 특히, 발생된 바이어스 전류(Ib)는 먼저 각 데이터선들(14-1 내지 14-m)에 대하여 하나씩 배치된 전류 바이어스 회로들(16-1 내지 16-m)에 기록되고, 전류 바이어스 회로들(16-1 내지 16-m)에 의해 보류된다.
- <138> 이어서, 바이어스 데이터와 동일한 휘도 데이터가 휘도 데이터의 기록 동안 데이터선 구동 회로(45)에 주어지고, 데이터선 구동 회로(45)는 바이어스 전류값(Ib)과 동일한 구동 전류를 발생시킨다. 이 경우에, 전류 바이어스 회로들(16-1 내지 16-m)이 데이터선들(14-1 내지 14-m)을 통해 구동 전류를 상쇄하기 위한 전류를 공급하기 때문에, 화소 회로(11)에 기록된 전류는 바이어스 전류값(Ib)에 무관하게 0이다.
- <139> 따라서, 바이어스 데이터와 동일한 휘도 데이터가 데이터선 구동 회로(45)에 주어질 때, 데이터선 구동 회로(45)내에 존재하는 변화들에 무관하게 데이터선들 전체에 걸쳐 정확한 블랙 레벨들과 블랙 레벨들 주변의 그라데이션(gradation)을 실현하는 것이 가능하고, 따라서, 휘도의 변화들이 보다 적은 화상을 디스플레이하는 것이 가능하다.
- <140> 제 2 실시예는 데이터선 구동 회로(45)로서 두 열의 전류 구동기들(45A-1 내지 45A-m 및 45B-1 내지 45B-m)을 구비하는 능동 매트릭스형 유기 EL 디스플레이 장치에서, 두 열의 전류 구동기들(45A-1 내지 45A-m 및 45B-1 내지 45B-m)에 의해 발생된 바이어스 전류값들을 보류하기 위해 두 열의 전류 바이어스 회로들(47A-1 내지 47A-m 및 47B-1 내지 47B-m)이 제공되고, 휘도 데이터 기록 기간 동안, 두 열의 전류 바이어스 회로들(47A-1 내지 47A-m 및 47B-1 내지 47B-m)이 전류 구동기들(45A-1 내지 45A-m 및 45B-1 내지 45B-m)의 동작들과 각각 동기되어 동작하도록 설정된다.
- <141> 그 기본 구조 및 동작이 제 1 실시예의 제 1 구체예에 따른 전류 바이어스 회로(16)의 것과 동일한 회로를 전류 바이어스 회로(47)의 구체예로서 취하여 제 2 실시예를 설명하였지만, 제 2 실시예는 이 예에 한정되는 것은 아니며, 제 1 실시예의 다른 구체예에 대응하는 회로 구조들의 회로들이나, 그 변형들도 사용될 수 있다.
- <142> 상술한 제 1 및 제 2 실시예들에 따른 능동 매트릭스형 유기 EL 디스플레이 장치들에 의해 대표된 화상 디스플레이 장치의 그라데이션 디스플레이 방법이 다음에 설명된다. 하기의 설명은 휘도 데이터가 8-비트 디지털 신호에 의해 주어지는 경우를 예로서 이루어진다.
- <143> 도 21은 일반적으로 양호한 것으로 고려되는 그라데이션 디스플레이 특성을 나타내는 특성도이다. 도 22는 본 발명에 따른 그라데이션 디스플레이 특성을 도시하는 특성도이다. 이 도면들에서, 횡좌표축은 디지털 입력값(0-255)을 나타내고, 종좌표들은 디지털 입력값에 대응하는 휘도값 또는 전류값을 나타낸다.
- <144> 도 21의 특성도에서, 휘도 데이터가 8-비트 디지털 신호에 의해 주어질 때, 디스플레이할 수 있는 휘도의 값은 최대 $256(=2^8)$ 단계들로 한정된다. 이 경우에, 도 21에 도시된 바와 같이, 낮은 휘도에서 보다 작은 휘도 단계들을 가지는 디스플레이가 인간의 가시 특성들의 관점으로부터 양호하다는 것이 공지되어 있다. 또한, 화상의 인지 대비를 향상시키기 위해서, 최저 휘도부에서 소수의 단계들을 입력에 무관하게 실질적으로 0 휘도로 설정하는 것이 보다 양호한 경우가 많다. 도 21은 이들 고려사항들(소위 γ 곡선 특성)로부터 초래된 특성을 도시한

다.

- <145> 한편, 도 22의 특성도에서, 최대 입력부에서의 전류는 도 21에서와 같이 실질적으로 0이지만, 다른 부분에서의 전류는 바이어스 전류(I_b)에 의해 얻어진 특성을 가진다(도 21의 특성에 바이어스 전류(I_b) 추가). 제 1 및 제 2 실시예들에 따른 능동 매트릭스형 유기 EL 디스플레이 장치에서, 이전 전류 바이어스 회로들(16, 47)에 의한 데이터선 구동 회로들(15, 45)의 구동 전류(I_d)로부터 바이어스 전류(I_b)를 차감함으로써 얻어진 전류가 화소 회로들(11 및 41)을 위한 실제 기록 전류(I_w)이며, 그래서, 기록 전류(I_w)의 특성이 도 22의 특성과 일치한다.
- <146> 도 5의 종래예에 따른 능동 매트릭스형 유기 EL 디스플레이 장치에서, 적어도 저휘도 영역에서의 발광 휘도는 실질적으로 기록 전류(I_w)에 비례한다. 따라서, 발광 휘도는 도 21의 특성을 가지며, 따라서, 양호한 그래데이션 디스플레이를 실현한다. 이 경우에, 제 1 및 제 2 실시예들에 따른 능동 매트릭스형 유기 EL 디스플레이 장치의 데이터선 구동 회로들(15 및 45)에 의해 구동되는 최소 전류는 블랙(0 전류)을 제외한 바이어스 전류(I_b)이다. 따라서, 극도로 0에 가까운 매우 작은 전류값을 취급할 필요가 없다.
- <147> 상술한 바와 같이, 제 1 및 제 2 실시예들에 따른 능동 매트릭스형 유기 EL 소자에서, 데이터선들에 휘도에 대응하는 크기의 전류를 공급하기 위한 데이터선 구동 회로는 실질적으로 디스플레이를 위한 휘도 데이터에 바이어스 전류(I_b)를 부가함으로써 얻어진 전류를 데이터선들에게 공급한다. 따라서, 바이어스 전류(I_b)가 크게 설정된 경우에도, 종래의 예에서와 같은 화상의 변화들은 발생하지 않는다. 따라서, 기록 전류에 바이어스 전류(I_b)의 전류값을 실질적으로 미리 부가함으로써 저휘도 영역에서 정밀하게 그래데이션을 재생할 수 있다.
- <148> 보다 명확하게, 바이어스 전류(I_b)가 디스플레이 및 그후 기록될 원래 휘도에 대응하는 기록 전류(I_w)에 추가될 때, 전류 바이어스 회로(16 및 47)는 바이어스 전류(I_b)를 상쇄하는 방향의 크기 I_b의 전류를 공급하며, 그래서, 전류(I_w)가 원래의 그래데이션의 디스플레이를 위하여 화소 회로들(11 및 41)로 흐른다.
- <149> 이경우에, 기록 전류(I_w)를 공급하는 데이터선 구동 회로들(15 및 45)로부터 볼 때, I_b는 블랙(0 전류)을 제외한 최소 전류 레벨이다. 따라서, 블랙에 근접한 저휘도의 데이터를 기록할 때, 0에 근접한 매우 작은 전류값을 취급할 필요가 없으며, 그에 의해, 고속 및 고정밀 동작이 쉽게 실현될 수 있다. 기록 전류(I_w)가 0으로 설정될 때, 상대적으로 큰 바이어스 전류(I_b)의 효과는 완전한 블랙이 화소에 쉽게 기록되게 하는 것을 허용한다.
- <150> 상술한 실시예들이 유기 EL 소자가 화소의 디스플레이 소자로서 사용되고, 폴리실리콘 박막 트랜지스터가 화소의 능동 소자로 사용되어 본 발명에 다결정 박막 트랜지스터가 형성되어 있는 기관상에 유기 EL 장치를 형성함으로써 얻어지는 능동 매트릭스형 유기 EL 디스플레이 장치에 적용되는 경우를 예로 들어 설명되었지만, 본 발명은 일반적으로 전류 형태의 휘도 데이터를 공급받는 전류 기록형 화소 회로들을 사용하는 능동 매트릭스형 디스플레이 장치에 적용될 수 있다.
- <151> 상술한 바와 같이, 본 발명에 따라서, 휘도 데이터 전류를 상쇄하는 방향의 구동 전류가 각 데이터선들을 통해 바이어스 전류로서 공급되고, 바이어스 전류의 값이 데이터선들 사이에서 변화하는 것이 방지된다. 따라서, 블랙 데이터를 포함하는 저휘도데이터의 고속 기록을 실현하고, 휘도의 변화들이 없는 화상을 디스플레이하는 것이 가능하다.

발명의 효과

- <152> 본 발명은 바이어스 전류의 값이 데이터선들 사이에서 변화하는 것을 방지하여, 고속 기록을 실현하고 휘도 변화가 없는 화상을 디스플레이하는 효과가 있다.

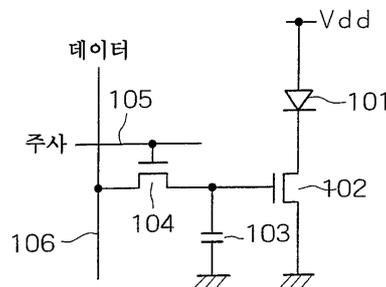
도면의 간단한 설명

- <1> 도 1은 종래의 예에 따라 전압 기록형 화소 회로의 회로 구성을 도시하는 도면.
- <2> 도 2는 종래의 예에 따라 전압 기록형 화소 회로를 사용하는 능동 매트릭스형 디스플레이 장치를 도시하는 블록도.
- <3> 도 3은 제 1 종래의 예에 따라 전류 기록형 화소 회로의 회로 구성을 도시하는 도면.
- <4> 도 4는 제 2 종래의 예에 따라 전류 기록형 화소 회로의 회로 구성을 도시하는 도면.
- <5> 도 5는 종래의 예에 따라 전류 기록형 화소 회로를 사용하여 능동 매트릭스형 디스플레이 장치를 도시하는 블록도.

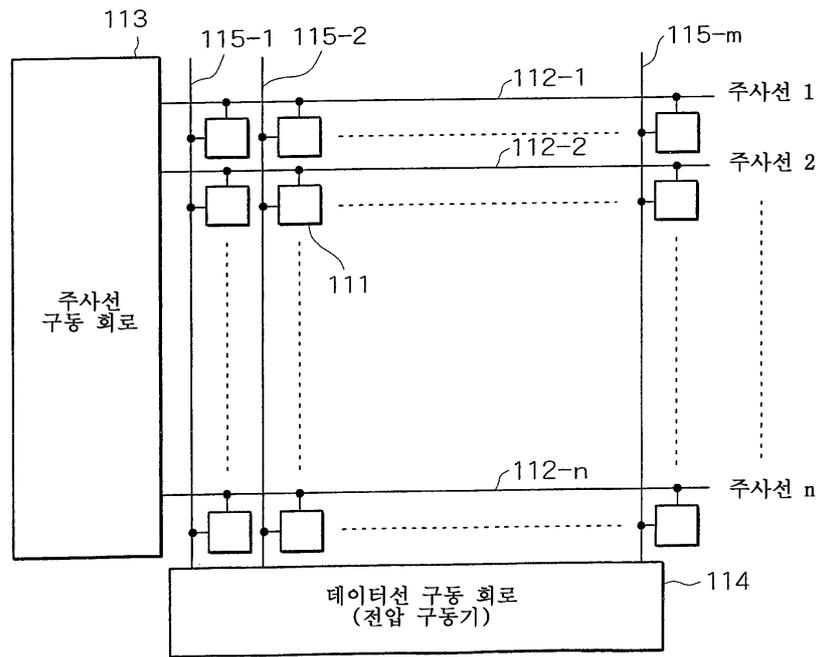
- <6> 도 6은 전류 바이어스 회로의 효과를 설명하기 위한 블록도.
- <7> 도 7은 누전 소자(leak device)를 사용하는 종래의 예에 따라 전류 기록형 화소 회로의 회로 구성을 도시하는 도면.
- <8> 도 8은 본 발명의 제 1 실시예에 따라 능동 매트릭스형 디스플레이 장치의 구성을 도시하는 개략도.
- <9> 도 9는 유기 EL 소자의 구조의 예를 도시하는 단면 구조도.
- <10> 도 10은 전류 바이어스 회로의 제 1 구체예를 도시하는 회로도.
- <11> 도 11은 제 1 구체예에 따라 전류 바이어스 회로를 사용하는 능동 매트릭스형 유기 EL 디스플레이 장치의 동작을 설명하기 위한 타이밍도.
- <12> 도 12는 전류 바이어스 회로의 제 2 구체예를 도시하는 회로도.
- <13> 도 13은 제 2 구체예의 제 1 변경을 도시하는 회로도.
- <14> 도 14는 제 1 변경을 도시하는 타이밍도.
- <15> 도 15는 제 2 구체예의 제 2 변경을 도시하는 회로도.
- <16> 도 16은 전류 바이어스 회로의 제 3 구체예를 도시하는 회로도.
- <17> 도 17은 제 3 구체예를 도시하는 타이밍도.
- <18> 도 18은 본 발명의 제 2 실시예에 따라 능동 매트릭스형 디스플레이 장치의 구성을 도시하는 개략도.
- <19> 도 19는 전류 바이어스 회로의 구체예를 도시하는 회로도.
- <20> 도 20은 제 2 실시예에 따라 능동 매트릭스형 디스플레이 장치의 동작을 설명하기 위한 타이밍도.
- <21> 도 21은 통상적으로 바람직하게 고려된 계조 디스플레이 특성(gradation display characteristic)을 도시하는 특성도.
- <22> 도 22는 본 발명에 따라 계조 디스플레이 특성을 도시하는 특성도.
- <23> * 도면의 주요 부분에 대한 부호의 설명 *
- <24> 101 : 유기 EL 소자 102 : TFT
- <25> 103 : 커패시터 104 : TFT

도면

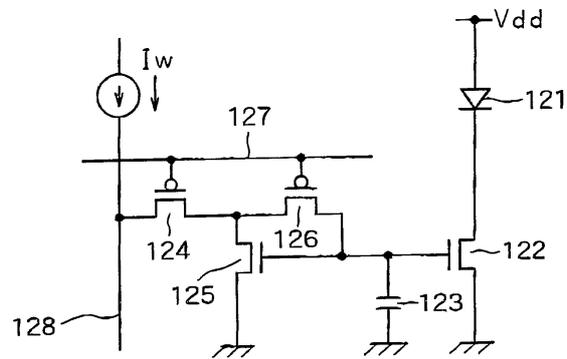
도면1



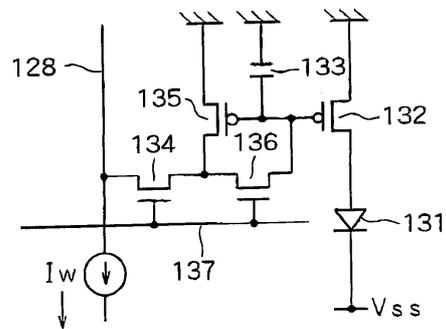
도면2



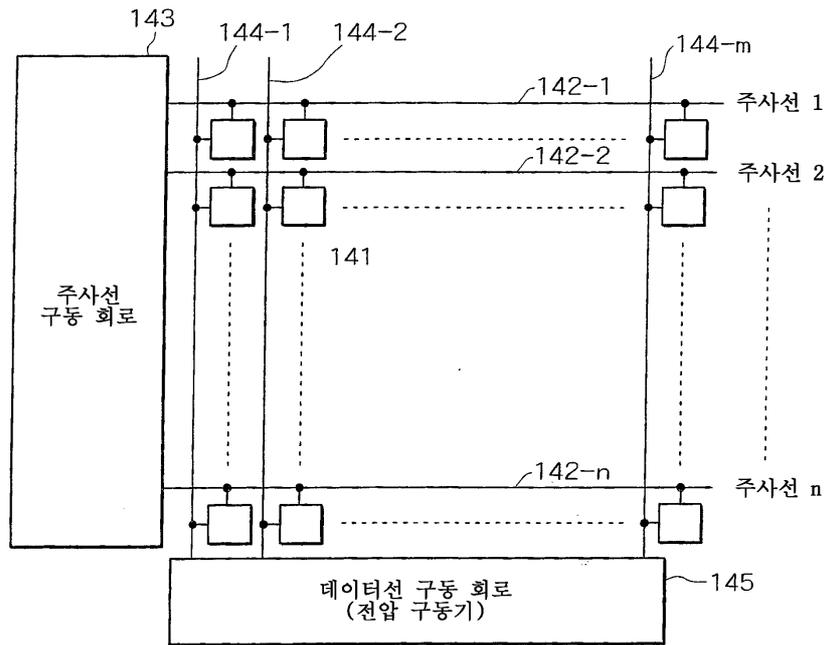
도면3



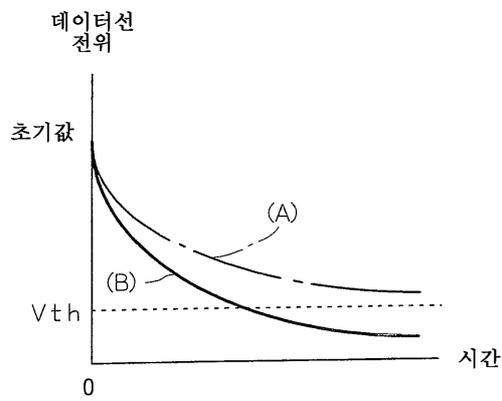
도면4



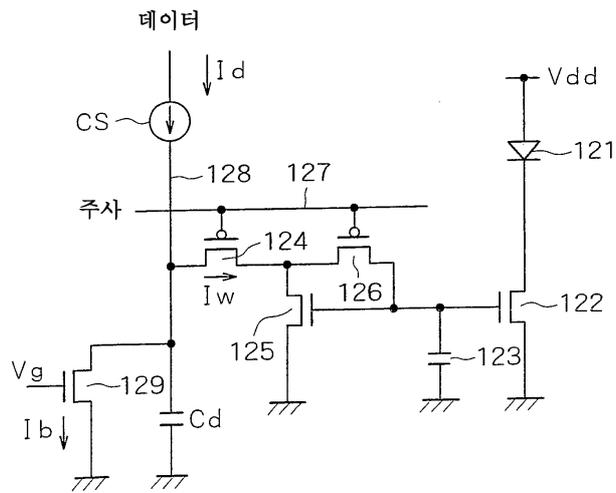
도면5



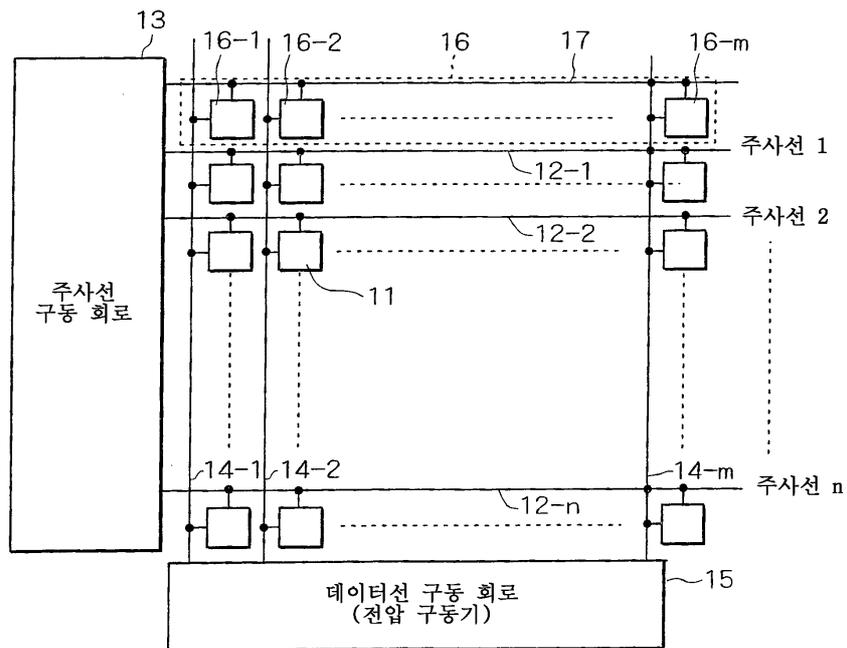
도면6



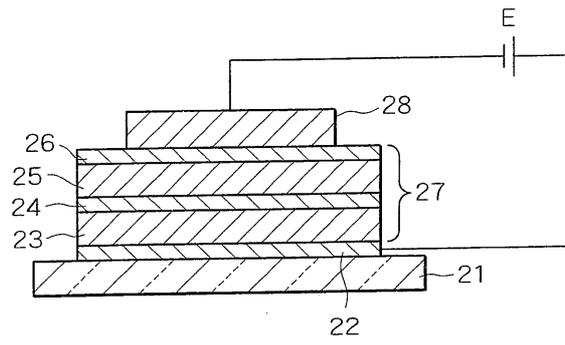
도면7



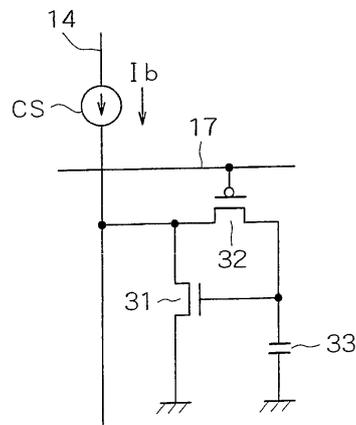
도면8



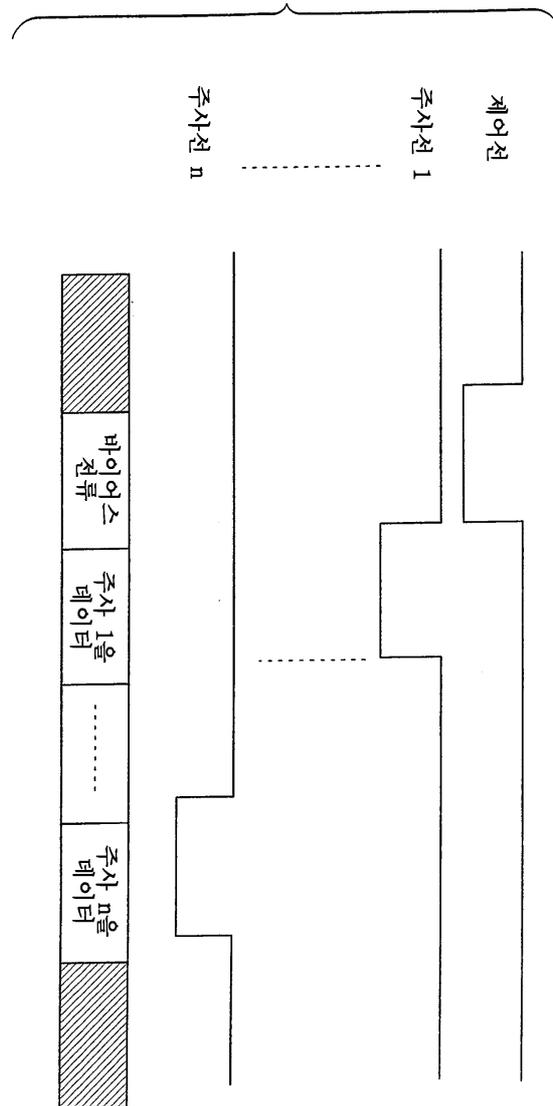
도면9



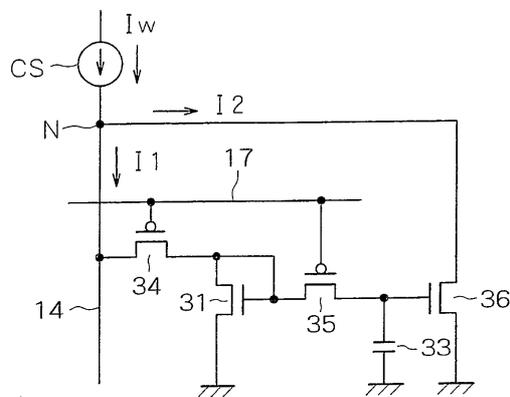
도면10



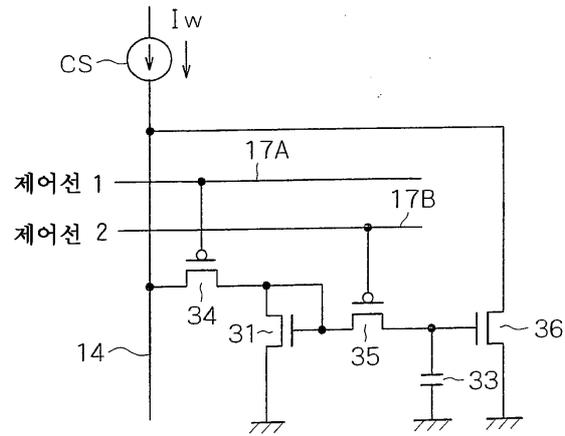
도면11



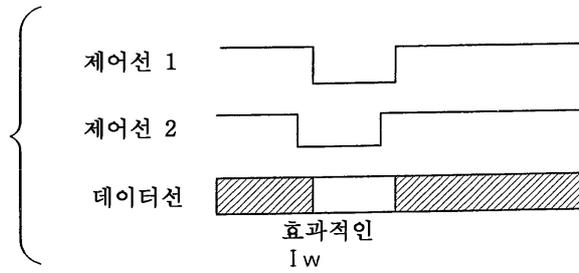
도면12



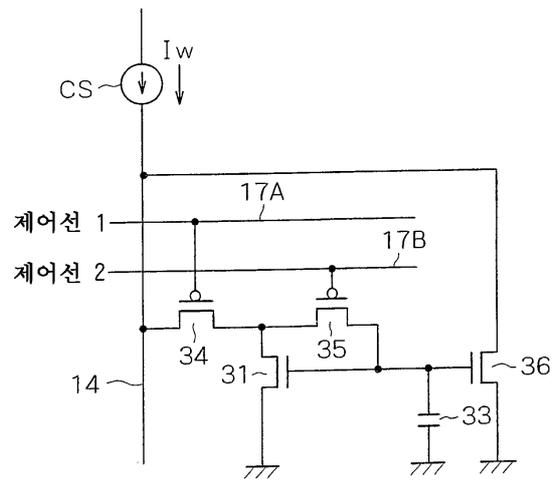
도면13



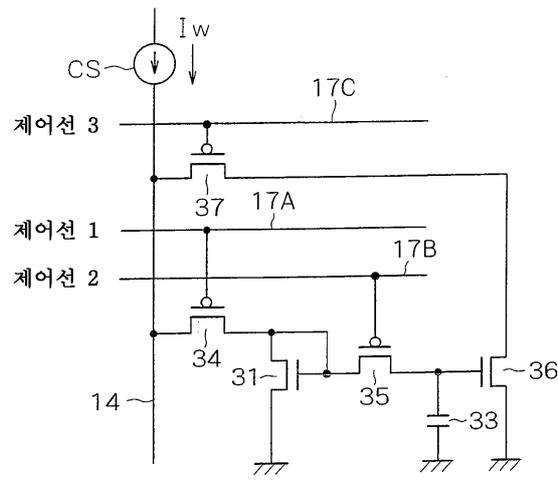
도면14



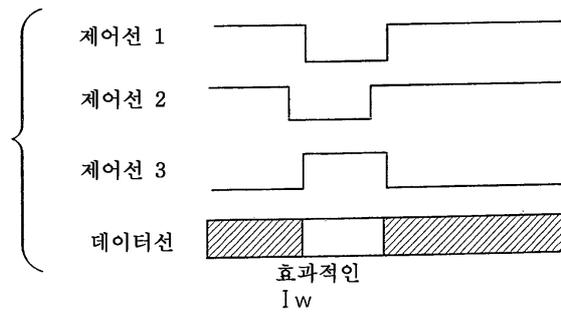
도면15



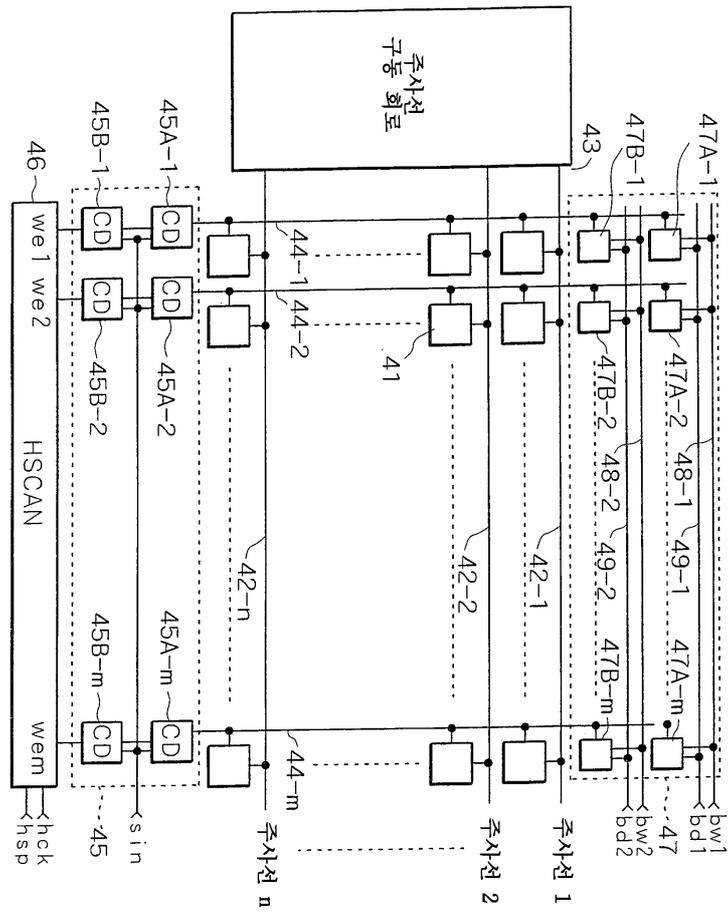
도면16



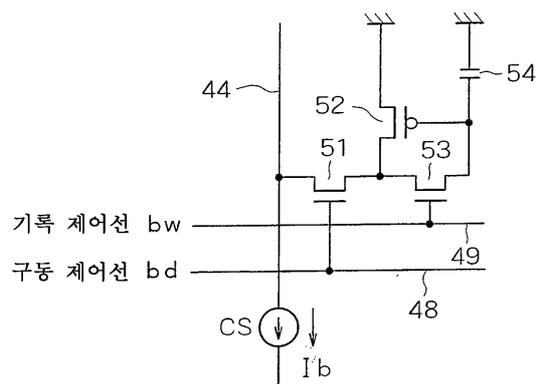
도면17



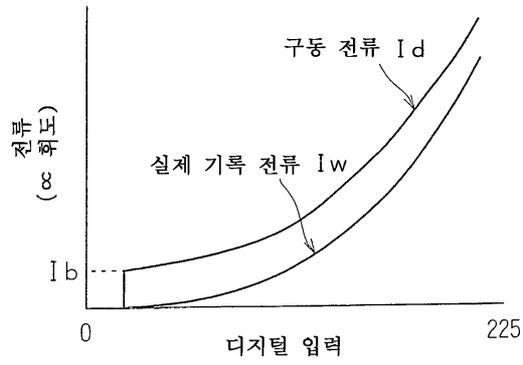
도면18



도면19



도면22



专利名称(译)	有源矩阵型显示装置，有源矩阵型有机电致发光显示装置及其驱动方法		
公开(公告)号	KR100859424B1	公开(公告)日	2008-09-23
申请号	KR1020020030388	申请日	2002-05-30
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	YUMOTO AKIRA		
发明人	YUMOTO,AKIRA		
IPC分类号	G09G3/30 H05B33/08 G09G3/20 G09G3/32 H01L51/50		
CPC分类号	G09G2300/0842 G09G2310/0262 G09G3/3241 G09G2300/0417 G09G2320/0223 G09G2310/063		
代理人(译)	李，何炳 李昌勋		
优先权	2001161890 2001-05-30 JP		
其他公开文献	KR1020020092220A		
外部链接	Espacenet		

摘要(译)

在有源矩阵型有机EL显示装置中，为每条数据线提供用于在消除写入电流的方向上向数据线提供电流的电流偏置电路。电流偏置电路提供以电流形式提供的驱动电流值的信息，以便将所提供的电流转换为电压形式提供的转换单元；保持单元，用于保持通过转换单元的转换获得的电压；以及驱动单元，用于将由保持单元保持的电压转换为电流并将电流作为驱动电流提供给数据线。该电流偏置电路是偏置电流，在消除通过数据线的亮度数据电流的方向上提供驱动电流，并且防止偏置电流值在数据线之间改变。因此，可以实现包括黑色数据的低亮度数据的高速记录，以及没有黑色浮动的图像可以显示。

