

특허청구의 범위

청구항 1

다수의 화소 영역이 설정되는 기관 부재,
 상기 화소 영역 하나마다 둘 이상 형성된 박막 트랜지스터들,
 상기 둘 이상 형성된 박막 트랜지스터들 중에서 어느 하나의 박막 트랜지스터와 전기적으로 연결되며 서로 이격된 4개의 제1 화소 전극,
 상기 4개의 제1 화소 전극 상에 각각 형성된 유기막, 그리고
 상기 유기막 상에 형성된 제2 화소 전극
 을 포함하는 유기 전계 발광 표시 장치.

청구항 2

제1항에서,
 상기 다수의 화소 영역을 각각 정의하는 화소 정의막을 더 포함하는 유기 전계 발광 표시 장치.

청구항 3

제2항에서,
 상기 화소 정의막은 상기 4개의 제1 화소 전극들 사이를 구분하는 유기 전계 발광 표시 장치.

청구항 4

삭제

청구항 5

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <18> 본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 보다 상세하게는 불량 발생에 따른 제품의 품질 저하를 방지한 유기 전계 발광 표시 장치에 관한 것이다.
- <19> 근래에 음극선관(cathode ray tube, CRT)의 단점을 극복하여 경량화 및 소형화가 가능한 평판 표시 장치가 차세대 표시 장치로 각광 받고 있다. 이러한 평판 표시 장치의 대표적인 예로 플라즈마 디스플레이 패널(plasma display panel, PDP), 액정 표시 장치(liquid crystal display, LCD), 유기 전계 발광 표시 장치(organic light emitting display) 등이 있다.
- <20> 유기 전계 발광 표시 장치는 유기 화합물을 발광시켜 화상을 표시하는 자발광형 표시 장치로서, 다른 평판 표시 장치에 비해 넓은 시야각 확보가 가능하며 고해상도 실현이 가능하다. 유기 전계 발광 표시 장치는 구동 방법에 따라 능동 구동(active matrix, AM)형 유기 전계 발광 표시 장치와 수동 구동(passive matrix, PM)형 유기 전계 발광 표시 장치로 구분될 수 있으며, 발광 형식에 따라 전면 발광형, 배면 발광형 및 양면 발광형으로 구분될 수 있다.
- <21> 화소는 화면을 표시하는 최소단위를 말한다. 능동 구동형 유기 전계 발광 표시 장치에서 화소는 발광하여 화상을 표시하는 유기 발광 소자(Organic Light Emitting Diode)와 유기 발광 소자를 구동하는 회로부를 포함하는 것이 일반적이다.

- <22> 회로부는 통상적으로 두개 이상의 박막 트랜지스터(thin film transistor, TFT)와 하나의 축전 소자(capacitor)를 포함한다. 두개의 박막 트랜지스터 중에서 하나는 다수의 화소들 중에서 발광시키고자 하는 화소의 유기 발광 소자를 선택하는 작용을 하는 스위칭 소자의 기능을 한다. 그리고 다른 하나의 박막 트랜지스터는 선택된 유기 발광 소자를 발광시키기 위한 구동 전원을 인가하는 구동 소자의 기능을 한다.
- <23> 유기 발광 소자는 정공 주입 전극인 양(+)극과, 전자 주입 전극인 음(-)극 및 이들 전극 사이에 배치된 유기막을 포함하는 구조를 갖는다.
- <24> 종래의 유기 전계 발광 표시 장치는 하나의 화소에서 하나의 박막 트랜지스터와 연결된 유기 발광 소자가 하였다. 특히, 박막 트랜지스터의 드레인 전극과 연결된 화소 전극 각 화소마다 하나가 형성되었다.
- <25> 따라서 종래의 유기 전계 발광 표시 장치는 하나의 유기 발광 소자에 불량 발생되면, 해당 화소가 모두 사용 불가능해지는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

- <26> 본 발명은 상기한 문제점을 해결하기 위한 것으로, 불량 발생에 따른 제품의 품질 저하를 방지한 유기 전계 발광 표시 장치를 제공하고자 한다.

발명의 구성 및 작용

- <27> 전술한 목적을 달성하기 위하여 본 발명에 따른 유기 전계 발광 표시 장치는 다수의 화소 영역이 설정되는 기판 부재, 상기 화소 영역 하나마다 둘 이상 형성된 박막 트랜지스터들, 상기 둘 이상 형성된 박막 트랜지스터들 중에서 어느 하나의 박막 트랜지스터와 전기적으로 연결되며 서로 이격된 다수의 제1 화소 전극, 상기 다수의 제1 화소 전극 상에 각각 형성된 유기막, 그리고 상기 유기막 상에 형성된 제2 화소 전극을 포함한다.
- <28> 상기 다수의 화소 영역을 각각 정의하는 화소 정의막을 더 포함할 수 있다.
- <29> 상기 화소 정의막은 상기 다수의 제1 화소 전극들 사이를 구분할 수 있다.
- <30> 상기 어느 하나의 박막 트랜지스터에 연결된 상기 제1 화소 전극의 수가 2개일 수 있다.
- <31> 상기 어느 하나의 박막 트랜지스터에 연결된 상기 제1 화소 전극의 수가 4개일 수 있다.
- <32> 이에, 불량 발생에 따른 제품의 품질 저하를 방지할 수 있다.
- <33> 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <34> 첨부 도면에서는, PMOS 구조의 박막 트랜지스터를 포함한 유기 전계 발광 표시 장치를 도시하고 있다. 그러나 본 발명은 반드시 이에 한정되는 것은 아니며, NMOS 구조 또는 CMOS 구조의 박막 트랜지스터에도 모두 적용될 수 있다.
- <35> 또한, 첨부 도면에서는, 하나의 화소(화면을 표시하는 최소 단위를 말한다)에 두개의 박막 트랜지스터(thin film transistor, TFT)와 하나의 축전 소자(capacitor)를 구비하는 2Tr-1Cap 구조의 능동 구동(active matrix, AM)형 유기 전계 발광 표시 장치를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니다. 따라서 유기 전계 발광 표시 장치는 하나의 화소에 셋 이상의 박막 트랜지스터와 둘 이상의 축전 소자를 구비할 수 있으며, 별도의 배선이 더 형성되어 다양한 구조를 갖도록 형성할 수도 있다.
- <36> 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- <37> 또한, 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <38> 또한, 설명에 앞서, 여러 실시예에 있어서, 동일한 구성을 가지는 구성요소에 대해서는 동일한 부호를 사용하여

대표적으로 제1 실시예에서 설명하고, 그 외의 제2 실시예에서는 제1 실시예와 다른 구성에 대해서만 설명하기로 한다.

- <39> 도 1은 본 발명의 제1 실시예에 따른 다수의 화소를 갖는 유기 전계 발광 표시 장치(901)에서 하나의 화소를 개략적으로 나타낸다. 도 2는 도 1의 II-II선을 따라 도시한 단면을 나타낸다.
- <40> 도 1에서 도시한 바와 같이, 유기 전계 발광 표시 장치(901)는 하나의 화소에 제1 박막 트랜지스터(10), 제2 박막 트랜지스터(20), 축전 소자(80), 그리고 유기 발광 소자(organic light emitting diode, OLED)(70)를 포함한다. 그리고 유기 전계 발광 표시 장치(901)는 일 방향을 따라 배치되는 게이트 라인(151)과, 게이트 라인(151)과 절연 교차되는 데이터 라인(171) 및 공통 전원 라인(172)을 더 포함한다. 여기서, 게이트 라인(151), 데이터 라인(171) 및 공통 전원 라인(172)에 의해 구획되는 영역은 실질적으로 하나의 화소 영역을 정의한다. 그러나 게이트 라인(151), 데이터 라인(171) 및 공통 전원 라인(172)에 의해 구획되는 영역이 반드시 화소 영역을 정의하는 것은 아니며, 유기 전계 발광 표시 장치(901)의 구동 방식, 즉 전면 발광형인가 아니면 배면 발광형인가에 따라 차이를 가질 수 있다. 또한, 제1 박막 트랜지스터(10), 제2 박막 트랜지스터(20) 및 축전 소자(80)를 포함한 회로부의 배치 구조에 따라서도 달라질 수 있다.
- <41> 유기 발광 소자(70)는 정공 주입 전극인 양(+)극, 전자 주입 전극인 음(-)극, 양극과 음극 사이에 배치된 유기막을 포함하는 구조를 가진다. 정공과 전자가 각각 양극 및 음극으로부터 유기막 내부로 주입된다. 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질 때 발광이 이루어진다.
- <42> 축전 소자(80)는 절연막(140)(도 2에 도시)을 사이에 두고 배치된 제1 유지 전극(158)과 제2 유지 전극(178)을 포함한다.
- <43> 제1 박막 트랜지스터(10) 및 제2 박막 트랜지스터(20)는 각각 게이트 전극(152, 155), 소스 전극(173, 176), 드레인 전극(174, 177) 및 반도체층(131, 132)을 갖는다.
- <44> 제1 박막 트랜지스터(10)는 발광시키하고자 하는 화소를 선택하는 스위칭 소자로 사용된다. 제1 박막 트랜지스터(10)의 제1 게이트 전극(152)은 게이트 라인(151)과 전기적으로 연결되고, 제1 소스 전극(173)은 데이터 라인(171)과 연결되며, 제1 드레인 전극(176)은 축전 소자(80)의 제1 유지 전극(158)과 연결된다.
- <45> 제2 박막 트랜지스터(20)는 선택된 유기 발광 소자(70)의 유기막(720)(도 2에 도시)을 발광시키기 위한 구동 전원을 다수의 제1 화소 전극(711, 712)에 인가한다. 도 1에서는 한 쌍의 제1 화소 전극(70)이 제2 박막 트랜지스터(20)의 제2 드레인 전극(177)과 연결된다. 여기서, 제1 화소 전극(711, 712)은 유기 발광 소자(70)의 양극이 된다. 그러나 본 발명이 반드시 이에 한정되는 것은 아니며, 유기 전계 발광 표시 장치(100)의 구동 방법에 따라 제1 화소 전극(179)이 유기 발광 소자(70)의 음극이 될 수도 있다. 제2 박막 트랜지스터(20)의 제2 게이트 전극(155)은 축전 소자(80)의 제1 유지 전극(158)과 연결되고, 제2 소스 전극(176)은 공통 전원 라인(172)과 연결된다. 그리고 제2 박막 트랜지스터(20)의 제2 드레인 전극(177)은 평탄화막(180)(도 2에 도시)을 사이에 두고 컨택홀(181)을 통해 유기 발광 소자(70)의 제1 화소 전극(711, 712)과 연결된다.
- <46> 이와 같은 구조에 의하여, 제1 박막 트랜지스터(10)는 게이트 라인(151)에 인가되는 게이트 전압에 의해 구동되어 데이터 라인(171)에 인가되는 데이터 전압을 제2 박막 트랜지스터(20)로 전달하는 역할을 한다. 공통 전원 라인(172)으로부터 제2 박막 트랜지스터(20)에 인가되는 공통 전압과 제1 박막 트랜지스터(10)로부터 전달된 데이터 전압의 차에 해당하는 전압이 축전 소자(80)에 저장되고, 축전 소자(80)에 저장된 전압에 대응하는 전류가 제2 박막 트랜지스터(20)를 통해 유기 발광 소자(70)로 흘러 유기 발광 소자(70)가 발광하게 된다.
- <47> 또한, 유기 발광 소자(70)를 구성하는 제1 화소 전극(711, 712)이 두개로 분할되어 있으므로, 둘 중에서 어느 하나의 제1 화소 전극(711, 712)에 불량이 발생해도 화소, 즉 유기 발광 소자(70) 전체가 작동하지 않는 것을 방지할 수 있다. 즉, 불량이 발생된 제1 화소 전극(711, 712) 부분을 레이저 등을 통해 제거 또는 차단하고 나머지 제1 화소 전극(711, 712)을 통해 해당 화소의 유기 발광 소자(70)를 계속 작동시킬 수 있다. 따라서 불량 발생에 따른 품질 저하를 최소화할 수 있다.
- <48> 또한, 도 1에 도시하지는 않았으나, 개구부를 가지고 각각의 화소를 정의하는 화소 정의막(190)(도 2에 도시)을 더 포함한다. 또한, 화소 정의막(190)은 하나의 화소에 배치된 다수의 제1 화소 전극들(711, 712) 사이를 구분하는 역할도 함께 수행한다.
- <49> 도 2를 참조하여 본 발명의 제1 실시예에 따른 유기 전계 발광 표시 장치(901)의 구조에 대해 더욱 구체적으로 설명한다. 도 2는 제2 박막 트랜지스터(20), 유기 발광 소자(70) 및 축전 소자(80)를 중심으로 도시하고 있다.

- <50> 이하에서는 제2 박막 트랜지스터(20)를 중심으로 박막 트랜지스터의 구조에 대해 설명한다. 제1 박막 트랜지스터(10)는 그 구조가 제2 박막 트랜지스터(20)와 동일하므로 그 자세한 설명은 생략한다.
- <51> 도 2에 도시한 바와 같이, 기판 부재(110)는 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기판 또는 스테인리스 강 등으로 이루어진 금속성 기판으로 형성된다.
- <52> 그리고 기판 부재(110) 위에 버퍼층(120)이 형성된다. 버퍼층(120)은 불순 원소의 침투를 방지하며 표면을 평탄화하는 역할을 하는 것으로, 이러한 역할을 수행할 수 있는 다양한 물질로 형성될 수 있다. 그러나 버퍼층(120)은 반드시 필요한 것은 아니며, 기판 부재(110)의 종류 및 공정 조건에 따라 생략될 수도 있다.
- <53> 버퍼층(120) 위에는 반도체층(132)이 형성된다. 반도체층(132)은 다결정 규소로 형성된다. 여기서 반도체층(132)은 먼저 비정질 규소를 도포하고 패터닝한 다음 이를 결정화하는 방법으로 형성한다. 또한, 반도체층(132)은 불순물이 도핑되지 않은 채널 영역(135)과, 채널 영역(135)의 양 옆으로 p+ 도핑되어 형성된 소스 영역(136) 및 드레인 영역(137)을 포함한다. 이 때, 도핑되는 이온 물질은 붕소(B)와 같은 P형 불순물이며, 주로 B₂H₆이 사용된다. 여기서, 이러한 불순물은 박막 트랜지스터의 종류에 따라 달라진다.
- <54> 반도체층(132) 위에는 규소 산화물 또는 규소 질화물로 형성된 게이트 절연막(140)이 형성된다. 게이트 절연막(140) 위에 게이트 전극(155)을 포함하는 게이트 배선이 형성된다. 그리고 도 2에 도시하지는 않았지만, 게이트 배선은 게이트 라인(151)(도 1에 도시), 제1 유지 전극(158)(도 1에 도시) 및 그 밖에 배선을 더 포함한다. 이 때, 게이트 전극(155)은 반도체층(132)의 적어도 일부, 특히 채널 영역(135)과 중첩되도록 형성된다.
- <55> 도 2에서 도시한 바와 달리, 게이트 배선은 다중층으로 형성될 수 있다. 일 예를 들면, 알루미늄 또는 알루미늄 합금을 하부층으로 사용하고 몰리브덴-텅스텐 또는 몰리브덴-텅스텐 나이트라이드를 상부층으로 사용하는 것이다. 이는 하부층으로 배선저항에 의한 신호저항을 막기 위해 비저항이 작은 알루미늄 또는 알루미늄 합금을 사용하고, 상부층으로 화학약품에 의한 내식성이 약하며 쉽게 산화되어 단선이 발생하는 알루미늄 또는 알루미늄 합금의 단점을 보완하기 위해 화학약품에 대한 내식성이 강한 몰리브덴-텅스텐 또는 몰리브덴-텅스텐 나이트라이드를 사용하는 것이다. 근래에는 몰리브덴, 알루미늄, 티타늄, 텅스텐 등이 배선재료로 각광받고 있다.
- <56> 게이트 절연막(140) 상에는 게이트 전극(155)을 덮는 층간 절연막(160)이 형성된다. 게이트 절연막(140)과 층간 절연막(160)은 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)을 드러내는 콘택홀들(166, 167)을 가지고 있다. 여기서, 소스 영역(136)을 드러내는 콘택홀을 제1 콘택홀(166)이라하고, 드레인 영역(137)을 드러내는 콘택홀을 제2 콘택홀(167)이라 한다.
- <57> 층간 절연막(160) 위에는 소스 전극(176) 및 드레인 전극(177)을 포함하는 데이터 배선이 형성된다. 그리고 도 2에 도시하지는 않았지만, 데이터 배선은 데이터 라인(171)(도 1에 도시), 공통 전원 라인(172)(도 1에 도시), 제2 유지 전극(178)(도 1에 도시) 및 그 밖에 배선을 더 포함한다. 여기서, 소스 전극(176) 및 드레인 전극(177)은 각각 콘택홀들(166, 167)을 통해 반도체층(132)의 소스 영역(136) 및 드레인 영역(137)과 연결된다.
- <58> 또한, 데이터 배선은, 게이트 배선과 마찬가지로, 서로 다른 이종의 재질로 만들어진 다중층으로 형성하여 각 재질이 갖는 단점을 보완할 수 있다.
- <59> 또한, 게이트 배선 및 데이터 배선의 구조는 본 실시예에 반드시 한정되는 것은 아니다. 따라서 박막 트랜지스터(10, 20) 및 기타 회로 배선의 구조에 따라 다양하게 변형될 수 있다. 즉, 게이트 라인, 데이터 라인, 공통 전원 라인 및 그 밖의 구성이 본 실시예와 다른 층에 형성될 수도 있다.
- <60> 이와 같이 형성된 반도체층(132), 게이트 전극(155), 소스 전극(176) 및 드레인 전극(177)을 포함하여 박막 트랜지스터(20)가 만들어진다.
- <61> 층간 절연막(160) 상에는 데이터 배선(176, 177)을 덮는 평탄화막(180)이 형성된다. 평탄화막(180)은 그 위에 형성될 유기 발광 소자(70)의 발광 효율을 높이기 위해 단차를 없애고 평탄화시키는 역할을 한다. 또한, 평탄화막(180)은 드레인 전극(177)의 일부를 노출시키는 한 쌍의 콘택홀(181, 182)을 갖는다. 이하에서 드레인 전극(177)의 일부를 노출시키는 콘택홀(181, 182)을 제3 콘택홀(181) 및 제4 콘택홀(182)이라 한다.
- <62> 이러한 평탄화막(180)은 평탄화 특성이 우수한 물질로 만들어진다. 평탄화막(180)은 평탄화막(180) 상에 형성될 유기막(720)이 고른 두께를 갖도록 형성할 수 있게 한다. 따라서 균일한 휘도를 갖도록 유기막(720)을 형성할 수 있어 발광 효율을 높일 수 있다. 또한, 평탄화막(180) 상에 형성될 여러 도전층의 단선 및 단락과 같은 불량 발생을 예방할 수 있다.

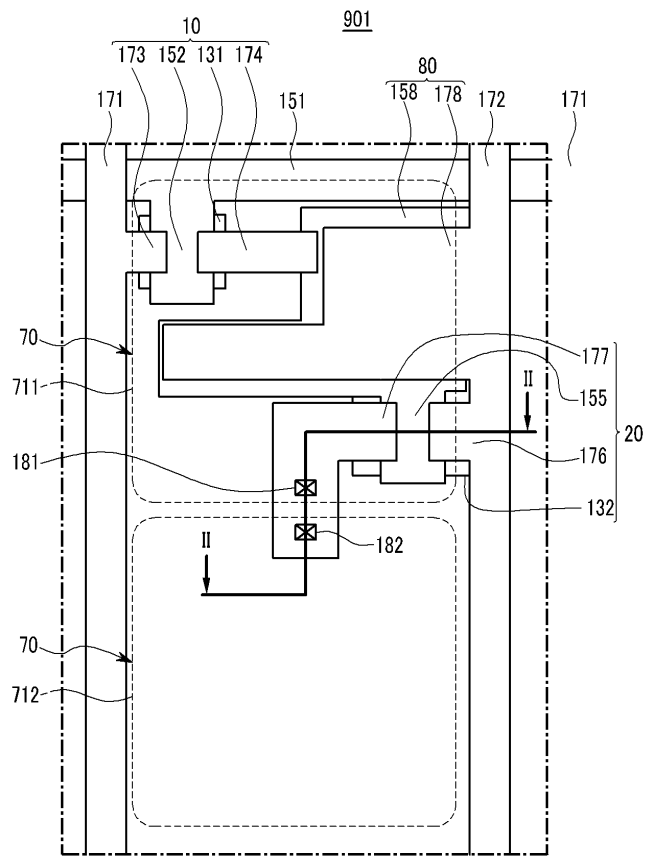
- <63> 평탄화막(180) 위에는 유기 발광 소자(70)의 제1 화소 전극(711, 712)이 두개 형성된다. 한 쌍의 제1 화소 전극(711, 712)은 평탄화막(180)의 컨택홀들(181, 182)을 통해 드레인 전극(177)과 연결된다. 그리고 다수의 개구부를 가지고 각각의 화소를 정의하는 화소 정의막(190)이 평탄화막(180) 및 제1 화소 전극들(711, 712) 위에 형성된다. 이때, 화소 정의막(190)의 개구부는 제1 화소 전극들(711, 712)을 드러낸다. 또한, 화소 정의막(190)은 제1 화소 전극들(711, 712) 사이를 구분 짓는다.
- <64> 그리고 화소 정의막(190)의 개구부 내에서 제1 화소 전극들(711, 712) 위에는 각각 유기막(720)이 형성되고, 화소 정의막(190) 및 유기막(720) 상에는 제2 화소 전극(730)이 형성된다. 여기서, 제2 화소 전극(730)은 유기 발광 소자(70)의 음극이 된다. 즉, 유기 발광 소자(70)는 제1 화소 전극(711, 712), 유기막(720) 및 제2 화소 전극(730)을 포함한다.
- <65> 이와 같은 구성에 의하여, 한 쌍의 제1 화소 전극(711, 712) 중에서 어느 하나의 제1 화소 전극(711, 712)에 불량이 발생되거나, 어느 하나의 제1 화소 전극(711, 712)상에 형성된 유기막(720)에 불량이 발생되어도 나머지 제1 화소 전극(711, 712)은 작동 가능하므로, 하나의 화소가 완전히 작동하지 않게 되는 것을 방지할 수 있다.
- <66> 제1 화소 전극들(711, 712)과 제2 화소 전극(730)은 어느 하나는 투명한 도전성 물질로 형성되고 다른 하나는 반투명 또는 반사형 도전성 물질로 형성될 수 있다.
- <67> 이와 같이, 제1 화소 전극들(711, 712) 및 제2 화소 전극(730)을 형성하는 물질의 종류에 따라, 유기 전계 발광 표시 장치는 전면 발광형, 배면 발광형 또는 양면 발광형이 될 수 있다.
- <68> 투명한 도전성 물질로는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연) 또는 In₂O₃(Indium Oxide) 등의 물질을 사용할 수 있다.
- <69> 반사형 물질로는 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 금(Au) 등의 물질을 사용할 수 있다.
- <70> 유기막(720)은 저분자 유기물 또는 고분자 유기물로 이루어진다. 이러한 유기막(720)은 정공 주입층(hole-injection layer, HIL), 정공 수송층(hole-transporting layer, HTL), 발광층, 전자 수송층(electron-transporting layer, ETL), 그리고 전자 주입층(electron-injection layer, EIL)을 포함하는 다중막으로 형성된다. 즉, 정공 주입층은 양극인 제1 화소 전극(711, 712) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.
- <71> 또한, 도 2에는 도시하지 않았으나, 제2 화소 전극(730) 위로 봉지 부재가 더 형성될 수 있다.
- <72> 도 3을 참조하여 본 발명의 제2 실시예에 따른 유기 전계 발광 표시 장치(902)를 설명한다.
- <73> 도 3에 도시한 바와 같이, 유기 전계 발광 표시 장치(902)는 하나의 제2 박막 트랜지스터(20)의 제2 드레인 전극(177)에 연결된 4개의 제1 화소 전극(711, 712, 713, 714)을 포함한다. 또한, 4개의 제1 화소 전극들(711, 712, 713, 714)은 각각 컨택홀들(181, 182, 183, 184)를 통해 하나의 제2 드레인 전극(177)과 연결된다.
- <74> 이와 같은 구성에 의하여, 4개중 어느 하나의 제1 화소 전극(711, 712, 713, 714)에 불량이 발생되어도 나머지 제1 화소 전극들(711, 712, 713, 714)은 정상 구동이 가능하다. 따라서 어느 하나의 제1 화소 전극(711, 712, 713, 714)에 발생한 불량 또는 어느 하나의 제1 화소 전극(711, 712, 713, 714) 상에 형성된 유기막(720)에 의해 화소 전체가 작동하지 않는 것을 방지할 수 있다. 또한, 하나의 화소에 4개의 제1 화소 전극(711, 712, 713, 714)이 배치되므로 불량이 발생한 하나의 제1 화소 전극(711, 712, 713, 714)이 미치는 영향을 최소화할 수 있다.
- <75> 본 발명을 앞서 기재한 바에 따라 설명하였지만, 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

발명의 효과

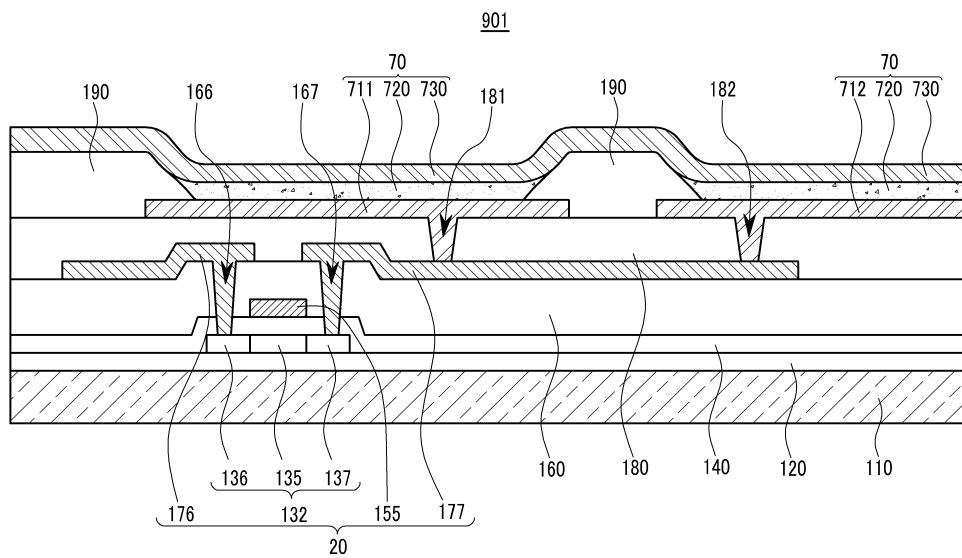
- <76> 이상 설명한 바와 같이 본 발명에 따른 유기 전계 발광 표시 장치는 불량 발생에 따른 제품의 품질 저하를 방지할 수 있다. 즉, 하나의 화소에 다수의 화소 전극을 배치하여 어느 하나의 화소 전극 또는 어느 하나의 화소 전극 상의 유기막에 불량이 발생하여도 나머지 화소 전극은 정상 구동이 가능하므로, 화소가 작동 불가능하게 되는 것을 방지할 수 있다.

도면

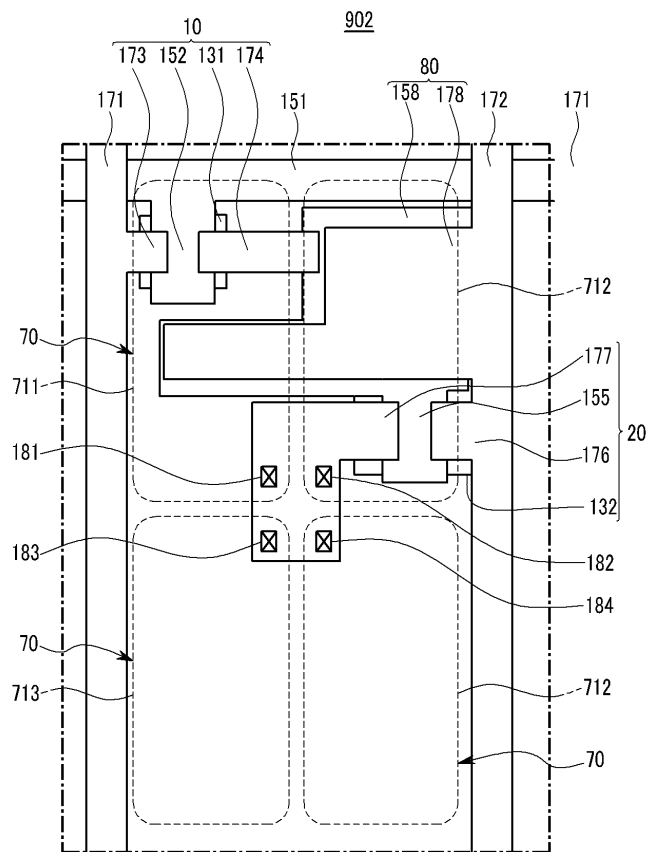
도면1



도면2



도면3



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR100786847B1	公开(公告)日	2007-12-20
申请号	KR1020060111155	申请日	2006-11-10
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	SON HYUN CHUL		
发明人	SON, HYUN CHUL		
IPC分类号	H05B33/26		
CPC分类号	H01L27/3246 H01L27/326 H01L27/3262		
外部链接	Espacenet		

摘要(译)

通过在一个像素上布置多个像素电极，提供有机发光显示装置以驱动其余像素电极，尽管像素电极上的任何一个像素电极或有机膜的误差。有机发光显示装置包括基板构件，薄膜晶体管（10,20），四个第一像素电极（711,712），有机膜和第二像素电极。基板构件具有多个像素区域。在每个像素上形成至少两个薄膜晶体管。四个第一像素电极与任何一个薄膜晶体管电连接，并且彼此分离。在每个第一像素电极上形成有机膜。第二像素电极形成在有机膜上。

