



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년12월05일
(11) 등록번호 10-0782457
(24) 등록일자 2007년11월29일

(51) Int. Cl.

H05B 33/20 (2006.01) H05B 33/26 (2006.01)

(21) 출원번호 10-2005-0099300

(22) 출원일자 2005년10월20일

심사청구일자 2005년10월20일

(65) 공개번호 10-2007-0043253

(43) 공개일자 2007년04월25일

(56) 선행기술조사문헌

JP2003303687 A

JP2005084675 A

KR1020060101826 A

전체 청구항 수 : 총 5 항

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

김은아

경기 용인시 기흥읍 공세리 삼성SDI중앙연구소

(74) 대리인

박상수

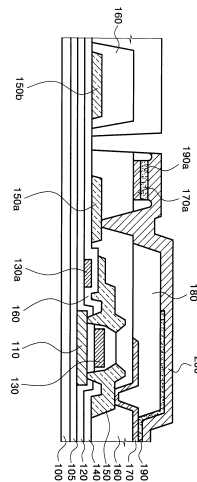
심사관 : 김창균

(54) 유기전계 발광표시장치

(57) 요약

본 발명은 유기전계발광표시장치의 데드스페이스의 활용에 관한 것으로, 기판; 상기 기판 상에 위치한 제 1 하부 전극, 유기발광층을 포함하는 제 1 유기막층 및 제 1 상부전극을 포함하는 제 1 발광 영역; 및 상기 제 1 발광 영역을 포함하는 유기전계발광표시장치의 배선부 상에 위치한 제 2 하부전극, 유기발광층을 포함하는 제 2 유기막층 및 제 2 상부전극을 포함하는 제 2 발광 영역을 포함하는 것을 특징으로 하는 유기전계발광표시장치를 제공한다.

대표도 - 도4



특허청구의 범위

청구항 1

기관;

상기 기관 상에 위치한 제 1 하부전극, 유기발광층을 포함하는 제 1 유기막층 및 제 1 상부전극을 포함하는 제 1 발광 영역; 및

상기 제 1 발광 영역을 포함하는 유기전계발광표시장치의 배선부 상에 위치한 제 2 하부전극, 유기발광층을 포함하는 제 2 유기막층 및 제 2 상부전극을 포함하는 제 2 발광 영역을 포함하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 2

제 1 항에 있어서,

상기 배선부는 공통전원공급라인, 캐소드 전원공급라인, 또는 공통전원공급라인/캐소드 전원공급라인인 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제 1 항에 있어서,

상기 제 2 발광영역은 상기 제 1 하부전극과 연결된 배선이외의 별도의 배선과 전기적으로 연결되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제 1 항에 있어서,

상기 제 1 하부전극 및 제 1 상부전극은 상기 제 2 하부전극 및 제 2 상부전극과 동일한 적층구조로 형성되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제 1 항에 있어서,

상기 제 1 하부전극 및 상기 제 1 상부전극은 상기 제 2 하부전극 및 상기 제 2 상부전극과 동일한 물질로 형성되는 것을 특징으로 하는 유기전계발광표시장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <10> 본 발명은 유기전계 발광표시장치에 관한 것으로, 보다 구체적으로 유기전계발광표시장치의 데드스페이스를 별도의 발광영역으로 활용하는 것에 관한 것이다.
- <11> 도 1 은 종래의 유기전계발광표시장치의 평면도이다.
- <12> 도 1을 참조하면, 유기전계발광표시장치는 다수의 화소를 구비한 화소영역(20)과 상기 화소 영역(20)의 상측과 좌, 우측으로 배열되어 전원전압을 인가하기 위한 공통전원공급라인(150b)과 상기 공통전원공급라인(150b)에 배열되어 있고 각 화소에 전압을 공급하기 위한 공통전원라인(30)과 선택신호를 출력하는 스캔드라이버(40)와 선택신호를 전달하는 스캔라인(41) 및 데이터신호를 출력하는 데이터드라이버(10)를 포함한다.
- <13> 또한 상기 화소영역(20)의 상부에 배열되는 상부전극(200)과 상기 화소영역(20)의 일측에 상기 캐소드전극(200)과 오버랩되도록 배열되어 상기 상부전극(200)으로 소정의 전압을 제공하는 캐소드 전원공급라인(150a)을 포

함한다.

- <14> 도 2 는 종래의 유기전계발광표시장치에 있어서, A-A'부분을 나타낸 단면도이다.
- <15> 기관 (100)상에 버퍼층(105)를 형성하고, 상기 버퍼층(105)의 상부에 비정질 실리콘을 증착하여 패터닝 한 후 결정화시켜 반도체층(110)을 형성한다.
- <16> 상기 반도체층(110) 상에 게이트 절연막(120)을 형성한다. 상기 게이트 절연막(120) 상에 상기 반도체층(110)과 중첩하는 게이트전극(130) 및 캐패시터의 하부전극(130a)을 형성한다.
- <17> 상기 게이트 전극(130)을 마스크로 하여 상기 반도체층(110)에 도전성 불순물을 주입하여 소오스 영역 및 드레인 영역(미도시)을 형성한다. 이 때, 상기 소오스/드레인 영역들(미도시) 사이에 채널 영역(미도시)이 한정된다. 상기 게이트전극(130) 및 상기 캐패시터의 하부전극(130a) 상에 층간절연막(140)을 형성한다.
- <18> 상기 층간절연막(140) 내에 상기 소오스/드레인 영역들(미도시)을 각각 노출시키는 콘택홀들을 형성한다. 상기 콘택홀들이 형성된 기관 상에 도전막을 적층한 후, 이를 패터닝하여 소오스/드레인 전극(150), 캐소드 전원공급라인(150a) 및 공통전원공급라인을 형성한다. 상기 소오스/드레인 전극(150)은 상기 노출된 소오스/드레인 영역(미도시)에 각각 접속한다. 상기 반도체층(110), 상기 게이트 전극(130), 상기 소오스/드레인 전극(150)들은 박막트랜지스터를 형성한다.
- <19> 상기 소오스/드레인 전극(150), 상기 캐소드 전원공급라인(150a) 및 상기 공통전원공급라인(150b) 상에 평탄화막을 형성한다.
- <20> 상기 평탄화막(160)내에 소오스/드레인 전극(150)을 노출시키는 비어홀(미도시)을 형성한다. 상기 비어홀(미도시)에 의해 노출된 상기 소오스/드레인 전극(150)의 어느 하나를 하부전극(170)과 연결한다. 상기 하부전극(170) 상에 화소정의막(180)을 형성한 후 이를 패터닝하여 개구부를 형성한다. 상기 하부전극(170)상에 적어도 유기발광층을 포함하는 유기막층(190)을 형성한다. 상기 유기막층(190)상에 상부전극(200)을 형성한다.
- <21> 도 3 은 종래의 유기전계발광표시장치의 발광영역을 나타낸 개략적인 평면도이다.
- <22> 유기전계발광표시장치의 발광영역(402)과 비발광영역(401)을 표시하였다.
- <23> 그러나 종래의 유기전계발광표시장치는 공통전원공급라인 및 캐소드 전원공급라인 등과 같이 유기전계발광표시장치가 구동되기 위해서는 꼭 필요하지만 데드스페이스(dead space)가 많이 발생하는 단점이 있다.

발명이 이루고자 하는 기술적 과제

- <24> 본 발명은 상기와 같은 종래 기술의 제반 단점과 문제점을 해결하기 위한 것으로, 유기전계 발광표시장치의 데드스페이스를 활용할 수 있는 제 2 발광영역을 제공하는 데 목적이 있다.

발명의 구성 및 작용

- <25> 전술한 바와 같은 목적을 달성하기 위하여, 본 발명은 기관; 상기 기관 상에 위치한 제 1 하부전극, 유기발광층을 포함하는 제 1 유기막층 및 제 1 상부전극을 포함하는 제 1 발광 영역; 및 상기 제 1 발광 영역을 포함하는 유기전계발광표시장치의 배선부 상에 위치한 제 2 하부전극, 유기발광층을 포함하는 제 2 유기막층 및 제 2 상부전극을 포함하는 제 2 발광 영역을 포함하는 것을 특징으로 하는 유기전계발광표시장치를 제공한다.
- <26> 본 발명의 상기 목적과 기술적 구성 및 그에 따른 작용효과에 관한 자세한 사항은 본 발명의 바람직한 실시 예를 도시하고 있는 도면을 참조한 이하 상세한 설명에 의해 보다 명확하게 이해될 것이다. 또한 도면들에 있어서, 층 및 영역의 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- <27> 도 4 는 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치에 있어서, A-A'부분을 나타낸 단면도이다.
- <28> 도 4를 참조하면, 기관(100)상에 버퍼층(105)를 형성하고, 상기 버퍼층(105)의 상부에 비정질 실리콘을 증착하여 패터닝 한 후 결정화시켜 반도체층(110)을 형성한다.
- <29> 상기 기관(100)은 유리, 스테인레스 스틸 또는 플라스틱등으로 구성될 수 있다.
- <30> 상기 버퍼층(105)은 실리콘 질화막, 실리콘 산화막 또는 이들의 다중층으로 형성할 수 있다.

- <31> 상기 반도체층(110)은 비정질 실리콘막 또는 비정질 실리콘막을 결정화한 다결정 실리콘막일 수 있다.
- <32> 상기 반도체층(110)상에 게이트 절연막(120)을 형성한다. 상기 게이트 절연막(120)상에 상기 반도체층(110)과 중첩하는 게이트전극(130)과 캐패시터의 하부전극(130a)을 형성한다.
- <33> 상기 게이트 절연막(120)은 실리콘 산화막, 실리콘 질화막, 실리콘 산질화막 또는 이들의 다중층일 수 있다.
- <34> 이어서, 상기 게이트 전극(130)을 마스크로 하여 상기 반도체층(110)에 도전성 불순물을 주입하여 소오스 영역 및 드레인 영역(미도시)을 형성한다. 이 때, 상기 소오스/드레인 영역들(미도시) 사이에 채널 영역(미도시)이 한정된다. 상기 게이트전극(130) 및 상기 캐패시터의 하부전극(130a) 상에 층간절연막(140)을 형성한다.
- <35> 상기 층간절연막(140)은 실리콘 산화막, 실리콘 질화막, 실리콘 산질화막 또는 이들의 다중층일 수 있다.
- <36> 상기 층간절연막(140) 내에 상기 소오스/드레인 영역들(125)을 각각 노출시키는 콘택홀들을 형성한다. 상기 콘택홀들이 형성된 기판 상에 도전막을 적층한 후, 이를 패터닝하여 소오스 전극(150) 및 드레인 전극(150), 캐소드 전원공급라인(150a) 및 공통전원공급라인(150b)을 형성한다. 상기 소오스/드레인 전극들(150)은 상기 노출된 소오스/드레인 영역들(미도시)에 각각 접촉한다. 상기 반도체층(110), 상기 게이트 전극(130), 상기 소오스/드레인 전극들(150)은 박막트랜지스터를 형성한다.
- <37> 상기 소오스/드레인 전극(150) 및 상기 캐소드 전원공급라인(150a) 및 상기 공통전원라인(150b)상에 아크릴계 수지 및 폴리 이미드등의 유기물로 형성된 평탄화막(160)을 형성한다.
- <38> 상기 캐소드 전원공급라인(150a)은 상기 소오스/드레인 전극(150)과 동일물질로 이루어질 수 있다. 즉, 화소 영역에서 상기 소오스/드레인 전극(150)을 형성함에 있어서, 패터닝되어 전극으로 사용되지 않고 남은 부분을 상기 캐소드 전원공급라인(150a)로 이용할 수 있다.
- <39> 상기 평탄화막(160)상에 제 1 하부전극(170) 및 제 2 하부전극(170a)을 형성한다.
- <40> 상기 평탄화막(160)내에 상기 소오스/드레인 전극(150) 및 상기 캐소드 전원공급라인을 노출시키는 비어홀(미도시)을 형성한다. 상기 비어홀(미도시)에 의해 노출된 상기 소오스/드레인 전극(150)의 어느 하나를 상기 제 1 하부전극(170)과 연결한다. 상기 제 2 하부전극(170a)은 상기 캐소드 전원공급라인(150a)과 중첩되는 영역에 형성한다. 상기 제 1 하부전극(170) 및 상기 제 2 하부전극(170a) 상에 화소정의막(180)을 형성한 후 이를 패터닝하여 개구부를 형성한다. 상기 제 1 하부전극(170) 및 상기 제 2 하부전극(170a)상에 유기발광층을 포함하는 제 1 유기막층(190) 및 제 2 유기막층(190a)을 형성한다. 상기 제 1 유기막층(190) 및 상기 제 2 유기막층(190a)상에 제 1 상부전극(200)을 형성한다.
- <41> 제 1 발광영역은 상기 제 1 하부전극(170), 상기 제 1 유기막층(190) 및 상기 제 1 상부전극(200)으로 구성된다.
- <42> 제 2 발광영역은 상기 제 2 하부전극(170a), 상기 제 2 유기막층(190a) 및 상기 제 1 상부전극(200)으로 구성된다.
- <43> 상기 제 1 하부전극(170) 및 상기 제 2 하부전극(170a)은 일함수가 높은 ITO 또는 IZO로 이루어지며, 하부층에 Al, Al-Nd, Ag와 같은 고반사율의 특성을 갖는 금속으로 이루어진 반사막을 포함할 수 있다. 배면 발광인 경우, 반사막을 포함하지 않고, 투명전도막인 ITO이나 IZO중에 하나로 이루어질 수 있다.
- <44> 상기 제 1 유기막층(190) 및 상기 제 2 유기막층(190a)은 유기발광층을 포함하며 그 외에 정공주입층, 정공수송층, 전자수송층 및 전자주입층 중 어느 하나 이상의 층을 추가로 포함할 수 있다.
- <45> 상기 제 1 상부전극(200)은 일함수가 낮은 Mg, Ag, Al, Ca 및 이들의 합금으로 형성된다. 배면 발광일 경우, Mo, MoW, Cr, AlNd 및 Al 합금으로 이루어진 균중에서 하나를 선택하여 이루어진 반사전극으로 형성될 수 있다.
- <46> 상기 제 1 상부전극(200)은 상기 캐소드 전원공급라인(150a)와 직접 접촉되며, 다수개의 굴곡부가 형성되어 있을 수 있다.
- <47> 도 5 는 본 발명의 제 1 실시 예에 의한 유기전계발광표시장치의 발광영역을 개략적으로 나타낸 평면도이다.
- <48> 유기전계발광표시장치의 제 1 발광영역(402), 제 2 발광영역(403) 및 비발광영역(401)이 표시되어 있다. 상기 제 1 발광영역(402)은 이미지등을 구현하는 영역이고, 상기 제 2 발광영역(403)은 이미지를 형성하지 못하더라도 통신수단의 착신여부를 알리기 위해 온/오프만으로 동작하여 전화가 온 경우 발광하여 수신자에게 알리는 알

림기능이나, 또는 아이콘을 나타내거나 또는 단순 장식용으로 사용될 수 있다.

- <49> 따라서 제 2 발광영역의 제 2 하부전극(170a) 또는 제 1 상부전극(200)은 반드시 픽셀내에 있는 구동 트랜지스터 또는 배선들과 반드시 전기적으로 연결될 필요는 없고, 다른 별도의 배선에 의하여 온/오프를 위한 전기적 신호만을 수신할 수 있으면 무방하므로 제 1 발광영역의 제 1 하부전극(170) 및 제 1 상부전극(200)의 전기적 연결 관계와는 다를 수 있다. 따라서 제 2 발광영역의 제 2 하부전극(170a)은 박막트랜지스터 상기 소오스/드레인 전극(150)과 연결되거나, 제 1 발광영역의 제 1 하부전극(170) 또는 박막트랜지스터와는 전기적으로 연결되지 않고 별도의 외부 배선으로 동작할 수 있다.
- <50> 본 발명의 제 1 실시 예에서는 상기 캐소드 전원공급라인(150a)과 중첩되는 상부 영역에 상기 제 1 하부전극(170a), 상기 유기막층(190a) 및 상기 제 1 상부전극(200)으로 구성되는 제 2 발광영역을 형성함으로써, 유기전계발광표시장치의 데드스페이스를 활용할 수 있다.
- <51> 도 5에 도시된 바와 같이, 제 2 발광영역은 전화 착신 여부, 장식 또는 아이콘부로 사용될 수 있는 것이므로 픽셀 내부에 형성되는 것보다는 픽셀외부 배선상에 형성되는 것이 바람직하다. 픽셀 외부 배선 상부에 형성되는 경우 전체 패널의 좌,우,상 중 하나 이상의 영역에 형성될 수 있다.
- <52> 도 6 은 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치에 있어서, A-A'부분을 나타낸 단면도이다.
- <53> 도 6 은 도 4 의 제 1 실시 예인 유기전계발광표시장치의 제 2 발광영역의 위치를 변경한 것이다.
- <54> 공통전원라인(150b)상에 평탄화막(160)을 형성한다. 상기 평탄화막(160)상에 제 3 하부전극(170b)을 형성한다. 상기 제 3 하부전극(170b) 상에 화소정의막(180)을 형성한다. 상기 제 3 하부전극(170b) 상에 화소정의막(180)을 형성한 후 이를 패터닝하여 개구부를 형성한다. 상기 제 3 하부전극(170b)상에 유기발광층을 포함하는 제 3 유기막층(190b)을 형성한다. 상기 유기막층(190b)상에 제 2 상부전극(200b)을 형성한다.
- <55> 제 1 발광영역은 상기 제 1 하부전극(170), 상기 유기막층(190) 및 상기 제 1 상부전극(200)으로 구성된다.
- <56> 제 2 발광영역은 상기 제 3 하부전극(170b), 상기 제 3 유기막층(190b) 및 상기 제 2 상부전극(200b)으로 구성된다.
- <57> 이 외의 표시부는 도 4 의 제 1 실시 예와 동일함으로 중복을 피하기 위하여 설명을 생략한다.
- <58> 도 7 는 본 발명의 제 2 실시 예에 의한 유기전계발광표시장치의 발광영역을 개략적으로 나타낸 평면도이다.
- <59> 유기전계발광표시장치의 제 1 발광영역(402), 제 2 발광영역(404) 및 비발광영역(401)이 표시되어 있다. 상기 제 1 발광영역(402)은 이미지등을 구현하는 영역이고, 상기 제 2 발광영역(404)은 이미지를 형성하지 못하더라도 통신수단의 착신여부를 알리기 위해 온/오프만으로 동작하여 전화가 온 경우 발광하여 수신자에게 알리는 알림기능이나, 또는 아이콘을 나타내거나 또는 단순 장식용으로 사용될 수 있다.
- <60> 따라서 제 2 발광영역의 제 3 하부전극(170b) 또는 제 2 상부전극(200b)은 반드시 픽셀내에 있는 구동 트랜지스터 또는 배선들과 반드시 전기적으로 연결될 필요는 없고, 다른 별도의 배선에 의하여 온/오프를 위한 전기적 신호만을 수신할 수 있으면 무방하므로 제 1 발광영역의 제 1 하부전극(170) 및 제 1 상부전극(200)의 전기적 연결 관계와는 다를 수 있다. 따라서 제 2 발광영역의 제 3 하부전극(170b)은 박막트랜지스터 상기 소오스/드레인 전극(150)과 연결되거나, 제 1 발광영역의 제 1 하부전극(170) 또는 박막트랜지스터와는 전기적으로 연결되지 않고 별도의 외부 배선으로 동작할 수 있다.
- <61> 본 발명의 제 2 실시 예에서는 상기 공통전원공급라인(150b)과 중첩되는 상부 영역에 상기 제 3 하부전극(170b), 상기 제 3 유기막층(190b) 및 상기 제 2 상부전극(200b)으로 구성되는 제 2 발광영역을 형성함으로써, 유기전계발광표시장치의 데드스페이스를 활용할 수 있다.
- <62> 도 7 에 도시된 바와 같이, 제 2 발광영역은 전화 착신 여부, 장식 또는 아이콘부로 사용될 수 있는 것이므로 픽셀 내부에 형성되는 것보다는 픽셀외부 배선상에 형성되는 것이 바람직하다. 픽셀 외부 배선 상부에 형성되는 경우 전체 패널의 좌,우,상 중 하나 이상의 영역에 형성될 수 있다.
- <63> 도 8 는 본 발명의 제 3 실시 예에 따른 유기전계발광표시장치에 있어서, A-A'부분을 나타낸 단면도이다.
- <64> 도 8 은 도 4에 도시된 제 1 실시 예 및 도 6 에 도시된 제 2 실시 예의 유기전계발광표시장치의 제 2 발광영역을 캐소드 전원공급라인(150a) 및 공통전원공급라인(150b)의 상부에 모두 구비하는 것이다.

- <65> 도 9 는 본 발명의 제 3 실시 예에 의한 유기전계발광표시장치의 발광영역을 개략적으로 나타낸 평면도이다.
- <66> 유기전계발광표시장치의 제 1 발광영역(402), 제 2 발광영역(403,404) 및 비발광영역(401)이 표시되어 있다. 상기 제 1 발광영역(402)은 이미지등을 구현하는 영역이고, 상기 제 2 발광영역(403,404)은 이미지를 형성하지 못 하더라도 통신수단의 착신여부를 알리기 위해 온/오프만으로 동작하여 전화가 온 경우 발광하여 수신자에게 알 리는 알림기능이나, 또는 아이콘을 나타내거나 또는 단순 장식용으로 사용될 수 있다.
- <67> 따라서 제 2 발광영역의 제 2 하부전극(170a) 또는 제 1 상부전극(200) 및 제 3 하부전극(170b) 또는 제 2 상부 전극(200b)은 반드시 픽셀내에 있는 구동 트랜지스터 또는 배선들과 반드시 전기적으로 연결될 필요는 없고, 다 른 별도의 배선에 의하여 온/오프를 위한 전기적 신호만을 수신할 수 있으면 무방하므로 제 1 발광영역의 제 1 하부전극(170) 및 제 1 상부전극(200)의 전기적 연결 관계와는 다를 수 있다. 따라서 제 2 발광영역의 제 2 하 부전극(170a) 및 제 3 하부전극(170b)은 박막트랜지스터 상기 소오스/드레인 전극(150)과 연결되거나, 제 1 발 광영역의 제 1 하부전극(170) 또는 박막트랜지스터와는 전기적으로 연결되지 않고 별도의 외부 배선으로 동작할 수 있다.
- <68> 본 발명의 제 3 실시 예에서는 상기 캐소드 전원공급라인(150a)과 중첩되는 상부영역에 상기 제 2 하부전극 (170a), 상기 제 2 유기막층(190a) 및 상기 제 1 상부전극(200)으로 구성되는 제 2 발광영역(403)과 상기 공통 전원공급라인(150b)과 중첩되는 상부 영역에 상기 제 3 하부전극(170b), 상기 제 3 유기막층(190b) 및 상기 제 2 상부전극(200b)으로 구성되는 제 2 발광영역(404)을 모두 형성함으로써, 유기전계발광표시장치의 데드스페이 스를 활용할 수 있다.
- <69> 도 9 에 도시된 바와 같이, 제 2 발광영역은 전화 착신 여부, 장식 또는 아이콘부로 사용될 수 있는 것이므로 픽셀 내부에 형성되는 것보다는 픽셀외부 배선상에 형성되는 것이 바람직하다. 픽셀 외부 배선 상부에 형성되는 경우 전체 패널의 좌,우,상 중 하나 이상의 영역에 형성될 수 있다.
- <70> 진술한 내용중 층 및 영역의 길이, 두께등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- <71> 본 발명은 이상에서 살펴본 바와 같이 바람직한 실시 예를 들어 도시하고 설명하였으나, 상기한 실시 예에 한정 되지 아니하며 본 발명의 정신을 벗어나지 않는 범위 내에서 당해 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 다양한 변경과 수정이 가능할 것이다.

발명의 효과

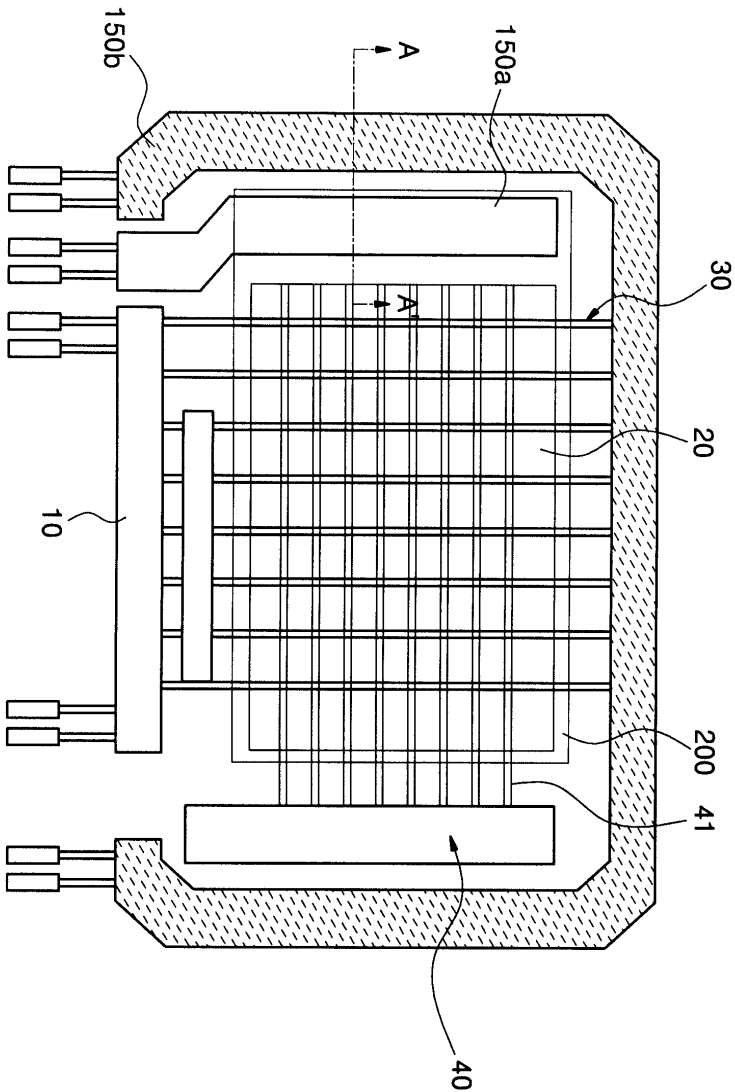
- <72> 따라서 본 발명의 유기전계 발광표시장치의 공통전원입력라인 및 캐소드 전원공급입력라인의 영역에 제 2 발광 영역을 형성하여 유기전계발광표시장치의 데드스페이스를 활용할 수 있다.

도면의 간단한 설명

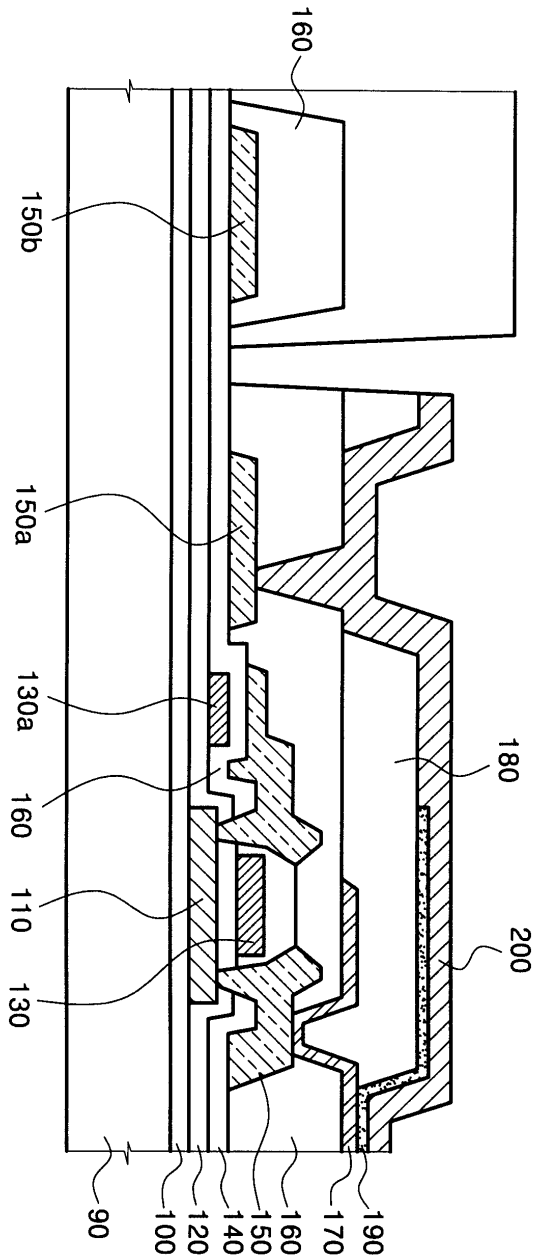
- <1> 도 1 은 종래의 유기전계발광표시장치의 평면도.
- <2> 도 2 는 종래의 유기전계발광표시장치에 있어서, A-A'부분을 나타낸 단면도.
- <3> 도 3 은 종래의 유기전계발광표시장치의 발광영역을 나타낸 개략적인 평면도.
- <4> 도 4 는 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치에 있어서, A-A'부분을 나타낸 단면도.
- <5> 도 5 는 본 발명의 제 1 실시 예에 따른 유기전계발광표시장치의 발광영역을 나타낸 개략적인 평면도.
- <6> 도 6 는 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치에 있어서, A-A'부분을 나타낸 단면도.
- <7> 도 7 은 본 발명의 제 2 실시 예에 따른 유기전계발광표시장치의 발광영역을 나타낸 개략적인 평면도.
- <8> 도 8 는 본 발명의 제 3 실시 예에 따른 유기전계발광표시장치에 있어서, A-A'부분을 나타낸 단면도.
- <9> 도 9 은 본 발명의 제 3 실시 예에 따른 유기전계발광표시장치의 발광영역을 나타낸 개략적인 평면도.

도면

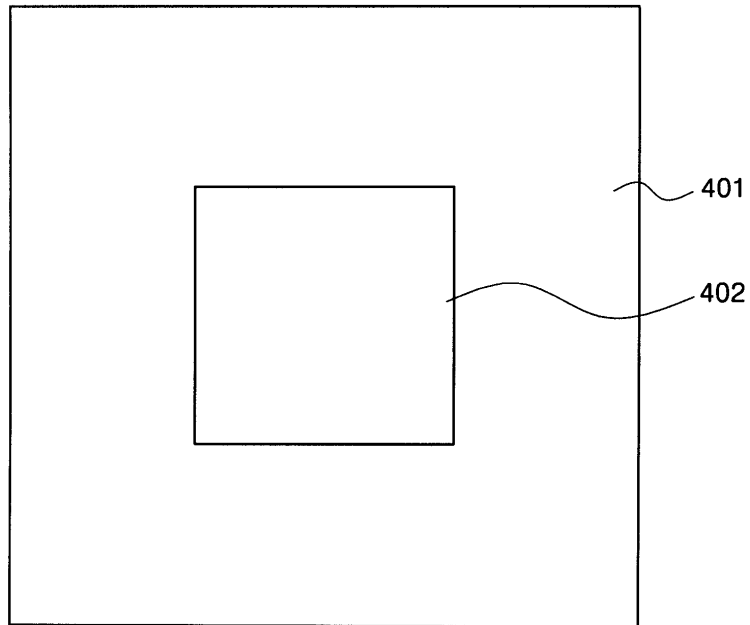
도면1



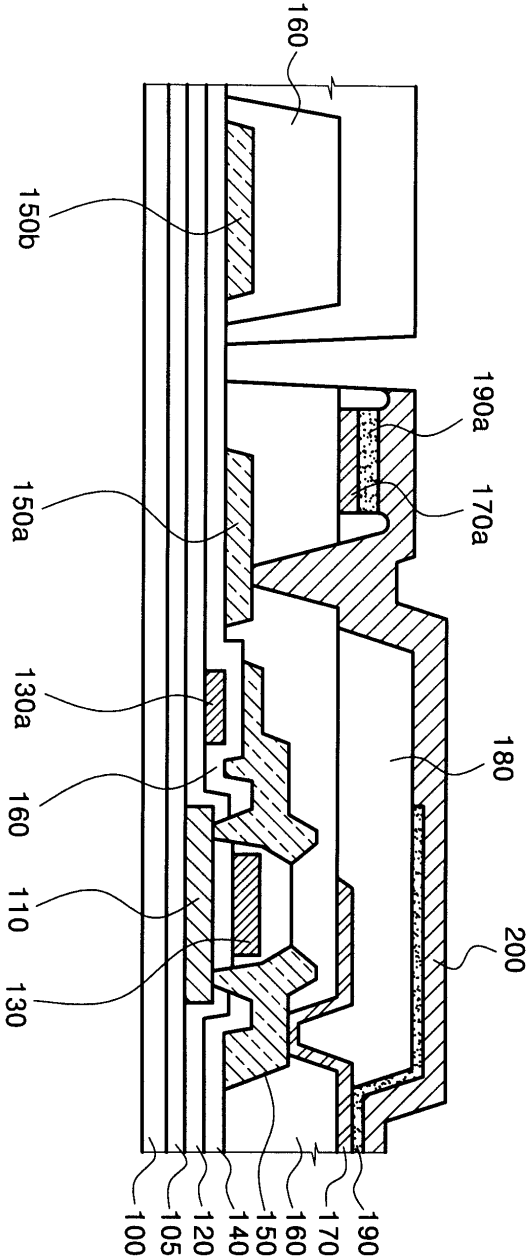
도면2



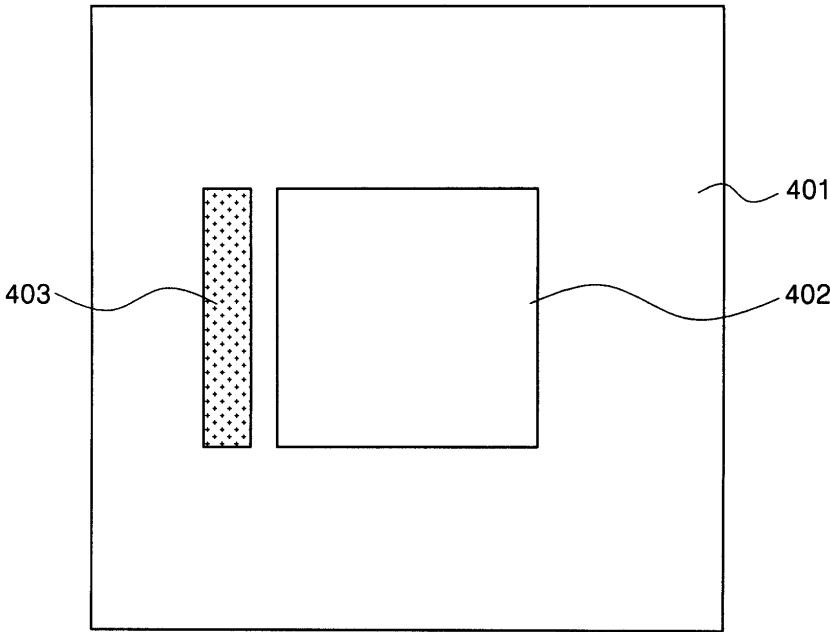
도면3



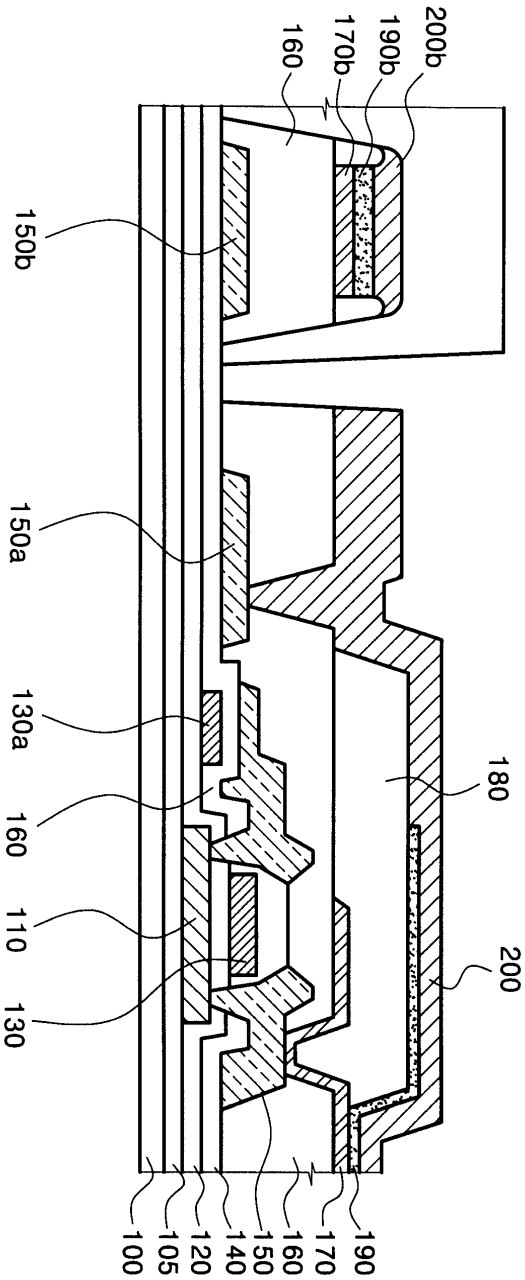
도면4



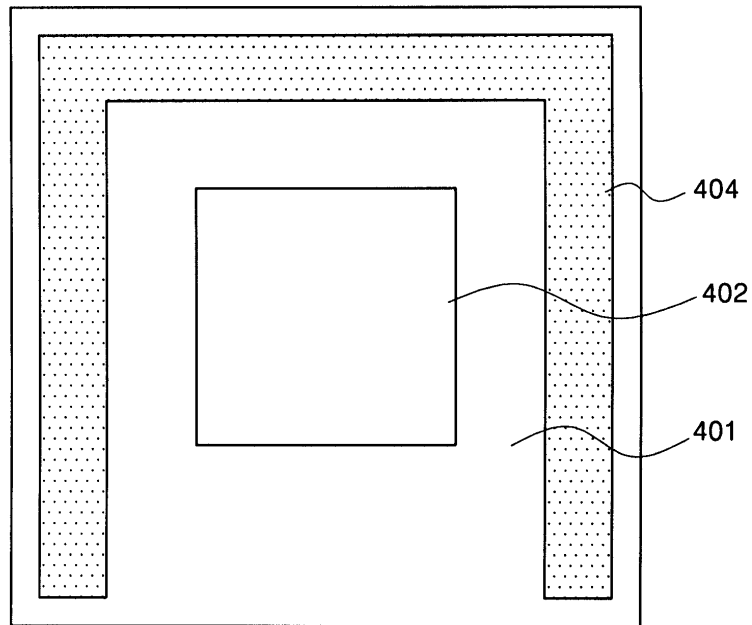
도면5



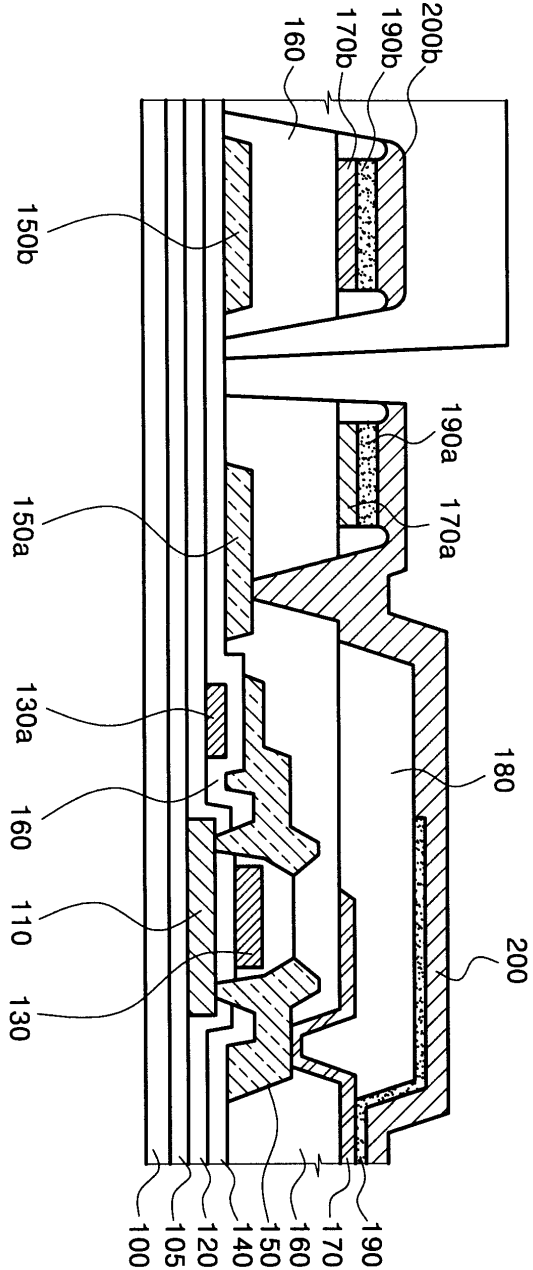
도면6



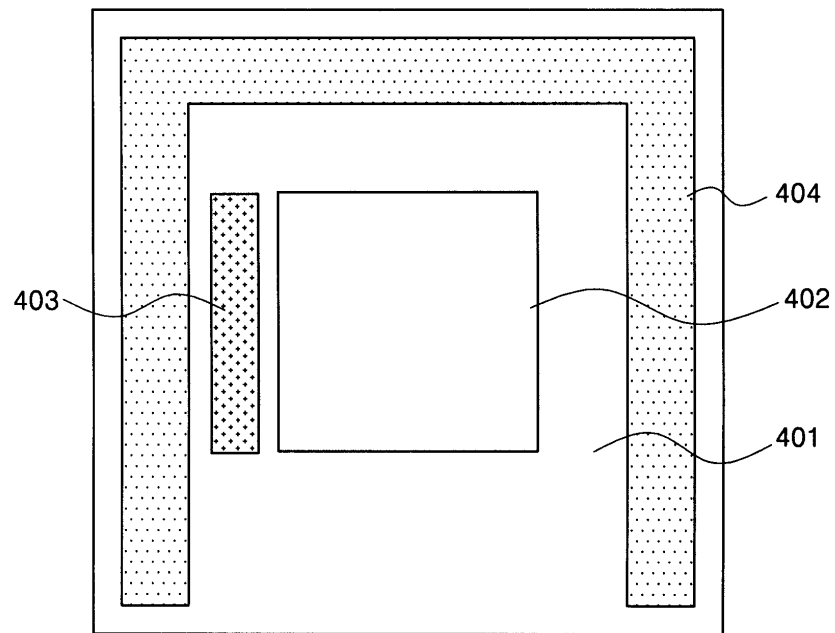
도면7



도면8



도면9



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR100782457B1	公开(公告)日	2007-12-05
申请号	KR1020050099300	申请日	2005-10-20
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM EUN AH		
发明人	KIM EUN AH		
IPC分类号	H05B33/20 H05B33/26		
CPC分类号	H01L27/3276 H01L51/5012 H01L51/5203		
代理人(译)	PARK，常树		
其他公开文献	KR1020070043253A		
外部链接	Espacenet		

摘要(译)

本发明涉及利用有机发光显示器的死区，第一发光区域，包括位于基板上的第一下电极，包括有机发光层的第一有机膜层，以及第一上电极;第一个并且第二发光区域包括位于包括发光区域的有机发光显示装置的布线部分上的第二下电极，包括有机发光层的第二有机膜层和第二上电极。一种电致发光显示装置提供。

