



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/26 (2006.01)		(45) 공고일자	2007년05월15일
		(11) 등록번호	10-0717320
		(24) 등록일자	2007년05월04일
(21) 출원번호	10-2004-0011580	(65) 공개번호	10-2005-0082958
(22) 출원일자	2004년02월20일	(43) 공개일자	2005년08월24일
심사청구일자	2004년11월19일		

(73) 특허권자	엘지전자 주식회사 서울특별시 영등포구 여의도동 20번지
(72) 발명자	정연식 부산광역시부산진구개금동554-49
(74) 대리인	이수웅
(56) 선행기술조사문헌	KR1020050014378 A

심사관 : 추장희

전체 청구항 수 : 총 10 항

(54) 일렉트로 루미네센스 표시소자 및 그 제조방법

(57) 요약

본 발명은 공통라인의 라인저항에 의한 화질저하를 방지할 수 있는 일렉트로 루미네센스 표시소자 및 그 제조방법에 관한 것이다.

본 발명에 따른 일렉트로 루미네센스 표시소자는 전계발광셀 어레이가 형성된 기판과; 상기 기판과 합착제에 의해 합착되어 상기 전계발광셀 어레이와 대향하는 패키징판과; 상기 전계발광셀 어레이에 구동신호를 공급하고 상기 합착제가 형성된 영역으로 신장되어 형성되는 홀을 가지며, 구동신호를 공급하는 신호라인을 구비하는 것을 특징으로 한다.

대표도

도 4

특허청구의 범위

청구항 1.

전계 발광셀 어레이가 형성된 기판과;

상기 기관과 합착제에 의해 합착되어 상기 전계 발광셀 어레이와 대향하는 패키징판과;

상기 전계 발광셀 어레이에 구동신호를 공급하고 상기 합착제가 형성된 영역으로 신장되어 형성되는 홀을 가지며, 구동신호를 공급하는 신호라인을 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 2.

제 1 항에 있어서,

상기 신호라인의 홀은 상기 합착제와 중첩되는 영역에 형성되는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 3.

제 1 항에 있어서,

상기 홀은 다수개로 이루어진 그룹으로 형성되며 상기 홀로 이루어진 그룹들은 상기 합착제와 중첩되는 영역에서 간격을 두고 이격되어 형성되는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 4.

제 1 항에 있어서,

상기 신호라인은

상기 기관의 일측에 형성되는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 5.

제 1 항에 있어서,

상기 신호라인은

상기 기관의 양측에 형성되는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 6.

제 1 항에 있어서,

상기 전계 발광셀 어레이는

게이트라인과;

상기 게이트라인과 교차하는 데이터라인과;

상기 신호라인을 통해 구동신호가 공급되는 공급라인과;

상기 게이트라인, 데이터라인 및 전원공급라인과 접속된 제1 및 제2 박막트랜지스터와;

상기 제2 박막트랜지스터와 접속된 전계 발광셀을 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시소자.

청구항 7.

전계발광셀 어레이가 형성된 기판과; 상기 전계 발광셀 어레이와 대향하는 패키징판이 합착제에 의해 합착되어 형성되는 일렉트로 루미네센스 표시소자의 제조방법에 있어서,

상기 전계발광셀 어레이에 구동신호를 공급하고 상기 합착제가 형성된 영역으로 신장되는 홀을 가지며, 구동신호를 공급하는 신호라인을 형성하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시소자의 제조방법.

청구항 8.

제 7 항에 있어서,

상기 신호라인의 홀은 상기 합착제와 중첩되는 영역에 형성되는 것을 특징으로 하는 일렉트로 루미네센스 표시소자의 제조방법.

청구항 9.

제 7 항에 있어서,

상기 신호라인은

상기 기판의 일측에 형성되는 것을 특징으로 하는 일렉트로 루미네센스 표시소자의 제조방법.

청구항 10.

제 7 항에 있어서,

상기 신호라인은

상기 기판의 양측에 형성되는 것을 특징으로 하는 일렉트로 루미네센스 표시소자의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일렉트로 루미네센스 표시소자에 관한 것으로 특히, 공통라인의 라인저항에 의한 화질저하를 방지할 수 있는 일렉트로 루미네센스 표시소자 및 그 제조방법에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시소자들이 개발되고 있다. 이러한 평판 표시소자는 액정 표시장치(Liquid Crystal Display : LCD), 전계 방출 표시소자(Field Emission Display : FED)

플라즈마 디스플레이 패널(Plasma Display Panel : PDP) 및 일렉트로 루미네센스(Electro-luminescence : 이하 "EL"이라 함) 표시장치 등이 있다. 이와 같은 평판표시소자의 표시품질을 높이고 대화면화를 시도하는 연구들이 활발히 진행되고 있다.

이들 중 PDP는 구조와 제조 공정이 단순하기 때문에 경량화되면서도 대화면화에 가장 유리한 표시장치로 주목받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 이에 비하여, 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)가 적용된 LCD는 반도체공정을 이용하기 때문에 대화면화에 어려움이 있지만 노트북 컴퓨터의 표시소자로 주로 이용되면서 수요가 늘고 있다. 그러나 LCD는 대면적화가 어렵고 백라이트 유닛으로 인하여 소비전력이 큰 단점이 있다. 또한, LCD는 편광필터, 프리즘시트, 확산판 등의 광학소자들에 의해 광손실이 많고 시야각이 좁은 특성이 있다.

이에 비하여, EL 표시소자는 발광층의 재료에 따라 무기 EL과 유기 EL로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

유기 EL 표시소자는 도 1에 도시된 바와 같이 게이트라인(GL)과 데이터라인(DL)의 교차로 정의된 영역에 각각 배열되어진 서브화소(10)를 구비한다. 서브화소(10)들 각각은 게이트집적회로(도시하지 않음)에서 생성된 게이트펄스가 게이트패드(2)를 통해 게이트라인(GL)에 공급될 때 데이터집적회로(도시하지 않음)에서 생성되어 데이터패드(6)를 통해 데이터라인(DL)에 공급된 데이터신호를 공급받아 그 데이터신호에 상응하는 빛을 발생하게 된다.

이를 위하여, 서브화소들(10) 각각은 기저 전압원(GND)에 음극이 접속된 EL 셀(OEL)과, 게이트라인(GL) 및 데이터 라인(DL)과 전원공급라인(VDL)에 접속되고 EL 셀(OEL)의 양극에 접속되어 그 EL 셀(OEL)을 구동하기 위한 스위칭용 박막 트랜지스터(T1), 구동용 박막트랜지스터(T2) 및 캐패시터(C)를 구비한다.

스위칭용 박막 트랜지스터(T1)는 게이트 라인(GL)에 스캔펄스가 공급되면 턴-온되어 데이터 라인(DL)에 공급된 데이터 신호를 노드(N)에 공급한다. 노드(N)에 공급된 데이터 신호는 캐패시터(C)에 충전됨과 아울러 구동용 박막 트랜지스터(T2)의 게이트 단자로 공급된다. 구동용 박막 트랜지스터(T2)는 게이트 단자로 공급되는 데이터 신호에 응답하여 공급 전압원에서 생성되어 공급패드(4), 공통라인(CL) 및 전원공급라인(VDL)으로부터 EL 셀(OEL)로 공급되는 전류량(I)을 제어함으로써 EL 셀(OEL)의 발광량을 조절하게 된다. 그리고, 스위칭용 박막 트랜지스터(T1)가 턴-오프되더라도 캐패시터(C)에서 데이터 신호가 방전되므로 구동용 박막 트랜지스터(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 공급 전압원으로부터의 전류(I)를 EL 셀(OEL)에 공급하여 EL 셀(OEL)이 발광을 유지하게 한다.

도 1에 도시된 유기 EL 소자는 공급패드(4)와 접속된 공통라인(CL)을 통해 각 전원공급라인(VDL1 내지 VDLm)에 공급 전압을 공급하게 된다. 이 때, 공통라인(CL)과 가까운 전원공급라인(VDL)의 시작점과 공통라인(CL)과 먼 전원공급라인(VDL)의 끝점에 공급되는 공급전압의 레벨이 달라 화질저하가 발생된다. 이는 전원공급라인(VDL)에 포함된 라인저항이 시작점에서 끝점으로 갈수록 증가하기 때문이다.

도 2는 기판의 양측에 위치하는 제1 및 제2 공통라인(CL1, CL2)을 구비하는 유기 EL 소자를 나타낸다.

제1 공통라인(CL1)은 제1 게이트라인(GL1)과 접속된 게이트패드(2)와 인접한 제1 공급패드(4a)와 접속되며, 제2 공통라인(CL2)은 제n 게이트라인(GLn)과 접속된 게이트패드(2)와 인접한 제2 공급패드(4b)와 접속된다. 이러한 제1 및 제2 공통라인(CL1, CL2) 사이에는 제1 내지 제m 전원공급라인(VDL1 내지 VDLm)이 제1 및 제2 공통라인(CL1, CL2) 각각과 접속되도록 형성된다. 이 경우, 제1 및 제2 공통라인(CL1, CL2)에 의해 전원공급라인(VDL)의 시작점과 끝점에 공급되는 공급전압레벨이 동일해져 화질저하를 방지할 수 있다.

그러나, 도 1 및 도 2에 도시된 유기 EL 소자의 공통라인(CL)은 공급패드(4)와 멀어질수록 도 3a 및 도 3b에 도시된 바와 같이 소정길이(V1)를 가지는 공통라인(CL)에 포함된 라인저항(a, b, c, ...)이 증가하여 공급전압레벨이 왜곡된다. 이를 해결하기 위해, 공통라인(CL)의 전체 면적을 넓혀 공급전압강하를 방지한다. 그러나, 공통라인(CL)의 폭(H1)을 일정하게 하고 공통라인(CL)의 길이(V1)를 길게 하면 길이방향으로 패널이 커지며, 공통라인(CL)의 길이(V1)를 일정하게 하고 폭(H1)을 넓히면 폭방향으로 패널이 커지게 된다. 반면에 패널의 크기의 변화없이 공통라인(CL)의 길이 또는 폭을 최대한 넓혀 공급전압강하를 방지하는 경우, 기판과 패키징판을 합착하기 위해 도포되는 실런트의 공정마진 영역이 상대적으로 줄어드는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 공통라인의 라인저항에 의한 화질저하를 방지할 수 있는 일렉트로 루미네센스 표시소자 및 그 제조방법을 제공하는데 있다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명에 따른 일렉트로 루미네센스 표시소자는 전계발광셀 어레이가 형성된 기관과; 상기 기관과 합착제에 의해 합착되어 상기 전계발광셀 어레이와 대향하는 패키징판과; 상기 전계발광셀 어레이에 구동신호를 공급하고 상기 합착제가 형성된 영역으로 신장되어 형성되는 홀을 가지며, 구동신호를 공급하는 신호라인을 구비하는 것을 특징으로 한다.

상기 신호라인의 홀은 상기 합착제와 중첩되는 영역에 형성되는 것을 특징으로 한다.

상기 홀은 다수개로 이루어진 그룹으로 형성되며 상기 홀로 이루어진 그룹들은 상기 합착제와 중첩되는 영역에서 간격을 두고 이격되어 형성되는 것을 특징으로 한다.

상기 신호라인은 상기 기관의 일측에 형성되는 것을 특징으로 한다.

상기 신호라인은 상기 기관의 양측에 형성되는 것을 특징으로 한다.

상기 전계발광셀 어레이는 게이트라인과; 상기 게이트라인과 교차하는 데이터라인과; 상기 신호라인을 통해 구동신호가 공급되는 공급라인과; 상기 게이트라인, 데이터라인 및 전원공급라인과 접속된 제1 및 제2 박막트랜지스터와; 상기 제2 박막트랜지스터와 접속된 전계 발광셀을 포함하는 것을 특징으로 한다.

상기 목적을 달성하기 위하여, 본 발명에 따른 전계발광셀 어레이가 형성된 기관과; 상기 전계 발광셀 어레이와 대향하는 패키징판이 합착제에 의해 합착되어 형성되는 일렉트로 루미네센스 표시소자의 제조방법은 상기 전계 발광셀 어레이에 구동신호를 공급하고 상기 합착제가 형성된 영역으로 신장되는 홀을 가지며, 구동신호를 공급하는 신호라인을 형성하는 단계를 포함하는 것을 특징으로 한다.

상기 신호라인의 홀은 상기 합착제와 중첩되는 영역에 형성되는 것을 특징으로 한다.

상기 신호라인은 상기 기관의 일측에 형성되는 것을 특징으로 한다.

상기 신호라인은 상기 기관의 양측에 형성되는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 4 내지 도 8b를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

도 4는 본 발명의 제1 실시 예에 따른 유기 EL 소자를 나타내는 평면도이다.

도 4를 참조하면, 본 발명의 제1 실시 예에 따른 유기 EL 소자는 발광영역과, 발광영역의 게이트라인(GL)에 게이트신호를 공급하기 위한 게이트패드(102)와, 발광영역의 데이터라인(DL)에 데이터신호를 공급하기 위한 데이터패드(106)와, 발광영역의 전원공급라인(VDL) 각각과 공통으로 접속된 공통라인(CL)과, 공통라인(CL)에 공급전압을 공급하기 위한 공급패드(104)를 구비한다.

발광영역은 도 1에 도시된 바와 같이 게이트라인(GL)과 데이터라인(DL)의 교차로 정의된 영역에 각각 배열되어진 다수의 서브화소(10)를 구비한다. 서브화소(10)들 각각은 게이트집적회로(도시하지 않음)에서 생성된 게이트펄스가 게이트패드(102)를 통해 게이트라인(GL)에 공급될 때 데이터집적회로(도시하지 않음)에서 생성되어 데이터패드(106)를 통해 데이터라인(DL)에 공급된 데이터신호를 공급받아 그 데이터신호에 상응하는 빛을 발생하게 된다.

이를 위하여, 서브화소들(10) 각각은 기저 전압원(GND)에 음극이 접속된 EL 셀(OEL)과, 게이트라인(GL) 및 데이터 라인(DL)과 공급 전압원(VDD)에 접속되고 EL 셀(OEL)의 양극에 접속되어 그 EL 셀(OEL)을 구동하기 위한 스위칭용 박막트랜지스터(T1), 구동용 박막트랜지스터(T2) 및 캐패시터(C)를 구비한다.

게이트패드(102)는 게이트라인(GL)에 게이트집적회로에서 생성된 스캔펄스를 공급하여 스위칭용 박막트랜지스터(T1)를 턴온시킨다.

데이터패드(106)는 데이터라인(DL)에 데이터집적회로에서 생성된 데이터신호를 공급하며, 그 데이터신호는 캐패시터(C)에 충전됨과 아울러 구동용 박막 트랜지스터(T2)의 게이트 단자로 공급된다.

공급패드(104)는 공통라인(CL)을 통해 전원공급라인(VDL)에 공급전압을 공급한다. 이 공급전압은 데이터신호에 응답하여 턴온된 구동용 박막트랜지스터(T2)를 통해 EL 셀의 양극에 공급된다.

한편, 공통라인(CL)은 공급패드(104)를 통해 공급된 공급전압을 각 전원공급라인(VDL1 내지 VDLm)에 공급하게 된다. 이를 위해, 공통라인(CL)은 제1 공통패턴(130)과, 제1 공통패턴(130)과 접속되며 실런트(120)와 중첩되는 제2 공통패턴(132)을 구비한다.

제1 공통패턴(130)은 도 5에 도시된 바와 같이 종래 도 3a에 도시된 공통라인과 비교하여 동일한 제1 폭(H1)과 동일한 길이(V1)를 가지도록 형성된다.

제2 공통패턴(132)은 실런트(120)와 중첩되는 영역에 제2 폭(H2)을 갖도록 형성되며 제2 공통패턴(132)을 관통하는 다수의 홀(134)을 가지도록 형성된다. 이 홀(134)은 도 6에 도시된 바와 같이 기판(101)과 패키징판(111)을 합착시 이용하는 실런트(120)를 경화시키기 위해 기판(101) 배면에서 조사되는 자외선(UV)을 통과시킨다. 즉, 홀(134)을 통해 제2 공통패턴(132)을 통과한 자외선(UV)은 실런트(120)에 조사되어 실런트(120)를 경화시키게 된다.

이러한 제2 공통패턴(132)에 의해 전체적인 공통라인(CL)의 면적이 종래보다 증가하게 된다. 이에 따라, 공급패드(104)와 가까운 영역이나 공급패드(104)와 먼 영역에 위치하는 공통라인(CL)의 라인저항값($a \approx b \approx c \approx d$)이 유사해져 공통라인(CL)을 통해 제1 내지 제m 전원공급라인(VDL1 내지 VDLm)에 공급되는 각 공급전압의 레벨도 유사해진다.

도 7은 본 발명의 제2 실시 예에 따른 유기 EL 소자를 나타내는 평면도이다.

도 7에 도시된 본 발명의 제2 실시 예에 따른 유기 EL 소자는 본 발명의 제1 실시 예에 따른 유기 EL 소자와 비교하여 공통라인(CL1, CL2)이 기판의 양측에 각각 형성되는 것을 제외하고는 동일한 구성요소를 구비한다.

공통라인(CL1, CL2)은 게이트라인과 나란하게 기판의 양측에 형성된다. 즉, 제1 공통라인(CL1)은 첫 번째 게이트라인과 접속된 게이트패드와 인접한 제1 공급패드(104a)와 접속되며, 제2 공통라인(CL2)은 마지막 게이트라인과 접속된 게이트패드와 인접한 제2 공급패드(104b)와 접속된다. 이러한 제1 및 제2 공통라인(CL1, CL2) 사이에는 제1 내지 제m 전원공급라인(VDL1 내지 VDLm)이 제1 및 제2 공통라인(CL1, CL2) 각각과 접속되도록 형성된다. 이 경우, 제1 및 제2 공통라인(CL1, CL2)에 의해 전원공급라인(VDL)의 시작점과 끝점에 공급되는 공급전압의 레벨이 유사($a \approx b \approx c \approx d$)해져 화질저하를 방지할 수 있다.

이러한 제1 및 제2 공통라인(CL) 각각은 제1 공통패턴(130)과, 제1 공통패턴(130)과 접속되며 실런트(120)와 중첩되는 제2 공통패턴(132)을 구비한다.

제1 공통패턴(130)은 종래 도 3b에 도시된 공통라인과 비교하여 동일한 제1 폭(H1)과 동일한 길이(V1)를 가지도록 형성된다.

제2 공통패턴(132)은 실런트(120)와 중첩되는 영역에 제2 폭(H2)을 갖도록 형성되며 제2 공통패턴(132)을 관통하는 다수의 홀(134)을 가지도록 형성된다. 이 홀(134)은 도 6에 도시된 바와 같이 기판(101)과 패키징판(111)을 합착시키기 위한 실런트(120)를 경화시키기 위해 기판(101) 배면에서 조사되는 자외선(UV)을 통과시킨다. 즉, 홀(134)을 통해 제2 공통패턴(132)을 통과한 자외선(UV)은 실런트(120)에 조사되어 실런트(120)를 경화시키게 된다.

이러한 제2 공통패턴(132)에 의해 전체적인 제1 및 제2 공통라인(CL1,CL2)의 면적이 종래보다 증가하게 된다. 이에 따라, 공급패드(104a, 104b)와 가까운 영역이나 공급패드(104a, 104b)와 먼 영역에 위치하는 상기 제1 및 제2 공통라인(CL1,CL2)의 라인저항값($a \approx b \approx c \approx d$)이 유사해져 제1 및 제2 공통라인(CL1,CL2)을 통해 제1 내지 제m 전원공급라인(VDL1 내지 VDLm)에 공급되는 각 공급전압의 레벨도 유사해진다.

도 8a 및 도 8b는 본 발명의 제1 및 제2 실시 예에 따른 공통라인의 다른 형태를 나타내는 평면도이다.

공통라인의 제2 공통패턴(132)에 포함된 홀(134)은 도 5 및 도 6에 도시된 바와 같이 소정간격을 두고 일정하게 형성되거나 도 8a에 도시된 바와 같이 다수의 홀(134)로 이루어진 홀 그룹(HG)이 소정간격(d)을 사이에 두고 형성되거나 공급패드에서 멀어질수록 홀(134)의 개수가 점진적으로 증가[감소]하게 형성되거나 도 8b에 도시된 바와 같이 공급패드에서 멀어질수록 소정간격(d)을 사이에 두고 형성된 홀 그룹(HG)에 포함된 홀(134)의 개수가 점진적으로 증가[감소]하게 된다. 한편, 공급패드에서 멀어질수록 홀(134)의 개수가 점진적으로 감소하면, 공급패드와 멀어질수록 공통라인의 면적이 점진적으로 증가하므로 공급패드에서 멀어질수록 증가되는 공통라인(CL)에 포함된 라인저항에 의한 공급전압레벨의 불균일현상을 방지할 수 있다.

한편, 홀[홀 그룹]의 개수, 홀의 폭, 홀의 길이, 홀의 모양, 홀[홀 그룹]간의 간격 등은 실린트가 도포된 영역 내에서 다양하게 변경할 수 있다. 또한, 홀 그룹에 포함된 홀의 개수는 실린트를 경화시키기 위한 최저 자외선이 통과할 수 있을 만큼 필요하다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 일렉트로 루미네센스 표시소자 및 그 제조방법은 제1 공통패턴과 합착제와 중첩되는 영역에서 홀을 가지는 제2 공통패턴을 가지는 공통라인을 구비한다. 이 공통라인에 의해 전체적인 공통라인의 면적이 종래보다 증가하게 된다. 이에 따라, 공급패드와 가까운 영역이나 먼 영역에 위치하는 공통라인에 공급되는 전압레벨이 동일해져 화질저하를 방지할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정해져야만 할 것이다.

도면의 간단한 설명

도 1은 종래 일렉트로 루미네센스 표시소자를 나타내는 평면도이다.

도 2는 종래 다른 실시 예에 따른 일렉트로 루미네센스 표시소자를 나타내는 평면도이다.

도 3a 및 도 3b는 도 1 및 도 2에 도시된 공통라인을 상세히 나타내는 평면도이다.

도 4는 본 발명의 제1 실시 예에 따른 일렉트로 루미네센스 표시소자를 나타내는 평면도이다.

도 5는 도 4에 도시된 공통라인을 상세히 나타내는 평면도이다.

도 6은 도 4에서 선 "I - I'"를 따라 절취한 일렉트로 루미네센스 표시소자를 나타내는 단면도이다.

도 7은 본 발명의 제2 실시 예에 따른 일렉트로 루미네센스 표시소자를 나타내는 평면도이다.

도 8a 및 도 8b는 본 발명의 제1 및 제2 실시 예에 따른 공통라인의 여러 형태를 나타내는 평면도이다.

<도면의 주요 부분에 대한 부호의 설명>

2,102 : 게이트패드 4,104 : 공급패드

6,106 : 데이터패드 10 : 서브화소

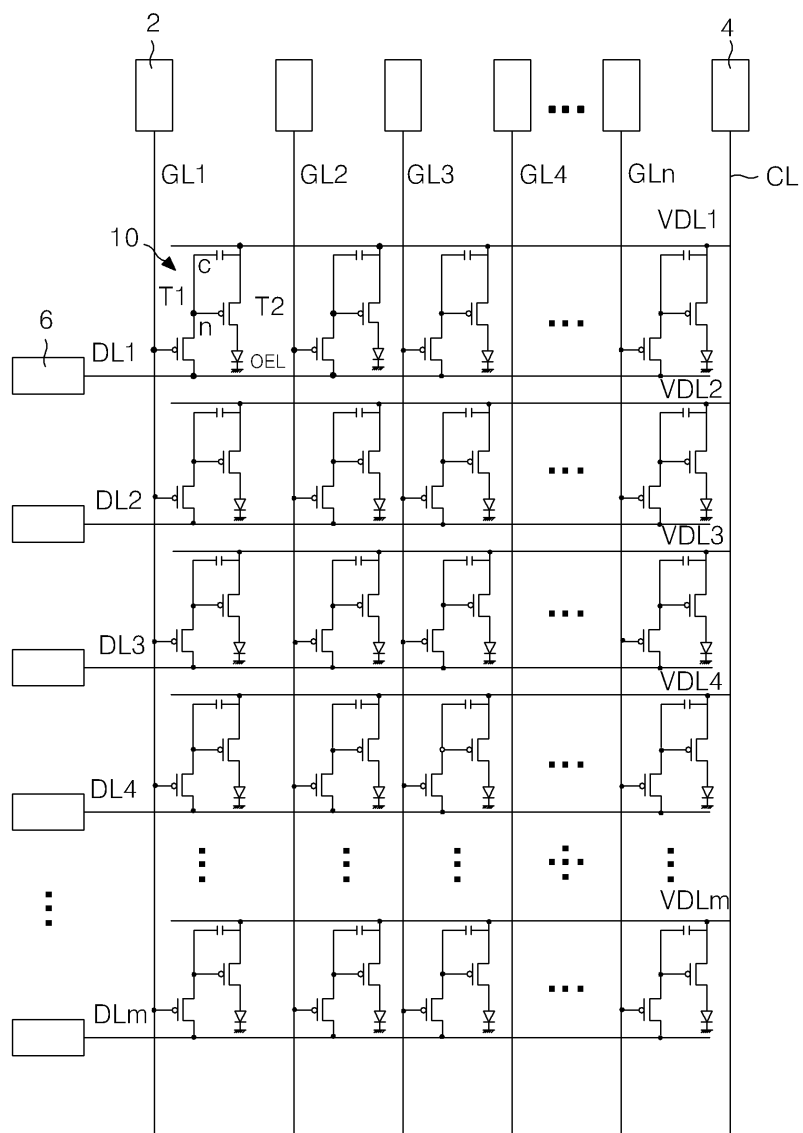
101 : 기판 111 : 패키징판

120 : 실런트 130,132 : 공통패턴

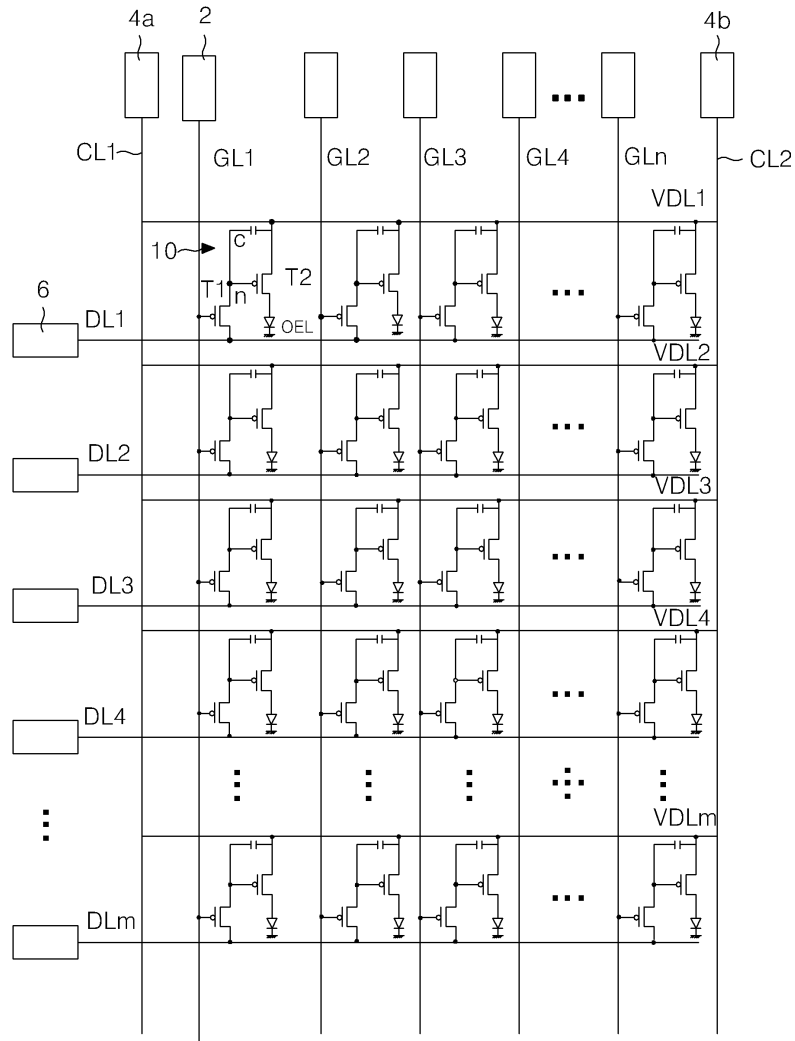
134 : 홀

도면

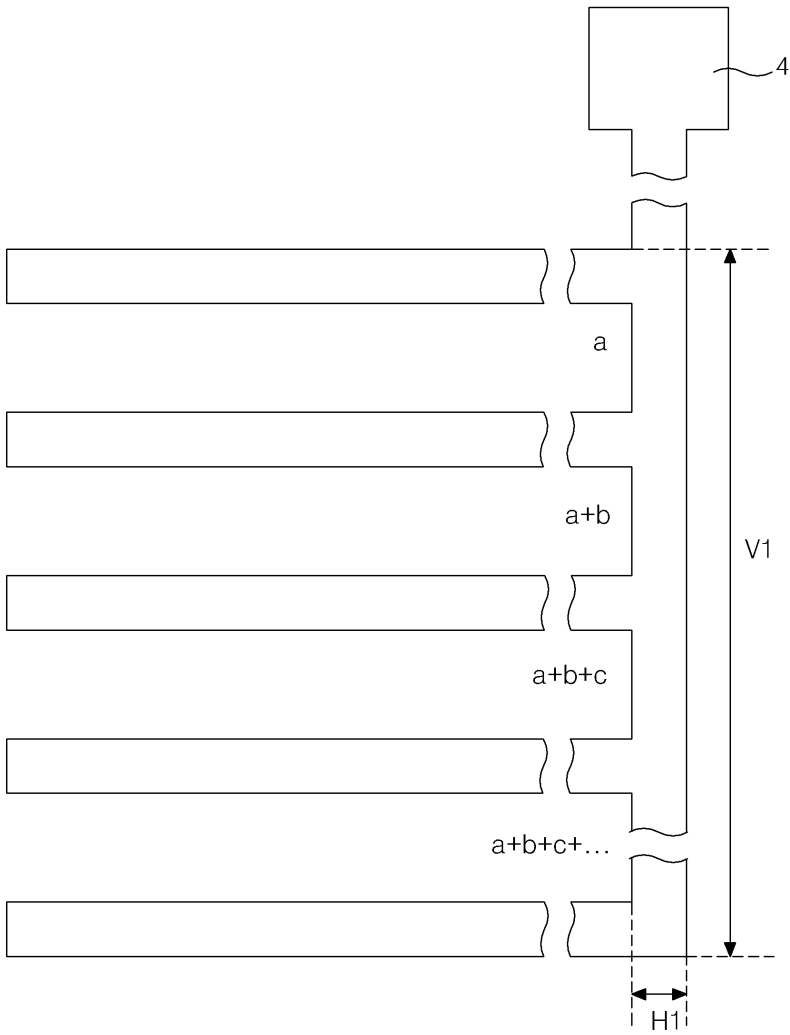
도면1



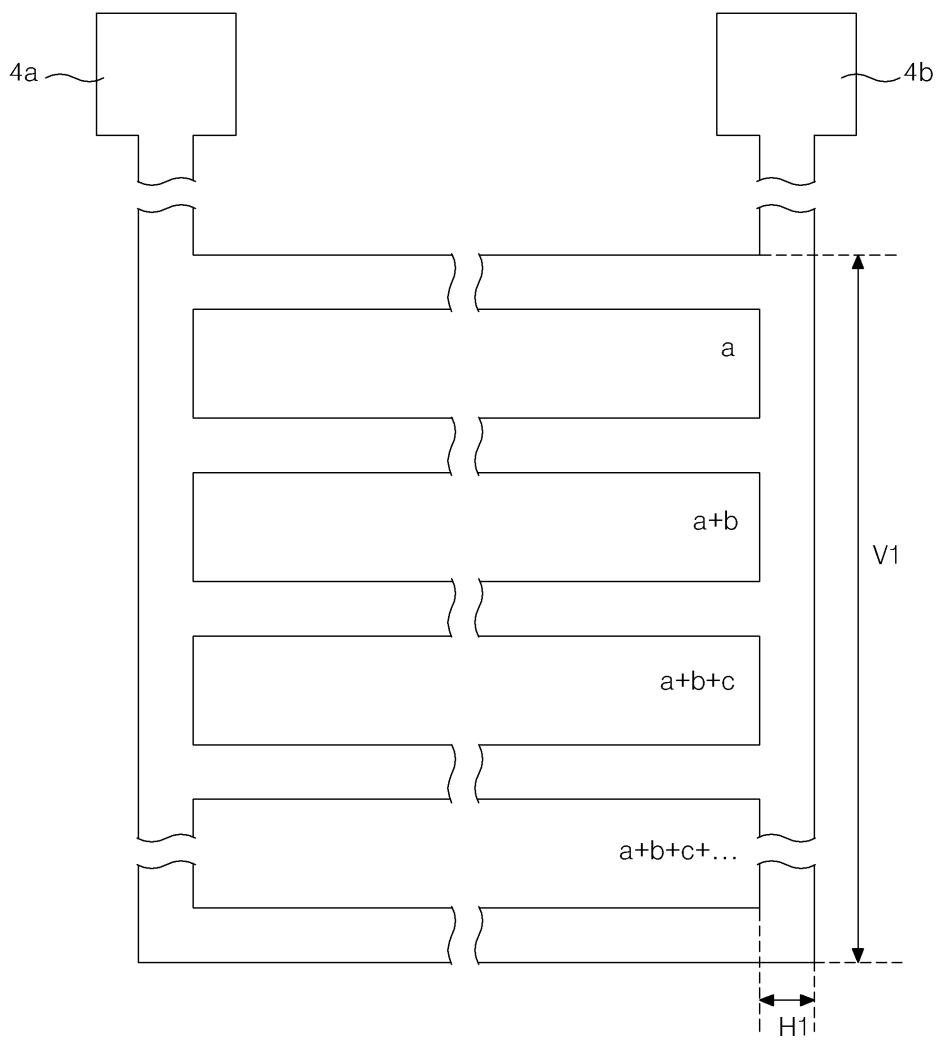
도면2



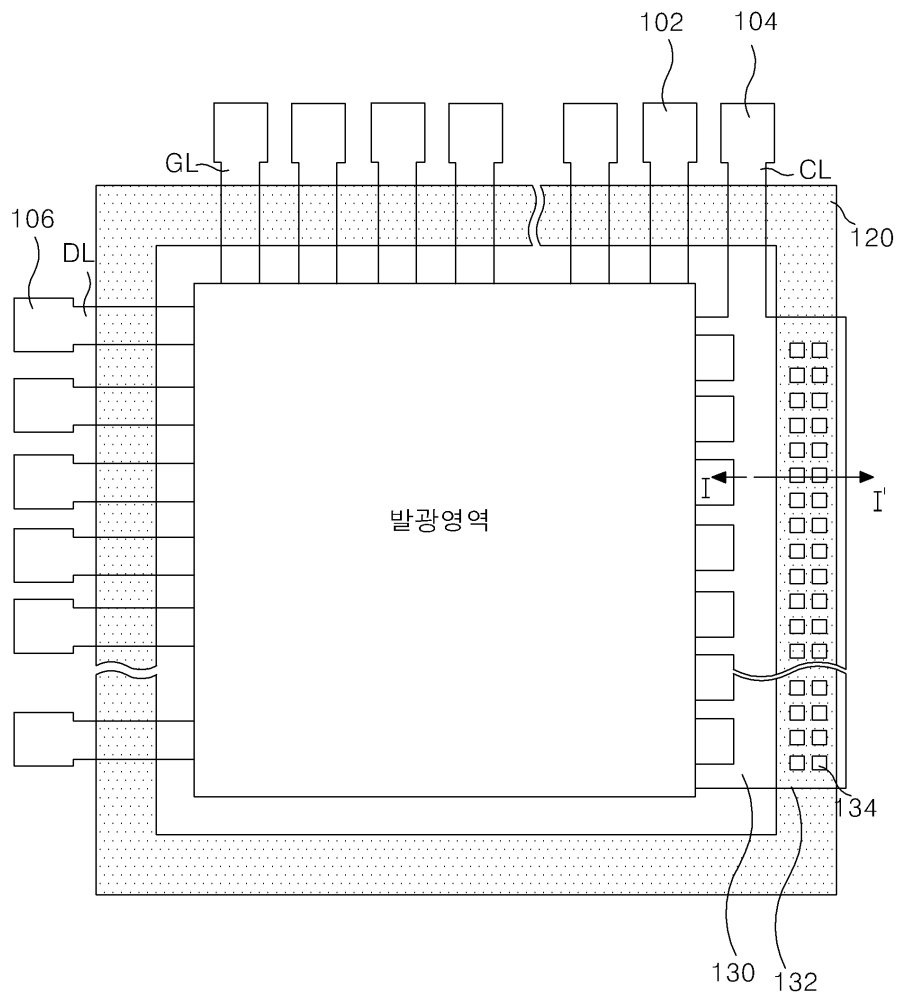
도면3a



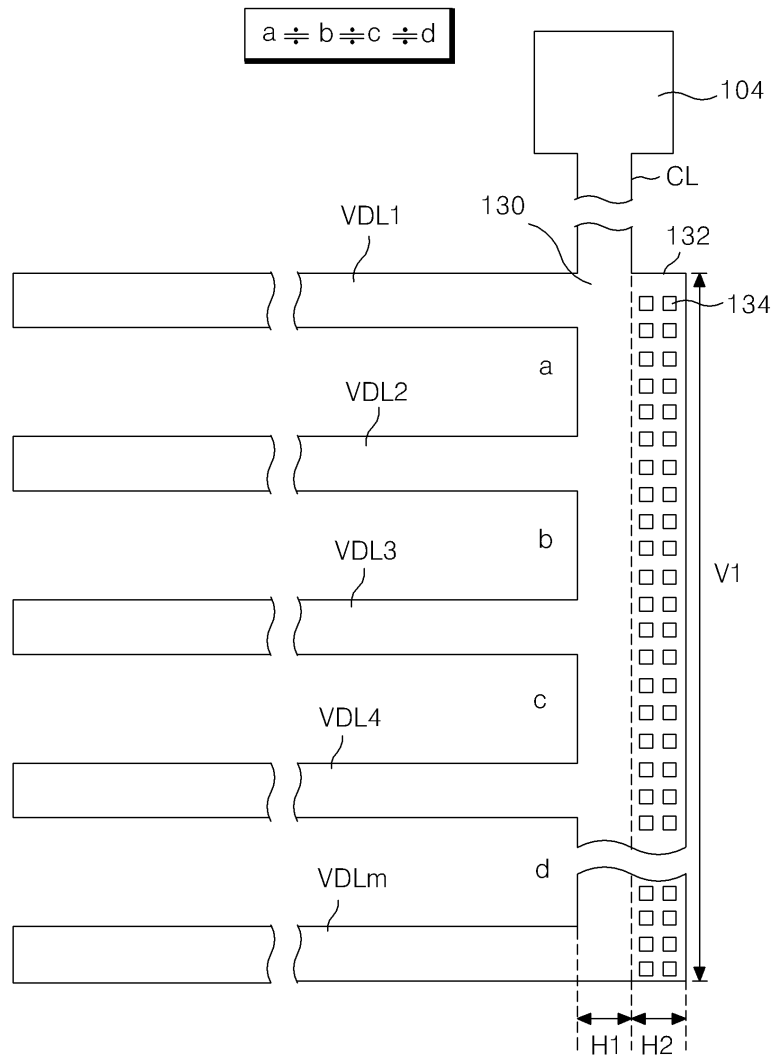
도면3b



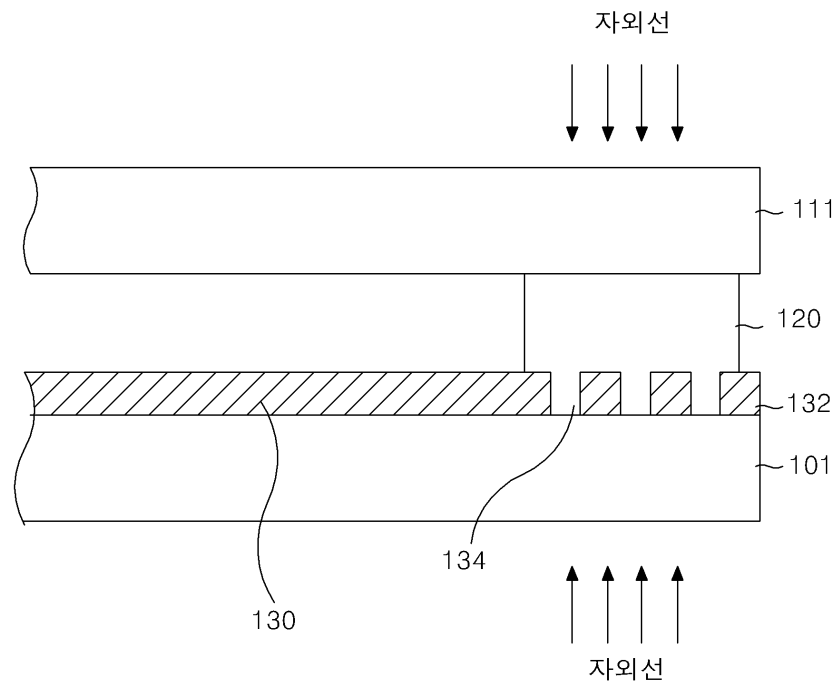
도면4



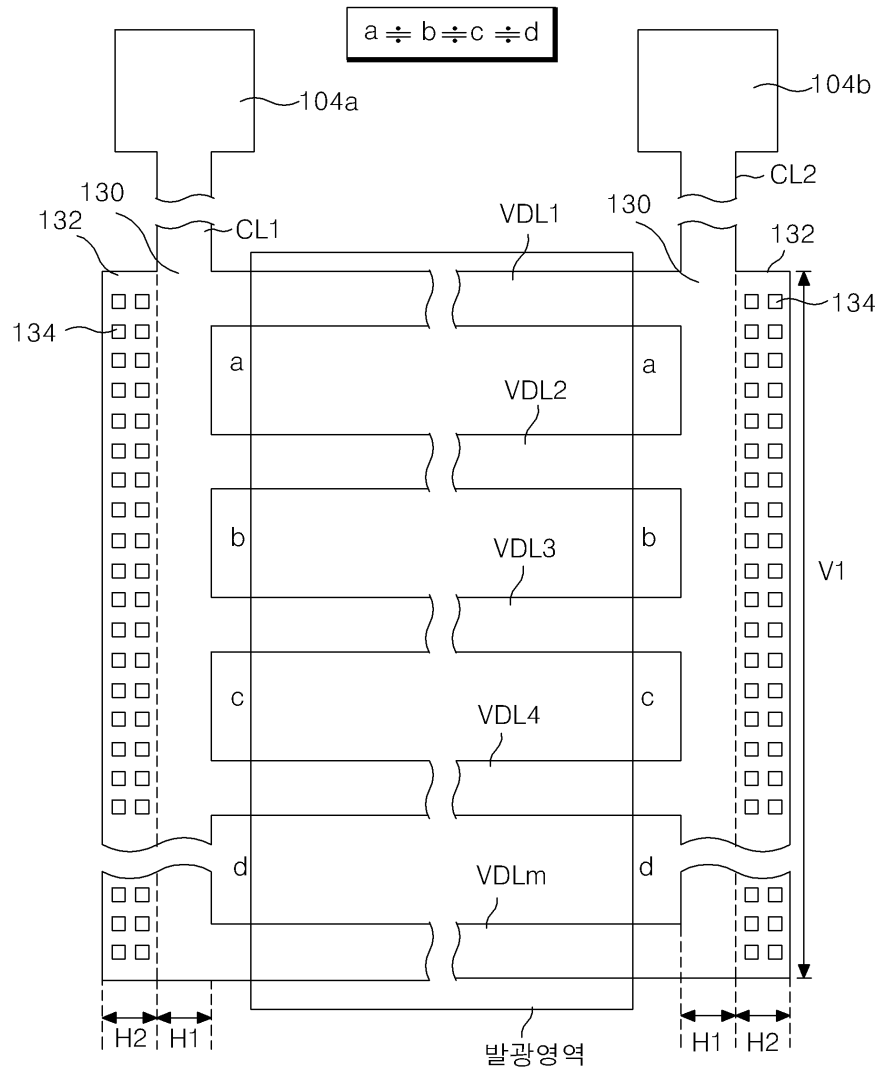
도면5



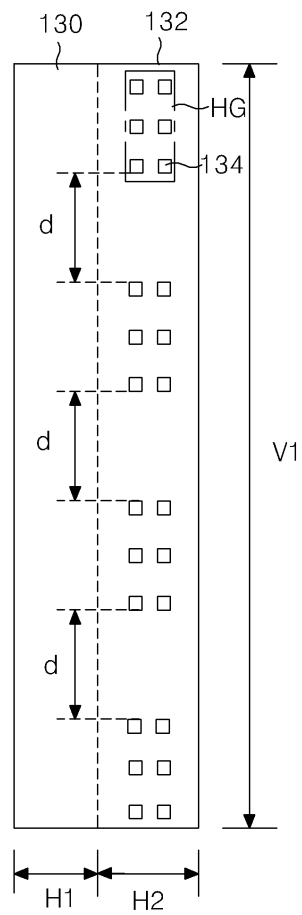
도면6



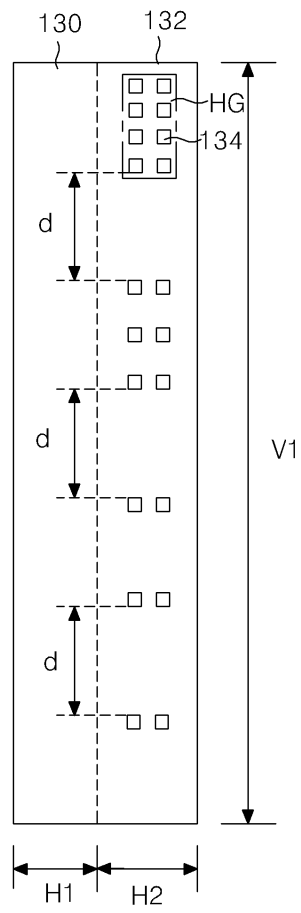
도면7



도면8a



도면8b



专利名称(译)	电致发光显示装置及其制造方法		
公开(公告)号	KR100717320B1	公开(公告)日	2007-05-15
申请号	KR1020040011580	申请日	2004-02-20
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	JEONG YUNSIK		
发明人	JEONG, YUNSIK		
IPC分类号	H05B33/26		
代理人(译)	李, SOO WOONG		
其他公开文献	KR1020050082958A		
外部链接	Espacenet		

摘要(译)

本发明涉及能够通过公共线的线电阻防止图像质量下降的电致发光显示装置及其制造方法。根据本发明的电致发光显示装置包括其中形成有电致发光单元阵列的基板和基板以及面向电致发光单元阵列的封装板，其与聚结和信号线连接，用于向驱动信号提供孔。延伸归属于向电致发光单元阵列提供驱动信号并且在其中形成聚结剂的区域。

