



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년03월13일 10-0692847 2007년03월03일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2001-0057543 2001년09월18일 2004년09월14일	(65) 공개번호 (43) 공개일자	10-2003-0024403 2003년03월26일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자 엘지전자 주식회사
 서울특별시 영등포구 여의도동 20번지

(72) 발명자 김세돈
 경상북도구미시비산동강변보성타운105동1001호

 박경빈
 경상북도칠곡군석적면중리141번지부영아파트111-905

 박형근
 경상북도구미시봉곡동현대아파트107동101호

(74) 대리인 이수웅

심사관 : 천대식

전체 청구항 수 : 총 7 항

(54) 유기 일렉트로-루미네센스 표시패널의 선택적 프리차징방법 및 장치

(57) 요약

본 발명은 프리차징에 의한 데이터파형의 왜곡을 방지할 수 있는 일렉트로-루미네센스 표시패널의 선택적 프리차징 방법 및 장치에 관한 것이다.

본 발명에 따른 EL 표시패널의 선택적 프리차징 방법은 n번째 스캔라인의 데이터와 n-1번째 스캔라인의 데이터를 저장하는 단계와; n번째 스캔라인의 데이터와 n-1번째 스캔라인의 데이터를 비교하여 프리차징신호 발생여부를 결정하는 단계를 포함하는 것을 특징으로 한다.

이에 따라, 이전라인 데이터와 현재라인 데이터를 비교하여 프리차징신호의 유무를 결정함으로써 프리차징신호에 의한 데이터신호의 왜곡을 방지할 수 있게 된다.

대표도

도 7

특허청구의 범위

청구항 1.

n번째 스캔라인의 데이터와 n-1번째 스캔라인의 데이터를 저장하는 단계와;

상기 n번째 스캔라인의 데이터와 상기 n-1번째 스캔라인의 데이터를 비교하여 프리차징신호 발생여부를 결정하는 단계를 포함하는 것을 특징으로 하는 일렉트로-루미네센스 표시패널의 선택적 프리차징 방법.

청구항 2.

제 1 항에 있어서,

상기 프리차징신호 발생여부 결정 단계는

상기 n번째 스캔라인 데이터가 '1'이면서 상기 n-1번째 스캔라인의 데이터와 다른 경우에만 상기 프리차징신호를 발생시키는 단계인 것을 특징으로 하는 일렉트로-루미네센스 표시패널의 선택적 프리차징 방법.

청구항 3.

제 1 항에 있어서,

상기 프리차징신호는 상기 n번째 데이터신호가 해당 데이터라인에 공급되는 시점이나 그 시점 바로전에 상대적으로 짧은 펄스폭을 가지고 공급되는 것을 특징으로 하는 일렉트로-루미네센스 표시패널의 선택적 프리차징 방법.

청구항 4.

n번째 스캔라인의 데이터를 저장하는 제1 라인메모리와;

n-1번째 스캔라인의 데이터를 저장하는 제2 라인메모리와;

상기 제1 라인메모리로부터의 n번째 스캔라인 데이터와 상기 제2 라인메모리로부터의 n-1번째 스캔라인 데이터를 비교하여 프리차징제어신호를 발생하는 데이터비교수단과;

상기 데이터비교수단으로부터의 프리차징제어신호에 응답하여 프리차징신호를 발생하는 프리차징신호 발생수단을 구비하는 것을 특징으로 하는 일렉트로-루미네센스 표시패널의 선택적 프리차징 장치.

청구항 5.

제 4 항에 있어서,

상기 데이터 비교수단은

상기 n번째 스캔라인 데이터가 '1'이면서 상기 n-1번째 스캔라인의 데이터와 다른 경우에만 하이상태의 프리차징제어신호를 발생하고,

나머지 경우에는 로우상태의 프리차징제어신호를 발생하는 것을 특징으로 하는 일렉트로-루미네센스 표시패널의 선택적 프리차징 장치.

청구항 6.

제 4 항에 있어서,

상기 데이터 비교수단은

상기 n번째 스캔라인 데이터와 상기 n-1번째 스캔라인 데이터를 배타적 OR 연산하기 위한 XOR 게이트와;

상기 XOR 게이트의 출력신호와 상기 n번째 스캔라인 데이터를 AND 연산하기 위한 AND 게이트를 구비하는 것을 특징으로 하는 일렉트로-루미네센스 표시패널의 선택적 프리차징 장치.

청구항 7.

제 5 항에 있어서,

상기 프리차징신호 발생수단은

상기 프리차징신호는 상기 프리차징제어신호가 하이상태인 경우 상기 n번째 데이터신호가 해당 데이터라인에 공급되는 시점이나 그 시점 바로전에 상대적으로 짧은 펄스폭을 가지는 프리차징신호를 발생하는 것을 특징으로 하는 일렉트로-루미네센스 표시패널의 선택적 프리차징 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일렉트로-루미네센스 표시장치에 관한 것으로, 특히 프리차징에 의한 데이터과형의 왜곡을 방지할 수 있는 일렉트로-루미네센스 표시패널의 선택적 프리차징 방법 및 장치에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시 패널(Plasma Display Panel) 및 일렉트로-루미네센스(Electro-Luminescence : 이하, EL이라 함) 표시장치 등이 있다.

이들 중 EL 표시장치는 전자와 정공의 재결합으로 형광물질을 발광시키는 자발광소자로서, 그의 재료 및 구조에 따라 무기 EL과 유기 EL로 대별된다. 이러한 EL 표시장치는 액정표시장치와 같이 별도의 광원을 필요로 하는 수동형 발광소자에 비하여 응답속도가 음극선관과 같은 수준으로 빠르다는 장점을 갖고 있다. 또한, EL 표시장치는 직류구동전압이 낮고 초박막화가 가능하기 때문에 벽걸이형 또는 휴대용으로 응용이 가능하다.

도 1은 EL 표시장치의 발광원리를 설명하기 위한 일반적인 유기 EL 구조를 도시한 단면도이다. 유기 EL은 금속전극(2)과 투명전극(14) 사이에 적층된 전자 주입층(4), 전자 수송층(6), 발광층(8), 정공 수송층(10), 정공 주입층(12)을 구비한다.

투명전극(14)과 금속전극(2) 사이에 전압을 인가하면, 금속전극(2)으로부터 발생된 전자는 전자 주입층(4) 및 전자 수송층(6)을 통해 발광층(8) 쪽으로 이동한다. 또한, 투명전극(14)으로부터 발생된 정공은 정공 주입층(12) 및 정공 수송층(10)을 통해 발광층(8) 쪽으로 이동한다. 이에 따라, 발광층(8)에서는 전자 수송층(6)과 정공 수송층(10)으로부터 공급되어진 전자와 정공이 충돌하여 재결합함에 의해 빛이 발생하게 되고, 이 빛은 투명전극(14)을 통해 외부로 방출되어 화상이 표시되게 한다.

도 2는 일반적인 EL 표시장치를 개략적으로 도시한 블록도이다. 도 2에 도시된 EL 표시장치는 게이트라인(GL)과 데이터라인(DL)의 교차부를 각각에 배열되어진 화소들(PE)을 구비하는 EL 패널(20)과, EL 패널(20)의 게이트라인들(GL)을 구동하는 스캔 드라이버(22)와, EL 패널(20)의 데이터라인들(DL)을 구동하는 데이터 드라이버(24)를 구비한다.

화소들(PE) 각각은 게이트 라인(GL)의 게이트 신호들이 인에이블될 때에 구동되어 데이터라인(DL)상의 화소신호의 크기에 상응하는 빛을 발생하게 된다.

스캔 드라이버(22)는 게이트라인들(GL)에 순차적으로 인에이블되는 게이트신호를 인가하여 게이트라인들(GL)을 구동시키게 된다. 데이터 드라이버(24)는 데이터라인들(DL)을 통해 화소들(PE)에 데이터신호를 공급하게 된다.

이와 같이, 스캔 드라이버(22) 및 데이터 드라이버(24)에 의해 구동되는 화소들(PE)은 도 3에 도시된 바와 같이 공급전압원(VDD)에 접속된 EL 셀(EL)과, 이 EL 셀(EL)을 구동하기 위한 셀 구동부(26)로 구성된다. 셀 구동부(26)는 데이터라인(DL) 및 게이트라인(GL)과 제1 노드(N1) 사이에 접속된 제1 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)(Q1)와, 제1 노드(N1) 및 EL 셀(EL)과 기저전압원(GND) 사이에 접속된 제2 TFT(Q2)와, 제1 노드(N1)와 기저전압원(GND) 사이에 접속된 캐패시터(C1)를 구비한다.

제1 TFT(Q1)는 게이트라인(GL)에 인에이블된 게이트신호가 인가될 때 턴-온되어 데이터라인(DL)에 공급된 데이터신호를 제1 노드(N1)에 공급한다. 캐패시터(C1)는 데이터라인(DL)으로부터 제1 TFT(Q1)를 통해 제1 노드(N1)에 공급된 데이터신호의 전압을 충전하여 그 충전되어진 데이터전압을 제2 TFT(Q2)의 게이트전극에 공급한다. 제2 TFT(Q2)는 캐패시터(C1)에 충전되어진 데이터전압에 의해 기저전압원(GND)과 EL 셀(EL)의 캐소드에 접속되게 한다. 이 결과, EL 셀(EL)은 공급전압(VDD)과 기저전압(GND)과의 전압차에 의해 구동되어 그 전압차에 상응하는 빛을 발생하게 된다.

이러한 동작을 하는 EL 패널(20)은 그 구조상 갖게 되는 캐패시턴스와 라인저항에 의해 데이터 드라이버(24)로부터 데이터라인들(DL)에 충전되는 데이터신호의 라이징타임이 증가하게 됨으로써 데이터신호가 왜곡되는 문제가 발생하게 된다. 이 결과, 게이트신호의 인에이블기간에 데이터신호가 해당 화소에 충분히 공급될 수 없게 되므로 화상표시품질이 떨어지게 된다. 이를 방지하기 위하여, 데이터 드라이버(24)는 데이터신호의 공급시점이나 그 바로전에 높은 전류나 전압을 공급하여 데이터라인(DL)에 프리차징시킴으로써 데이터신호가 데이터라인(DL)에 충전되는 라이징타임을 감소시키는 방법이 일반적으로 사용되고 있다.

도 4를 참조하면, 도 2에 도시된 데이터 드라이버(24)에는 공급전압원(VDD)과 데이터라인(DL) 사이에 공통접속되어 프리차징신호(PS)를 공급하기 위한 제1 스위칭소자(31)와 데이터신호(Dout)를 공급하기 위한 제2 스위칭소자(33)가 구비된다. 그리고, 공급전압원(VDD)과 제1 스위칭소자(31) 사이와 공급전압원(VDD)과 제2 스위칭소자(33) 사이 각각에는 제1 및 제2 전류제어부(30, 32) 각각이 설치된다.

제1 전류제어부(30)는 공급전압원(VDD)로부터 공급되는 전류를 제어하여 프리차징신호(PS)를 발생하기에 적합한 제1 전류를 제1 스위칭소자(31)로 공급한다. 제2 전류제어부(32)는 공급전압원(VDD)로부터 공급되는 전류를 제어하여 데이터신호(Dout)를 발생하기에 적합한 제2 전류를 제2 스위칭소자(33)로 공급한다.

제1 스위칭소자(31)는 도시하지 않은 컨트롤러에서 공급되는 프리차징제어신호(PCS)에 응답하여 제1 전류제어부(30)로부터의 제1 전류를 이용하여 도 5에 도시된 바와 같이 상대적으로 짧은 펄스폭(Pt)을 가지는 프리차징신호(PS)를 발생한다. 이러한 프리차징신호(PS)의 발생시점은 유기EL의 특성에 따라 다르나, 일반적으로 데이터신호(Dout)의 공급시점이나 공급시점 바로 전에 발생하게 된다.

제2 스위칭소자(33)는 도시하지 않은 컨트롤러에서 공급되는 데이터값(D)에 따라 제2 전류제어부(32)로부터의 제2 전류를 이용하여, 도 5에 도시된 바와 같은 데이터신호(Dout)를 발생한다.

이에 따라, 제2 스위칭소자(33)를 통해 데이터값(D) '1'에 해당하는 데이터신호(Dout)가 데이터라인(DL)에 공급되는 경우 데이터라인(DL)에는 데이터펄스(DP)에 프리차징신호(PS)가 가산되어 공급되므로 상대적으로 높은 전압이 공급된다. 이에 따라, 데이터 드라이버(24)에서 데이터라인(DL)에 공급되는 데이터신호(Dout)의 라이징타임은 도 5에 도시된 바와 같이 줄어들게 된다. 이 결과, 데이터라인(DL)에 공급된 데이터신호(Dout)는 게이트신호가 인에이블되는 기간동안에 해당 화소들에 충분히 공급될 수 있게 된다. 그러나, 데이터값(D) '1'에 해당하는 데이터신호(Dout)가 연속되어 데이터라인(DL)에 공급되는 경우 프리차징신호(PS)에 의해 도 5에 도시된 바와 같이 연속되는 데이터신호(Dout)들 중 두번째 데이터신호(Dout)의 앞부분이 돌출되는 이상파형(34)이 데이터라인(DL) 상에 나타나게 된다.

이러한, 데이터신호(Dout)의 왜곡(34)을 방지하기 위하여 도 6에 도시된 바와 같이 스캔기간마다 뒷부분에서 일정기간동안 데이터신호(Dout)를 공급하는 제2 스위치(33)를 오프시키는 방법이 제안되어졌다. 그러나, 상기와 같은 데이터신호 왜곡 방지 방법에서는 각 스캔기간마다 제2 스위치(33)를 오프시키는 시간이 필요하여 스캔기간이 증가됨으로써 고속구동이 어렵게 되는 단점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 스캔기간 증가없이 프리차징신호에 의한 데이터신호의 왜곡을 방지할 수 있는 EL 표시패널의 선택적 프리차징 방법 및 장치를 제공하는 것이다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명에 따른 EL 표시패널의 선택적 프리차징 방법은 n번째 스캔라인의 데이터와 n-1번째 스캔라인의 데이터를 저장하는 단계와; n번째 스캔라인의 데이터와 n-1번째 스캔라인의 데이터를 비교하여 프리차징신호 발생여부를 결정하는 단계를 포함하는 것을 특징으로 한다.

특히, 프리차징신호 발생여부 결정 단계에서는 n번째 스캔라인 데이터가 '1'이면서 n-1번째 스캔라인의 데이터와 다른 경우에만 프리차징신호를 발생된다. 그리고, 상기 프리차징신호는 n번째 데이터신호가 해당 데이터라인에 공급되는 시점이나 그 시점 바로전에 상대적으로 짧은 펄스폭을 가지고 공급된다.

본 발명에 따른 EL 표시패널의 선택적 프리차징 장치는 n번째 스캔라인의 데이터를 저장하는 제1 라인메모리와; n-1번째 스캔라인의 데이터를 저장하는 제2 라인메모리와; 제1 라인메모리로부터의 n번째 스캔라인 데이터와 제2 라인메모리로부터의 n-1번째 스캔라인 데이터를 비교하여 프리차징제어신호를 발생하는 데이터비교수단과; 데이터비교수단으로부터의 프리차징제어신호에 응답하여 프리차징신호를 발생하는 프리차징신호 발생수단을 구비하는 것을 특징으로 한다.

여기서, 상기 데이터 비교수단은 n번째 스캔라인 데이터가 '1'이면서 n-1번째 스캔라인의 데이터와 다른 경우에만 하이상태의 프리차징제어신호를 발생하고, 나머지 경우에는 로우상태의 프리차징제어신호를 발생한다. 이를 위해, 상기 데이터 비교수단은 n번째 스캔라인 데이터와 n-1번째 스캔라인 데이터를 배타적 OR 연산하기 위한 XOR 게이트와; XOR 게이트의 출력신호와 n번째 스캔라인 데이터를 AND 연산하기 위한 AND 게이트를 구비한다.

그리고, 상기 프리차징신호 발생수단은 프리차징제어신호가 하이상태인 경우 n번째 데이터신호가 해당 데이터라인에 공급되는 시점이나 그 시점 바로전에 상대적으로 짧은 펄스폭을 가지는 프리차징신호를 발생한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예의 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 7 내지 도 9를 참조하여 본 발명의 바람직한 실시예에 대하여 설명 하기로 한다.

도 7은 본 발명의 실시 예에 따른 유기 EL 표시패널의 선택적 프리차징 장치를 포함하는 데이터 드라이버를 도시한 블록도이다. 도 7에 도시된 데이터 드라이버는 데이터입력라인에 직렬접속된 제1 및 제2 라인메모리(40, 42)와, 제1 및 제2 라인메모리(40, 42)에 공통접속된 데이터비교기(44)와, 공급전압원(VDD)과 데이터라인(DL) 사이에 접속되어 상기 제1 라인메모리(40)로부터의 데이터값(Dn)에 응답하여 데이터신호(Dout)를 발생하는 제1 스위칭소자(50)와, 공급전압원(VDD)과 데이터라인(DL) 사이에 접속되어 상기 데이터비교기(44)로부터의 제어신호에 응답하여 프리차징신호를 발생하는 제2 스위칭소자(52)를 구비한다. 그리고, 공급전압원(VDD)과 제1 스위칭소자(50) 사이와 공급전압원(VDD)과 제2 스위칭소자(52) 사이 각각에는 제1 및 제2 전류제어부(46, 48) 각각이 설치된다.

제1 라인메모리(40)는 데이터입력라인을 통해 도시하지 않은 컨트롤러로부터입력되는 n번째 라인분의 데이터(Dn)를 저장한다. 제2 라인메모리(42)는 제1 라인메모리(40)로부터 출력되는 데이터, 즉 n-1번째 라인분의 데이터(Dn-1)를 저장한다.

데이터비교기(44)는 제1 라인메모리(40)로부터의 n번째 라인분의 데이터(Dn)와 제2 라인메모리(42)로부터의 n-1번째 라인분의 데이터(Dn-1)를 비교하여 프리차징제어신호(PCS)를 발생한다. 다시 말하여, 데이터비교기(44)는 n번째 라인의 데이터값(Dn)이 "0"이거나, n번째 라인의 데이터(Dn)와 n-1번째 라인의 데이터(Dn-1)가 동일한 경우 제2 스위치(52)를

턴-오프시키는 로우상태의 프리차징제어신호(PCS)를 발생한다. 반면에, 데이터비교기(44)는 n번째 라인분의 데이터(Dn)와 n-1번째 라인분의 데이터(Dn-1)가 동일하지 않으면서 n번째 라인의 데이터값(Dn)이 "1"인 경우 제2 스위치(52)를 턴-온시키는 하이상태의 프리차징제어신호(PCS)를 발생한다.

이를 위하여, 데이터비교기(44)는 도 8에 도시된 바와 같이 제1 라인메모리(40)로부터의 n번째 라인의 데이터(Dn)와, 제2 라인메모리(42)로부터의 n-1번째 라인의 데이터(Dn-1)을 배타적(Exclusive) OR 연산하기 위한 XOR 게이트와, XOR 게이트의 출력신호와 제1 라인메모리(40)로부터의 n번째 라인의 데이터(Dn)를 AND 논리연산하기 위한 AND 게이트로 구성된다. XOR 게이트는 n번째 라인의 데이터(Dn)와 n-1번째 라인의 데이터(Dn-1)가 동일하지 않은 경우 하이상태('1')의 출력신호를, 동일한 경우 로우상태('0')의 출력신호를 발생한다. AND 게이트는 XOR 게이트의 출력신호가 하이상태이고 n번째 라인의 데이터(Dn)가 하이상태('1')인 경우에만 하이상태의 프리차징제어신호(PCS)를 발생한다.

제1 전류제어부(46)는 공급전압원(VDD)로부터 공급되는 전류를 제어하여 출력데이터신호(Dout)를 발생하기에 적합한 제1 전류를 제1 스위칭소자(50)로 공급한다. 제2 전류제어부(48)는 공급전압원(VDD)로부터 공급되는 전류를 제어하여 프리차징신호(PS)를 발생하기에 적합한 제2 전류를 제2 스위칭소자(52)로 공급한다.

제1 스위칭소자(50)는 제1 라인메모리(40)로부터 입력되는 데이터값(Dn)에 따라 제1 전류제어부(46)로부터의 제1 전류를 이용하여 도 9에 도시된 바와 같이 데이터신호(Dout)를 출력한다.

제2 스위칭소자(52)는 데이터비교기(44)로부터 입력되는 프리차징 제어신호(PCS)에 따라 제2 전류제어부(48)로부터의 제2 전류를 이용하여 도 9에 도시된 바와 같이 상대적으로 짧은 펄스폭(Pt)을 가지는 프리차징신호(PS)를 발생한다. 이러한 프리차징신호(PS)의 발생시점은 유기 EL의 특성에 따라 다르나, 일반적으로 데이터신호(Dout)의 공급시점이나 공급시점 바로 전에 발생하게 된다. 특히, 프리차징신호(PS)는 n번째 데이터가 n-1번째 데이터(Dn-1)와 다르고 '1'인 경우에만 발생한다.

이에 따라, n-1번째 데이터(Dn-1)와 n번째 데이터(Dn)가 연속하여 '1'에 해당되는 데이터신호(Dout)가 공급되는 경우에는 데이터라인(DL)에 프리차징신호(PS)가 공급되지 않게 됨으로써 프리차징신호(PS)에 의한 파형왜곡을 방지할 수 있게 된다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 EL 표시패널의 선택적 프리차징 방법 및 장치에서는 이전라인 데이터와 현재라인 데이터를 비교하여 프리차징신호의 유무를 결정함으로써 프리차징신호에 의한 데이터신호의 왜곡을 방지할 수 있게 된다. 또한, 본 발명에 따른 EL 표시패널의 선택적 프리차징 방법 및 장치는 데이터신호의 왜곡을 방지하기 위한 데이터 오프시간이 필요없게 되므로 고속구동에 적합하게 된다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

도 1은 통상적인 유기 EL 소자의 구조를 도시한 단면도.

도 2는 종래의 유기 EL 표시패널의 구동장치의 구성을 도시한 블록도.

도 3은 도 2에 도시된 EL 셀의 등가회로도.

도 4는 도 2에 도시된 데이터 드라이버의 구성을 도시한 블록도.

도 5는 도 4에 도시된 데이터 드라이버의 구동파형을 도시한 도면.

도 6은 도 5에 도시된 데이터 드라이버의 출력파형에서 파형왜곡을 제거하는 종래의 방법을 설명하기 위한 도면.

도 7은 본 발명의 실시 예에 따른 선택적 프리차지 회로를 포함한 데이터 드라이버의 구성을 도시한 블록도.

도 8은 도 7에 도시된 데이터비교기의 상세회로도.

도 9는 도 7에 도시된 데이터 드라이버의 구동파형을 도시한 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

2 : 금속전극 4 : 전자주입층

6 : 전자수송층 8 : 발광층

10 : 정공 수송층 12 : 정공 주입층

14 : 투명전극 20 : EL 표시패널

22 : 스캔 드라이버 24 : 데이터 드라이버

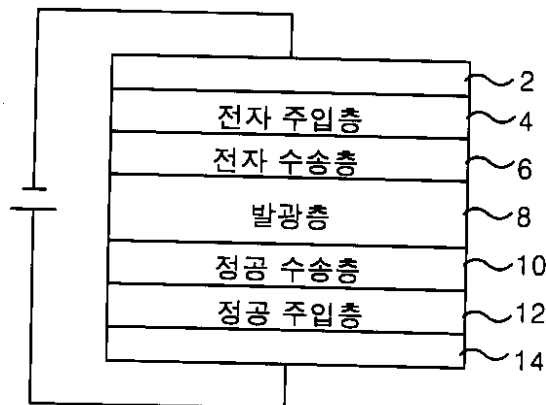
26 : PE 구동회로 30, 32, 46, 48 : 전류제어부

31, 33, 50, 52 : 스위칭소자 40, 42 : 라인메모리

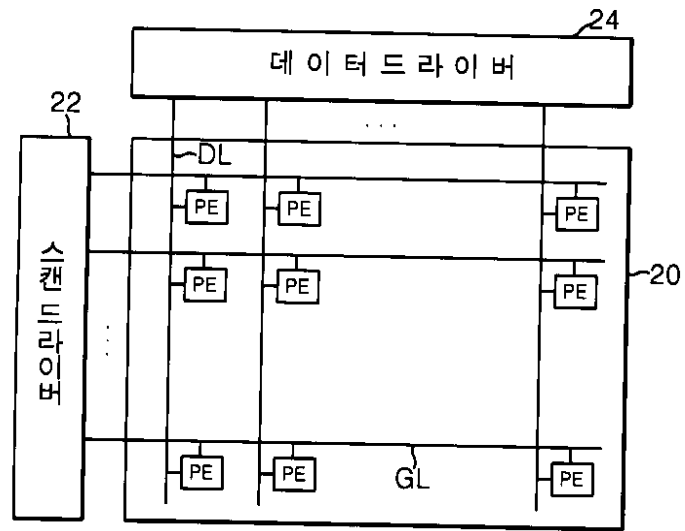
44 : 데이터 비교기

도면

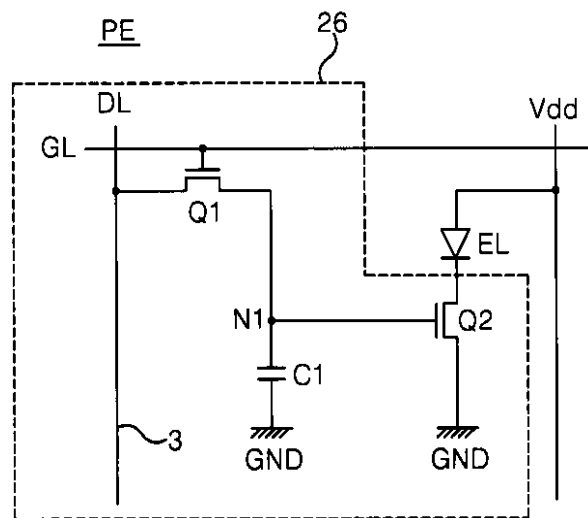
도면1



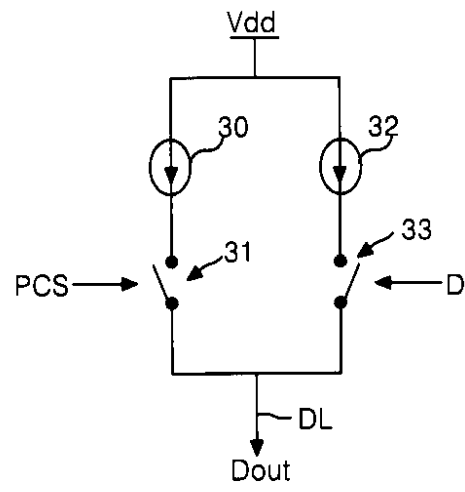
도면2



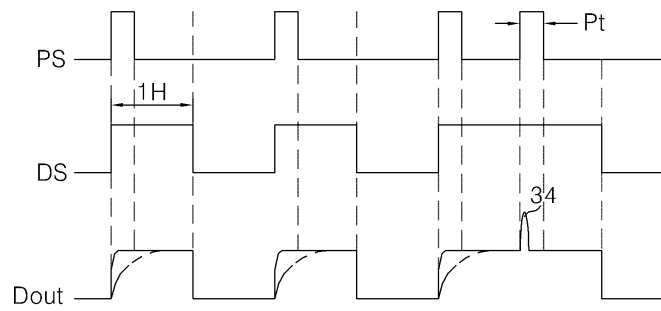
도면3



도면4



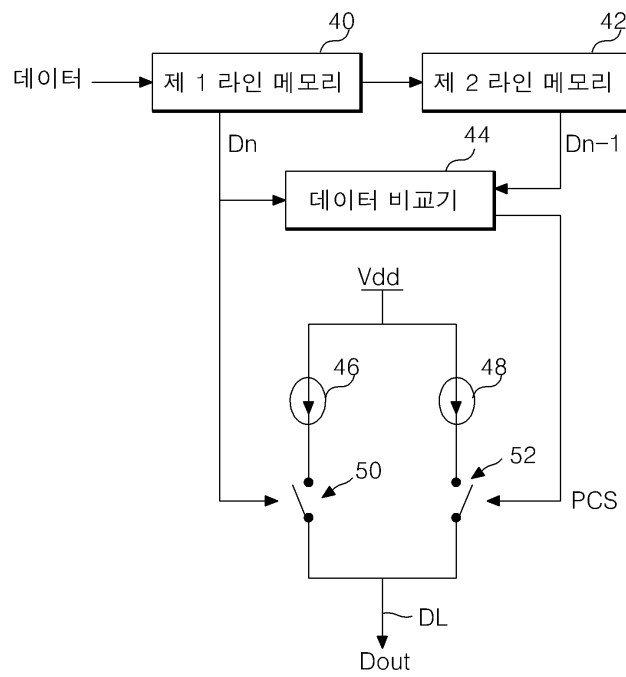
도면5



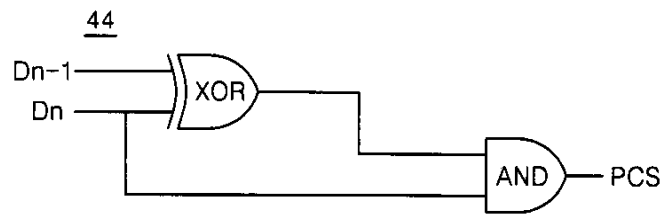
도면6



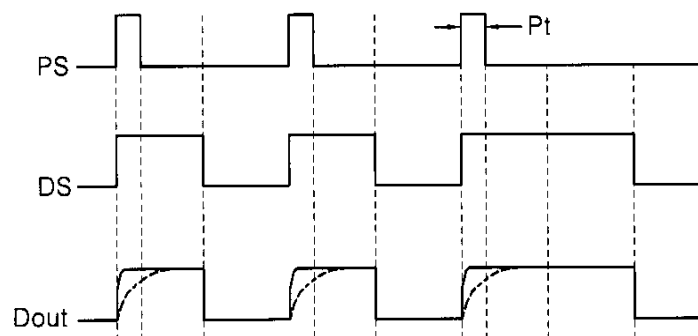
도면7



도면8



도면9



专利名称(译)	用于有机电致发光显示板的选择性预充电的方法和设备		
公开(公告)号	KR100692847B1	公开(公告)日	2007-03-13
申请号	KR1020010057543	申请日	2001-09-18
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	KIM SEDON 김세돈 PARK KYUNGVIN 박경빈 PARK HYOUNGGUEN 박형근		
发明人	김세돈 박경빈 박형근		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3233 G09G3/3283 G09G2310/0248		
代理人(译)	李, SOO WOONG		
其他公开文献	KR1020030024403A		
外部链接	Espacenet		

摘要(译)

用途：提供一种选择性预充电有机电致发光显示板的方法和装置，通过比较前一线数据和当前线数据，通过判断预充电信号是否存在，防止数据被预充电信号失真。

