



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0135624
(43) 공개일자 2011년12월19일

(51) Int. Cl.

H01L 51/52 (2006.01) H01L 29/786 (2006.01)

(21) 출원번호 10-2010-0055461

(22) 출원일자 2010년06월11일

심사청구일자 2010년06월11일

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

임기주

경기도 용인시 기흥구 농서동 산24

(74) 대리인

리앤목특허법인

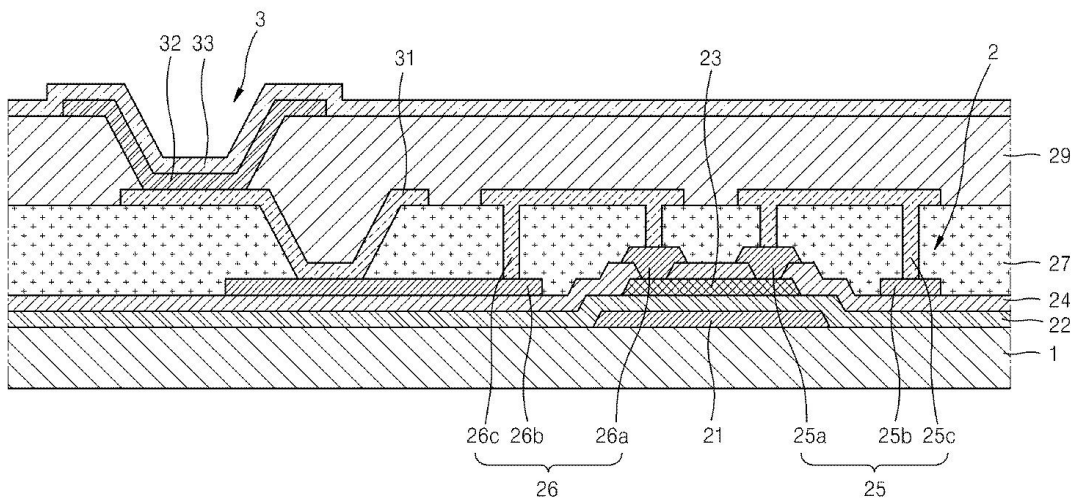
전체 청구항 수 : 총 22 항

(54) 유기 발광 디스플레이 장치 및 그 제조 방법

(57) 요약

본 발명은 유기 발광 디스플레이 장치 및 그 제조 방법에 관한 것으로, 더욱 상세하게는 박막 트랜지스터를 구비한 유기 발광 디스플레이 장치 및 그 제조 방법에 관한 것으로서, 이를 위하여 게이트 전극, 상기 게이트 전극과 절연된 활성층, 상기 게이트 전극과 절연되고 상기 활성층에 접촉되는 소스 전극 및 드레인 전극, 및 상기 소스 전극 및 드레인 전극과 상기 활성층의 사이에 개재된 절연층을 포함하는 박막 트랜지스터; 및 상기 박막 트랜지스터에 전기적으로 연결된 유기 발광 소자;를 포함하고, 상기 소스 전극은 서로 분리 형성된 제1 소스 전극 및 제2 소스 전극과 상기 제1 소스 전극 및 상기 제2 소스 전극을 전기적으로 연결하는 제3 소스 전극을 포함하고, 상기 드레인 전극은 서로 분리 형성된 제1 드레인 전극 및 제2 드레인 전극과 상기 제1 드레인 전극 및 상기 제2 드레인 전극을 전기적으로 연결하는 제3 드레인 전극을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치를 제공한다.

대표도



특허청구의 범위

청구항 1

게이트 전극, 상기 게이트 전극과 절연된 활성층, 상기 게이트 전극과 절연되고 상기 활성층에 전택되는 소스 전극 및 드레인 전극, 및 상기 소스 전극 및 드레인 전극과 상기 활성층의 사이에 개재된 절연층을 포함하는 박막 트랜지스터; 및

상기 박막 트랜지스터에 전기적으로 연결된 유기 발광 소자;를 포함하고,

상기 소스 전극은 서로 분리 형성된 제1 소스 전극 및 제2 소스 전극과 상기 제1 소스 전극 및 상기 제2 소스 전극을 전기적으로 연결하는 제3 소스 전극을 포함하고,

상기 드레인 전극은 서로 분리 형성된 제1 드레인 전극 및 제2 드레인 전극과 상기 제1 드레인 전극 및 상기 제2 드레인 전극을 전기적으로 연결하는 제3 드레인 전극을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 2

제 1 항에 있어서,

상기 제1 소스 전극 및 상기 제1 드레인 전극은 상기 활성층이 형성된 영역과 대응되는 영역에 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 3

제 1 항에 있어서,

상기 소스 전극 및 상기 드레인 전극은 상기 게이트 전극의 모서리와 대응되는 영역에는 형성되지 아니하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 4

제 1 항에 있어서,

상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 평평하게 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 5

제 1 항에 있어서,

상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 상기 절연층이 평평하게 형성된 영역의 상부에만 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 6

제 1 항에 있어서,

상기 박막 트랜지스터와 상기 유기 발광 소자 사이에 상기 소스 전극 및 드레인 전극을 덮도록 패시베이션층이 개재되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 7

제 6 항에 있어서,

상기 제1 소스 전극과 상기 제2 소스 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 홀들이 형성되고, 상기 홀들을 채우도록 상기 제3 소스 전극이 형성되어 상기 제1 소스 전극과 상기 제2 소스 전극이 전기적으로 연결되고,

상기 제1 드레인 전극과 상기 제2 드레인 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 홀들이

형성되고, 상기 홀들을 채우도록 상기 제3 드레인 전극이 형성되어 상기 제1 드레인 전극과 상기 제2 드레인 전극이 전기적으로 연결되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 8

제 1 항에 있어서,

상기 유기 발광 소자는 상기 박막 트랜지스터에 전기적으로 연결된 제1 전극;

상기 제1 전극 상에 형성되는 유기층; 및

상기 유기층 상에 형성되는 제2 전극을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 9

제 8 항에 있어서,

상기 제1 전극, 상기 제3 소스 전극 및 상기 제3 드레인 전극은 동일층에 동일 물질로 소정 간격 이격되어 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 10

제 1 항에 있어서,

상기 제3 소스 전극 및 상기 제3 드레인 전극은 ITO, IZO, ZnO 군에서 선택된 하나 이상의 물질을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 11

기판상에 게이트 전극을 형성하는 단계;

상기 기판상에 상기 게이트 전극을 덮는 게이트 절연층을 형성하는 단계;

상기 게이트 절연층 상에 활성층을 형성하는 단계;

상기 활성층의 적어도 채널 영역을 덮는 절연층을 형성하는 단계;

상기 절연층 상에 상기 활성층과 접촉되는 소스 전극 및 드레인 전극을 형성하는 단계; 및

상기 소스 및 드레인 전극 중 하나와 전기적으로 연결된 유기 발광 소자를 형성하는 단계;를 포함하고,

상기 소스 전극 및 드레인 전극을 형성하는 단계는,

서로 이격되어 형성된 제1 소스 전극 및 제2 소스 전극을 형성하는 단계와,

상기 제1 소스 전극 및 상기 제2 소스 전극을 전기적으로 연결하는 제3 소스 전극을 형성하는 단계와,

서로 이격되어 형성된 제1 드레인 전극 및 제2 드레인 전극을 형성하는 단계와,

상기 제1 드레인 전극 및 상기 제2 드레인 전극을 전기적으로 연결하는 제3 드레인 전극을 형성하는 단계를 포함하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 12

제 11 항에 있어서,

상기 제1 소스 전극 및 상기 제1 드레인 전극은 상기 활성층이 형성된 영역과 대응되는 영역에 상기 활성층과 접촉하도록 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 13

제 11 항에 있어서,

상기 소스 전극 및 드레인 전극을 형성하는 단계는,

상기 게이트 전극의 모서리 상부에는 상기 소스 전극 및 상기 드레인 전극이 형성되지 아니하도록 하는 것을 특

정으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 14

제 11 항에 있어서,

상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 평평하게 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 15

제 11 항에 있어서,

상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 상기 절연층이 평평하게 형성된 영역의 상부에만 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 16

제 11 항에 있어서,

상기 소스 및 드레인 전극 중 하나와 전기적으로 연결된 유기 발광 소자를 형성하는 단계는,

상기 박막 트랜지스터에 제1 전극을 전기적으로 연결하는 단계;

상기 제1 전극 상에 유기층을 형성하는 단계; 및

상기 유기층 상에 제2 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 17

제 16 항에 있어서,

상기 제1 전극, 상기 제3 소스 전극 및 상기 제3 드레인 전극은 동일층에 동일 물질로 소정 간격 이격되어 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 18

기관상에 게이트 전극을 형성하는 단계;

상기 게이트 전극 상부에 상기 게이트 전극과 절연된 활성층을 형성하는 단계;

상기 활성층 상에 절연층을 형성하는 단계;

상기 절연층 상에 도전층을 형성하는 단계;

상기 도전층을 패터닝하여 제1 소스 전극, 제2 소스 전극, 제1 드레인 전극 및 제2 드레인 전극을 형성하는 단계;

상기 제1 소스 전극, 제2 소스 전극, 제1 드레인 전극 및 제2 드레인 전극을 덮도록 패시베이션층을 형성하는 단계;

상기 제1 소스 전극, 제2 소스 전극, 제1 드레인 전극 및 제2 드레인 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 홀들을 형성하는 단계;

상기 제1 소스 전극과 제2 소스 전극을 전기적으로 연결하는 제3 소스 전극과, 상기 제1 드레인 전극과 제2 드레인 전극을 전기적으로 연결하는 제3 드레인 전극을 형성하는 단계; 및

상기 제1 소스 전극, 제2 소스 전극, 제1 드레인 전극 및 제2 드레인 전극 중 적어도 하나와 전기적으로 연결된 유기 발광 소자를 형성하는 단계를 포함하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 19

제 18 항에 있어서,

상기 제3 소스 전극과 상기 제3 드레인 전극을 형성하는 단계는,

상기 제1 소스 전극과 상기 제2 소스 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 형성된 홀들을 채워서 상기 제3 소스 전극이 형성되고,

상기 제1 드레인 전극과 상기 제2 드레인 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 형성된 홀들을 채워서 상기 제3 드레인 전극이 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 20

제 18 항에 있어서,

상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 평평하게 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 21

제 18 항에 있어서,

상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 상기 절연층이 평평하게 형성된 영역의 상부에만 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 22

제 18 항에 있어서,

상기 제1 전극, 상기 제3 소스 전극 및 상기 제3 드레인 전극은 동일층에 동일 물질로 소정 간격 이격되어 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

명세서

기술분야

[0001] 본 발명은 유기 발광 디스플레이 장치 및 그 제조 방법에 관한 것으로, 더욱 상세하게는 박막 트랜지스터를 구비한 유기 발광 디스플레이 장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 통상적으로, 평판 표시 장치(flat display device)는 크게 발광형과 수광형으로 분류할 수 있다. 발광형으로는 평판 음극선관(flat cathode ray tube)과, 플라즈마 디스플레이 패널(plasma display panel)과, 전계 발광 소자(electro luminescent device)와, 발광 다이오드(light emitting diode) 등이 있다. 수광형으로는 액정 디스플레이(liquid crystal display)를 들 수 있다. 이 중에서, 전계 발광 소자는 시야각이 넓고, 콘트라스트가 우수할 뿐만 아니라 응답 속도가 빠르다는 장점을 가지고 있어서 차세대 표시 소자로서 주목을 받고 있다. 이러한 전자 발광 소자는 발광층을 형성하는 물질에 따라서 무기 전계 발광 소자와 유기 전계 발광 소자로 구분된다.

[0003] 이 중에서, 유기 전계 발광 소자는 형광성 유기 화합물을 전기적으로 여기(excitation)시켜서 발광시키는 자발광형 디스플레이로 낮은 전압에서 구동이 가능하고, 박형화가 용이하며, 광시야각, 빠른 응답 속도 등 액정 디스플레이에 있어서 문제점으로 지적되는 것을 해결할 수 있는 차세대 디스플레이로 주목받고 있다.

[0004] 유기 전계 발광 소자는 애노드 전극과 캐소드 전극 사이에 유기물로 이루어진 발광층을 구비하고 있다. 유기 전계 발광 소자는 이들 전극들에 양극 및 음극 전압이 각각 인가됨에 따라 애노드 전극으로부터 주입된 정공(hole)이 정공 수송층을 경유하여 발광층으로 이동되고, 전자는 캐소드 전극으로부터 전자 수송층을 경유하여 발광층으로 이동되어서, 발광층에서 전자와 정공이 재결합하여 여기자(exciton)을 생성하게 된다.

[0005] 이 여기자가 여기 상태에서 기저 상태로 변화함에 따라, 발광층의 형광성 분자가 발광함으로써 화상을 형성하게 된다. 풀 컬러(full color)형 유기 전계 발광 소자의 경우에는 적(R), 녹(G), 청(B)의 삼색을 발광하는 화소(pixel)를 구비하도록 함으로써 풀 컬러를 구현한다.

[0006] 한편, 전계 발광 소자나, 액정 디스플레이 등 평판 표시 장치에 사용되는 박막 트랜지스터(thin film transistor, 이하 TFT)는 각 화소의 동작을 제어하는 스위칭 소자 및 화소를 구동시키는 구동 소자로 사용된다.

이러한 박막 트랜지스터는 기판상에 고농도의 불순물로 도핑된 드레인 영역과 소스 영역 및 드레인 영역과 소스 영역의 사이에 형성된 채널 영역을 가지는 반도체 활성층을 가지며, 이 반도체 활성층상에 형성된 게이트 절연막과, 활성층의 채널 영역의 상부에 형성된 게이트 전극으로 구성된다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 소스/드레인 전극의 모서리 부분에 강하게 걸리는 전계에 의한 절연파괴(breakdown) 및 소자 열화 현상을 방지할 수 있는 유기 발광 디스플레이 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0008] 본 발명은 게이트 전극, 상기 게이트 전극과 절연된 활성층, 상기 게이트 전극과 절연되고 상기 활성층에 접촉되는 소스 전극 및 드레인 전극, 및 상기 소스 전극 및 드레인 전극과 상기 활성층의 사이에 개재된 절연층을 포함하는 박막 트랜지스터; 및 상기 박막 트랜지스터에 전기적으로 연결된 유기 발광 소자;를 포함하고, 상기 소스 전극은 서로 분리 형성된 제1 소스 전극 및 제2 소스 전극과 상기 제1 소스 전극 및 상기 제2 소스 전극을 전기적으로 연결하는 제3 소스 전극을 포함하고, 상기 드레인 전극은 서로 분리 형성된 제1 드레인 전극 및 제2 드레인 전극과 상기 제1 드레인 전극 및 상기 제2 드레인 전극을 전기적으로 연결하는 제3 드레인 전극을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치를 제공한다.

[0009] 본 발명에 있어서, 상기 제1 소스 전극 및 상기 제1 드레인 전극은 상기 활성층이 형성된 영역과 대응되는 영역에 형성될 수 있다.

[0010] 본 발명에 있어서, 상기 소스 전극 및 상기 드레인 전극은 상기 게이트 전극의 모서리와 대응되는 영역에는 형성되지 아니할 수 있다.

[0011] 본 발명에 있어서, 상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 평평하게 형성될 수 있다.

[0012] 본 발명에 있어서, 상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 상기 절연층이 평평하게 형성된 영역의 상부에만 형성될 수 있다.

[0013] 본 발명에 있어서, 상기 박막 트랜지스터와 상기 유기 발광 소자 사이에 상기 소스 전극 및 드레인 전극을 덮도록 패시베이션층이 개재될 수 있다.

[0014] 여기서, 상기 제1 소스 전극과 상기 제2 소스 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 홀들이 형성되고, 상기 홀들을 채우도록 상기 제3 소스 전극이 형성되어 상기 제1 소스 전극과 상기 제2 소스 전극이 전기적으로 연결되고, 상기 제1 드레인 전극과 상기 제2 드레인 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 홀들이 형성되고, 상기 홀들을 채우도록 상기 제3 드레인 전극이 형성되어 상기 제1 드레인 전극과 상기 제2 드레인 전극이 전기적으로 연결될 수 있다.

[0015] 본 발명에 있어서, 상기 유기 발광 소자는 상기 박막 트랜지스터에 전기적으로 연결된 제1 전극; 상기 제1 전극상에 형성되는 유기층; 및 상기 유기층 상에 형성되는 제2 전극을 포함할 수 있다.

[0016] 여기서, 상기 제1 전극, 상기 제3 소스 전극 및 상기 제3 드레인 전극은 동일층에 동일 물질로 소정 간격 이격되어 형성될 수 있다.

[0017] 본 발명에 있어서, 상기 제3 소스 전극 및 상기 제3 드레인 전극은 ITO, IZO, ZnO 군에서 선택된 하나 이상의 물질을 포함할 수 있다.

[0018] 다른 측면에 관한 본 발명은, 기판상에 게이트 전극을 형성하는 단계; 상기 기판상에 상기 게이트 전극을 덮는 게이트 절연층을 형성하는 단계; 상기 게이트 절연층 상에 활성층을 형성하는 단계; 상기 활성층의 적어도 채널 영역을 덮는 절연층을 형성하는 단계; 상기 절연층 상에 상기 활성층과 접촉되는 소스 전극 및 드레인 전극을 형성하는 단계; 및 상기 소스 및 드레인 전극 중 하나와 전기적으로 연결된 유기 발광 소자를 형성하는 단계;를 포함하고, 상기 소스 전극 및 드레인 전극을 형성하는 단계는, 서로 이격되어 형성된 제1 소스 전극 및 제2 소스 전극을 형성하는 단계와, 상기 제1 소스 전극 및 상기 제2 소스 전극을 전기적으로 연결하는 제3 소스 전극을 형성하는 단계와, 서로 이격되어 형성된 제1 드레인 전극 및 제2 드레인 전극을 형성하는 단계와, 상기 제1

드레인 전극 및 상기 제2 드레인 전극을 전기적으로 연결하는 제3 드레인 전극을 형성하는 단계를 포함하는 유기 발광 디스플레이 장치의 제조 방법을 제공한다.

- [0019] 본 발명에 있어서, 상기 제1 소스 전극 및 상기 제1 드레인 전극은 상기 활성층이 형성된 영역과 대응되는 영역에 상기 활성층과 콘택하도록 형성될 수 있다.
- [0020] 본 발명에 있어서, 상기 소스 전극 및 드레인 전극을 형성하는 단계는, 상기 게이트 전극의 모서리 상부에는 상기 소스 전극 및 상기 드레인 전극이 형성되지 아니하도록 할 수 있다.
- [0021] 본 발명에 있어서, 상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 평평하게 형성될 수 있다.
- [0022] 본 발명에 있어서, 상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 상기 절연층이 평평하게 형성된 영역의 상부에만 형성될 수 있다.
- [0023] 본 발명에 있어서, 상기 소스 및 드레인 전극 중 하나와 전기적으로 연결된 유기 발광 소자를 형성하는 단계는, 상기 박막 트랜지스터에 제1 전극을 전기적으로 연결하는 단계; 상기 제1 전극 상에 유기층을 형성하는 단계; 및 상기 유기층 상에 제2 전극을 형성하는 단계를 포함할 수 있다.
- [0024] 여기서, 상기 제1 전극, 상기 제3 소스 전극 및 상기 제3 드레인 전극은 동일층에 동일 물질로 소정 간격 이격되어 형성될 수 있다.
- [0025] 또 다른 측면에 관한 본 발명은, 기판상에 게이트 전극을 형성하는 단계; 상기 게이트 전극 상부에 상기 게이트 전극과 절연된 활성층을 형성하는 단계; 상기 활성층 상에 절연층을 형성하는 단계; 상기 절연층 상에 도전층을 형성하는 단계; 상기 도전층을 패터닝하여 제1 소스 전극, 제2 소스 전극, 제1 드레인 전극 및 제2 드레인 전극을 형성하는 단계; 상기 제1 소스 전극, 제2 소스 전극, 제1 드레인 전극 및 제2 드레인 전극을 덮도록 패시베이션층을 형성하는 단계; 상기 제1 소스 전극, 제2 소스 전극, 제1 드레인 전극 및 제2 드레인 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 홀들을 형성하는 단계; 상기 제1 소스 전극과 제2 소스 전극을 전기적으로 연결하는 제3 소스 전극과, 상기 제1 드레인 전극과 제2 드레인 전극을 전기적으로 연결하는 제3 드레인 전극을 형성하는 단계; 및 상기 제1 소스 전극, 제2 소스 전극, 제1 드레인 전극 및 제2 드레인 전극 중 적어도 하나와 전기적으로 연결된 유기 발광 소자를 형성하는 단계를 포함하는 유기 발광 디스플레이 장치의 제조 방법을 제공한다.
- [0026] 본 발명에 있어서, 상기 제3 소스 전극과 상기 제3 드레인 전극을 형성하는 단계는, 상기 제1 소스 전극과 상기 제2 소스 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 형성된 홀들을 채워서 상기 제3 소스 전극이 형성되고, 상기 제1 드레인 전극과 상기 제2 드레인 전극 각각의 적어도 일부가 노출되도록 상기 패시베이션층에 형성된 홀들을 채워서 상기 제3 드레인 전극이 형성될 수 있다.
- [0027] 본 발명에 있어서, 상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 평평하게 형성될 수 있다.
- [0028] 본 발명에 있어서, 상기 제1 소스 전극, 상기 제2 소스 전극, 상기 제1 드레인 전극 및 상기 제2 드레인 전극은 상기 절연층이 평평하게 형성된 영역의 상부에만 형성될 수 있다.
- [0029] 본 발명에 있어서, 상기 제1 전극, 상기 제3 소스 전극 및 상기 제3 드레인 전극은 동일층에 동일 물질로 소정 간격 이격되어 형성될 수 있다.

발명의 효과

- [0030] 상기와 같은 본 발명에 의하면, 소스/드레인 전극의 모서리에 걸리는 강한 전계효과에 의한 절연 파괴(breakdown) 현상 및 소자 열화 현상을 방지할 수 있고, 이로 인해 소자 불량률이 감소하는 효과를 얻을 수 있다.

도면의 간단한 설명

- [0031] 도 1은 본 발명의 바람직한 일 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 도시한 단면도이다.
도 2 내지 도 14는 도 1에 따른 실시예의 제조 방법을 순차적으로 도시한 단면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0032] 이하 첨부된 도면을 참조하여 본 발명에 따른 한 바람직한 실시예를 상세하게 설명하면 다음과 같다.
- [0033] 도 1은 본 발명의 바람직한 일 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 도시한 단면도이다.
- [0034] 도 1을 참조하면 기판(1) 상에 박막 트랜지스터(2)와 유기 발광 소자(3)가 구비된다. 도 1은 유기 발광 디스플레이 장치의 일 화소의 일부를 도시한 것으로, 본 발명의 유기 발광 디스플레이 장치는 이러한 화소가 복수 개 존재한다.
- [0035] 상기 박막 트랜지스터(2)는 기판(1) 상에 형성된 게이트 전극(21)과, 이 게이트 전극(21)을 덮는 게이트 절연층(22)과, 게이트 절연층(22) 상에 형성된 활성층(23)과, 활성층(23)을 덮도록 게이트 절연층(22) 상에 형성된 절연층(24)과, 절연층(24) 상에 형성되어 활성층(23)과 접촉 되는 소스 전극(25) 및 드레인 전극(26)을 포함한다. 도 1에는 바텀 게이트(bottom gate) 구조의 박막 트랜지스터(2)를 예시하였으나, 본 발명의 권리범위는 반드시 이에 한정되는 것은 탑 게이트(top gate) 구조의 박막 트랜지스터에도 적용 가능함은 물론이다.
- [0036] 기판(1) 상에는 실리콘 옥사이드 등의 무기물로 버퍼층(미도시)이 더 형성되어 있을 수 있다.
- [0037] 이러한 기판(1) 상에 형성된 게이트 전극(21)은 도전성 금속으로 단층 혹은 복수층으로 형성될 수 있다. 상기 게이트 전극(21)은 몰리브덴을 포함할 수 있다.
- [0038] 게이트 절연층(22)은 실리콘 옥사이드, 탄탈륨 옥사이드, 또는 알루미늄 옥사이드 등으로 형성될 수 있는 데, 반드시 이에 한정되는 것은 아니다.
- [0039] 게이트 절연층(22) 상에는 패터닝된 활성층(23)이 형성된다. 활성층(23)은 무기반도체 또는 유기반도체로부터 선택되어 형성될 수 있는 것으로, 소스/드레인 영역에 n형 또는 p형 불순물이 도핑되어 있고, 이들 소스 영역과 드레인 영역을 연결하는 채널 영역(23a)을 구비한다.
- [0040] 활성층(23)을 형성하는 무기반도체는 CdS, GaS, ZnS, CdSe, CaSe, ZnSe, CdTe, SiC, 및 Si를 포함하는 것일 수 있다.
- [0041] 그리고, 활성층(23)을 형성하는 유기반도체로는 고분자로서, 폴리티오펜 및 그 유도체, 폴리파라페닐렌비닐렌 및 그 유도체, 폴리파라페닐렌 및 그 유도체, 폴리플로렌 및 그 유도체, 폴리티오펜비닐렌 및 그 유도체, 폴리티오펜-헥테로고리방향족 공중합체 및 그 유도체를 포함할 수 있고, 저분자로서, 펜타센, 테트라센, 나프탈렌의 올리고아센 및 이들의 유도체, 알파-6-티오펜, 알파-5-티오펜의 올리고티오펜 및 이들의 유도체, 금속을 함유하거나 함유하지 않은 프탈로시아닌 및 이들의 유도체, 파이로멜리틱 디안하이드라이드 또는 파이로멜리틱 디이미드 및 이들의 유도체, 퍼릴렌테트라카르복시산 디안하이드라이드 또는 퍼릴렌테트라카르복실릭 디이미드 및 이들의 유도체를 포함할 수 있다.
- [0042] 또한, 활성층(23)은 산화물 반도체로 형성될 수도 있으며, 상세하게는 갈륨(Ga), 인(In), 아연(Zn) 및 주석(Sn) 군에서 선택된 하나 이상의 원소 및 산소를 포함할 수 있다. 예를 들어, 상기 활성층(23)은 ZnO, ZnGaO, ZnInO, GaInO, GaSnO, ZnSnO, InSnO, HfInZnO 또는 ZnGaInO 등의 물질을 포함할 수 있으며, 바람직하게는 G-I-Z-O층 $[a(\text{In}_2\text{O}_3)b(\text{Ga}_2\text{O}_3)c(\text{ZnO})\text{층}]$ (a, b, c 는 각각 $a \geq 0, b \geq 0, c > 0$ 의 조건을 만족시키는 실수)일 수 있다.
- [0043] 이러한 활성층(23)을 덮도록 절연층(24)이 형성된다. 상기 절연층(24)은 특히 활성층(23)의 채널(23a)을 보호하기 위한 것으로, 도 1에서 볼 수 있듯이, 상기 절연층(24)은 소스/드레인 전극(25)(26)과 접촉되는 영역을 제외한 활성층(23) 전체를 덮도록 할 수 있으나, 반드시 이에 한정되는 것은 아니며, 비록 도면으로 도시하지는 않았지만 채널(23a) 상부에만 형성될 수도 있다.
- [0044] 한편, 절연층(24) 상에는 소스 전극(25)과 드레인 전극(26)이 상기 활성층(23)과 접촉 되도록 형성된다.
- [0045] 여기서, 본 발명의 일 실시예에 관한 유기 발광 디스플레이 장치는 소스 전극(25)과 드레인 전극(26)은 각각 서로 분리되어 형성된 제1 전극 및 제2 전극과, 상기 제1 전극 및 제2 전극을 연결하는 제3 전극을 구비하는 것을 특징으로 하는바, 이에 대하여는 뒤에서 상세히 설명하도록 한다.
- [0046] 그리고, 상기 절연층(24) 상에는 이 소스 전극(25)과 드레인 전극(26)을 덮도록 패시베이션층(27)이 형성되고, 이 패시베이션층(27) 상에는 드레인 전극(26)과 접촉 되는 유기 발광 소자(3)의 제1 전극(31)이 형성된다.
- [0047] 상기 패시베이션층(27) 상에는 상기 제1 전극(31)의 일부를 노출시키는 화소 정의막(29)이 형성되고, 화소 정의막(29)으로 노출된 제1 전극(31) 상부로 유기층(32) 및 제2 전극(33)이 형성된다.
- [0048] 상세히, 화소 정의막(PDL: pixel defining layer, 28)은 제1 전극(31)의 가장자리를 덮도록 구비된다. 이 화소

정의막(29)은 발광 영역을 정의해주는 역할 외에, 제1 전극(31)의 가장자리와 제2 전극(33) 사이의 간격을 넓혀, 제1 전극(31)의 가장자리 부분에서 전계가 집중되는 현상을 방지함으로써 제1 전극(31)과 제2 전극(33)의 단락을 방지하는 역할을 한다.

- [0049] 상기 제1 전극(31)은 각 화소별로 패터닝되도록 구비된다.
- [0050] 제2 전극(33)의 방향으로 화상을 구현하는 전면 발광형 구조의 경우, 상기 제1 전극(31)은 반사형 전극으로 구비될 수 있다. 이를 위해 Al, Ag 등의 합금으로 구비된 반사막을 구비하도록 한다.
- [0051] 상기 제1 전극(31)을 애노드 전극으로 사용할 경우, 일함수(절대치)가 높은 IT0, IZO, ZnO 등의 금속 산화물로 이루어진 층을 포함하도록 한다. 상기 제1 전극(31)을 캐소드 전극으로 사용할 경우에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 등의 일함수(절대치)가 낮은 고도전성의 금속을 사용한다. 따라서, 이 경우에는 전술한 반사막은 불필요하게 될 것이다.
- [0052] 상기 제2 전극(33)은 광투과형 전극으로 구비될 수 있다. 이를 위해 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 등을 박막으로 형성한 반투과 반사막을 포함하거나, IT0, IZO, ZnO 등의 광투과성 금속 산화물을 포함할 수 있다. 상기 제1 전극(31)을 애노드로 할 경우, 제2 전극(33)은 캐소드로, 상기 제1 전극(31)을 캐소드로 할 경우, 상기 제2 전극(33)은 애노드로 한다.
- [0053] 상기 제1 전극(31)과 제2 전극(33) 사이에 개재된 유기층(32)은 정공 주입 수송층, 발광층, 전자 주입 수송층 등이 모두 또는 선택적으로 적층되어 구비될 수 있다. 다만, 발광층은 필수적으로 구비한다.
- [0054] 한편, 도면으로 도시하지는 않았지만 상기 제2 전극(33) 위로는 보호층이 더 형성될 수 있고, 글라스 등에 의한 밀봉이 이루어질 수 있다.
- [0055] 이하에서는 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치 중 소스 전극(25) 및 드레인 전극(26)에 대하여 상세히 설명한다.
- [0056] 종래의 유기 발광 디스플레이 장치의 소스/드레인 전극의 경우, 게이트 전극의 양단부를 덮도록 형성되며, 따라서 소스/드레인 전극은 게이트 전극의 모서리를 지나는 부분에서 일정 정도 경사진 부분이 발생하게 된다. 그런데, 게이트 전극의 모서리와 소스/드레인 전극 사이의 강한 필드(field)로 인해, 소스/드레인 전극의 경사진 부분에서 절연 파괴(breakdown)가 발생할 가능성이 존재하였고, 따라서 이로 인한 불량률이 발생할 가능성이 존재하였다.
- [0057] 이와 같은 문제점을 해결하기 위하여, 본 발명의 일 실시예에 관한 유기 발광 디스플레이 장치는 소스/드레인 전극의 경사진 부분을 패터닝하여 제거한 후, 화소 전극 형성시, 서로 분리된 두 부분을 전기적으로 화소 전극과 동일한 층으로 연결시키도록 함으로써, 게이트 모서리와 소스/드레인의 경사진 부분에서 발생하는 필드로 인해 절연 파괴(breakdown)현상이 발생하는 것을 방지하는 것을 일 특징으로 한다.
- [0058] 상세히, 절연층(24)에 홀을 형성하고 금속 또는 전도성 금속 산화물 등의 물질을 절연층(24) 상에 도포하고 이를 패터닝 하여 소스 전극(25) 및 드레인 전극(26)을 형성함에 있어서, 상기 패터닝 시 소스 전극(25)과 드레인 전극(26) 각각의 중간 부분, 즉 게이트 전극(21)의 모서리부와 대응하는 위치에 경사지게 형성된 부분을 패터닝하여 제거한다. 그러면, 소스 전극(25)은 서로 분리되어 형성된 제1 소스 전극(25a)과 제2 소스 전극(25b)을 포함하게 된다. 여기서, 제1 소스 전극(25a)은 활성층(23) 상부에 형성되며, 제2 소스 전극(25b)은 활성층(23)이 형성되지 않은 부분에 형성된다. 이때, 제1 소스 전극(25a)과 제2 소스 전극(25b)은 각각 경사진 부분 없이 평평하게 형성된다. 마찬가지로, 제1 드레인 전극(26a)은 활성층(23) 상부에 형성되며, 제2 드레인 전극(26b)은 활성층(23)이 형성되지 않은 부분에 형성된다. 이때, 제1 드레인 전극(26a)과 제2 드레인 전극(26b)은 각각 경사진 부분 없이 평평하게 형성된다.
- [0059] 그리고 나서, 소스 전극(25)과 드레인 전극(26)을 덮도록 패시베이션층(27)을 형성하고, 이 패시베이션층(27) 상에는 드레인 전극(26)과 컨택 되는 유기 발광 소자(3)의 제1 전극(31)을 형성한다. 상세히, 패시베이션층(27)에 홀을 형성하고, 금속 또는 전도성 금속 산화물 등의 물질을 패시베이션층(27) 상에 도포하고 이를 패터닝 하여, 제1 전극(31), 제3 소스 전극(25c) 및 제3 드레인 전극(25d)을 형성한다. 여기서, 상기 제3 소스 전극(25c)은 제1 소스 전극(25a)과 제2 소스 전극(25b)을 연결하도록 형성되며, 상기 제3 드레인 전극(26c)은 제1 드레인 전극(26a)과 제2 드레인 전극(26b)을 연결하도록 형성된다.

- [0060] 이와 같이 소스/드레인 전극의 경사진 부분을 제거한 후 이를 ITO 전극 등으로 연결함으로써, 소스/드레인 전극의 경사진 부분으로 인해 발생하는 절연 파괴(breakdown) 현상을 방지할 수 있고, 이로 인해 소자 불량이 감소하는 효과를 얻을 수 있다.
- [0061] 다음으로, 이러한 본 발명의 소스/드레인 전극에 대한 제조 방법을 구체적으로 설명한다.
- [0062] 도 2 내지 도 14는 도 1에 따른 실시예의 제조 방법을 순차적으로 도시한 단면도들이다.
- [0063] 도 2를 참조하면, 먼저 기판(1)을 마련한다. 이러한 기판(1)으로는 실리콘(Si), 글래스(glass) 또는 유기물 재료를 사용할 수 있다. 실리콘(Si) 기판을 사용하는 경우, 열산화 공정에 의해 그 표면에 절연층(미도시)을 더 형성할 수 있다. 다음으로, 기판(1) 상에 금속 또는 전도성 금속 산화물 등의 전도성 물질을 도포한 후, 이를 패터닝 함으로써 게이트 전극(21)을 형성한다.
- [0064] 다음으로, 도 3을 참조하면, 게이트 전극(21) 상부에 절연 물질을 도포하고 패터닝하여 게이트 절연층(22)을 형성한다.
- [0065] 다음으로, 도 4를 참조하면, 게이트 전극(21)에 대응되는 게이트 절연층(22) 상에 반도체 물질을 PVD, CVD 또는 ALD 등의 공정으로 도포한 뒤 패터닝함으로써 활성층(23)을 형성한다. 여기서 반도체 물질은 무기반도체 또는 유기반도체로부터 선택되어 형성될 수 있다. 또한 활성층(23)은 산화물 반도체로 형성될 수도 있으며, 예를 들면 $G-I-Z-O$ 층 [$a(In_2O_3)b(Ga_2O_3)c(ZnO)$ 층] (a, b, c 는 각각 $a \geq 0, b \geq 0, c > 0$ 의 조건을 만족시키는 실수)일 수 있다.
- [0066] 다음으로, 도 5를 참조하면, 활성층(23)을 덮도록 절연층(24)을 형성한다. 여기서, 상기 절연층(24)은 식각 방지층(etch stop layer)의 역할을 수행할 수 있다.
- [0067] 다음으로, 도 6에 도시된 바와 같이 절연층(24)에 홀(24a)을 형성하고, 도 7에 도시된 바와 같이 금속 또는 전도성 금속 산화물 등의 물질로 이루어진 도전층(250)을 절연층(24) 상에 도포한 후, 도 8에 도시된 바와 같이 활성층(23)의 양측부에 연결되도록 패터닝함으로써 소스 전극(25) 및 드레인 전극(26)을 형성한다.
- [0068] 상세히, 도전층(250)이 절연층(24) 상에 형성됨에 있어서, 게이트 전극(21)의 모서리 부분에 대응하는 도전층(250)은 경사지게 형성된다. 이 경사진 부분을 포함하도록 소스/게이트 전극이 형성될 경우, 게이트 전극의 모서리와 소스/드레인 전극 사이의 강한 필드(field)로 인해, 소스/드레인 전극의 경사진 부분에서 절연 파괴(breakdown)가 발생할 가능성이 존재하였고, 따라서 이로 인한 불량이 발생할 가능성이 존재하였다. 이를 해결하기 위하여, 본 발명의 일 실시예에 관한 유기 발광 디스플레이 장치는 소스/드레인 전극의 경사진 부분을 패터닝하여 제거한다. 즉, 소스/드레인 전극을 서로 분리된 두 부분으로 형성하는 것이다. 그러면, 소스 전극(25)은 서로 분리되어 형성된 제1 소스 전극(25a)과 제2 소스 전극(25b)을 포함하게 된다. 여기서, 제1 소스 전극(25a)은 활성층(23) 상부에 형성되며, 제2 소스 전극(25b)은 활성층(23)이 형성되지 않은 부분에 형성된다. 이때, 제1 소스 전극(25a)과 제2 소스 전극(25b)은 각각 경사진 부분 없이 평평하게 형성된다. 마찬가지로, 제1 드레인 전극(26a)은 활성층(23) 상부에 형성되며, 제2 드레인 전극(26b)은 활성층(23)이 형성되지 않은 부분에 형성된다. 이때, 제1 드레인 전극(26a)과 제2 드레인 전극(26b)은 각각 경사진 부분 없이 평평하게 형성된다.
- [0069] 다음으로, 도 9에 도시된 바와 같이 소스 전극(25)과 드레인 전극(26)을 덮도록 패시베이션층(27)을 형성하고, 도 10에 도시된 바와 같이 패시베이션층(27)에 홀들(27a, 27b, 27c, 27d, 27e)을 형성한다. 상세히, 제1 홀(27a)은 후술할 제1 전극(31)과 제2 드레인 전극(26b)이 접촉할 수 있도록, 제2 드레인 전극(26b)에 대응하는 영역에 형성된다. 한편, 제2 홀(27b)은 제2 드레인 전극(26b)이 노출되도록 제2 드레인 전극(26b)과 대응되는 영역에 형성되고, 제3 홀(27c)은 제1 드레인 전극(26a)이 노출되도록 제1 드레인 전극(26a)과 대응되는 영역에 형성되고, 제4 홀(27d)은 제1 소스 전극(25a)이 노출되도록 제1 소스 전극(25a)과 대응되는 영역에 형성되고, 제5 홀(27e)은 제2 소스 전극(25b)이 노출되도록 제2 소스 전극(25b)과 대응되는 영역에 형성된다.
- [0070] 다음으로, 도 11에 도시된 바와 같이 금속 또는 전도성 금속 산화물 등의 물질로 이루어진 도전층(30)을 패시베이션층(27) 상에 도포한다. 이때 상기 도전층(30)은 상기 패시베이션층(27)에 형성된 홀들(27a, 27b, 27c, 27d, 27e)을 채우도록 형성된다.
- [0071] 다음으로, 도 12에 도시된 바와 같이 제1 전극(31), 제3 소스 전극(25c) 및 제3 드레인 전극(25d)을 형성한다. 여기서, 제1 전극(31)은 제2 드레인 전극(26b)과 컨택하도록 형성된다. 또한, 상기 제3 소스 전극(25c)은 제1 소스 전극(25a)과 제2 소스 전극(25b)을 연결하도록 형성되며, 상기 제3 드레인 전극(26c)은 제1 드레인 전극

(26a)과 제2 드레인 전극(26b)을 연결하도록 형성된다. 이와 같이, 서로 분리된 소스/드레인 전극을 연결하기 제3 소스 전극(25c) 및 제3 드레인 전극(25d)을 제1 전극(31)과 동일한 층에 동일한 물질로 형성함으로써, 별도의 마스크 공정을 추가하지 아니하고도 절연 파괴(breakdown) 현상을 방지하는 효과를 얻을 수 있다.

[0072] 다음으로, 도 13에 도시된 바와 같이 패시베이션층(27) 상에는 절연 물질로 형성된 화소 정의막(28)을 형성하고, 도 14에 도시된 바와 같이 제1 전극(31)의 일부가 노출되도록 화소 정의막(28)을 패터닝하여 홀(29a)을 형성한다.

[0073] 마지막으로, 화소 정의막(28)을 통해 노출된 제1 전극(31) 상부로 유기층(32) 및 제2 전극(33)을 형성하면, 도 1에 도시된 바와 같은 유기 발광 디스플레이 장치의 제조가 완료된다.

[0074] 이처럼 본 발명의 유기 발광 디스플레이 장치는 소스/드레인 전극의 경사진 부분을 제거한 후 이를 ITO 전극 등으로 연결함으로써, 소스/드레인 전극의 경사진 부분으로 인해 발생하는 절연 파괴(breakdown) 현상을 방지할 수 있고, 이로 인해 소자 불량률이 감소하는 효과를 얻을 수 있다.

[0075] 본 명세서에서는 본 발명을 한정된 실시예를 중심으로 설명하였으나, 본 발명의 범위 내에서 다양한 실시예가 가능하다. 또한 설명되지 않는 사항은, 균등한 수단도 또한 본 발명에 그대로 결합되는 것이라 할 것이다. 따라서 본 발명의 진정한 보호범위는 아래의 특허청구범위에 의하여 정해져야 할 것이다.

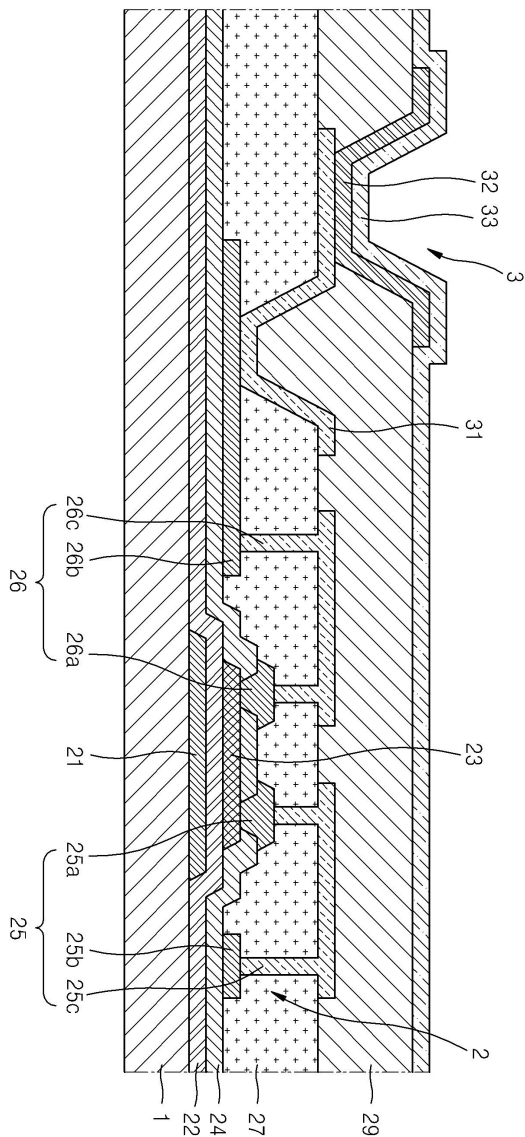
부호의 설명

[0076]

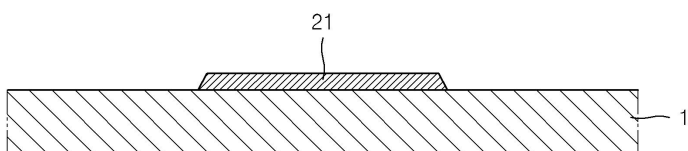
1: 기판	2: 박막 트랜지스터
3: 유기 발광 소자	21: 게이트 전극
22: 게이트 절연층	23: 활성층
24: 절연층	25: 소스 전극
26: 드레인 전극	

도면

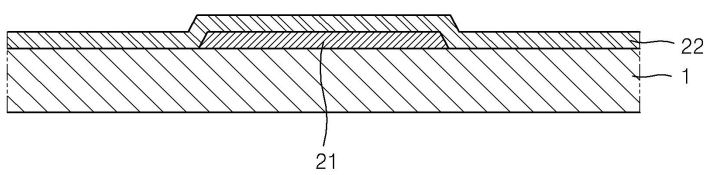
도면1



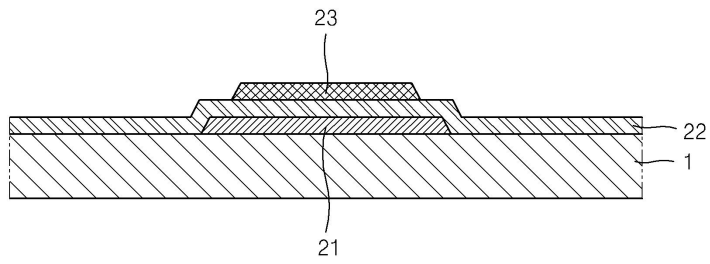
도면2



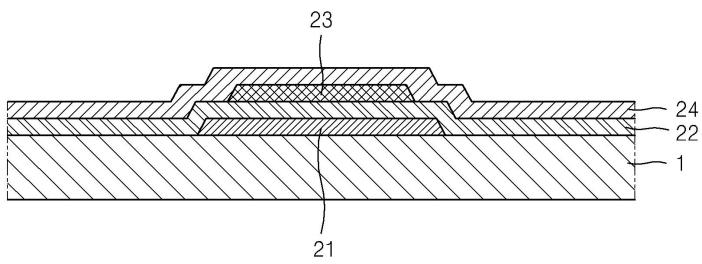
도면3



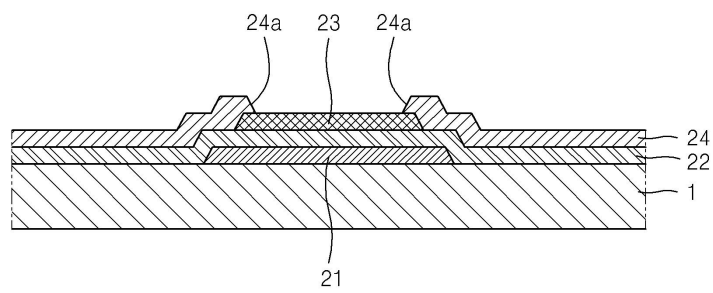
도면4



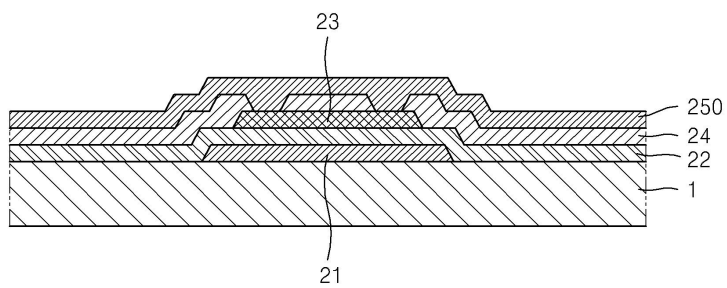
도면5



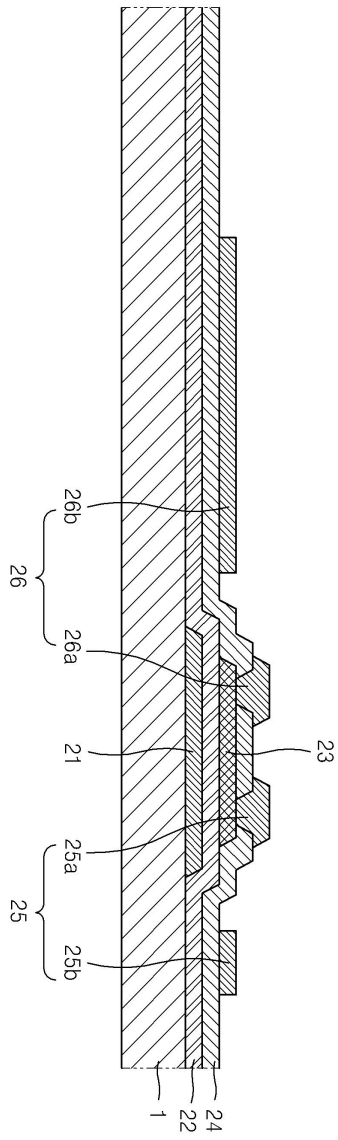
도면6



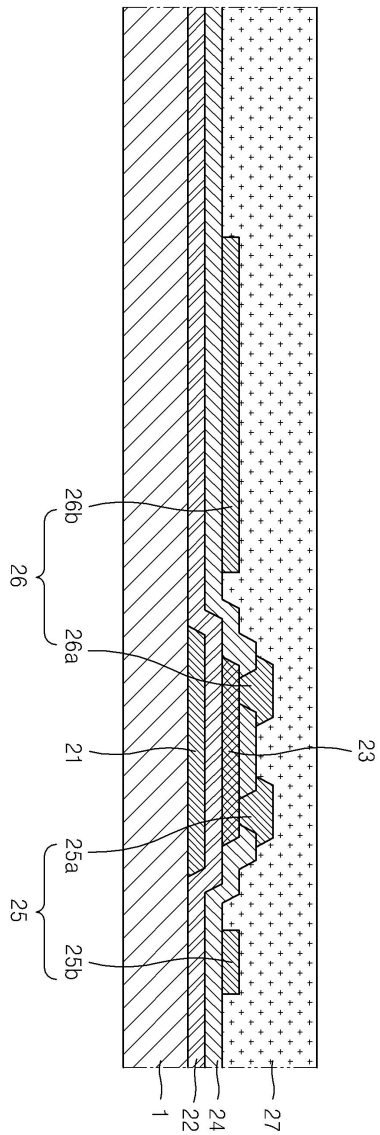
도면7



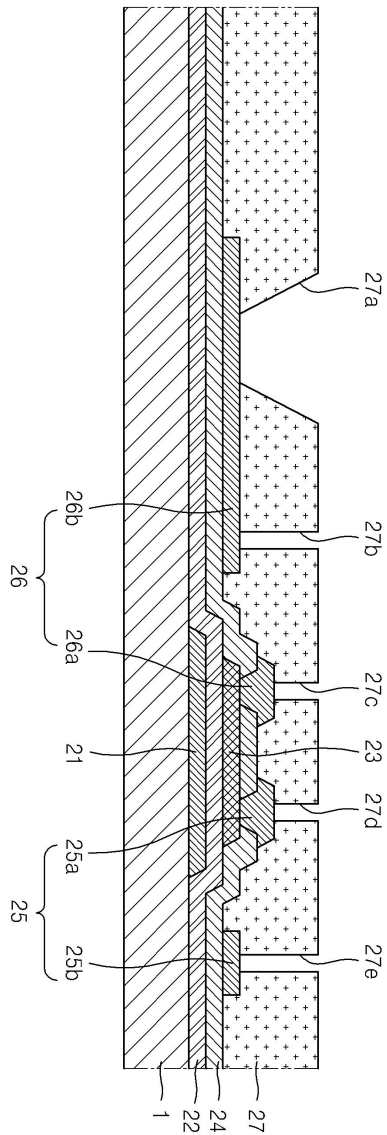
도면8



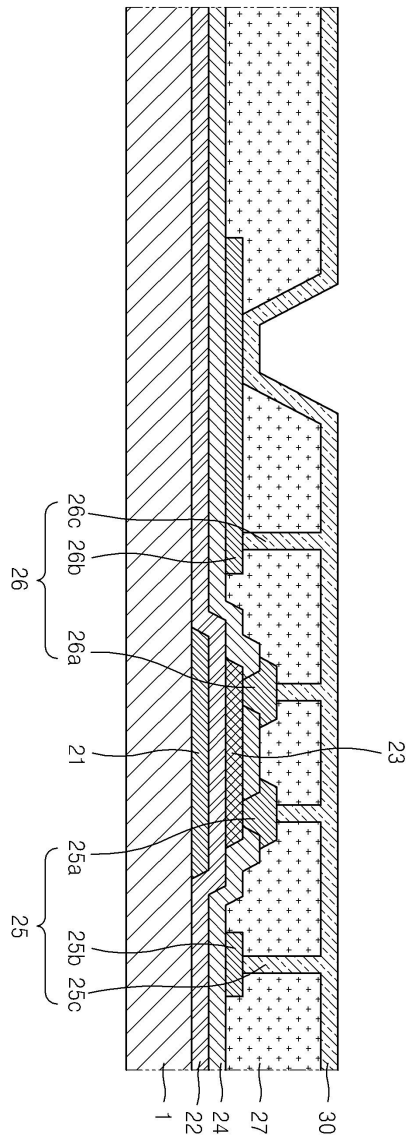
도면9



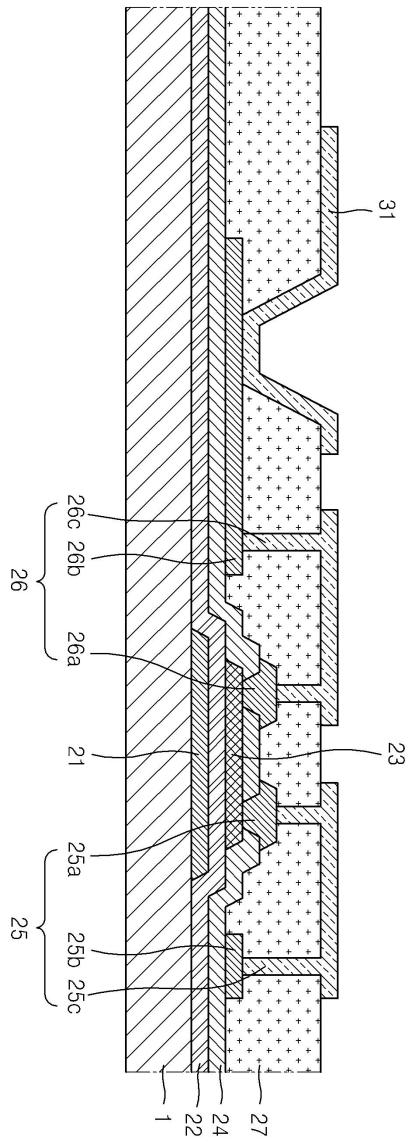
도면10



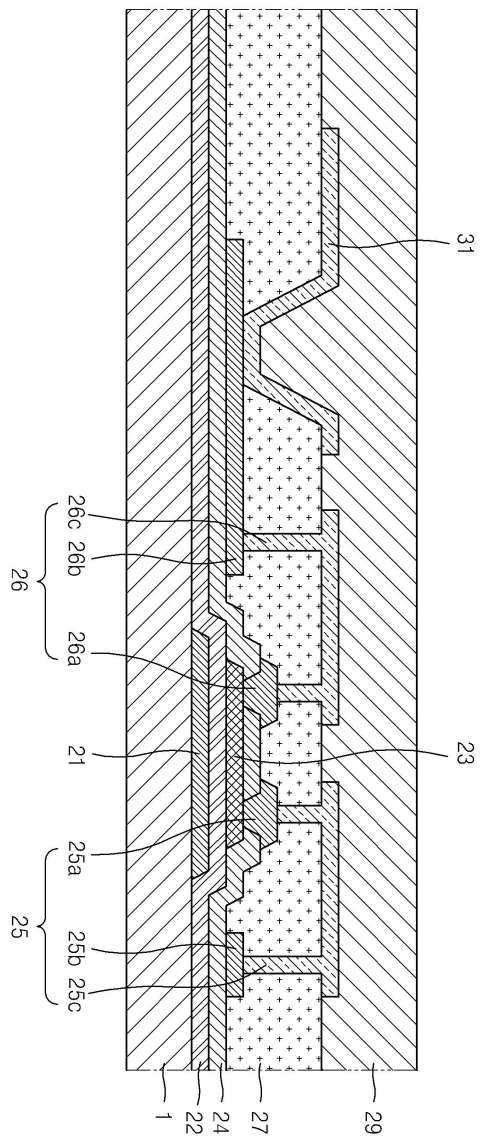
도면11



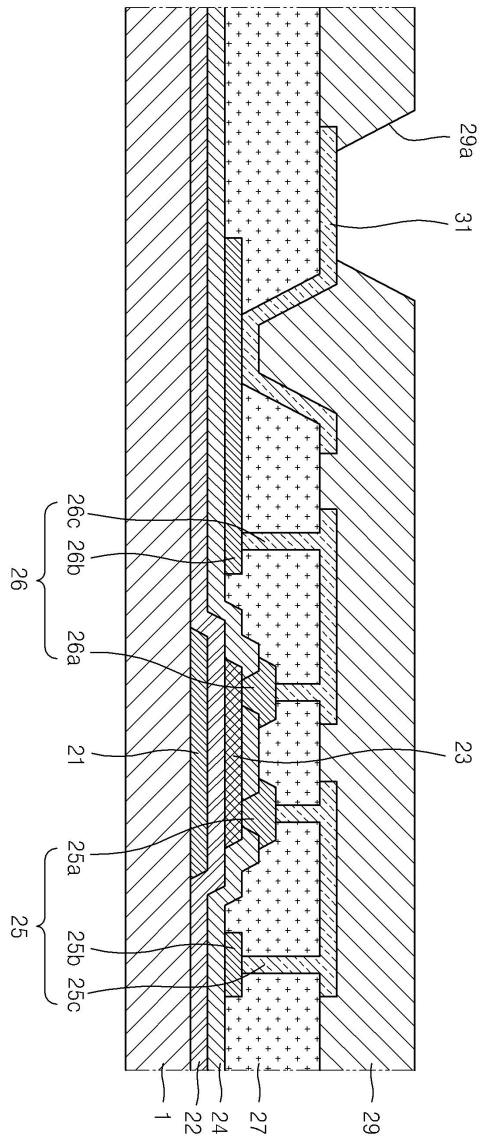
도면12



도면13



도면14



专利名称(译)	有机发光显示装置及其制造方法		
公开(公告)号	KR1020110135624A	公开(公告)日	2011-12-19
申请号	KR1020100055461	申请日	2010-06-11
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	IM KI JU		
发明人	IM, KI JU		
IPC分类号	H01L51/52 H01L29/786		
CPC分类号	H01L27/3262 H01L2227/323 H01L27/1214 H01L27/1225 H01L27/12 H01L27/3248 H01L27/124 H01L29/41733		
其他公开文献	KR101174881B1		
外部链接	Espacenet		

摘要(译)

本发明涉及有机发光显示装置及其制造方法，提供包括薄膜晶体管的有机发光显示装置，以及在包括有机发光显示装置的薄膜晶体管中电连接的有机发光装置。其制造方法，为此，栅电极，与栅电极绝缘的有源层，以及允许在源电极之间并且包括第一源电极的绝缘层，其中源电极彼此分开形成第二源电极，第一源电极和第三源电极电连接第二源电极并用于包括第一漏电极，其中漏电极彼此分别形成第二漏电极，第一漏电极和第三漏电极连接电气第二漏电极更具体地说，包括薄膜晶体管。在源电极之间允许的绝缘层与栅电极绝缘，并在有源层中与漏电极，源电极漏电极和有源层接触。图像的存在（专业参考）。

