



특허청구의 범위

청구항 1

고전위 구동전압을 발생하는 고전위 구동전압원과 기저 전압원 사이에 흐르는 구동전류에 의해 발광되는 유기발광다이오드;

제1 노드에 접속된 게이트전극과 상기 고전위 구동전압원에 접속된 소스전극을 가지며, 소스-게이트 간 전압에 따라 상기 구동전류를 제어하는 구동 TFT; 및

상기 구동 TFT 및 유기발광다이오드에 접속되고, 상기 고전위 구동전압, 상기 구동 TFT의 문턱전압, 및 상기 유기발광다이오드의 문턱전압을 상기 제1 노드에 반영하는 스위치회로를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 스위치 회로는,

상기 제1 노드와 상기 구동 TFT의 드레인전극 사이에 접속되는 제1 스위치 TFT;

제2 노드와 상기 유기발광다이오드 사이에 접속되는 제2 스위치 TFT;

데이터전압이 인가되는 데이터라인과 제3 노드 사이에 접속되는 제3 스위치 TFT;

기준 전압원과 상기 제3 노드 사이에 접속되는 제4 스위치 TFT;

상기 제2 노드와 상기 제3 노드 사이에 접속되는 제5 스위치 TFT;

상기 구동 TFT와 상기 유기발광다이오드 사이에 접속되는 제6 스위치 TFT;

상기 기준 전압원과 상기 제1 노드 사이에 접속되는 제7 스위치 TFT;

상기 제1 노드와 상기 제3 노드 사이에 접속되는 제1 커패시터; 및

상기 제1 노드와 상기 제2 노드 사이에 접속되는 제2 커패시터를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 내지 제3 스위치 TFT 각각의 게이트전극은 제n 스캔신호가 인가되는 제n 스캔라인에 접속되고;

상기 제4 내지 제6 스위치 TFT 각각의 게이트전극은 제n 에미션신호가 인가되는 제n 에미션라인에 접속되며;

상기 제7 스위치 TFT의 게이트전극은 제n-1 스캔신호가 인가되는 제n-1 스캔라인에 접속되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서,

제1 기간 동안 상기 제n-1 스캔신호와 상기 제n 에미션신호는 턴 온 레벨로 유지되고 상기 제n 스캔신호는 턴 오프 레벨로 유지되며;

상기 제1 기간에 이은 제2 기간 동안 상기 제n-1 스캔신호와 상기 제n 에미션신호는 턴 오프 레벨로 유지되고 상기 제n 스캔신호는 턴 온 레벨로 유지되며;

상기 제2 기간에 이은 제3 기간 동안 상기 제n-1 및 제n 스캔신호는 턴 오프 레벨로 유지되고 상기 제n 에미션신호는 턴 온 레벨로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 2 항에 있어서,

상기 제1 내지 제3 스위치 TFT 각각의 게이트전극은 제n 스캔신호가 인가되는 제n 스캔라인에 접속되고;

상기 제4 및 제5 스위치 TFT 각각의 게이트전극은 제n1 에미션신호가 인가되는 제n1 에미션라인에 접속되고;

상기 제6 스위치 TFT의 게이트전극은 제n2 에미션신호가 인가되는 제n2 에미션라인에 접속되며;

상기 제7 스위치 TFT의 게이트전극은 제n-1 스캔신호가 인가되는 제n-1 스캔라인에 접속되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 5 항에 있어서,

제1 기간 동안 상기 제n-1 스캔신호와 상기 제n1 에미션신호는 턴 온 레벨로 유지되고 상기 제n 스캔신호와 상기 제n2 에미션신호는 턴 오프 레벨로 유지되며;

상기 제1 기간에 이은 제2 기간 동안 상기 제n-1 스캔신호와 상기 제n1 및 제n2 에미션신호는 턴 오프 레벨로 유지되고 상기 제n 스캔신호는 턴 온 레벨로 유지되며;

상기 제2 기간에 이은 제3 기간 동안 상기 제n-1 및 제n 스캔신호는 턴 오프 레벨로 유지되고 상기 제n1 및 제n2 에미션신호는 턴 온 레벨로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 2 항에 있어서,

상기 구동전류는 아래의 수식과 같은 것을 특징으로 하는 유기발광다이오드 표시장치.

$$I_{oled} = \frac{1}{2} \mu C_{ox} E \frac{W}{L} (V_{sg} - V_{th})^2 \text{-----}(A)$$

$$= \frac{1}{2} \mu C_{ox} E \frac{W}{L} [V_{dd} - ((V_{dd} - V_{th}) - (V_{data} + V_{tho} - V_{ref})) - V_{th}]^2 \text{-----}(B)$$

$$= \frac{1}{2} \mu C_{ox} E \frac{W}{L} (V_{data} + V_{tho} - V_{ref})^2 \text{-----}(C)$$

여기서, 'I_{oled}'는 상기 구동전류를, 'μ'는 상기 구동 TFT의 이동도를, 'C_{ox}'는 상기 구동 TFT의 기생용량을, 'W'는 상기 구동 TFT의 채널폭을, 'L'은 상기 구동 TFT의 채널길이를, 'V_{sg}'는 상기 구동 TFT의 소스-게이트 간 전압차를, 'V_{th}'는 상기 구동 TFT의 문턱전압을, 'V_{dd}'는 상기 고전위 구동전압을, 'V_{data}'는 상기 데이터전압을, 'V_{ref}'는 상기 기준전압원에 의한 기준전압을, 'V_{tho}'는 상기 유기발광다이오드의 문턱전압을 각각 나타낸다.

청구항 8

고전위 구동전압을 발생하는 고전위 구동전압원과 기저 전압원 사이에 흐르는 구동전류에 의해 발광되는 유기발광다이오드와, 제1 노드에 접속된 게이트전극과 상기 고전위 구동전압원에 접속된 소스전극을 가지며 소스-게이트 간 전압에 따라 상기 구동전류를 제어하는 구동 TFT와, 상기 제1 노드 및 상기 제1 노드와 다른 제2 및 제3 노드에 접속되어 상기 제1 노드의 전위를 제어하기 위한 스위치 회로를 갖는 유기발광다이오드 표시장치의 구동 방법에 있어서,

제1 기간 동안, 상기 제1 내지 제3 노드의 전위를 기준전압 레벨로 초기화시키는 단계;

상기 제1 기간에 이은 제2 기간 동안, 상기 고전위 구동전압에서 상기 구동 TFT의 문턱전압을 뺀 제1 연산값을 상기 제1 노드에 인가하고, 상기 유기발광다이오드의 문턱전압을 상기 제2 노드에 인가하며, 데이터전압을 상기 제3 노드에 인가하는 단계; 및

상기 제2 기간에 이은 제3 기간 동안, 상기 제2 및 제3 노드의 전위를 상기 기준전압 레벨로 변동시키고 이 변

동에 따른 제2 연산값을 상기 제1 노드에 반영한 후, 상기 제1 노드의 전위를 상기 제1 연산값에서 상기 제2 연산값을 뺀 보상값으로 셋팅하는 단계를 포함하고;

상기 제2 연산값은 데이터전압과 상기 유기발광다이오드의 문턱전압의 합산전압에서 상기 기준전압을 뺀 값을 지시하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 9

제 8 항에 있어서,

상기 제1 기간 동안 상기 구동 TFT와 상기 유기발광다이오드 사이의 전류 패스는 차단되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 10

제 8 항에 있어서,

상기 구동전류는 아래의 수식과 같은 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

$$I_{oled} = \frac{1}{2} \mu E C_{ox} E \frac{W}{L} (V_{sg} - V_{th})^2 \text{-----}(A)$$

$$= \frac{1}{2} \mu E C_{ox} E \frac{W}{L} [V_{dd} - ((V_{dd} - V_{th}) - (V_{data} + V_{tho} - V_{ref})) - V_{th}]^2 \text{-----}(B)$$

$$= \frac{1}{2} \mu E C_{ox} E \frac{W}{L} (V_{data} + V_{tho} - V_{ref})^2 \text{-----}(C)$$

여기서, 'I_{oled}'는 상기 구동전류를, 'μ'는 상기 구동 TFT의 이동도를, 'C_{ox}'는 상기 구동 TFT의 기생용량을, 'W'는 상기 구동 TFT의 채널폭을, 'L'은 상기 구동 TFT의 채널길이를, 'V_{sg}'는 상기 구동 TFT의 소스-게이트 간 전압차를, 'V_{th}'는 상기 구동 TFT의 문턱전압을, 'V_{dd}'는 상기 고전위 구동전압을, 'V_{data}'는 상기 데이터전압을, 'V_{ref}'는 상기 기준전압을, 'V_{tho}'는 상기 유기발광다이오드의 문턱전압을 각각 나타낸다.

명세서

기술분야

[0001] 본 발명은 유기발광다이오드 표시장치에 관한 것으로 특히, 화질을 향상시킬 수 있는 유기발광다이오드 표시장치 및 그 구동방법에 관한 것이다.

배경기술

[0002] 최근, 다양한 평판 표시장치들(Flat Panel Display, FPD)에 대한 개발이 가속화되고 있다. 이들 중 특히, 유기발광다이오드 표시장치는 스스로 발광하는 자발광소자를 이용함으로써 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 유기발광다이오드 표시장치는 도 1과 같이 유기발광다이오드를 가진다. 유기발광다이오드는 애노드전극과 캐소드전극 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 구비한다.

[0004] 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0005] 유기발광다이오드 표시장치는 이와 같은 유기발광다이오드가 포함된 화소를 매트릭스 형태로 배열하고 화소들의 밝기를 비디오 데이터의 계조에 따라 제어한다. 이와 같은 유기발광다이오드 표시장치는 패시브 매트릭스(passive matrix) 방식과, 스위칭소자로써 TFT(Thin Film Transistor)를 이용하는 액티브 매트릭스(active matrix) 방식으로 나뉘어진다. 이 중 액티브 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온시켜 화소를

선택하고 스토리지 커패시터(Storage Capacitor)에 유지되는 전압으로 화소의 발광을 유지한다.

[0006] 도 2는 액티브 매트릭스 방식의 유기발광다이오드 표시장치에 있어서 하나의 화소를 증가적으로 나타내는 회로 도이다.

[0007] 도 2를 참조하면, 액티브 매트릭스 방식의 유기발광다이오드 표시장치의 화소는 유기발광다이오드(OLED), 스위치 TFT(ST), 구동 TFT(DT), 및 스토리지 커패시터(Cst)를 구비한다.

[0008] 스위치 TFT(ST)는 게이트라인(GL)으로부터의 스캔펄스에 응답하여 턴-온 됨으로써 자신의 소스전극과 드레인전극 사이의 전류패스를 도통시킨다. 스위치 TFT(ST)는 턴 온 기간 동안 데이터라인(DL)으로부터의 데이터전압을 구동 TFT(DT)의 게이트전극과 스토리지 커패시터(Cst)에 인가한다. 구동 TFT(DT)는 자신의 게이트-소스 간의 전압(Vgs)에 따라 유기발광다이오드(OLED)에 흐르는 전류를 제어한다. 스토리지 커패시터(Cst)는 구동 TFT(DT)의 게이트전위를 소정 기간 동안 일정하게 유지시킨다. 유기발광다이오드(OLED)는 도 1과 같은 구조로 구현되며, 구동 TFT(DT)의 드레인전극과 기저전압원(GND) 사이에 접속된다.

[0009] 도 2와 같은 화소의 밝기는 아래의 수학적 식 1과 같이 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)에 비례하며, 구동전류(Ioled)는 구동 TFT(DT)의 게이트-소스 간 전압(Vgs) 및 구동 TFT(DT)의 문턱전압(Vth)에 의존한다.

수학적 식 1

$$I_{oled} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{dd} - V_{data} - V_{th})^2$$

[0010]

[0011] 여기서, ' μ '는 구동 TFT(DT)의 이동도를, ' C_{ox} '는 구동 TFT(DT)의 기생용량을, 'W'는 구동 TFT(DT)의 채널폭을, 'L'은 구동 TFT(DT)의 채널길이를, 'Vdd'는 고전위 구동전압을, 'Vdata'는 데이터전압을 각각 나타낸다.

[0012] 이러한, 유기발광다이오드 표시장치에서 화소들 간 휘도 편차로 인한 화질 저하는 여러 원인으로부터 비롯된다.

[0013] 첫째, 상기 원인으로 문턱전압(Vth) 등과 같은 구동 TFT(DT)의 전기적 특성 편차를 들 수 있다.

[0014] LTPS(Low Temperature Poly Silicon) 백 플레인을 사용하는 패널에서는 ELA(Excimer Laser Annealing) 공정에 의해, 화소들 간 구동 TFT(DT)의 특성 편차가 발생한다. 반면, a-Si(Amorphous Silicon) 백 플레인을 사용하는 패널에서는 공정에 의한 구동 TFT(DT)의 특성 편차는 거의 없다. 하지만 패널 구동에 따라 구동 TFT(DT)의 게이트전극에 쌓이는 게이트-바이어스 스트레스(Gate-Bias Stress)에 의해, 구동 TFT(DT)의 열화 정도가 화소마다 달라져 결국 화소들 간 구동 TFT(DT)의 특성 편차가 초래된다. 구동 TFT(DT)의 특성 편차 즉, 화소들 간 구동 TFT(DT)의 문턱전압(Vth) 차이가 발생되면, 수학적 식 1에서 명확히 알 수 있듯이 동일한 데이터전압(Vdata)에 대응하여 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)값이 화소들마다 달라지게 된다.

[0015] 둘째, 상기 원인으로 IR 드롭(Drop)에 의한 고전위 구동전압(Vdd)의 편차를 들 수 있다.

[0016] IR 드롭은 전원공급배선의 배선저항으로 인해 전압 입력단으로부터 멀어질수록 고전위 구동전압(Vdd)의 레벨이 점점 떨어지는 현상을 말한다. 따라서, 화소들에 인가되는 고전위 구동전압(Vdd)의 레벨은 화소들의 위치에 따라 서로 달라진다. 이렇게 위치에 따라 화소들 간 고전위 구동전압(Vdd)의 레벨이 달라지면, 수학적 식 1에서 명확히 알 수 있듯이 동일한 데이터전압(Vdata)에 대응하여 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)값이 화소들마다 달라지게 된다.

[0017] 셋째, 상기 원인으로 장시간 구동에 따른 유기발광다이오드(OLED)의 열화를 들 수 있다. 유기발광다이오드(OLED)에 대한 열화는 도 3과 같이 상대적으로 밝은 계조로 장시간 구동되는 부분에서 더 커진다. 종래 화소 구조의 경우 유기발광다이오드(OLED)에 열화가 생기면 그 위치에서 휘도 저하가 발생된다.

발명의 내용

해결하려는 과제

[0018] 따라서, 본 발명의 목적은 화소들 간 휘도 편차를 방지하여 화질을 향상시킬 수 있도록 한 유기발광다이오드 표시장치 및 그 구동방법을 제공하는 데 있다.

과제의 해결 수단

[0019] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 고전위 구동전압을 발생하는 고전위 구동전압원과 기저 전압원 사이에 흐르는 구동전류에 의해 발광되는 유기발광다이오드; 제1 노드에 접속된 게이트전극과 상기 고전위 구동전압원에 접속된 소스전극을 가지며, 소스-게이트 간 전압에 따라 상기 구동전류를 제어하는 구동 TFT; 및 상기 구동 TFT 및 유기발광다이오드에 접속되고, 상기 고전위 구동전압, 상기 구동 TFT의 문턱전압, 및 상기 유기발광다이오드의 문턱전압을 상기 제1 노드에 반영하는 스위치회로를 구비한다.

[0020] 상기 스위치 회로는, 상기 제1 노드와 상기 구동 TFT의 드레인전극 사이에 접속되는 제1 스위치 TFT; 제2 노드와 상기 유기발광다이오드 사이에 접속되는 제2 스위치 TFT; 데이터전압이 인가되는 데이터라인과 제3 노드 사이에 접속되는 제3 스위치 TFT; 기준 전압원과 상기 제3 노드 사이에 접속되는 제4 스위치 TFT; 상기 제2 노드와 상기 제3 노드 사이에 접속되는 제5 스위치 TFT; 상기 구동 TFT와 상기 유기발광다이오드 사이에 접속되는 제6 스위치 TFT; 상기 기준 전압원과 상기 제1 노드 사이에 접속되는 제7 스위치 TFT; 상기 제1 노드와 상기 제3 노드 사이에 접속되는 제1 커패시터; 및 상기 제1 노드와 상기 제2 노드 사이에 접속되는 제2 커패시터를 구비한다.

[0021] 상기 제1 내지 제3 스위치 TFT 각각의 게이트전극은 제n 스캔신호가 인가되는 제n 스캔라인에 접속되고; 상기 제4 내지 제6 스위치 TFT 각각의 게이트전극은 제n 에미션신호가 인가되는 제n 에미션라인에 접속되며; 상기 제7 스위치 TFT의 게이트전극은 제n-1 스캔신호가 인가되는 제n-1 스캔라인에 접속된다.

[0022] 제1 기간 동안 상기 제n-1 스캔신호와 상기 제n 에미션신호는 턴 온 레벨로 유지되고 상기 제n 스캔신호는 턴 오프 레벨로 유지되며; 상기 제1 기간에 이은 제2 기간 동안 상기 제n-1 스캔신호와 상기 제n 에미션신호는 턴 오프 레벨로 유지되고 상기 제n 스캔신호는 턴 온 레벨로 유지되며; 상기 제2 기간에 이은 제3 기간 동안 상기 제n-1 및 제n 스캔신호는 턴 오프 레벨로 유지되고 상기 제n 에미션신호는 턴 온 레벨로 유지된다.

[0023] 상기 제1 내지 제3 스위치 TFT 각각의 게이트전극은 제n 스캔신호가 인가되는 제n 스캔라인에 접속되고; 상기 제4 및 제5 스위치 TFT 각각의 게이트전극은 제n1 에미션신호가 인가되는 제n1 에미션라인에 접속되고; 상기 제6 스위치 TFT의 게이트전극은 제n2 에미션신호가 인가되는 제n2 에미션라인에 접속되며; 상기 제7 스위치 TFT의 게이트전극은 제n-1 스캔신호가 인가되는 제n-1 스캔라인에 접속된다.

[0024] 제1 기간 동안 상기 제n-1 스캔신호와 상기 제n1 에미션신호는 턴 온 레벨로 유지되고 상기 제n 스캔신호와 상기 제n2 에미션신호는 턴 오프 레벨로 유지되며; 상기 제1 기간에 이은 제2 기간 동안 상기 제n-1 스캔신호와 상기 제n1 및 제n2 에미션신호는 턴 오프 레벨로 유지되고 상기 제n 스캔신호는 턴 온 레벨로 유지되며; 상기 제2 기간에 이은 제3 기간 동안 상기 제n-1 및 제n 스캔신호는 턴 오프 레벨로 유지되고 상기 제n1 및 제n2 에미션신호는 턴 온 레벨로 유지된다.

[0025] 상기 구동전류는 아래의 수식과 같다.

$$I_{oled} = \frac{1}{2} \mu C_{ox} E \frac{W}{L} (V_{sg} - V_{th})^2 \text{-----}(A)$$

$$= \frac{1}{2} \mu C_{ox} E \frac{W}{L} [V_{dd} - ((V_{dd} - V_{th}) - (V_{data} + V_{tho} - V_{ref})) - V_{th}]^2 \text{-----}(B)$$

$$= \frac{1}{2} \mu C_{ox} E \frac{W}{L} (V_{data} + V_{tho} - V_{ref})^2 \text{-----}(C)$$

[0026]

[0027] 여기서, 'I_{oled}'는 상기 구동전류, 'μ'는 상기 구동 TFT의 이동도를, 'C_{ox}'는 상기 구동 TFT의 기생용량을, 'W'는 상기 구동 TFT의 채널폭을, 'L'은 상기 구동 TFT의 채널길이를, 'V_{sg}'는 상기 구동 TFT의 소스-게이트 간 전압차를, 'V_{th}'는 상기 구동 TFT의 문턱전압을, 'V_{dd}'는 상기 고전위 구동전압을, 'V_{data}'는 상기 데이터전압

을, 'Vref'는 상기 기준전압원에 의한 기준전압을, 'Vtho'는 상기 유기발광다이오드의 문턱전압을 각각 나타낸다.

[0028] 본 발명의 실시예에 따라 고전위 구동전압을 발생하는 고전위 구동전압원과 기저 전압원 사이에 흐르는 구동전류에 의해 발광되는 유기발광다이오드와, 제1 노드에 접속된 게이트전극과 상기 고전위 구동전압원에 접속된 소스전극을 가지며 소스-게이트 간 전압에 따라 상기 구동전류를 제어하는 구동 TFT와, 상기 제1 노드 및 상기 제1 노드와 다른 제2 및 제3 노드에 접속되어 상기 제1 노드의 전위를 제어하기 위한 스위치 회로를 갖는 유기발광다이오드 표시장치의 구동방법은, 제1 기간 동안, 상기 제1 내지 제3 노드의 전위를 기준전압 레벨로 초기화시키는 단계; 상기 제1 기간에 이은 제2 기간 동안, 상기 고전위 구동전압에서 상기 구동 TFT의 문턱전압을 뺀 제1 연산값을 상기 제1 노드에 인가하고, 상기 유기발광다이오드의 문턱전압을 상기 제2 노드에 인가하며, 데이터전압을 상기 제3 노드에 인가하는 단계; 및 상기 제2 기간에 이은 제3 기간 동안, 상기 제2 및 제3 노드의 전위를 상기 기준전압 레벨로 변동시키고 이 변동에 따른 제2 연산값을 상기 제1 노드에 반영한 후, 상기 제1 노드의 전위를 상기 제1 연산값에서 상기 제2 연산값을 뺀 보상값으로 셋팅하는 단계를 포함하고; 상기 제2 연산값은 데이터전압과 상기 유기발광다이오드의 문턱전압의 합산전압에서 상기 기준전압을 뺀 값을 지시한다.

발명의 효과

[0029] 본 발명에 따른 유기발광다이오드 표시장치 및 구동방법에 의하면 유기발광다이오드에 흐르는 구동전류가 구동 TFT의 문턱전압 편차 및/또는 고전위 구동전압 편차에 영향받지 않는다. 그 결과, 상기 편차들이 발생되더라도 화소들 간 휘도 불균일 현상이 야기되지 않기 때문에 종래에 비해 비약적인 화질 향상을 기대할 수 있다.

[0030] 나아가, 본 발명에 따른 유기발광다이오드 표시장치 및 구동방법에 의하면 유기발광다이오드의 문턱전압 증가에 비례하여 구동전류가 증가되기 때문에, 화소들 간 유기발광다이오드의 열화 편차로 인한 휘도 불균일 현상을 자동적으로 보상할 수 있어 종래에 비해 비약적인 화질 향상을 기대할 수 있다.

도면의 간단한 설명

[0031] 도 1은 일반적인 유기발광다이오드 표시장치의 발광원리를 설명하는 다이어그램.

도 2는 종래 유기발광다이오드 표시장치에 있어서 화소의 등가 회로도.

도 3은 유기발광다이오드의 열화에 의해 잔상이 발생하는 것을 보여주는 도면.

도 4는 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블록도.

도 5는 본 발명의 일 실시예에 따른 화소의 등가 회로도.

도 6은 도 5에 인가되는 제어신호들과 각 노드의 전압 파형도.

도 7a는 도 6의 제1 기간에 대한 화소의 등가 회로도.

도 7b는 도 6의 제2 기간에 대한 화소의 등가 회로도.

도 7c는 도 6의 제3 기간에 대한 화소의 등가 회로도.

도 8은 유기발광다이오드의 열화 정도에 따른 전압-전류 간 관계를 보여주는 그래프.

도 9는 유기발광다이오드의 열화 정도가 구동전류에 반영되는 것을 보여주는 도면.

도 10은 본 발명의 다른 실시예에 따른 화소의 등가 회로도.

도 11은 도 10에 인가되는 제어신호들의 전압 파형도.

발명을 실시하기 위한 구체적인 내용

[0032] 이하, 도 4 내지 도 11을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

[0033] 도 4는 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블록도이다.

[0034] 도 4를 참조하면, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 화소들(P)이 매트릭스 형태로 배열되

는 표시패널(10)과, 데이터라인들(14)을 구동시키기 위한 데이터 드라이버(12)와, 스캔라인들(15)을 구동시키기 위한 스캔 드라이버(13A)와, 에미션라인들(16)을 구동시키기 위한 에미션 드라이버(13B)와, 드라이버들(12, 13A, 13B)의 동작을 제어하는 타이밍 콘트롤러(11)를 구비한다.

[0035] 표시패널(10)에는 다수의 데이터라인들(14), 스캔라인들(15) 및 에미션라인들(16)이 서로 교차되고 그 교차영역마다 화소들(P)이 배치된다. 화소들(P) 각각은 고전위 구동전압(Vdd)과 기준전압(Vref)을 공급받는다. 화소들(P) 각각은 도 5와 같이 한 개의 데이터라인(14), 이웃한 두 개의 스캔라인들(15), 및 한 개의 에미션라인(16)에 접속될 수 있다. 또한, 화소들(P) 각각은 도 10과 같이 한 개의 데이터라인(14), 이웃한 두 개의 스캔라인들(15), 및 한 개의 에미션라인쌍(16P)에 접속될 수 있다. 여기서, 에미션라인쌍(16P) 각각은 제1 에미션라인과 제2 에미션라인을 포함한다. 고전위 구동전압(Vdd)은 고전위 구동전압원에 의해 일정한 직류 레벨로 발생된다. 기준전압(Vref)은 기준전압원에 의해 일정한 직류 레벨로 발생된다. 기준전압(Vref)은 기저전압과 고전위 구동전압(Vdd) 사이의 전압 레벨로 정해지되, 통상 유기발광다이오드의 문턱전압보다 낮은 레벨로 정해질 수 있다.

[0036] 타이밍 콘트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(RGB)를 표시패널(10)의 해상도에 맞게 재정렬하여 데이터 드라이버(12)에 공급한다. 또한, 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 드라이버(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 스캔 드라이버(13A)의 동작 타이밍을 제어하기 위한 스캔 제어신호(SCD)와, 에미션 드라이버(13B)의 동작 타이밍을 제어하기 위한 에미션 제어신호(EDC)를 발생한다.

[0037] 데이터 드라이버(12)는 데이터 제어신호(DDC)에 따라 디지털 비디오 데이터(RGB)를 아날로그 데이터전압(이하, 데이터전압이라 함)으로 변환하여 데이터라인들(14)에 공급한다.

[0038] 스캔 드라이버(13A)는 스캔 제어신호(SCD)에 따라 스캔신호를 발생하여 스캔라인들(15)에 공급한다. 스캔 드라이버(13A)는 스캔신호를 쉬프트시키기 위한 쉬프트 레지스터(Shift Register)를 포함한다. 쉬프트 레지스터는 GIP(Gate In Panel) 방식에 따라 표시패널(10) 상에 직접 형성될 수 있다.

[0039] 에미션 드라이버(13B)는 에미션 제어신호(EDC)에 따라 에미션신호를 발생하여 에미션라인들(16)에 공급한다. 에미션 드라이버(13B)는 에미션신호를 쉬프트시키기 위한 쉬프트 레지스터(Shift Register)를 포함한다. 쉬프트 레지스터는 GIP(Gate In Panel) 방식에 따라 표시패널(10) 상에 직접 형성될 수 있다.

[0040] 도 5는 제n 수평라인(n은 양의 정수)에 배치된 화소(P)의 일 예를 나타낸다.

[0041] 도 5를 참조하면, 본 발명의 일 실시예에 따른 화소(P)는 유기발광다이오드(OLED), 구동 TFT(DT), 및 스위치회로(SWC)를 구비한다.

[0042] 구동 TFT(DT)의 게이트전극은 제1 노드(N1)를 통해 스위치회로(SWC)에 접속되고, 구동 TFT(DT)의 소스전극은 고전위 구동전압원(VDD)에 접속되며, 구동 TFT(DT)의 드레인전극은 제4 노드(N4)를 통해 스위치회로(SWC)에 접속된다. 구동 TFT(DT)는 자신의 소스-게이트 간 전압에 따라 유기발광다이오드(OLED)에 흐르는 전류량을 제어한다. 여기서, 구동 TFT(DT)는 P-type MOSFET(Metal-Oxide Semiconductor Field Effect Transistor)으로 구현될 수 있다.

[0043] 유기발광다이오드(OLED)의 애노드 전극은 제5 노드(N5)를 통해 스위치회로(SWC)에 접속되고, 유기발광다이오드(OLED)의 캐소드 전극은 기저 전압원(GND)에 접속된다. 유기발광다이오드(OLED)는 도 1과 같은 구조를 가지며, 구동 TFT(DT)를 통해 인가되는 구동전류에 의해 발광한다.

[0044] 스위치회로(SWC)는 제1 내지 제7 스위치 TFT(ST1 내지 ST7)와 제1 및 제2 커패시터(Cst, Cfb)를 포함한다.

[0045] 제1 스위치 TFT(ST1)의 게이트전극은 제n 스캔신호(SCANn)가 공급되는 제n 스캔라인(15n)에 접속되고, 제1 스위치 TFT(ST1)의 소스전극은 제4 노드(N4)에 접속되며, 제1 스위치 TFT(ST1)의 드레인전극은 제1 노드(N1)에 접속된다. 제1 스위치 TFT(ST1)는 제n 스캔신호(SCANn)에 응답하여 제1 노드(N1)와 제4 노드(N4) 사이의 전류 패스를 절환함으로써, 구동 TFT(DT)의 문턱전압을 샘플링한다.

[0046] 제2 스위치 TFT(ST2)의 게이트전극은 제n 스캔신호(SCANn)가 공급되는 제n 스캔라인(15n)에 접속되고, 제2 스위치 TFT(ST2)의 소스전극은 제5 노드(N5)에 접속되며, 제2 스위치 TFT(ST2)의 드레인전극은 제2 노드(N2)에 접속된다. 제2 스위치 TFT(ST2)는 제n 스캔신호(SCANn)에 응답하여 제2 노드(N2)와 제5 노드(N5) 사이의 전류 패스

를 절환함으로써, 유기발광다이오드(OLED)의 문턱전압(V_{th0})을 샘플링한다.

- [0047] 제3 스위치 TFT(ST3)의 게이트전극은 제 n 스캔신호(SCAN n)가 공급되는 제 n 스캔라인(15 n)에 접속되고, 제3 스위치 TFT(ST3)의 소스전극은 데이터전압(V_{data})이 공급되는 데이터라인(14)에 접속되며, 제3 스위치 TFT(ST3)의 드레인전극은 제3 노드($N3$)에 접속된다. 제3 스위치 TFT(ST3)는 제 n 스캔신호(SCAN n)에 응답하여 턴 온 됨으로써 데이터라인(14)으로부터의 데이터전압(V_{data})을 제3 노드($N3$)에 공급한다.
- [0048] 제4 스위치 TFT(ST4)의 게이트전극은 제 n 에미션신호(EM n)가 공급되는 에미션라인(16 n)에 접속되고, 제4 스위치 TFT(ST4)의 소스전극은 기준 전압원(V_{REF})에 접속되며, 제4 스위치 TFT(ST4)의 드레인전극은 제3 노드($N3$)에 접속된다. 제4 스위치 TFT(ST4)는 제 n 에미션신호(EM n)에 응답하여 턴 온 됨으로써 기준전압(V_{ref})을 제3 노드($N3$)에 공급한다.
- [0049] 제5 스위치 TFT(ST5)의 게이트전극은 제 n 에미션신호(EM n)가 공급되는 제 n 에미션라인(16 n)에 접속되고, 제5 스위치 TFT(ST5)의 소스전극은 제3 노드($N3$)에 접속되며, 제5 스위치 TFT(ST5)의 드레인전극은 제2 노드($N2$)에 접속된다. 제5 스위치 TFT(ST5)는 제 n 에미션신호(EM n)에 응답하여 턴 온 됨으로써 기준전압(V_{ref})을 제2 노드($N2$)에 공급한다.
- [0050] 제6 스위치 TFT(ST6)의 게이트전극은 제 n 에미션신호(EM n)가 공급되는 제 n 에미션라인(16 n)에 접속되고, 제6 스위치 TFT(ST6)의 소스전극은 제4 노드($N4$)에 접속되며, 제6 스위치 TFT(ST6)의 드레인전극은 제5 노드($N5$)에 접속된다. 제6 스위치 TFT(ST6)는 제 n 에미션신호(EM n)에 응답하여 턴 온 됨으로써 제4 노드($N4$)와 제5 노드($N5$) 사이의 전류 패스를 절환한다.
- [0051] 제7 스위치 TFT(ST7)의 게이트전극은 제 $n-1$ 스캔신호(SCAN $n-1$)가 공급되는 제 $n-1$ 스캔라인(15 $n-1$)에 접속되고, 제7 스위치 TFT(ST7)의 소스전극은 기준 전압원(V_{REF})에 접속되며, 제7 스위치 TFT(ST7)의 드레인전극은 제1 노드($N1$)에 접속된다. 제7 스위치 TFT(ST7)는 제 $n-1$ 스캔신호(SCAN $n-1$)에 응답하여 턴 온 됨으로써 기준전압(V_{ref})을 제1 노드($N1$)에 공급한다.
- [0052] 제1 커패시터(C_{st})는 제1 노드($N1$)와 제3 노드($N3$) 사이에 접속된다. 제2 커패시터(C_{fb})는 제1 노드($N1$)와 제2 노드($N2$) 사이에 접속된다. 제1 및 제2 커패시터(C_{st} , C_{fb})는 전압 분배를 통해 제2 및 제3 노드($N2$, $N3$)에서의 전위 변화량을 제1 노드($N1$)에 반영한다.
- [0053] 이와 같은 본 발명의 일 실시예에 따른 화소(P)의 동작을 도 6 및 도 7a 내지 도 7c를 결부하여 설명하기로 한다.
- [0054] 도 6을 참조하면, 본 발명의 일 실시예에 따른 화소(P)의 동작은 제1 기간 내지 제3 기간($T1$ 내지 $T3$)으로 나누어 설명될 수 있다.
- [0055] 도 7a를 참조하면, 제1 기간($T1$) 동안 제 $n-1$ 스캔신호(SCAN $n-1$)는 턴 온 레벨 즉, 로우논리레벨(L)로 발생되어 제7 스위치 TFT(ST7)를 턴 온 시키고, 제 n 에미션신호(EM n)는 로우논리레벨(L)로 발생되어 제4 내지 제6 스위치 TFT(ST4 내지 ST6)를 턴 온 시킨다. 제1 기간($T1$) 동안 제 n 스캔신호(SCAN n)는 턴 오프 레벨 즉, 하이논리레벨(H)로 발생되어 제1 내지 제3 스위치 TFT(ST1 내지 ST3)를 턴 오프 시킨다.
- [0056] 그 결과, 제1 노드($N1$) 내지 제3 노드($n3$)의 전위(V_{N1} 내지 V_{N3})는 각각 기준전압(V_{ref})으로 초기화된다.
- [0057] 도 7b를 참조하면, 제2 기간($T2$) 동안 제 $n-1$ 스캔신호(SCAN $n-1$)는 하이논리레벨(H)로 반전되어 제7 스위치 TFT(ST7)를 턴 오프 시키고, 제 n 스캔신호(SCAN n)는 로우논리레벨(L)로 반전되어 제1 내지 제3 스위치 TFT(ST1 내지 ST3)를 턴 온 시키며, 제 n 에미션신호(EM n)는 하이논리레벨(H)로 반전되어 제4 내지 제6 스위치 TFT(ST4 내지 ST6)를 턴 오프 시킨다. 제2 기간($T2$) 동안 데이터라인에는 데이터전압(V_{data})이 공급된다.
- [0058] 그 결과, 제1 노드($N1$)의 전위(V_{N1})는 구동 TFT(DT)의 다이오드 커넥션(구동 TFT(DT)의 게이트전극과 드레인전극이 쇼트)에 의해 고전위 구동전압(V_{dd})에서 구동 TFT(DT)의 문턱전압(V_{th})을 뺀 제1 연산값($V_{dd}-V_{th}$)으로 샘플링된다. 샘플링된 제1 연산값($V_{dd}-V_{th}$)은 제1 커패시터(C_{st})에 저장된다. 제2 노드($N2$)의 전위(V_{N2})는 유기발광다이오드(OLED)의 문턱전압(V_{th0})으로 샘플링된다. 샘플링된 유기발광다이오드(OLED)의 문턱전압(V_{th0})은 제2 커패시터(C_{fb})에 저장된다. 제3 노드($N3$)의 전위는 데이터전압(V_{data})으로 프로그래밍되며, 프로그래밍된 데이터전압(V_{data})은 제1 커패시터(C_{st})에 저장된다.
- [0059] 도 7c를 참조하면, 제3 기간($T3$) 동안 제 $n-1$ 스캔신호(SCAN $n-1$)는 하이논리레벨(H)로 유지되어 계속해서 제7 스

위치 TFT(ST7)를 턴 오프 시키고, 제n 스캔신호(SCANn)는 하이논리레벨(H)로 반전되어 제1 내지 제3 스위치 TFT(ST1 내지 ST3)를 턴 오프 시키며, 제n 에미션신호(EMn)는 로우논리레벨(L)로 반전되어 제4 내지 제6 스위치 TFT(ST4 내지 ST6)를 턴 온 시킨다.

[0060] 그 결과, 제2 및 제3 노드(N2,N3)의 전위(VN2,VN3)는 기준전압(Vref)으로 변동된다. 그리고, 이 변동분에 해당되는 제2 연산값(Vdata+Vtho-Vref) 즉, 데이터전압(Vdata)과 유기발광다이오드(OLED)의 문턱전압(Vtho)의 합산전압(Vdata+Vtho)에서 기준전압(Vref)을 뺀 값이 제1 노드(N1)의 전위(VN1)에 반영된다. 이에 따라, 제1 노드(N1)의 전위(VN1)는 제1 연산값(Vdd-Vth)에서 제2 연산값(Vdata+Vtho-Vref)을 뺀 보상값{(Vdd-Vth)-(Vdata+Vtho-Vref)}으로 셋팅된다.

[0061] 제1 노드(N1)의 전위(VN1)가 보상값{(Vdd-Vth)-(Vdata+Vtho-Vref)}으로 셋팅되고, 제6 스위치 TFT(ST6)가 턴 온 되므로, 유기발광다이오드(OLED)에는 아래의 수학적식 2와 같은 구동전류(Ioled)가 흐른다.

수학적식 2

$$I_{oled} = \frac{1}{2} \mu E C_{ox} E \frac{W}{L} (V_{sg} - V_{th})^2 \text{-----}(A)$$

$$= \frac{1}{2} \mu E C_{ox} E \frac{W}{L} [V_{dd} - ((V_{dd} - V_{th}) - (V_{data} + V_{tho} - V_{ref})) - V_{th}]^2 \text{-----}(B)$$

$$= \frac{1}{2} \mu E C_{ox} E \frac{W}{L} (V_{data} + V_{tho} - V_{ref})^2 \text{-----}(C)$$

[0062]

[0063] 여기서, ' μ '는 구동 TFT(DT)의 이동도를, ' C_{ox} '는 구동 TFT(DT)의 기생용량을, ' W '는 구동 TFT(DT)의 채널폭을, ' L '은 구동 TFT(DT)의 채널길이를, ' V_{sg} '는 구동 TFT(DT)의 소스-게이트 간 전압차를, ' V_{th} '는 구동 TFT(DT)의 문턱전압을, ' V_{dd} '는 고전위 구동전압을, ' V_{data} '는 데이터전압을, ' V_{ref} '는 기준전압을, ' V_{tho} '는 유기발광다이오드(OLED)의 문턱전압을 각각 나타낸다.

[0064] 수학적식 2의 (C)는 종래 수학적식 1과 달리, 그 수식 내에 ' V_{th} ' 와 ' V_{dd} '를 인자로 포함하지 않는다. 이는 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)가 화소들 간 구동 TFT(DT)의 문턱전압(V_{th}) 편차 및/또는 고전위 구동전압(V_{dd}) 편차에 의존하지 않음을 의미한다. 그 결과, 화소들 간 구동 TFT(DT)의 문턱전압(V_{th}) 및/또는 고전위 구동전압(V_{dd})이 달라지더라도, 그로 인한 화소들 간 휘도 편차는 발생되지 않는다.

[0065] 또한, 수학적식 2의 (C)는 종래 수학적식 1과 달리, 그 수식 내에 ' V_{tho} ' 를 인자로 포함한다. 이에 따라, 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)는 유기발광다이오드(OLED)의 문턱전압(V_{tho}) 증가에 비례하여 증가하게 된다. 예컨대, 도 8과 같이 유기발광다이오드(OLED)의 구동시간에 따라, $A < B < C$ 순으로 유기발광다이오드(OLED)의 문턱전압(V_{tho})이 점점 증가할 경우, 도 9와 같이 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)는 $A < B < C$ 순으로 증가하게 된다. 결과적으로, 수학적식 2의 (C)에 따르면 유기발광다이오드(OLED)의 문턱전압(V_{tho}) 증가 정도에 비례하여 구동전류(Ioled)가 증가되기 때문에, 유기발광다이오드(OLED)의 열화차로 인한 화소들 간 휘도 편차는 자동적으로 보상된다.

[0066] 도 10 및 도 11은 제n 수평라인(n은 양의 정수)에 배치된 화소(P)의 다른 예와 이 화소(P)에 인가되는 신호 파형을 보여준다.

[0067] 본 발명의 다른 실시예에 따른 화소(P)는 제n1 에미션라인(161n)과 제n2 에미션라인(162n)을 포함하는 제n 에미션라인쌍(16Pn)에 접속된다. 제n1 에미션라인(161n)은 제4 및 제5 스위치 TFT(ST4,ST5)의 게이트전극에 접속되고, 제n2 에미션라인(162n)은 제6 스위치 TFT(ST6)의 게이트전극에 접속된다. 제4 및 제5 스위치 TFT(ST4,ST5)는 제n1 에미션라인(161n)으로부터의 제n1 에미션신호(EMn1)에 따라 스위칭되고, 제6 스위치 TFT(ST6)는 제n2 에미션라인(162n)으로부터의 제n2 에미션신호(EMn2)에 따라 스위칭된다. 이를 제외한 나머지 접속 구성은, 도 5에 도시된 본 발명의 일 실시예에 따른 화소(P)의 접속 구조와 실질적으로 동일하다.

[0068] 본 발명의 다른 실시예에 따른 화소(P)의 동작을 살펴보면, 제4 및 제5 스위치 TFT(ST4,ST5)와는 독립적으로 제6 스위치 TFT(ST6)가 동작된다. 즉, 제1 기간(T1) 동안 제6 스위치 TFT(ST6)는 제4 및 제5 스위치

TFT(ST4,ST5)와 달리 턴 오프 된다. 도 5에 따른 화소(P)에서는 제1 기간(T1) 동안 제6 스위치 TFT(ST6)가 제4 및 제5 스위치 TFT(ST4,ST5)와 함께 동시에 턴 온 되므로, 원하지 않는 타이밍(즉, 비 발광기간)에 유기발광다이오드(OLED)가 발광될 수 있다. 하지만, 도 10에 따른 화소(P)에서는 제1 기간(T1) 동안 제6 스위치 TFT(ST6)의 턴 오프에 의해 유기발광다이오드(OLED)의 비 정상적인 발광을 사전에 차단할 수 있다. 이를 위해, 제n2 에미션신호(EMn2)는 제1 기간(T1) 동안 턴 오프 레벨(하이논리레벨)로 발생된다. 도 10에 따른 화소(P)의 동작은 상기 차별점 이외에 도 5에 따른 화소(P)의 동작과 실질적으로 동일하다.

[0069] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시장치 및 구동방법에 의하면 유기발광다이오드에 흐르는 구동전류가 구동 TFT의 문턱전압 편차 및/또는 고전위 구동전압 편차에 영향받지 않는다. 그 결과, 상기 편차들이 발생되더라도 화소들 간 휘도 불균일 현상이 야기되지 않기 때문에 종래에 비해 비약적인 화질 향상을 기대할 수 있다.

[0070] 나아가, 본 발명에 따른 유기발광다이오드 표시장치 및 구동방법에 의하면 유기발광다이오드의 문턱전압 증가에 비례하여 구동전류가 증가되기 때문에, 화소들 간 유기발광다이오드의 열화 편차로 인한 휘도 불균일 현상을 자동적으로 보상할 수 있어 종래에 비해 비약적인 화질 향상을 기대할 수 있다.

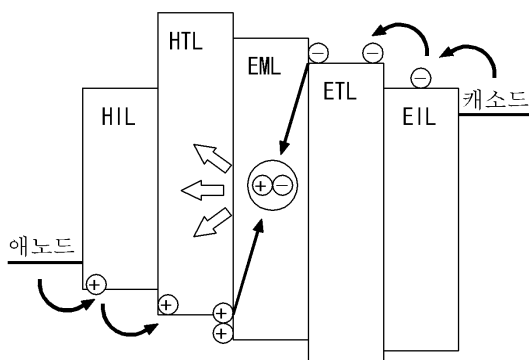
[0071] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 예를 들어, 본 발명의 실시예에서는 TFT가 P-type MOSFET으로 구현되는 경우만을 설명하였지만, 본 발명의 기술적 사상은 이에 한정되지 않고 N-type MOSFET 및 C-type MOSFET(CMOS)에도 적용될 수 있음은 물론이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

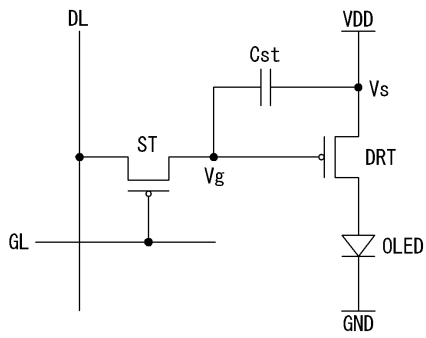
[0072]	10 : 표시패널	11 : 타이밍 컨트롤러
	12 : 데이터 드라이버	13A : 스캔 드라이버
	13B : 에미션 드라이버	14 : 데이터라인
	15 : 스캔라인	16 : 에미션라인

도면

도면1



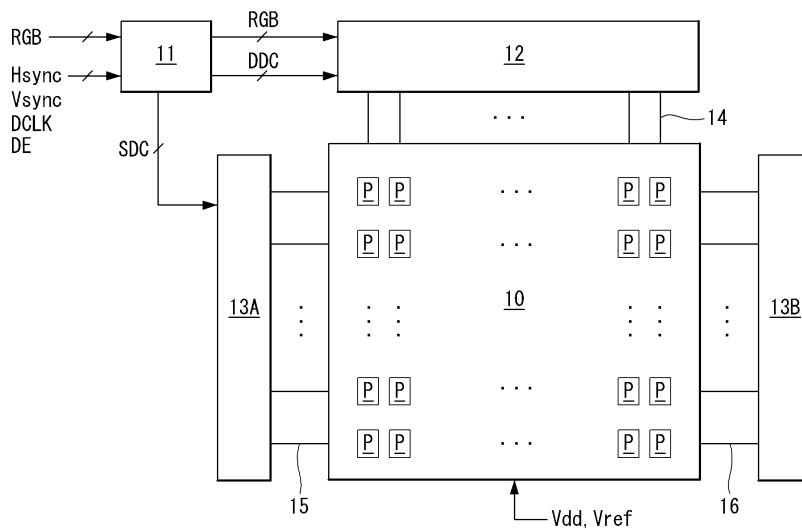
도면2



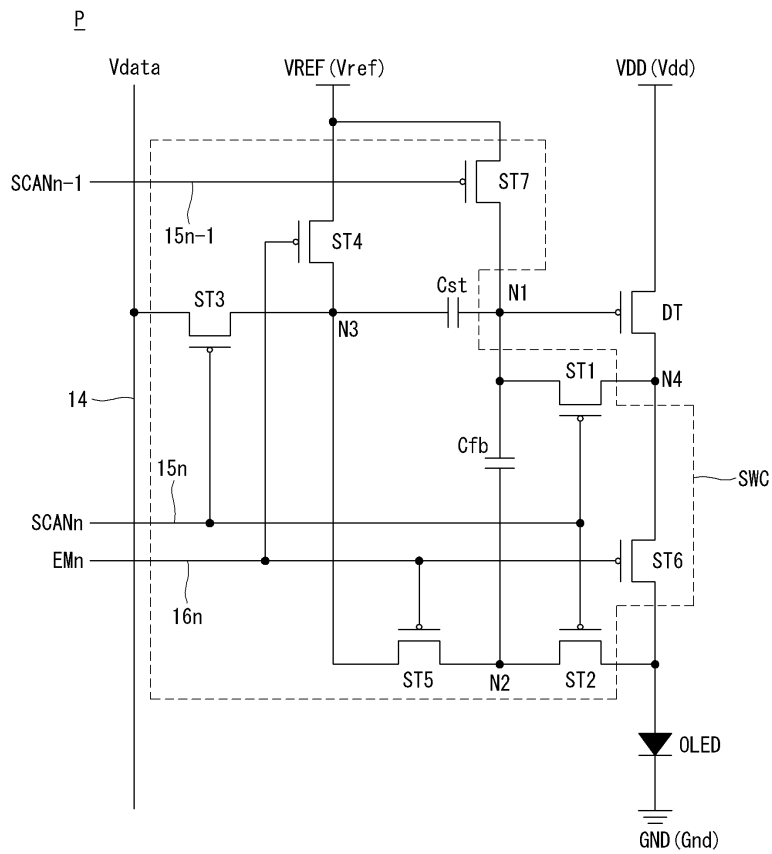
도면3



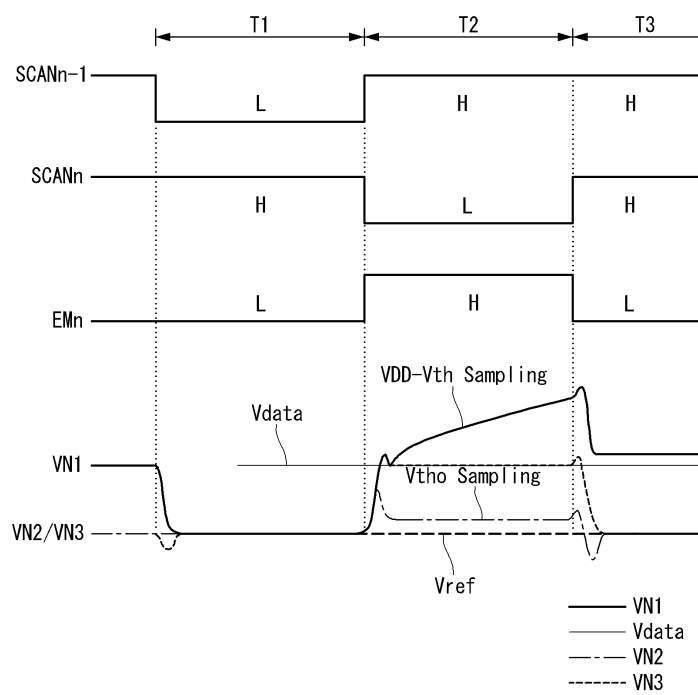
도면4



도면5

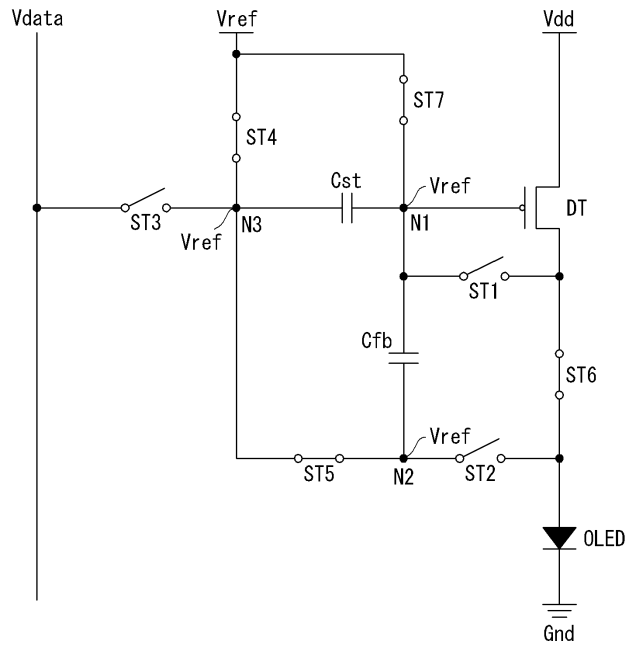


도면6



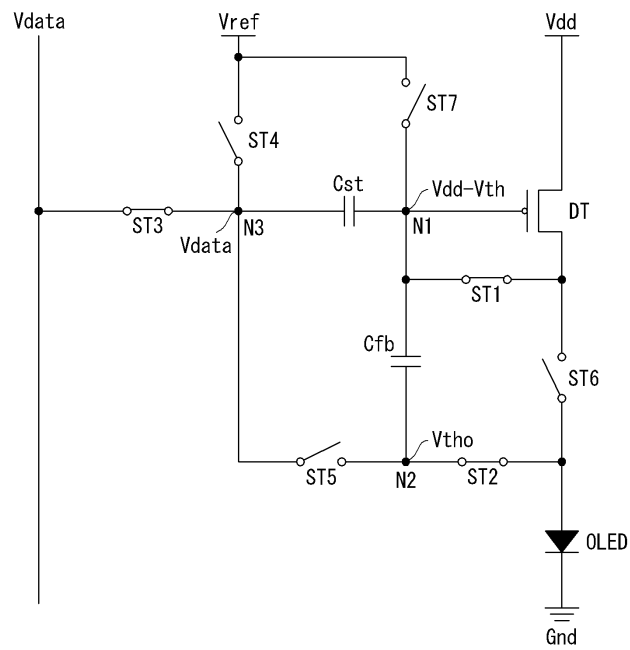
도면7a

I1

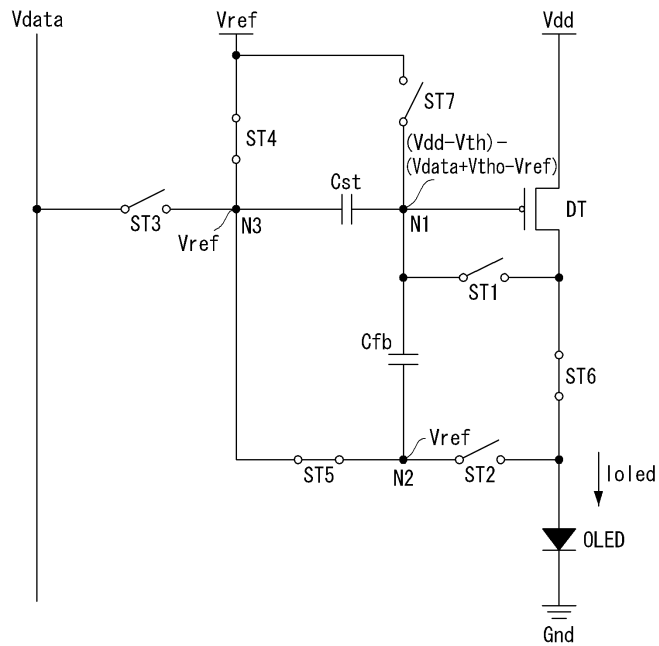


도면7b

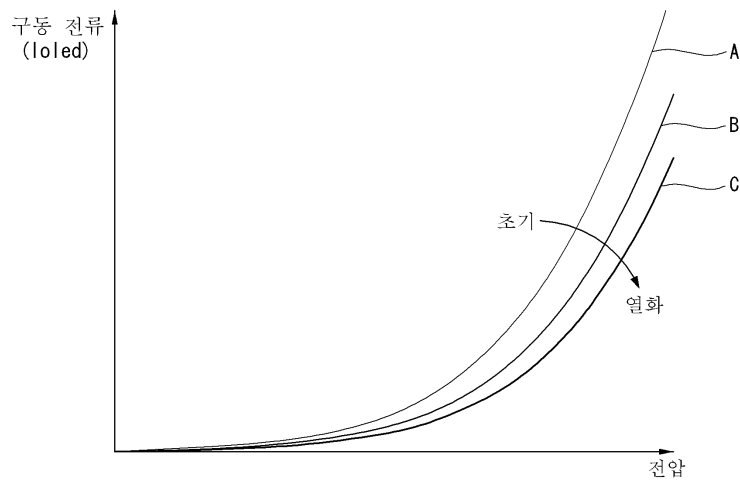
I2



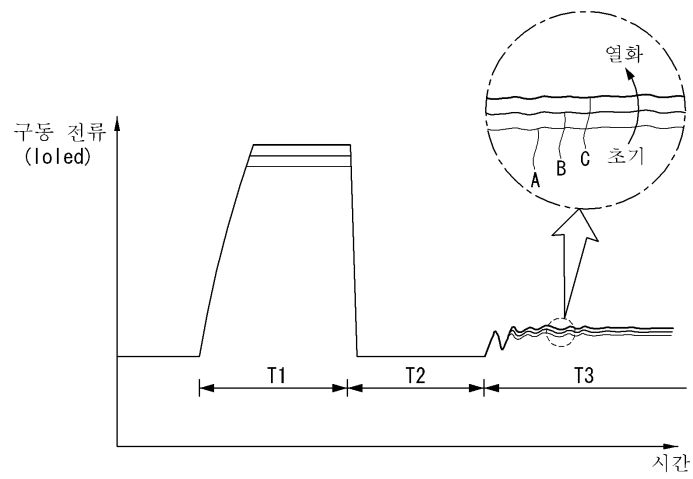
도면7c

T3

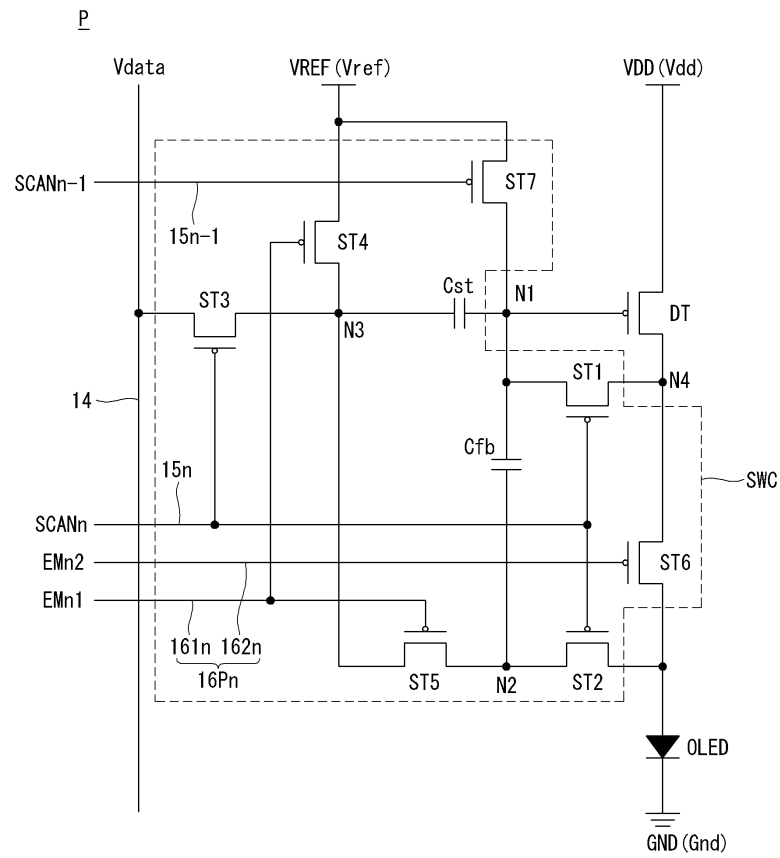
도면8



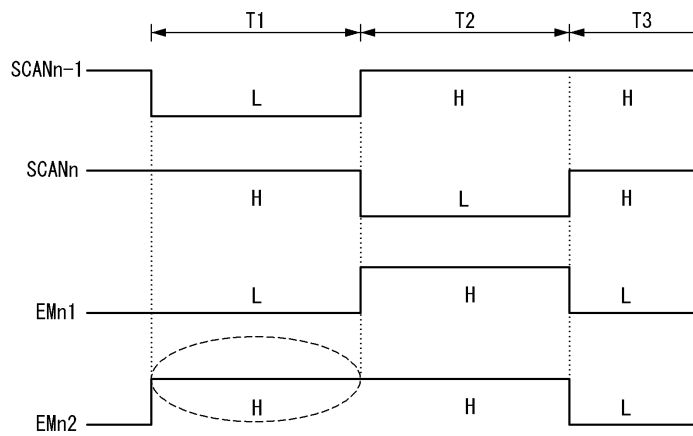
도면9



도면10



도면11



专利名称(译)	有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR1020110113481A	公开(公告)日	2011-10-17
申请号	KR1020100032897	申请日	2010-04-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JUNG CHUL 김중철 LEE JI NO 이지노		
发明人	김중철 이지노		
IPC分类号	G09G3/30		
其他公开文献	KR101613737B1		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光二极管显示装置包括产生高电位驱动电压的高电位驱动电压源和具有有机发光二极管的开关电路：连接到第一节点和源电极的栅电极连接到高电位驱动电压源和地电压源之间发出的光与流动的驱动电流连接到驱动TFT，控制驱动电流根据电源进入驱动TFT和有机发光二极管的电压并且将高电位驱动电压，驱动TFT的阈值电压和有机发光二极管的阈值电压反映到第一节点。

