

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2010-0010816 (43) 공개일자 2010년02월02일
(51) Int. Cl. H05B 33/22 (2006.01) H05B 33/26 (2006.01) H01L 51/50 (2006.01)	(71) 출원인 엘지디스플레이 주식회사 서울 영등포구 여의도동 20번지	(72) 발명자 이재영 경북 칠곡군 석적면 중리 261-2번지 행복하이츠 203호
(21) 출원번호 10-2008-0071861 (22) 출원일자 2008년07월23일 심사청구일자 없음	(74) 대리인 특허법인로알	

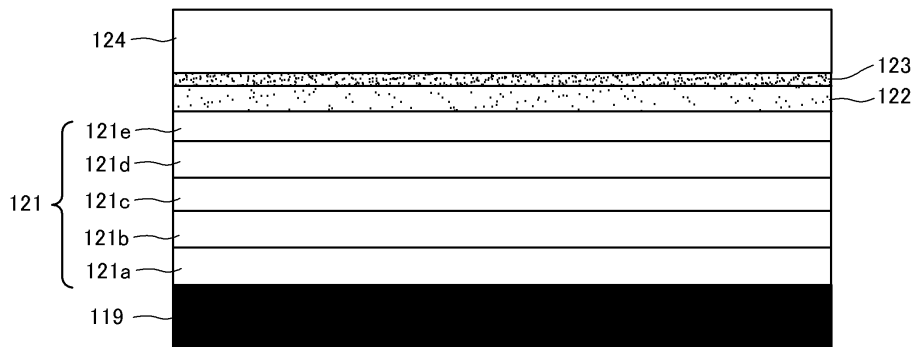
전체 청구항 수 : 총 7 항

(54) 유기전계발광표시장치와 이의 제조방법

(57) 요약

본 발명의 실시예는, 기판 상에 위치하며 게이트, 소오스 및 드레인을 포함하는 트랜지스터; 트랜지스터 상에 위치하며 트랜지스터의 소오스 또는 드레인에 연결된 캐소드; 캐소드 상에 위치하며 캐소드를 노출하는 बैं크층; 캐소드 상에 위치하는 유기 발광층; 유기 발광층 상에 위치하는 금속층; 금속층 상에 위치하는 산화물버퍼층; 및 산화물버퍼층 상에 위치하는 애노드를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도2



## 특허청구의 범위

### 청구항 1

기관 상에 위치하며 게이트, 소오스 및 드레인을 포함하는 트랜지스터;  
 상기 트랜지스터 상에 위치하며 상기 트랜지스터의 소오스 또는 드레인에 연결된 캐소드;  
 상기 캐소드 상에 위치하며 상기 캐소드를 노출하는 बैं크층;  
 상기 캐소드 상에 위치하는 유기 발광층;  
 상기 유기 발광층 상에 위치하는 금속층;  
 상기 금속층 상에 위치하는 산화물버퍼층; 및  
 상기 산화물버퍼층 상에 위치하는 애노드를 포함하는 유기전계발광표시장치.

### 청구항 2

제1항에 있어서,  
 상기 금속층은,  
 상기 유기 발광층에 포함된 정공주입층 상에 형성된 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 3

제1항에 있어서,  
 상기 산화물버퍼층은,  
 상기 금속층에 포함된 재료의 산화막인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 4

기관 상에 게이트, 소오스 및 드레인을 포함하는 트랜지스터를 형성하는 단계;  
 상기 트랜지스터 상에 상기 트랜지스터의 소오스 또는 드레인에 연결되는 캐소드를 형성하는 단계;  
 상기 캐소드 상에 상기 캐소드를 노출하는 बैं크층을 형성하는 단계;  
 상기 캐소드 상에 유기 발광층을 형성하는 단계;  
 상기 유기 발광층 상에 금속층을 형성하는 단계;  
 상기 금속층을 산화시켜 산화물버퍼층을 형성하는 단계; 및  
 상기 산화물버퍼층 상에 애노드를 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

### 청구항 5

제4항에 있어서,  
 상기 산화물버퍼층은,  
 상기 금속층을 산소(O<sub>2</sub>) 플라즈마로 산화하여 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 6

제4항에 있어서,  
 상기 금속층은,  
 상기 유기 발광층에 포함된 정공주입층 상에 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 7

제4항에 있어서,

상기 금속층은 열 증착 방식으로 형성하고,

상기 애노드는 스퍼터 방식으로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

## 명세서

### 발명의 상세한 설명

#### 기술 분야

[0001] 본 발명은 유기전계발광표시장치와 이의 제조방법에 관한 것이다.

#### 배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.

[0003] 유기전계발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태에서부터 기저상태로 떨어질 때 발광하는 소자이다.

[0004] 유기전계발광소자를 이용한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 상부발광(Top-Emission) 방식, 하부발광(Bottom-Emission) 방식 및 양면발광(Dual-Emission) 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.

[0005] 유기전계발광표시장치는 기판 상에 트랜지스터, 커패시터 및 유기 발광다이오드 등을 형성하기 위해 증착공정과 식각공정 등을 병행하는 제조공정을 통해 형성된다.

[0006] 한편, 종래 상부발광 방식 중 캐소드가 하부에 위치하고 애노드가 상부에 위치하는 인버티드(Inverted) 구조의 유기전계발광표시장치의 경우, 상부발광을 하기 위해 투명한 재료로 애노드를 증착하였다. 투명한 전극으로 애노드 증착시 종래에는 스퍼터 방식을 주로 이용하였는데, 이 방식의 경우 애노드 증착시 스퍼터에 의해 유기물이 손상되어 소자의 특성이 저하하는 문제가 있었다. 또한, 종래 구조의 경우 유기물의 손상을 방지하기 위해 증착속도를 최대한 낮추는 방식으로 증착을 진행해야하므로 생산 수율이 떨어지는 문제가 있었다.

[0007] 따라서, 종래 인버티드(Inverted) 구조의 유기전계발광표시장치는 이와 같은 문제를 해결하기 위한 방안이 마련되어야 할 것이다.

### 발명의 내용

#### 해결 하고자하는 과제

[0008] 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 실시예는, 인버티드(Inverted) 구조의 유기전계발광표시장치 제조시, 애노드 증착에 따른 스퍼터에 의해 유기물이 손상되는 문제를 해결하여 소자의 특성 저하문제를 해결하고, 애노드 증착속도를 높여 생산 수율을 향상시키는 것이다.

#### 과제 해결수단

[0009] 상술한 과제 해결 수단으로 본 발명의 실시예는, 기판 상에 위치하며 게이트, 소오스 및 드레인을 포함하는 트랜지스터; 트랜지스터 상에 위치하며 트랜지스터의 소오스 또는 드레인에 연결된 캐소드; 캐소드 상에 위치하며 캐소드를 노출하는 बैं크층; 캐소드 상에 위치하는 유기 발광층; 유기 발광층 상에 위치하는 금속층; 금속층 상에 위치하는 산화물버퍼층; 및 산화물버퍼층 상에 위치하는 애노드를 포함하는 유기전계발광표시장치를 제공한다.

[0010] 금속층은, 유기 발광층에 포함된 정공주입층 상에 형성될 수 있다.

[0011] 산화물버퍼층은, 금속층에 포함된 재료의 산화막일 수 있다.

[0012] 한편, 다른 측면에서 본 발명의 실시예는, 기판 상에 게이트, 소오스 및 드레인을 포함하는 트랜지스터를 형성하는 단계; 트랜지스터 상에 트랜지스터의 소오스 또는 드레인에 연결되는 캐소드를 형성하는 단계; 캐소드 상

에 캐소드를 노출하는 बैं크층을 형성하는 단계; 캐소드 상에 유기 발광층을 형성하는 단계; 유기 발광층 상에 금속층을 형성하는 단계; 금속층을 산화시켜 산화물버퍼층을 형성하는 단계; 및 산화물버퍼층 상에 애노드를 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법을 제공한다.

[0013] 산화물버퍼층은, 금속층을 산소(O<sub>2</sub>) 플라즈마로 산화하여 형성할 수 있다.

[0014] 금속층은, 유기 발광층에 포함된 정공주입층 상에 형성할 수 있다.

[0015] 금속층은 열 증착 방식으로 형성하고, 애노드는 스퍼터 방식으로 형성할 수 있다.

## 효 과

[0016] 본 발명의 실시예는, 인버티드(Inverted) 구조의 유기전계발광표시장치 제조시, 애노드 증착에 따른 스퍼터에 의해 유기물이 손상되는 문제를 해결하여 소자의 특성 저하문제를 해결하고, 애노드 증착속도를 높여 생산 수율을 향상시키는 효과가 있다.

## 발명의 실시를 위한 구체적인 내용

[0017] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0018] 도 1은 유기전계발광표시장치의 개략적인 평면도이다.

[0019] 도 1에 도시된 바와 같이, 유기전계발광표시장치는 기판(110) 상에 다수의 서브 픽셀(P)이 위치하는 표시부(130)를 포함할 수 있다.

[0020] 기판(110)은 소자를 형성하기 위한 재료로 기계적 강도나 치수 안정성이 우수한 것을 선택할 수 있다. 기판(110)의 재료로는, 유리판, 금속판, 세라믹판 또는 플라스틱판(폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소수지 등) 등을 예로 들 수 있다.

[0021] 서브 픽셀(P)은 기판(110) 상에 위치하는 트랜지스터와 트랜지스터 상에 위치하는 유기 발광다이오드를 포함할 수 있다.

[0022] 기판(110) 상에 위치하는 다수의 서브 픽셀(P)은 수분이나 산소에 취약하다.

[0023] 이에 따라, 밀봉기관(140)을 구비하고, 표시부(130)의 외곽 기판(110)에 접착부재(150)를 형성하여 기판(110)과 밀봉기관(140)을 봉지할 수 있다. 여기서, 밀봉기관(140)의 재료는 기판(110)과 동일하거나 다른 재료를 이용할 수 있다.

[0024] 다수의 서브 픽셀(P)은 기판(110) 상에 위치하는 구동부(160)에 의해 구동되어 영상을 표현할 수 있다. 구동부(160)는 외부로부터 공급된 각종 신호에 대응하여 스캔 신호 및 데이터 신호 등을 생성할 수 있으며, 생성된 신호 등을 표시부(130)에 위치하는 다수의 서브 픽셀(P)에 공급할 수 있다.

[0025] 구동부(160)는 다수의 서브 픽셀(P)에 스캔 신호를 공급하는 스캔 구동부와 다수의 서브 픽셀(P)에 데이터 신호를 공급하는 데이터 구동부를 포함할 수 있다. 여기서, 구동부(160)는 스캔 구동부 및 데이터 구동부가 하나의 칩에 형성된 것을 일례로 개략적으로 도시한 것일 뿐 스캔 구동부와 데이터 구동부 중 하나 이상은 기판(110) 또는 기판(110)의 외부에 구분되어 위치할 수 있다.

[0026] 이하, 도 2를 참조하여 본 발명의 일 실시예에 따른 유기발광다이오드의 구성에 대해 더욱 자세히 설명한다.

[0027] 도 2는 본 발명의 일 실시예에 따른 유기발광다이오드의 구성 예시도 이다.

[0028] 도 2에 도시된 바와 같이, 유기발광다이오드는 캐소드(119), 전자주입층(121a), 전자수송층(121b), 발광층(121c), 정공수송층(121d), 정공주입층(121e) 및 애노드(124)를 포함할 수 있다.

[0029] 캐소드(119)는 알루미늄(Al), 알루미늄 합금(Al alloy)과 같이 불투명하고 일 함수가 낮은 재료를 사용할 수 있으나 이에 한정되지 않는다.

[0030] 캐소드(119) 상에 위치하는 전자주입층(121a)은 전자의 주입을 원활하게 하는 역할을 하며, Alq<sub>3</sub>(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BA1q 또는 SA1q를 사용할 수 있으나 이에 한정되지 않는다.

- [0031] 전자주입층(121a) 상에 위치하는 전자수송층(121b)은 전자의 수송을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BALq 및 SALq로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- [0032] 전자수송층(121b) 상에 위치하는 발광층(121c)은 적색, 녹색, 청색 및 백색을 발광하는 물질을 포함할 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다.
- [0033] 발광층(121c)이 적색인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl))를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- [0034] 발광층(121c)이 녹색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)3(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq3(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- [0035] 발광층(121c)이 청색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F2ppy)2Irpic을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다. 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스틸아릴렌(DSA), PFO계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- [0036] 발광층(121c) 상에 위치하는 정공수송층(121d)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N'-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4''-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- [0037] 정공수송층(121d) 상에 위치하는 정공주입층(121e)은 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(copper phthalocyanine), PEDOT(poly(3,4)-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N'-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- [0038] 정공주입층(121e) 상에 위치하는 금속층(122)은 알루미늄(Al), 은(Ag), 구리(Cu), 마그네슘(Mg)을 포함할 수 있으나 이에 한정되지 않는다.
- [0039] 금속층(122) 상에 위치하는 산화물버퍼층(123)은 금속층(122)에 포함된 재료의 산화막일 수 있다. 따라서, 금속층(122)이 알루미늄(Al)인 경우 산화물버퍼층(123)은 알루미늄 산화물(Al2O3)로 형성될 수 있고, 금속층(122)이 은(Ag)인 경우 산화물버퍼층(123)은 은 산화물(AgO)로 형성될 수 있고, 금속층(122)이 구리(Cu)인 경우 산화물버퍼층(123)은 구리 산화물(CuO)로 형성될 수 있으며, 금속층(122)이 마그네슘(Mg)인 경우 산화물버퍼층(123)은 마그네슘 산화물(MgO)로 형성될 수 있다.
- [0040] 산화물버퍼층(123) 상에 위치하는 애노드(124)는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped Al2O3) 등과 같이 투명한 재료를 사용할 수 있으나 이에 한정되지 않는다.
- [0041] 한편, 금속층(122) 상에 위치하는 산화물버퍼층(123)은 애노드(124)를 스퍼터 방식으로 형성할 때, 하부의 유기 발광층(121)에 포함된 유기물, 예를 들면 정공주입층(121e)이 손상되는 문제를 방지하는 보호막 역할을 할 수 있다. 이와 같이 금속층(122)을 이용한 산화물버퍼층(123)을 유기 발광층(121) 상에 형성하면, 애노드(124) 형성시 유기 발광층(121)에 포함된 유기물이 손상되는 문제를 방지할 수 있게 된다. 이에 따라, 유기발광다이오드 측면에서는 소자의 IVL(전류 전압 휘도) 특성이 저하하는 문제를 방지할 수 있게 되고, 제조방법 측면에서는 종래와 같이 애노드(124)의 증착속도를 낮추지 않아도 되므로 생산 수율을 향상시킬 수 있게 된다.
- [0042] 이하, 도 3을 참조하여 본 발명의 일 실시예에 따른 서브 픽셀의 구성에 대해 더욱 자세히 설명한다.
- [0043] 도 3은 본 발명의 일 실시예에 따른 서브 픽셀의 구성 예시도 이다.
- [0044] 도 3에 도시된 바와 같이, 기판(110) 상에는 버퍼층(111)이 위치할 수 있다. 버퍼층(111)은 기판(110)에서 유출

되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 트랜지스터를 보호하기 위해 형성할 수 있다. 버퍼층(111)은 실리콘 산화물( $\text{SiO}_2$ ), 실리콘 질화물( $\text{SiN}_x$ ) 등을 사용할 수 있다.

[0045] 버퍼층(111) 상에는 게이트(112)가 위치할 수 있다. 게이트(112)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 게이트(112)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 게이트(112)는 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.

[0046] 게이트(112) 상에는 제1절연막(113)이 위치할 수 있다. 제1절연막(113)은 실리콘 산화물( $\text{SiO}_x$ ), 실리콘 질화물( $\text{SiN}_x$ ) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.

[0047] 제1절연막(113) 상에는 액티브층(114)이 위치할 수 있다. 액티브층(114)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 여기서 도시하지는 않았지만, 액티브층(114)은 채널 영역, 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역에는 P형 또는 N형 불순물이 도핑될 수 있다. 또한, 액티브층(114)은 접촉 저항을 낮추기 위한 오믹 콘택층을 포함할 수도 있다.

[0048] 액티브층(114) 상에는 소오스(115a) 및 드레인(115b)이 위치할 수 있다. 소오스(115a) 및 드레인(115b)은 단일층 또는 다중층으로 이루어질 수 있다. 소오스(115a) 및 드레인(115b)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소오스(115a) 및 드레인(115b)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.

[0049] 소오스(115a) 및 드레인(115b) 상에는 제2절연막(116a)이 위치할 수 있다. 제2절연막(116a)은 실리콘 산화물( $\text{SiO}_x$ ), 실리콘 질화물( $\text{SiN}_x$ ) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다. 제2절연막(116a)은 패시베이션막일 수 있다.

[0050] 기판(110) 상에 위치하는 트랜지스터 중 게이트(112), 소오스(115a) 및 드레인(115b)은 구동 트랜지스터를 나타낸다. 구동 트랜지스터의 소오스(115a) 및 드레인(115b) 중 하나는 제2절연막(116a) 상에 위치하는 실드(shield) 금속(118)에 연결될 수 있다.

[0051] 제2절연막(116a) 상에는 평탄도를 높이기 위한 제3절연막(116b)이 위치할 수 있다. 제3절연막(116b)은 폴리이미드 등의 유기물을 포함할 수 있다.

[0052] 이상은 기판(110) 상에 형성된 트랜지스터가 바텀 게이트형인 것을 일례로 설명하였다. 그러나, 기판(110) 상에 형성되는 트랜지스터는 바텀 게이트형뿐만 아니라 탑 게이트형으로도 형성될 수 있다.

[0053] 트랜지스터의 제3절연막(116b) 상에는 트랜지스터의 소오스(115a) 또는 드레인(115b)에 연결된 캐소드(119)가 위치할 수 있다. 캐소드(119)는 알루미늄(Al), 알루미늄 합금(Al alloy)과 같이 불투명하고 일 함수가 낮은 재료를 사용할 수 있으나 이에 한정되지 않는다.

[0054] 캐소드(119) 상에는 캐소드(119)의 일부를 노출하는 बैं크층(120)이 위치할 수 있다. बैं크층(120)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리이미드 수지 등의 유기물을 포함할 수 있다.

[0055] 캐소드(119) 상에는 유기 발광층(121)이 위치할 수 있다. 유기 발광층(121)은 서브 픽셀에 따라 적색, 녹색 및 청색 중 어느 하나의 색을 발광하도록 형성될 수 있다.

[0056] 유기 발광층(121) 상에는 금속층(122)이 위치할 수 있다. 금속층(122)은 알루미늄(Al), 은(Ag), 구리(Cu), 마그네슘(Mg)을 포함할 수 있으나 이에 한정되지 않는다.

[0057] 금속층(122) 상에 위치하는 산화물버퍼층(123)은 금속층(122)에 포함된 재료의 산화막일 수 있다. 따라서, 금속층(122)이 알루미늄(Al)인 경우 산화물버퍼층(123)은 알루미늄 산화물( $\text{Al}_2\text{O}_3$ )로 형성될 수 있고, 금속층(122)이 은(Ag)인 경우 산화물버퍼층(123)은 은 산화물( $\text{Ag}_2\text{O}$ )로 형성될 수 있고, 금속층(122)이 구리(Cu)인 경우 산화물버퍼층(123)은 구리 산화물( $\text{CuO}$ )로 형성될 수 있으며, 금속층(122)이 마그네슘(Mg)인 경우 산화물버퍼층(123)은 마그네슘 산화물( $\text{MgO}$ )로 형성될 수 있다.

[0058] 산화물버퍼층(123) 상에 위치하는 애노드(124)는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped  $\text{Al}_2\text{O}_3$ ) 등과 같이 투명한 재료를 사용할 수 있으나 이에 한정되



지 않는다.

[0059] 여기서, 앞서 설명한 캐소드(119)와 유기 발광층(121)은 각 서브 픽셀마다 분리되어 형성될 수 있다. 그리고, 금속층(122), 산화물버퍼층(123) 및 애노드(124)는 각 서브 픽셀에 포함된 유기 발광층(121) 상에 공통으로 형성될 수 있다.

[0060] 하기의 표 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치와 종래 기술에 따른 유기전계발광표시장치 간의 소자 특성(색좌표 및 효율) 시뮬레이션 결과를 나타낸다.

**표 1**

	종래 기술	금속층만 개재	금속층 및 산화물버퍼층 개재
색좌표	(0.134, 0.084)	(0.149, 0.124)	(0.128, 0.098)
효율(Im/W)	90.4	127.3	98.9

[0062] 위의 표 1에 도시된 바와 같이, 본 발명의 실시예는 유기 발광층과 애노드 사이에 산화물버퍼층을 개재하여 스퍼터에 의한 유기물의 손상 방지와 금속층 산화를 통한 버퍼층 개재에 의한 제조공정 간소화 및 재료 절감과 소자 특성(색좌표 및 효율)을 향상시킬 수 있는 효과가 있다.

[0063] 이하, 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법에 대해 설명한다.

[0064] 도 4는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법을 설명하기 위한 개략적인 흐름도이고, 도 5 내지 도 7은 도 4의 제조방법을 설명하기 위한 서브 픽셀의 단면도이다.

[0065] 먼저, 도 4 및 도 5에 도시된 바와 같이, 기판(110) 상에 게이트(112), 소오스(115a) 및 드레인(115b)을 포함하는 트랜지스터를 형성하는 단계(S101)를 실시한다.

[0066] 이에 따라, 기판(110) 상에는 게이트(112)가 위치할 수 있다. 또한, 게이트(112) 상에는 제1절연막(113)이 위치할 수 있다. 또한, 제1절연막(113) 상에는 액티브층(114)이 위치할 수 있다. 또한, 액티브층(114) 상에는 소오스(115a) 및 드레인(115b)이 위치할 수 있다. 또한, 소오스(115a) 및 드레인(115b) 상에는 제2절연막(116a)이 위치할 수 있다. 또한, 제2절연막(116a) 상에는 평탄도를 높이기 위한 제3절연막(116b)이 위치할 수 있다.

[0067] 여기서, 기판(110) 상에 위치하는 트랜지스터 중 게이트(112), 소오스(115a) 및 드레인(115b)은 구동 트랜지스터일 수 있다. 구동 트랜지스터의 소오스(115a) 및 드레인(115b) 중 하나는 제2절연막(116a) 상에 위치하는 실드(shield) 금속(118a)에 연결될 수 있다.

[0068] 이상은 기판(110) 상에 형성된 트랜지스터가 바텀 게이트형인 것을 일례로 설명하였다. 그러나, 기판(110) 상에 형성되는 트랜지스터는 바텀 게이트형뿐만 아니라 탑 게이트형으로도 형성될 수 있다.

[0069] 다음, 도 4 및 도 5에 도시된 바와 같이, 트랜지스터 상에 트랜지스터의 소오스(115a) 또는 드레인(115b)에 연결되는 캐소드(119)를 형성하는 단계(S103)를 실시한다.

[0070] 이에 따라, 트랜지스터의 제3절연막(116b) 상에는 트랜지스터의 소오스(115a) 또는 드레인(115b)에 연결된 캐소드(119)가 위치할 수 있다. 다만, 캐소드(119)는 서브 픽셀마다 분리되어 위치할 수 있다.

[0071] 다음, 도 4 및 도 5에 도시된 바와 같이, 캐소드(119) 상에 캐소드(119)를 노출하는 बैं크층(120)을 형성하는 단계(S105)를 실시한다.

[0072] 이에 따라, 캐소드(119) 상에는 캐소드(119)를 노출하는 बैं크층(120)이 위치할 수 있다.

[0073] 다음, 도 4 및 도 5에 도시된 바와 같이, 캐소드(119) 상에 유기 발광층(121)을 형성하는 단계(S107)를 실시한다.

[0074] 이에 따라, 캐소드(119) 상에는 유기 발광층(121)이 위치할 수 있다. 유기 발광층(121)은 서브 픽셀에 따라 적색, 녹색 및 청색 중 어느 하나의 색을 발광하도록 형성할 수 있다.

[0075] 다음, 도 4 및 도 6에 도시된 바와 같이, 유기 발광층(121) 상에 금속층(122)을 형성하는 단계(S109)를 실시한다.

[0076] 금속층(122)을 형성할 때에는 열(Thermal) 증착 방식을 이용하여 형성할 수 있다. 이에 따라, 유기 발광층(121) 상에는 금속층(122)이 위치할 수 있다. 유기 발광층(121)의 최상부가 정공주입층인 경우 금속층(122)은 정공주

입층 상에 위치할 수 있다.

[0077] 다음, 도 4 및 도 6에 도시된 바와 같이, 금속층(122)을 산화시켜 산화물버퍼층(123)을 형성하는 단계(S111)를 실시한다.

[0078] 금속층(122)을 산화하여 산화물버퍼층(123)을 형성할 때에는 금속층(122)을 산소(O<sub>2</sub>) 플라즈마로 산화하여 형성할 수 있다. 여기서, 금속층(122)을 챔버 내에서 산화할 때 플라즈마 공정조건은 다음의 표 2와 같을 수 있으나 이에 한정되지 않는다.

**표 2**

[0079]

유량	80 sccm
압력(APC)	20 mTorr
RF 파워	50W ~ 80W
공정시간	60초 ~ 90초

[0080] 그러나, 재료에 따라서는 금속층(122)을 일반 대기에 노출하는 방법으로도 산화물버퍼층(123)을 형성할 수 있다. 이와 같은 공정을 실시함에 따라, 금속층(122) 상에는 표면이 산화된 산화물버퍼층(123)이 위치할 수 있다.

[0081] 다음, 도 4 및 도 7에 도시된 바와 같이, 산화물버퍼층(123) 상에 애노드(124)를 형성하는 단계(S113)를 실시한다.

[0082] 애노드(124)를 형성할 때에는 스퍼터(sputter) 방식으로 형성할 수 있다. 이에 따라, 산화물버퍼층(123) 상에는 애노드(124)가 위치할 수 있다.

[0083] 한편, 금속층(122) 상에 위치하는 산화물버퍼층(123)은 애노드(124)를 스퍼터 방식으로 형성할 때, 하부의 유기 발광층(121)에 포함된 유기물, 예를 들면 정공주입층(121e)이 손상되는 문제를 방지하는 보호막 역할을 할 수 있다. 이와 같이 금속층(122)을 이용한 산화물버퍼층(123)을 유기 발광층(121) 상에 형성하면, 애노드(124) 형성시 유기 발광층(121)에 포함된 유기물이 손상되는 문제를 방지할 수 있게 된다. 이에 따라, 유기발광다이오드 측면에서는 소자의 IVL(전류 전압 휘도) 특성이 저하하는 문제를 방지할 수 있게 되고, 제조방법 측면에서는 종래와 같이 애노드(124)의 증착속도를 낮추지 않아도 되므로 생산 수율을 향상시킬 수 있게 된다. 또한, 금속층(122)을 산화하여 산화물버퍼층(123)을 형성하면, 제조공정을 간소화할 수 있고, 재료비를 절감할 수도 있다.

[0084] 이상 본 발명의 일 실시예는 인버티드(Inverted) 구조의 유기전계발광표시장치 제조시, 애노드 증착에 따른 스퍼터에 의해 유기물이 손상되는 문제를 해결하여 소자의 특성 저하문제를 해결하고, 애노드 증착속도를 높여 생산 수율을 향상시키는 효과가 있다.

[0085] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

## 도면의 간단한 설명

[0086]

도 1은 유기전계발광표시장치의 개략적인 평면도.

[0087]

도 2는 본 발명의 일 실시예에 따른 유기발광다이오드의 구성 예시도.

[0088]

도 3은 본 발명의 일 실시예에 따른 서브 픽셀의 구성 예시도.

[0089]

도 4는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법을 설명하기 위한 개략적인 흐름도.

[0090]

도 5 내지 도 7은 도 4의 제조방법을 설명하기 위한 서브 픽셀의 단면도.

[0091]

<도면의 주요 부분에 관한 부호의 설명>

[0092]

110: 기판

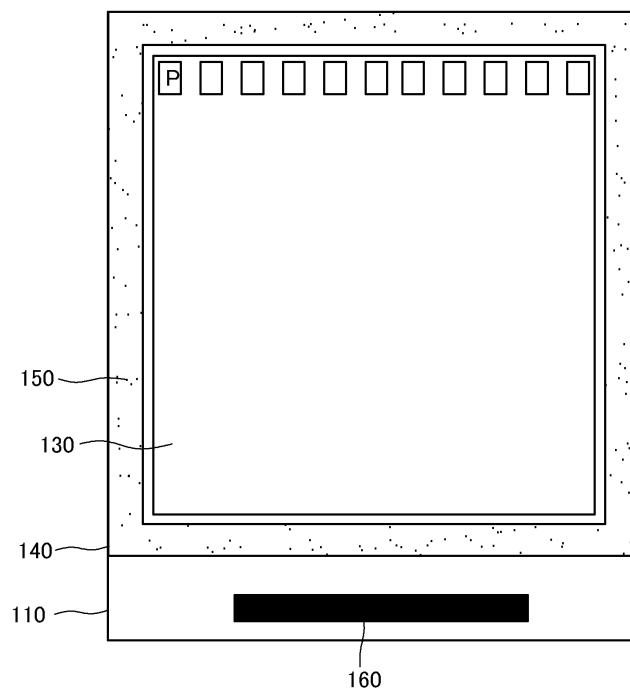
112: 게이트



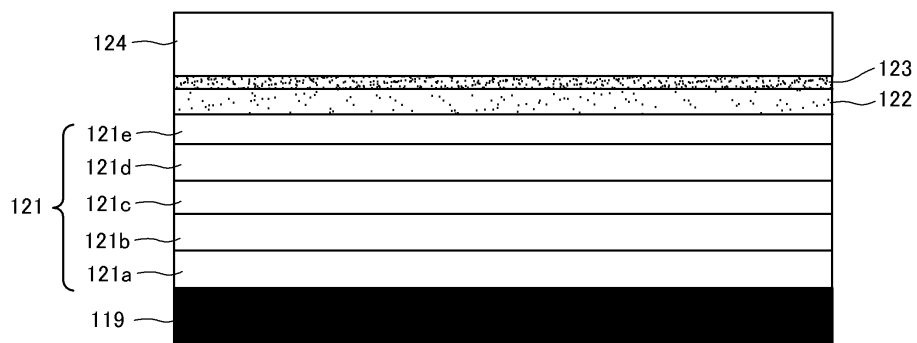
[0093]	114: 액티브층	119: 캐소드
[0094]	120: बैं크층	121: 유기 발광층
[0095]	122: 금속층	123: 산화물버퍼층
[0096]	124: 애노드	130: 표시부
[0097]	140: 밀봉기판	150: 접착부재

도면

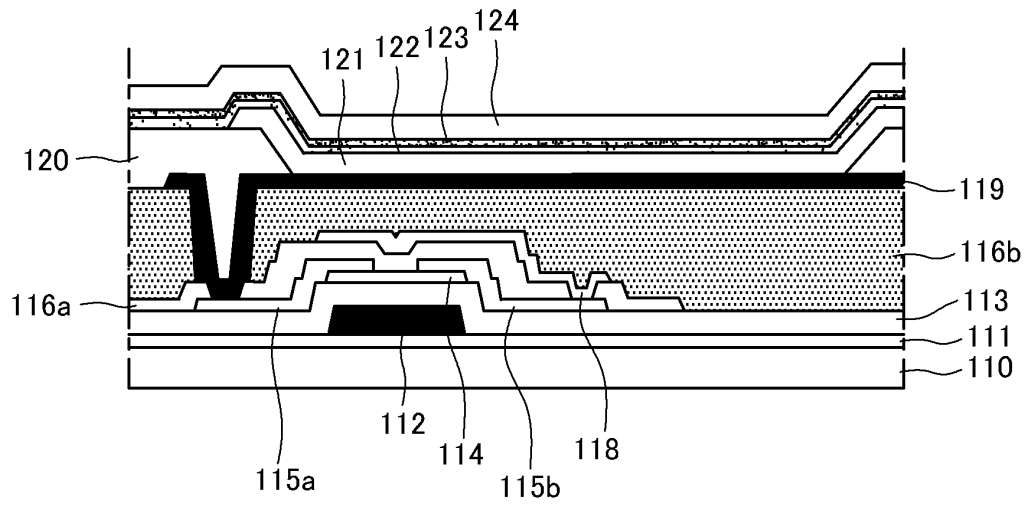
도면1



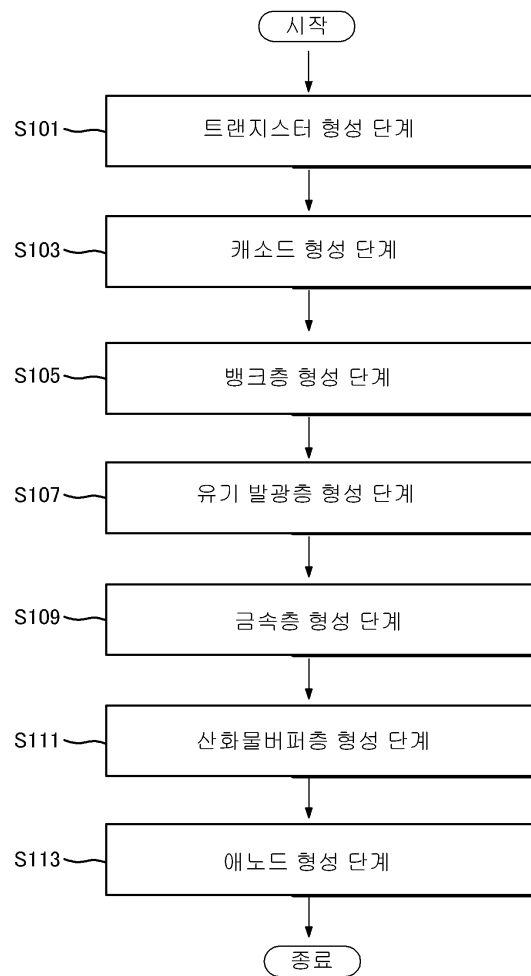
도면2



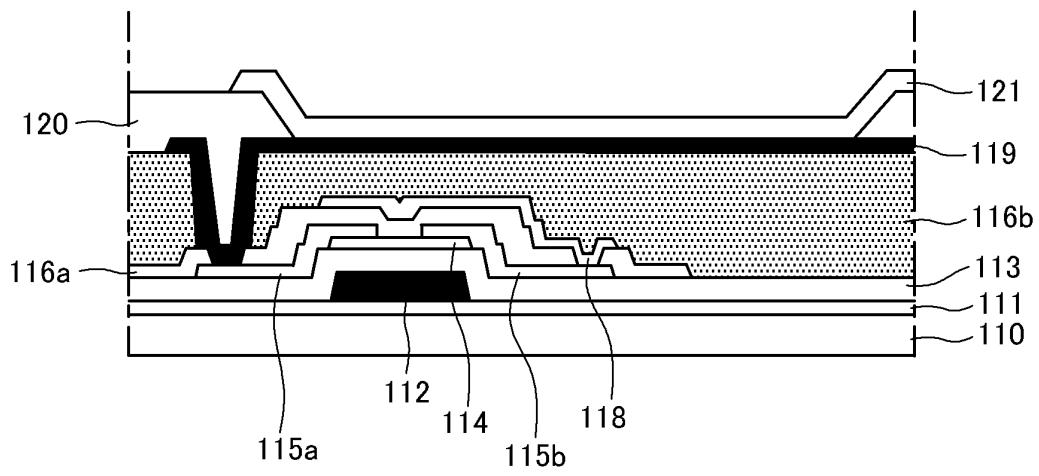
도면3



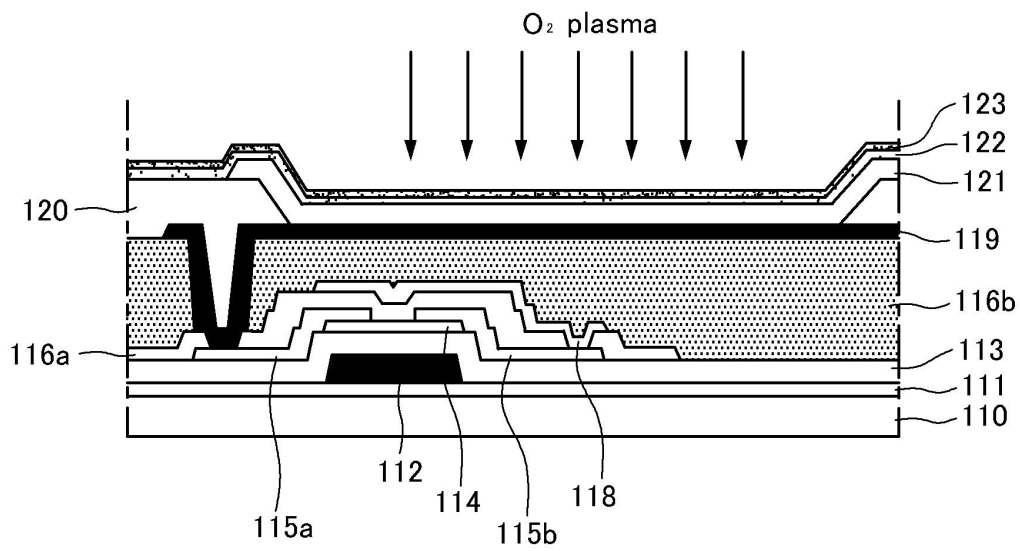
도면4



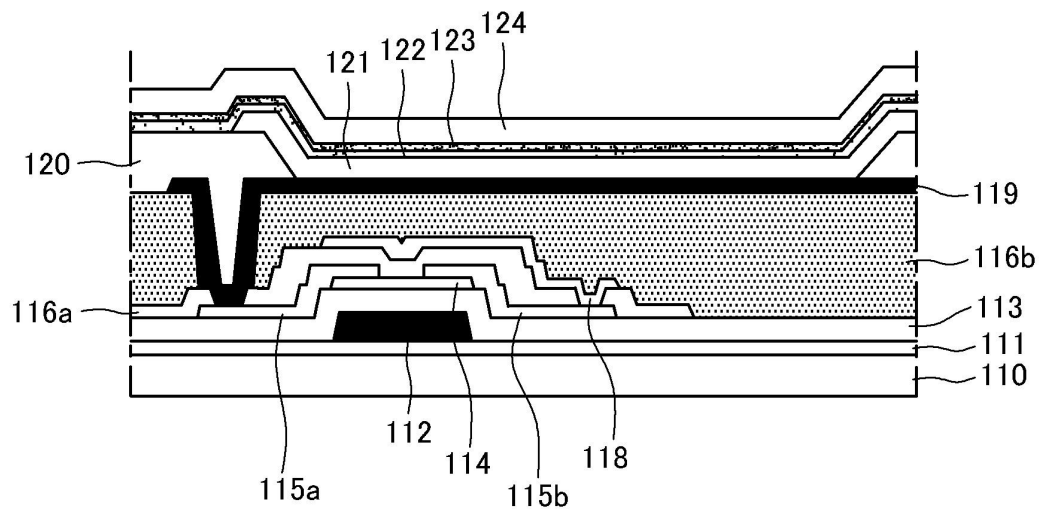
도면5



도면6



도면7



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020100010816A</a>	公开(公告)日	2010-02-02
申请号	KR1020080071861	申请日	2008-07-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JAE YOUNG		
发明人	LEE JAE YOUNG		
IPC分类号	H05B33/22 H05B33/26 H01L51/50		
CPC分类号	H01L27/3246 H01L21/02269 H01L21/28061 H01L21/32136 H01L33/12 H01L51/5088		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

本发明实施例提供的有机电致发光显示装置包括晶体管，包括栅极，源极位于基板和漏极的表面上，阴极，堤层，有机发光层位于阴极表面金属层位于有机发光层的表面上，氧化物缓冲层位于金属层的表面上，阳极位于氧化物缓冲层的表面上。阴极位于晶体管的表面上并连接到晶体管的源极或漏极。堤层位于阴极的表面上并暴露阴极。有机电致发光显示装置，氧化物缓冲层和阳极。

