



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0006465
(43) 공개일자 2010년01월19일

(51) Int. Cl.

H05B 33/26 (2006.01) H05B 33/22 (2006.01)

H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0066699

(22) 출원일자 2008년07월09일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

양희석

경기 화성시 동탄면 반송리 시범한빛현대아파트 228동 1704호

이정환

대구 북구 구암동 미래아파트 202동 601호

(74) 대리인

특허법인로알

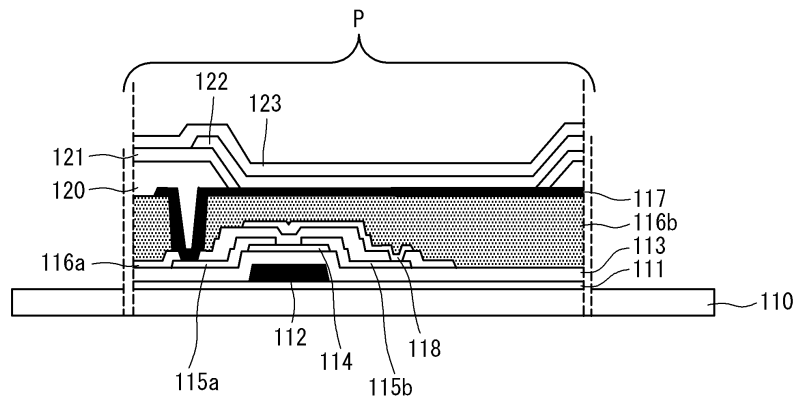
전체 청구항 수 : 총 5 항

(54) 유기전계발광표시장치와 이의 제조방법

(57) 요약

본 발명은, 기판 상에 위치하며 게이트, 소오스 및 드레인을 포함하는 트랜지스터; 트랜지스터 상에 위치하며 트랜지스터의 소오스 또는 드레인에 연결된 하부 전극; 하부 전극 상에 위치하며 하부 전극을 노출하는 बैं크층; बैं크층을 덮고 하부 전극을 노출하는 버퍼층; 하부 전극 상에 위치하는 유기 발광층; 및 유기 발광층 상에 위치하는 상부 전극을 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도1



특허청구의 범위

청구항 1

기관 상에 위치하며 게이트, 소오스 및 드레인을 포함하는 트랜지스터;
 상기 트랜지스터 상에 위치하며 상기 트랜지스터의 소오스 또는 드레인에 연결된 하부 전극;
 상기 하부 전극 상에 위치하며 상기 하부 전극을 노출하는 बैं크층;
 상기 बैं크층을 덮고 상기 하부 전극을 노출하는 버퍼층;
 상기 하부 전극 상에 위치하는 유기 발광층; 및
 상기 유기 발광층 상에 위치하는 상부 전극을 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,
 상기 버퍼층은,
 무기물로 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

기관 상에 게이트, 소오스 및 드레인을 포함하는 트랜지스터 형성 단계;
 상기 트랜지스터 상에 상기 소오스 또는 드레인에 연결되는 하부 전극을 형성하는 단계;
 상기 하부 전극 상에 상기 하부 전극을 노출하도록 बैं크층을 형성하는 단계;
 상기 बैं크층 상에 상기 बैं크층을 덮고 상기 하부 전극을 노출하도록 버퍼층을 형성하는 단계;
 상기 하부 전극 상에 유기 발광층을 형성하는 단계; 및
 상기 유기 발광층 상에 상부 전극을 형성하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 4

제3항에 있어서,
 상기 하부 전극이 캐소드인 경우,
 상기 무기 버퍼층을 형성하는 단계 이후 상기 하부 전극의 표면에 형성된 산화막을 제거하는 산화막 제거 공정을 실시하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 5

제3항에 있어서,
 상기 버퍼층은,
 무기물로 형성된 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

명 세 서

발명의 상세한 설명

기술 분야

<1> 본 발명은 유기전계발광표시장치와 이의 제조방법에 관한 것이다.

배경 기술

<2> 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.

- <3> 유기전계발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태에서부터 기저상태로 떨어질 때 발광하는 소자이다.
- <4> 유기전계발광소자를 이용한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 상부발광(Top-Emission) 방식, 하부발광(Bottom-Emission) 방식 및 양면발광(Dual-Emission) 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.
- <5> 유기전계발광표시장치는 기판 상에 트랜지스터, 커패시터 및 유기 발광다이오드 등을 형성하기 위해 증착공정과 식각공정 등을 병행하는 제조공정을 통해 형성된다.
- <6> 한편, 종래 유기전계발광표시장치는 트랜지스터 상에 위치하는 하부 전극을 노출하여 서브 픽셀의 발광영역을 정의하는 유기 뱅크층에 의한 아웃게싱(out-gassing) 문제로 서브 픽셀이 수축하는 문제가 있다. 그리고 하부 전극이 산화에 약한 재료로 형성된 경우, 하부 전극 상에 형성된 산화막 제거시 뱅크층이 손상되는 문제가 있다.
- <7> 따라서, 종래 유기전계발광표시장치는 이와 같은 문제를 해결하기 위한 방안이 마련되어야 한다.

발명의 내용

해결 하고자하는 과제

- <8> 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 목적은, 서브 픽셀의 발광영역을 정의하도록 유기물로 형성된 뱅크층으로부터 발생하는 아웃게싱에 의해 서브 픽셀이 수축하는 문제를 해결하기 위해 뱅크층을 모두 덮는 버퍼층을 형성하여 소자의 수명과 신뢰성을 향상시킬 수 있는 유기전계발광표시장치를 제공하는 것이다.

과제 해결수단

- <9> 상술한 과제 해결 수단으로 본 발명은, 기판 상에 위치하며 게이트, 소오스 및 드레인을 포함하는 트랜지스터; 트랜지스터 상에 위치하며 트랜지스터의 소오스 또는 드레인에 연결된 하부 전극; 하부 전극 상에 위치하며 하부 전극을 노출하는 뱅크층; 뱅크층을 덮고 하부 전극을 노출하는 버퍼층; 하부 전극 상에 위치하는 유기 발광층; 및 유기 발광층 상에 위치하는 상부 전극을 포함하는 유기전계발광표시장치를 제공한다.
- <10> 버퍼층은, 무기물로 형성된 것을 특징으로 한다.
- <11> 한편, 다른 측면에서 본 발명은, 기판 상에 게이트, 소오스 및 드레인을 포함하는 트랜지스터 형성 단계; 트랜지스터 상에 소오스 또는 드레인에 연결되는 하부 전극을 형성하는 단계; 하부 전극 상에 하부 전극을 노출하도록 뱅크층을 형성하는 단계; 뱅크층 상에 뱅크층을 덮고 하부 전극을 노출하도록 버퍼층을 형성하는 단계; 하부 전극 상에 유기 발광층을 형성하는 단계; 및 유기 발광층 상에 상부 전극을 형성하는 단계를 포함하는 유기전계 발광표시장치의 제조방법을 제공한다.
- <12> 하부 전극이 캐소드인 경우, 무기 버퍼층을 형성하는 단계 이후 하부 전극의 표면에 형성된 산화막을 제거하는 산화막 제거 공정을 실시하는 것을 특징으로 한다.
- <13> 버퍼층은, 무기물로 형성된 것을 특징으로 한다.

효 과

- <14> 본 발명은, 서브 픽셀의 발광영역을 정의하도록 유기물로 형성된 뱅크층으로부터 발생하는 아웃게싱에 의해 서브 픽셀이 수축하는 문제를 해결하기 위해 뱅크층을 모두 덮는 버퍼층을 형성하여 소자의 수명과 신뢰성을 향상시킬 수 있는 유기전계발광표시장치를 제공하는 효과가 있다. 또한, 본 발명에 의하면 상기 버퍼층은 하부 전극이 산화되는 재료로 형성된 경우 하부 전극 상에 위치하는 산화막을 제거할 때, 뱅크층이 손상되는 것을 방지할 수 있는 보호막 역할을 할 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <15> 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- <16> <제1실시예>

- <17> 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 단면 예시도 이고, 도 2는 유기 발광다이오드의 계층 구조 예시도 이다.
- <18> 도 1을 참조하면, 기관(110)은 소자를 형성하기 위한 재료로 기계적 강도나 치수 안정성이 우수한 것을 선택할 수 있다. 기관(110)의 재료로는, 유리판, 금속판, 세라믹판 또는 플라스틱판(폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소수지 등) 등을 예로 들 수 있다.
- <19> 기관(110) 상에는 버퍼층(111)이 위치할 수 있다. 버퍼층(111)은 기관(110)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 박막 트랜지스터를 보호하기 위해 형성할 수 있다. 버퍼층(111)은 실리콘 산화물(SiO_2), 실리콘 질화물(SiNx) 등을 사용할 수 있다.
- <20> 버퍼층(111) 상에는 게이트(112)가 위치할 수 있다. 게이트(112)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 게이트(112)는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 게이트(112)는 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- <21> 게이트(112) 상에는 제1절연막(113)이 위치할 수 있다. 제1절연막(113)은 실리콘 산화막(SiOx), 실리콘 질화막(SiNx) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다.
- <22> 제1절연막(113) 상에는 액티브층(114)이 위치할 수 있다. 액티브층(114)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 여기서 도시하지는 않았지만, 액티브층(114)은 채널 영역, 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역에는 P형 또는 N형 불순물이 도핑될 수 있다. 또한, 액티브층(114)은 접촉 저항을 낮추기 위한 오믹 콘택층을 포함할 수도 있다.
- <23> 액티브층(114) 상에는 소오스(115a) 및 드레인(115b)이 위치할 수 있다. 소오스(115a) 및 드레인(115b)은 단일층 또는 다중층으로 이루어질 수 있으며, 소오스(115a) 및 드레인(115b)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소오스(115a) 및 드레인(115b)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- <24> 소오스(115a) 및 드레인(115b) 상에는 제2절연막(116a)이 위치할 수 있다. 제2절연막(116a)은 실리콘 산화막(SiOx), 실리콘 질화막(SiNx) 또는 이들의 다중층일 수 있으나 이에 한정되지 않는다. 제2절연막(116a)은 패시베이션막일 수 있다.
- <25> 소오스(115a) 및 드레인(115b) 중 하나는 제2절연막(116a) 상에 위치하며 소오스(115a) 및 드레인(115b) 간의 간섭을 방지하기 위한 실드(shield) 금속(118)에 연결될 수 있다.
- <26> 제2절연막(116a) 상에는 평탄도를 높이기 위한 제3절연막(116b)이 위치할 수 있다. 제3절연막(116b)은 폴리이미드 등의 유기물을 포함할 수 있다.
- <27> 제3절연막(116b) 상에는 하부 전극(117)이 위치할 수 있다. 하부 전극(117)은 캐소드로 선택될 수 있다. 캐소드로 선택된 하부 전극(117)은 알루미늄(Al), 알루미늄 합금(Al alloy)과 같이 불투명하고 일 함수가 낮은 금속으로 형성될 수 있다.
- <28> 하부 전극(117) 상에는 하부 전극(117)을 노출하는 बैं크층(120)이 위치할 수 있다. बैं크층(120)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리이미드 수지 등의 유기물을 포함할 수 있다.
- <29> बैं크층(120) 상에는 बैं크층(120)을 덮고 하부 전극(117)을 노출하는 버퍼층(121)이 위치할 수 있다. 버퍼층(121)은 실리콘 산화막(SiOx) 또는 실리콘 질화막(SiNx)과 같은 무기물을 포함할 수 있다.
- <30> 이와 같이 बैं크층(120) 상에 무기물로 형성된 버퍼층(121)을 형성하면, 유기물로 형성된 बैं크층(120)으로부터 아웃게싱(out gassing) 등에 의해 서브 픽셀이 수축하는 문제를 해결할 수 있다. 또한, 하부 전극(117)이 알루미늄 등과 같이 산화에 약한 재료로 형성된 경우, 산화막을 제거하기 위한 산화 공정을 실시할 때, 산화 공정에 의해 बैं크층(120)이 손상되는 문제를 방지할 수 있다.

- <31> 버퍼층(121)을 통해 노출된 하부 전극(117) 상에는 유기 발광층(122)이 위치할 수 있다. 유기 발광층(122)은 서브 픽셀(P)에 따라 적색, 녹색 및 청색 중 어느 하나의 색을 발광하도록 형성될 수 있다.
- <32> 유기 발광층(122) 상에는 상부 전극(123)이 위치할 수 있다. 상부 전극(123)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), AZO(ZnO doped Al₂O₃) 등과 같이 투명한 재료를 사용할 수 있으나 이에 한정되지 않는다.
- <33> 이하, 도 2를 참조하여 유기 발광층(122)을 포함하는 유기 발광다이오드에 대해 더욱 자세히 설명한다.
- <34> 도 2에 도시된 바와 같이, 유기 발광다이오드는 하부 전극(117), 전자주입층(122e), 전자수송층(122d), 발광층(122c), 정공수송층(122b), 정공주입층(122a) 및 상부 전극(123)을 포함할 수 있다.
- <35> 전자주입층(121e)은 전자의 주입을 원활하게 하는 역할을 하며, Alq₃(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAlq 또는 SAlq를 사용할 수 있으나 이에 한정되지 않는다.
- <36> 전자수송층(121d)은 전자의 수송을 원활하게 하는 역할을 하며, Alq₃(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BAlq 및 SAlq로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <37> 발광층(121c)은 적색, 녹색, 청색 및 백색을 발광하는 물질을 포함할 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다.
- <38> 발광층(121c)이 적색인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl))를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)₃(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <39> 발광층(121c)이 녹색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)₃(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq₃(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <40> 발광층(121c)이 청색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F₂ppy)₂Irpic을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다. 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스틸아릴렌(DSA), PFO계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- <41> 정공수송층(121b)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4"-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <42> 정공주입층(121a)은 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(copper phthalocyanine), PEDOT(poly(3,4-ethylenedioxythiophene)), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- <43> 여기서, 본 발명은 도 2에 한정되는 것은 아니며, 전자주입층(122e), 전자수송층(122d), 정공수송층(122b) 및 정공주입층(122a) 중 적어도 어느 하나가 생략될 수도 있다.
- <44> 이상 본 발명의 제1실시예에 따른 유기전계발광표시장치는 트랜지스터가 바텀 게이트형인 것을 일례로 한다. 제1실시예에 따른 유기전계발광표시장치는 유기물로 형성된 बैं크층(120)을 모두 덮도록 버퍼층(121)이 위치함에 따라, 아웃게싱에 의한 서브 픽셀 수축 문제와 산화막 제거 공정시 बैं크층(120) 손상되는 문제를 해결할 수 있다.
- <45> <제2실시예>
- <46> 도 3은 본 발명의 제2실시예에 따른 유기전계발광표시장치의 개략적인 단면 예시도 이고, 도 4는 유기 발광다이오드의 계층 구조 예시도 이다.

- <47> 도 3을 참조하면, 기판(110) 상에 형성된 버퍼층(111) 상에는 액티브층(114)이 위치할 수 있다. 또한, 액티브층(114) 상에는 제1절연막(113)이 위치할 수 있다. 또한, 제1절연막(113) 상에는 게이트(112)가 위치할 수 있다. 또한, 게이트(112) 상에는 제2절연막(116a)이 위치할 수 있다. 또한, 제2절연막(116a) 상에는 액티브층(114)에 접촉하는 소오스(115a) 및 드레인(115b)이 위치할 수 있다. 또한, 소오스(115a) 및 드레인(115b) 상에는 제3절연막(116b)이 위치할 수 있다. 또한, 제3절연막(116b) 상에는 소오스(115a) 또는 드레인(115b)에 연결되며 애노드로 선택된 하부 전극(117)이 위치할 수 있다. 또한, 하부 전극(117) 상에는 하부 전극(117)을 노출하도록 유기물로 형성된 बैं크층(120)이 위치할 수 있다. 또한, बैं크층(120) 상에는 बैं크층(120)을 모두 덮고 하부 전극(117)을 노출하도록 무기물로 형성된 버퍼층(121)이 위치할 수 있다. 또한, 하부 전극(117) 상에는 유기 발광층(122)이 위치할 수 있다. 또한, 유기 발광층(122) 상에는 캐소드로 선택된 상부 전극(123)이 위치할 수 있다.
- <48> 한편, 유기 발광층(122)을 포함하는 유기 발광다이오드에 대해 설명하면 다음과 같다.
- <49> 도 4에 도시된 바와 같이, 유기 발광다이오드는 애노드로 선택된 하부 전극(117), 정공주입층(122a), 정공수송층(122b), 발광층(122c) 전자 수송층(122d), 전자주입층(121e) 및 캐소드로 선택된 상부 전극(123)을 포함할 수 있다.
- <50> 여기서, 본 발명은 도 4에 한정되는 것은 아니며, 정공주입층(122a), 정공수송층(122b), 전자 수송층(122d) 및 전자주입층(122e) 중 적어도 어느 하나가 생략될 수도 있다.
- <51> 이상 본 발명의 제2실시예에 따른 유기전계발광표시장치는 트랜지스터가 탑 게이트형인 것을 일례로 한다. 제2 실시예에 따른 유기전계발광표시장치 또한 유기물로 형성된 बैं크층(120)을 모두 덮도록 버퍼층(121)이 위치할 수 있다.
- <52> 이와 같이 बैं크층(120) 상에 무기물로 형성된 버퍼층(121)을 형성하면, 유기물로 형성된 बैं크층(120)으로부터 아웃게싱(out gassing) 등에 의해 서브 픽셀이 수축하는 문제를 해결할 수 있다.
- <53> 이하, 도 5를 참조하여 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법에 대해 설명한다.
- <54> 도 5는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법 흐름도이고, 도 6은 산화공정을 설명하기 위한 도면이다.
- <55> 도 1, 도 3 및 도 5를 참조하면, 본 발명의 일 실시예에 따른 유기전계발광표시장치를 제조하기 위해서는 기판(110) 상에 게이트(112), 소오스(115a) 및 드레인(115b)을 포함하는 트랜지스터 형성 단계(S101)를 실시한다.
- <56> 트랜지스터 형성 단계(S101)에 의해 형성된 트랜지스터는 도 1에 도시된 바텀 게이트형 또는 도 3에 도시된 탑 게이트형 중 하나로 형성할 수 있다. 트랜지스터는 앞서, 도 1 또는 도 3을 참조하여 설명한 바와 같이 버퍼층(111), 제1절연막(113), 제2절연막(116a), 제3절연막(116b) 및 실드(shield) 금속(118)을 포함할 수 있으나 이에 한정되지 않는다.
- <57> 다음, 트랜지스터 상에 소오스(115a) 또는 드레인(115b)에 연결되는 하부 전극(117)을 형성하는 단계(S102)를 실시한다. 하부 전극(117)은 캐소드 또는 애노드로 선택될 수 있다.
- <58> 다음, 하부 전극(117) 상에 하부 전극(117)을 노출하도록 बैं크층(120)을 형성하는 단계(S103)를 실시한다. बैं크층(120)은 유기물로 형성될 수 있다.
- <59> 다음, बैं크층(120) 상에 बैं크층(120)을 덮고 하부 전극(117)을 노출하도록 버퍼층(121)을 형성하는 단계(S104)를 실시한다. 버퍼층(121)은 무기물로 형성될 수 있다.
- <60> 이와 같이 बैं크층(120) 상에 무기물로 형성된 버퍼층(121)을 형성하면, 유기물로 형성된 बैं크층(120)으로부터 아웃게싱(out gassing) 등에 의해 서브 픽셀이 수축하는 문제를 해결할 수 있다.
- <61> 한편, 하부 전극(117)이 캐소드로 선택된 경우, 도 6과 같이 하부 전극(117) 상에 산화막(117b)이 형성될 수 있다. 이와 같이 하부 전극(117)이 캐소드인 경우, 버퍼층(121)을 형성하는 단계(S104) 이후 하부 전극(117)의 표면에 형성된 산화막(117b)을 제거하는 단계(S105)를 선택적으로 실시할 수 있다.
- <62> 산화막 제거 단계(S105)는 하부 전극(117)이 알루미늄 등과 같이 산화에 약한 재료로 형성된 경우, 스퍼터 에칭(S/E)을 실시하여 하부 전극(117) 상에 위치하는 산화막(117b)을 제거하는 것이다. 이와 같이 산화막을 제거하는 공정을 실시할 때, 버퍼층(121)은 산화 공정에 의해 बैं크층(120)이 손상되는 문제를 방지할 수 있다.
- <63> 다음, 하부 전극(117) 상에 유기 발광층(122)을 형성하는 단계(S106)를 실시한다. 유기 발광층(122)은 서브 픽

셀에 따라 적색, 녹색 및 청색을 발광할 수 있도록 인광 또는 형광 물질로 형성할 수 있다.

<64> 다음, 유기 발광층(122) 상에 상부 전극(123)을 형성하는 단계(S108)를 실시한다. 상부 전극(123)은 하부 전극(117)에 따라 애노드 또는 캐소드로 형성할 수 있다.

<65> 이상 본 발명의 각 실시예는 서브 픽셀의 발광영역을 정의하도록 유기물로 형성된 बैं크층으로부터 발생하는 아웃게싱에 의해 서브 픽셀이 수축하는 문제를 해결하기 위해 बैं크층을 모두 덮는 버퍼층을 형성하여 소자의 수명과 신뢰성을 향상시킬 수 있는 유기전계발광표시장치를 제공하는 효과가 있다. 또한, 본 발명에 의하면 상기 버퍼층은 하부 전극이 산화되는 재료로 형성된 경우 하부 전극 상에 위치하는 산화막을 제거할 때, बैं크층이 손상되는 것을 방지할 수 있는 보호막 역할을 할 수 있는 효과가 있다.

<66> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

<67> 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 단면 예시도.

<68> 도 2는 유기 발광다이오드의 계층 구조 예시도.

<69> 도 3은 본 발명의 제2실시예에 따른 유기전계발광표시장치의 개략적인 단면 예시도.

<70> 도 4는 유기 발광다이오드의 계층 구조 예시도.

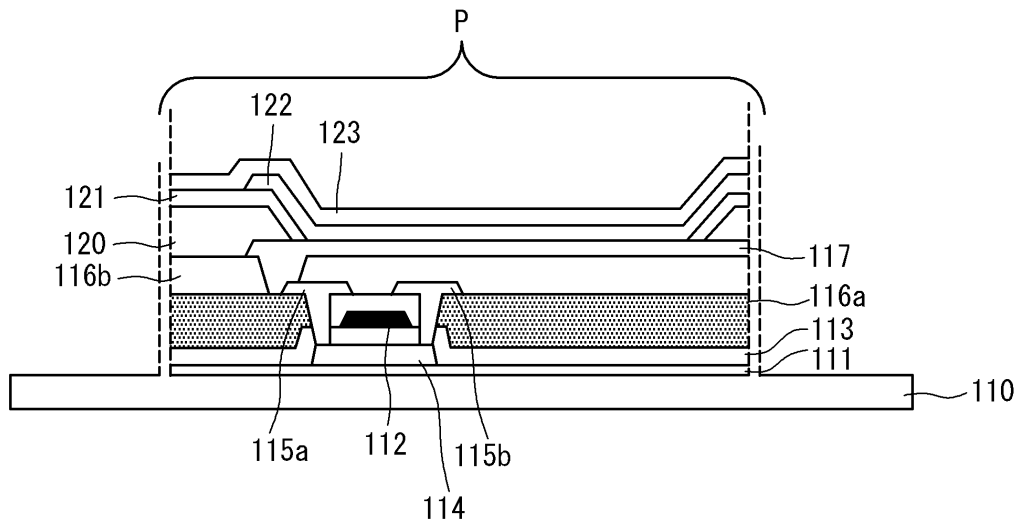
<71> 도 5는 본 발명의 일 실시예에 따른 유기전계발광표시장치의 제조방법 흐름도.

<72> 도 6은 산화공정을 설명하기 위한 도면.

<73> <도면의 주요 부분에 관한 부호의 설명>

<74>	110: 기판	112: 게이트
<75>	113: 제1절연막	114: 액티브층
<76>	115a: 소오스	115b: 드레인
<77>	116a: 제2절연막	116b: 제3절연막
<78>	117: 하부 전극	120: बैं크층
<79>	121: 버퍼층	122: 유기 발광층
<80>	123: 상부 전극	

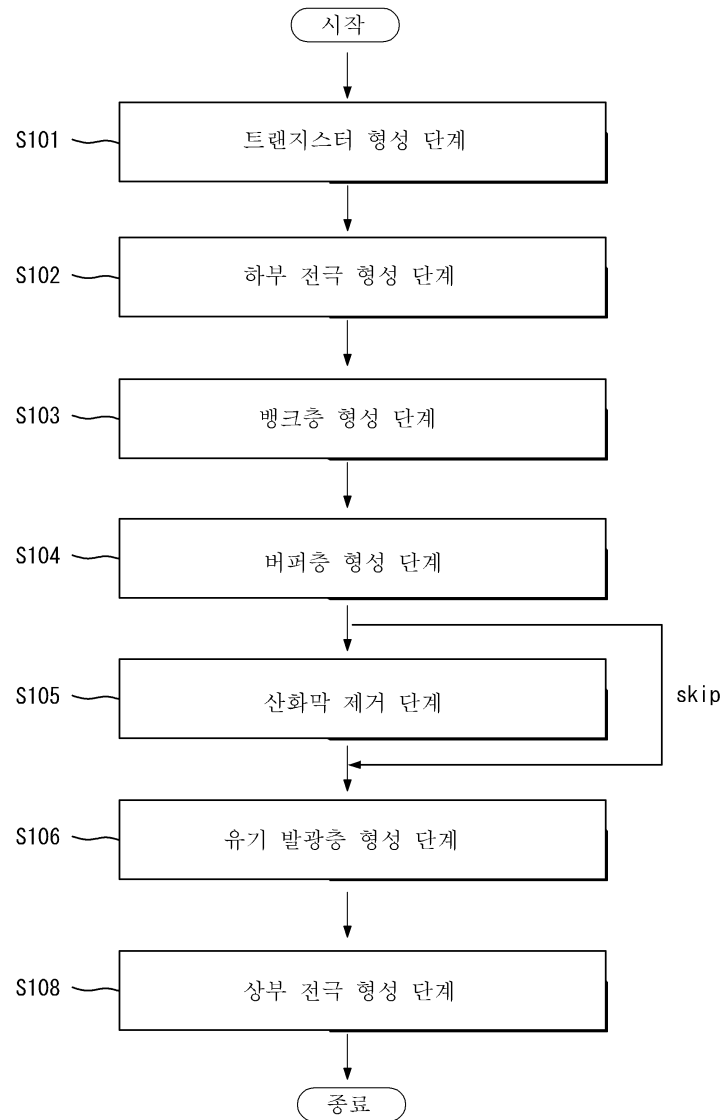
도면3



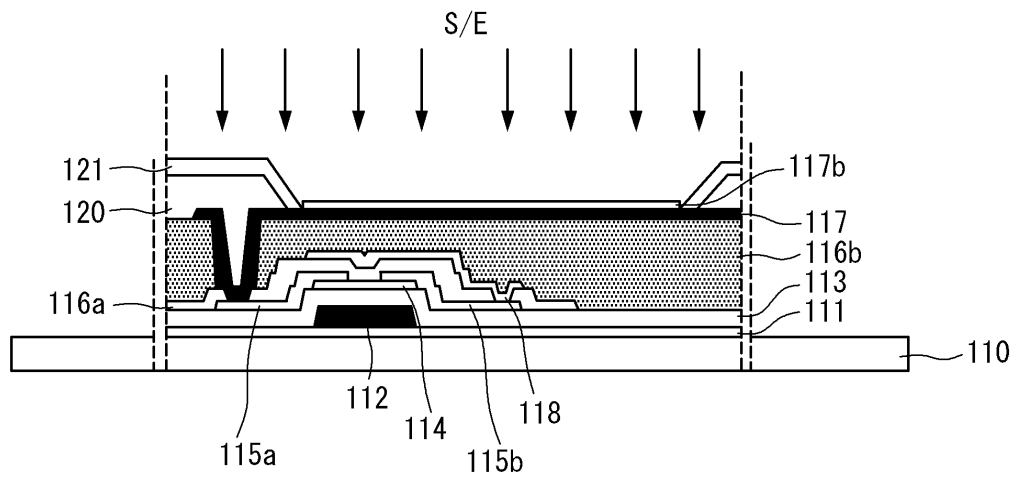
도면4



도면5



도면6



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020100006465A	公开(公告)日	2010-01-19
申请号	KR1020080066699	申请日	2008-07-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YANG HEE SEOK 양희석 LEE JUNG HWAN 이정환		
发明人	양희석 이정환		
IPC分类号	H05B33/26 H05B33/22 H01L51/50		
CPC分类号	H01L21/02304 H01L27/3246 H01L31/0264 H01L2924/1307		
外部链接	Espacenet		

摘要(译)

本发明提供一种有机电致发光显示装置，包括晶体管，底电极，堤层，覆盖堤层的缓冲层，暴露底电极，位于底电极表面的有机发光层，以及上电极位于表面上的包括栅极的有机发光层，以及位于基板表面上的源极和漏极。底部电极位于晶体管的表面上并连接到晶体管的源极或漏极。堤层位于底部电极的表面上并暴露底部电极。有机电致发光显示装置，缓冲层和除气。

