



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0006107
(43) 공개일자 2010년01월18일

(51) Int. Cl.

H05B 33/26 (2006.01) H05B 33/10 (2006.01)
H01L 51/50 (2006.01)

(21) 출원번호 10-2009-0022655

(22) 출원일자 2009년03월17일

심사청구일자 2009년03월17일

(30) 우선권주장

12/401,465 2009년03월10일 미국(US)

61/079,023 2008년07월08일 미국(US)

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

송명원

경기도 수원시 영통구 신동 575번지

(74) 대리인

신영무

전체 청구항 수 : 총 15 항

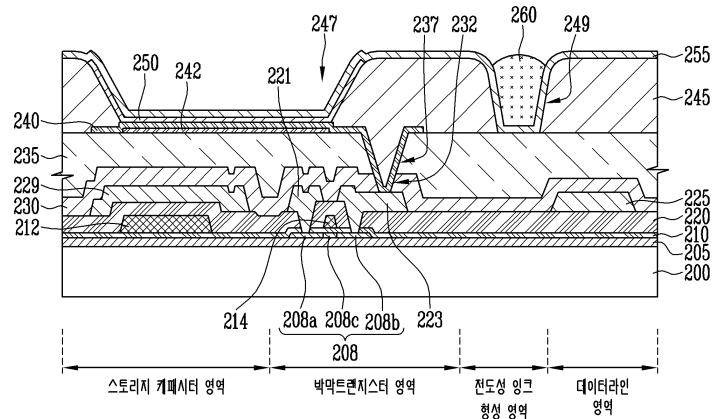
(54) 유기전계 발광 표시장치 및 그 제조방법

(57) 요약

본 발명은 각 화소와 화소 사이 간격에 위치한 캐소드 전극 상에 전도성 잉크 물질이 도포됨으로써, 캐소드 전극의 저항을 낮추도록 하는 유기전계 발광 표시장치 및 그 제조방법을 제공함에 그 목적이 있다.

상기 목적을 달성하기 위하여 본 발명의 실시예에 의한 유기전계 발광 표시장치는, 기판 상에 형성된 화소 정의막과; 상기 화소 정의막의 비발광 영역에 위치한 오목부와; 상기 화소 정의막의 오목부를 포함하는 상기 기판 상에 형성된 전극과; 상기 오목부 내에 형성된 전극 상에 형성된 전도성 잉크를 포함함을 특징으로 한다.

대표도 - 도2a



특허청구의 범위

청구항 1

기관 상에 형성된 화소 정의막과;

상기 화소 정의막의 비발광 영역에 위치한 오목부와;

상기 화소 정의막의 오목부를 포함하는 상기 기관 상에 형성된 전극과;

상기 오목부 내에 형성된 전극 상에 형성된 전도성 잉크를 포함함을 특징으로 하는 유기전계발광 표시장치.

청구항 2

제 1항에 있어서,

상기 비발광 영역은 화소의 박막트랜지스터 영역과 상기 화소에 인접 배열된 데이터 라인 사이의 영역임을 특징으로 하는 유기전계 발광 표시장치.

청구항 3

제 1항에 있어서,

상기 오목부는 상기 화소정의막 하부에 위치한 평탄화막을 더 개구하여 형성됨을 특징으로 하는 유기전계 발광 표시장치.

청구항 4

제 1항에 있어서,

상기 전극은 캐소드 전극으로서 반투과 도전막으로 형성됨을 특징으로 하는 유기전계 발광 표시장치.

청구항 5

제 1항에 있어서,

상기 전도성 잉크는 저저항의 고전도성 물질로 구현됨을 특징으로 하는 유기전계 발광 표시장치.

청구항 6

기관 상에 화소 정의막이 형성되는 단계와;

상기 화소 정의막의 비발광 영역에 오목부가 형성되는 단계와;

상기 화소 정의막의 오목부를 포함하는 상기 기관 상에 전극이 형성되는 단계와;

상기 오목부 내에 형성된 전극 상에 전도성 잉크가 형성되는 단계가 포함됨을 특징으로 하는 유기전계 발광 표시장치.

청구항 7

제 6항에 있어서,

상기 비발광 영역은 화소의 박막트랜지스터 영역과 상기 화소에 인접 배열된 데이터 라인 사이의 영역임을 특징으로 하는 유기전계 발광 표시장치의 제조방법.

청구항 8

제 6항에 있어서,

상기 오목부는 상기 화소 정의막 하부에 위치한 평탄화막을 더 개구하여 형성됨을 특징으로 하는 유기전계 발광 표시장치의 제조방법.

청구항 9

제 6항에 있어서,

상기 제 2전극은 캐소드 전극으로서 반투과 도전막으로 형성됨을 특징으로 하는 유기전계 발광 표시장치의 제조 방법.

청구항 10

제 6항에 있어서,

상기 전도성 잉크는 잉크젯 프린트법을 통해 형성됨을 특징으로 하는 유기전계 발광 표시장치의 제조방법.

청구항 11

제 10항에 있어서,

상기 잉크젯 프린트법을 구현함에 있어 사용되는 용매는 비등점(boiling point)이 100℃ 미만의 물질임을 특징으로 하는 유기전계 발광 표시장치의 제조방법.

청구항 12

제 11항에 있어서,

상기 용매는 알코올, 에테르, 석유에 에테르, 벤젠, 아세르산에틸, 클로로포름 중 적어도 한 물질임을 특징으로 하는 유기전계 발광 표시장치의 제조방법.

청구항 13

다수의 발광 영역들과;

상기 다수의 발광 영역들 중 인접한 발광 영역들 사이에 위치하는 다수의 비발광 영역들과;

상기 발광 영역들 및 비발광 영역들 상에 형성되며, 상기 비발광 영역들 중에 형성된 적어도 하나의 오목부를 포함하는 캐소드 전극과;

상기 오목부 내에 형성되는 전도성 잉크를 포함하여 구성됨을 특징으로 하는 표시장치.

청구항 14

제 13항에 있어서,

상기 캐소드 전극 하부에 화소 정의막이 더 형성되고,

상기 화소 정의막은, 다수의 발광 영역 및 오목부에 대응되는 제 1굴곡 영역을 갖는 다수 화소들을 구획하며, 상기 제 1굴곡 영역의 내측 벽에 상기 캐소드 전극의 일부가 위치됨을 특징으로 하는 표시장치.

청구항 15

제 14항에 있어서,

상기 화소 정의막 하부에 평탄화막이 더 형성되고,

상기 평탄화막은 상기 오목부에 대응되는 제 2굴곡 영역을 포함하며, 상기 제 2굴곡 영역의 내측 벽에 상기 캐소드 전극의 또다른 일부가 위치됨을 특징으로 하는 표시장치.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 유기전계 발광 표시장치과 그의 제조방법에 관한 것이다.

배경 기술

- <2> 통상적으로 전계 발광 표시장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광형 디스플레이로 낮은 전압에서 구동이 가능하고, 박형화가 용이하며 광시야각, 빠른 응답속도 등 액정표지 장치에 있어서 문제점으로 지적된 결점을 해결할 수 있는 차세대 디스플레이로 주목받고 있다.
- <3> 이러한 전계 발광 표시장치는 발광층을 형성하는 물질이 무기물인가 유기물인가에 따라 무기 전계 발광 표시장치와 유기전계 발광 표시장치로 구분될 수 있다.
- <4> 한편, 유기전계 발광 표시장치는 유리나 그 밖의 투명한 절연기판에 소정 패턴의 유기막이 형성되고 이 유기막의 상하부에는 애노드 및 캐소드 전극층이 형성된다. 상기 유기막은 발광층을 포함한 유기 화합물로 이루어진다.
- <5> 상기와 같이 구성된 유기전계 발광 표시장치는 상기 애노드 및 캐소드 전극에 각각 양극 및 음극 전압이 인가됨에 따라 양극 전압이 인가된 애노드 전극으로부터 주입된 정공(hole)이 정공 수송층을 경유하여 발광층으로 이동되고, 전자는 음극전압이 인가된 캐소드 전극으로부터 전자 수송층을 경유하여 상기 발광층으로 주입된다. 이에 상기 발광층에서 전자와 홀이 재결합하여 여기자(exiton)를 생성하고, 이 여기자가 여기 상태에서 기저상태로 변화됨에 따라, 발광층의 형광성 분자가 발광함으로써 화상이 형성되는 것이다.
- <6> 도 1은 유기전계 발광 표시장치의 일반적인 화소의 구조를 나타내는 도면이다.
- <7> 도 1을 참조하면, 본 발명의 화소(4)는 유기 발광 다이오드(OLED)와, 데이터선(Dm) 및 주사선(Sn)에 접속되어 유기 발광 다이오드(OLED)의 발광여부를 제어하기 위한 화소회로(2)를 구비한다.
- <8> 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(2)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 화소회로(2)로부터 공급되는 전류에 대응하여 발광된다.
- <9> 화소회로(2)는 주사선(Sn)에 주사신호가 공급될 때 데이터선(Dm)으로 공급되는 데이터신호에 대응되어 유기 발광 다이오드(OLED)의 발광 여부를 제어한다. 이를 위해, 화소회로(2)는 제 1전원(ELVDD)과 유기 발광 다이오드(OLED) 사이에 접속된 제 2트랜지스터(M2)와, 제 2트랜지스터(M2), 데이터선(Dm) 및 주사선(Sn)의 사이에 접속되는 제 1트랜지스터(M1)와, 제 2트랜지스터(M2)의 게이트전극과 제 1전극 사이에 접속된 스토리지 커패시터(Cst)를 구비한다.
- <10> 제 1트랜지스터(M1)의 게이트전극은 주사선(Sn)에 접속되고, 제 1전극은 데이터선(Dm)에 접속된다. 그리고, 제 1트랜지스터(M1)의 제 2전극은 스토리지 커패시터의 일측단자에 접속된다. 이와 같은 제 1트랜지스터(M1)는 주사선(Sn)으로 주사신호가 공급될 때 턴온되어 데이터선(Dm)으로 공급되는 데이터신호를 스토리지 커패시터(Cst)로 공급한다. 한편, 제 1전극은 소오스전극 및 드레인전극 중 어느 하나로 설정되고, 제 2전극은 제 1전극과 다른 전극으로 설정된다. 예를 들어, 제 1전극이 소오스전극으로 설정되면 제 2전극은 드레인전극으로 설정된다.
- <11> 제 2트랜지스터(M2)의 게이트전극은 스토리지 커패시터(Cst)의 일측단자에 접속되고, 제 1전극은 스토리지 커패시터(Cst)의 다른측 단자 및 제 1전원(ELVDD)에 접속된다. 그리고, 제 2트랜지스터(M2)의 제 2전극은 유기 발광 다이오드(OLED)에 접속된다. 이와 같은 제 2트랜지스터(M2)는 스토리지 커패시터(Cst)에 저장된 전압에 대응하여 유기 발광 다이오드(OLED)의 발광 여부를 제어한다. 즉, 상기 제 2트랜지스터(M2)는 스토리지 커패시터(Cst)에 데이터 신호에 해당하는 소정의 전압이 충전되면 이에 대응하는 전류를 상기 유기 발광 다이오드(OLED)에 흐르도록 하여 이를 발광시키는 것이다.
- <12> 유기전계 발광 표시장치는 빛이 출사되는 방향에 따라 전면 발광(top emission)과 후면 발광(bottom emission) 방식으로 구분될 수 있는데, 최근 평판표시장치가 대면적화되는 추세에 따라 전면발광 방식이 채용이 더 선호되고 있다.
- <13> 이러한 전면 발광 방식의 유기전계 발광 표시장치의 경우 상기 유기막의 하부에는 애노드 전극이 형성되고, 빛이 투과되는 유기막의 상부에는 캐소드 전극이 형성된다.
- <14> 또한, 상기 캐소드 전극은 반투과막으로 구현될 수 있으며, 전면 발광 방식의 경우 낮은 일 함수(work function) 및 반투과 특성을 만족하는 캐소드 전극이 필요하다.
- <15> 이에 따라 상기 반투과 구현을 위하여 상기 캐소드 전극은 얇게 형성되어야 하는데, 이 경우 상기 캐소드 전극은 높은 저항을 갖게 되는 단점이 있다.
- <16> 특히, 유기전계 발광 표시장치와 같이 전류 구동으로 동작하는 경우, 라인 및/또는 전극의 저항에 의해 전압 강

하(IR drop)가 발생되는데, 상기 얇은 캐소드 전극을 갖는 전면발광 방식의 유기전계 발광 표시장치의 경우 상기 캐소드 전극의 고 저항에 의해 전압 강하 문제가 심각하게 대두되어 디스플레이를 제대로 구현할 수 없게 된다.

<17> 즉, 고 저항의 캐소드 전극을 갖는 경우 패널 내부에 휘도 불균일이 심화되고, 특히 대면적 유기전계 발광 표시장치에 있어서 패널 중심부와 외곽부 간의 전압 강하(IR drop)가 발생됨에 의해 고정세 구현시 화소당 고휘도 발광을 위한 전류 주입에도 한계가 있다.

발명의 내용

해결 하고자하는 과제

<18> 본 발명은 각 화소와 화소 사이 간격에 위치한 캐소드 전극 상에 전도성 잉크 물질이 도포됨으로써, 캐소드 전극의 저항을 낮추도록 하는 유기전계 발광 표시장치 및 그 제조방법을 제공함에 그 목적이 있다.

과제 해결수단

<19> 상기 목적을 달성하기 위하여 본 발명의 실시예에 의한 유기전계 발광 표시장치는, 기판 상에 형성된 화소 정의막과; 상기 화소 정의막의 비발광 영역에 위치한 오목부와; 상기 화소 정의막의 오목부를 포함하는 상기 기판 상에 형성된 전극과; 상기 오목부 내에 형성된 전극 상에 형성된 전도성 잉크를 포함함을 특징으로 한다.

<20> 이 때, 상기 비발광 영역은 화소의 박막트랜지스터 영역과 상기 화소에 인접 배열된 데이터 라인 사이의 영역이며, 상기 오목부는 상기 화소정의막 하부에 위치한 평탄화막을 더 개구하여 형성됨을 특징으로 한다.

<21> 또한, 상기 전극은 캐소드 전극으로서 반투과 도전막으로 형성되고, 상기 전도성 잉크는 저저항의 고전도성 물질로 구현됨을 특징으로 한다.

<22> 또한, 본 발명의 실시예에 의한 유기전계 발광 표시장치의 제조방법은, 기판 상에 화소 정의막이 형성되는 단계와; 상기 화소 정의막의 비발광 영역에 오목부가 형성되는 단계와; 상기 화소 정의막의 오목부를 포함하는 상기 기판 상에 전극이 형성되는 단계와; 상기 오목부 내에 형성된 전극 상에 전도성 잉크가 형성되는 단계가 포함됨을 특징으로 한다.

<23> 이 때, 상기 비발광 영역은 화소의 박막트랜지스터 영역과 상기 화소에 인접 배열된 데이터 라인 사이의 영역이고, 상기 오목부는 상기 화소 정의막 하부에 위치한 평탄화막을 더 개구하여 형성됨을 특징으로 한다.

<24> 또한, 상기 제 2전극은 캐소드 전극으로서 반투과 도전막으로 형성되고, 상기 전도성 잉크는 잉크젯 프린트법을 통해 형성되며, 상기 잉크젯 프린트법을 구현함에 있어 사용되는 용매는 비등점(boiling point)이 100℃ 미만의 물질이고, 상기 용매는 알코올, 에테르, 석유에 에테르, 벤젠, 아세트산에틸, 클로로포름 중 적어도 한 물질임을 특징으로 한다.

<25> 또한, 본 발명의 실시예에 의한 표시장치는, 다수의 발광 영역들과; 상기 다수의 발광 영역들 중 인접한 발광 영역들 사이에 위치하는 다수의 비발광 영역들과; 상기 발광 영역들 및 비발광 영역들 상에 형성되며, 상기 비발광 영역들 중에 형성된 적어도 하나의 오목부를 포함하는 캐소드 전극과; 상기 오목부 내에 형성되는 전도성 잉크를 포함하여 구성됨을 특징으로 한다.

<26> 여기서, 상기 캐소드 전극 하부에 화소 정의막이 더 형성되고, 상기 화소 정의막은, 다수의 발광 영역 및 오목부에 대응되는 제 1굴곡 영역을 갖는 다수 화소들을 구획하며, 상기 제 1굴곡 영역의 내측 벽에 상기 캐소드 전극의 일부가 위치됨을 특징으로 한다.

<27> 또한, 상기 화소 정의막 하부에 평탄화막이 더 형성되고, 상기 평탄화막은 상기 오목부에 대응되는 제 2굴곡 영역을 포함하며, 상기 제 2굴곡 영역의 내측 벽에 상기 캐소드 전극의 또다른 일부가 위치됨을 특징으로 한다.

효 과

<28> 이와 같은 본 발명에 의하면, 각 화소와 화소 사이 간격에 위치한 캐소드 전극 상에 전도성 잉크 물질이 도포되어 캐소드 전극의 저항을 낮춤으로써, 상기 캐소드 전극의 전압 강하(IR drop) 문제를 극복하여, 이에 따라 고정세 유기전계 발광 표시장치의 전류밀도 증가에 따른 휘도 개선이 가능하며, 상기 IR drop 감소에 따른 발열량 감소로 인해 EL 소자 수명 증가 및 기구 안정성이 향상되는 장점이 있다.

발명의 실시를 위한 구체적인 내용

- <29> 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 보다 상세히 설명하도록 한다.
- <30> 도 2a 및 도 2b는 본 발명의 실시예에 의한 유기전계 발광 표시장치의 단면도이다.
- <31> 단, 도 2a 및 도 2b는 유기전계 발광 표시장치 중 스토리지 캐패시터 영역 및 박막트랜지스터 영역을 포함하는 화소 영역 및 상기 화소 영역에 인접하여 배열된 데이터 라인 영역에 대한 단면도이다.
- <32> 본 발명의 실시예의 경우 고 저항의 캐소드 전극의 저항을 낮추기 위해 상기 박막트랜지스터 영역과 데이터 라인 영역 사이에 전도성 잉크 형성 영역이 더 구비되며, 상기 전도성 잉크 형성 영역은 오목한 형상으로 구현되어 상기 영역에 형성된 캐소드 전극(255) 상부에 저저항 특성의 전도성 잉크(260)가 잉크젯 프린트법으로 형성됨을 특징으로 한다.
- <33> 즉, 상기 전도성 잉크 형성 영역은 비 발광 영역으로서 각 화소와 화소 사이에 구비되는 것으로, 상기 영역에 형성된 화소정의막(PDL)(245) 및/또는 평탄화층(235)이 식각되어 오목한 형상(concave shape)으로 구현된다.
- <34> 이에 상기 오목한 형상 내에 캐소드 전극(255)이 형성되면, 상기 오목한 형상은 추후 전도성 잉크(260)가 도포되는 가이드 라인으로서의 역할을 하게 되며, 상기 영역에 저저항 특성의 전도성 잉크(260)가 도포됨으로써 캐소드 전극(255)의 저항이 감소되는 것이다.
- <35> 도 2a를 참조하면, 먼저 기판(200) 상에 버퍼층(205)이 형성되어 있다. 이 때, 상기 기판(200)은 유리, 플라스틱, 석영, 실리콘 또는 금속 기판일 수 있으며, 상기 버퍼층(205)은 실리콘 산화막(SiO_2), 실리콘 질화막(SiNx), 실리콘 산질화막(SiO_2Nx) 또는 이들의 다중층일 수 있다.
- <36> 상기 버퍼층(205) 상에 반도체층(208) 패턴이 형성되며, 이는 도 2a에 도시된 바와 같이 박막 트랜지스터 영역에 형성된다. 상기 반도체층(208)은 비정질 실리콘막(a-Si) 또는 비정질 실리콘막을 결정화한 다결정 실리콘막(poly-Si)일 수 있다. 바람직하게는 상기 반도체층(208)은 높은 전하 이동도를 갖는 다결정 실리콘막이다.
- <37> 또한, 상기 반도체층(208)이 포함된 기판 전면에는 게이트 절연막(210)을 형성한다. 상기 게이트 절연막(210)은 실리콘 산화막(SiO_2), 실리콘 질화막(SiNx), 실리콘 산질화막(SiO_2Nx) 또는 이들의 다중층일 수 있다.
- <38> 상기 게이트 절연막(210) 상의 스토리지 커패시터 영역에는 스토리지 커패시터(Cst)의 제 1 전극(212)을 형성하고, 박막 트랜지스터 영역에는 상기 반도체층(208)과 중첩하는 게이트 전극(214)을 형성한다. 이때, 상기 제 1 전극(212)과 게이트 전극(214)을 형성함과 동시에 스캔라인들(미도시)을 형성할 수 있다.
- <39> 이어서, 상기 게이트 전극(214)을 마스크로 하여 박막 트랜지스터 영역의 상기 반도체층(208)에 도전성 불순물(n^+ 이온 또는 p^+ 이온)을 주입하여 상기 반도체층(208) 상의 게이트 전극(214)과 중첩되지 않는 영역에 소오스/드레인 영역(208a/208b)을 형성한다. 이때, 상기 소오스/드레인 영역(208a/208b) 사이에 채널영역(208c)이 정의된다.
- <40> 또한, 상기 제 1 전극(212) 및 게이트 전극(214) 상의 기판 전면에 층간 절연막(220)을 형성하며, 상기 층간 절연막(220) 및 상기 게이트절연막(210) 내에 반도체층(208)을 노출시키는 콘택홀을 형성한다.
- <41> 상기 콘택홀이 형성된 기판 상에 도전막을 적층한 후, 이를 패터닝하여 박막 트랜지스터 영역에 소오스/드레인 전극(221/223)을 형성하고, 데이터라인 영역에 데이터라인(225)을 형성하며, 스토리지 커패시터 영역에는 상기 제 1전극(212)과 중첩되는 영역에 제 2 전극(229)을 형성한다.
- <42> 여기서, 박막 트랜지스터 영역의 상기 반도체층(208), 게이트 절연막(210), 게이트 전극(214), 소오스 전극(221) 및 드레인 전극(223)은 박막 트랜지스터를 형성한다. 상기 박막 트랜지스터는 일반적으로 화소 내에서 구동전류를 생성하는 구동 트랜지스터(도 1의 M2) 또는 EL소자로 생성된 구동전류를 공급하기 위한 발광 제어 트랜지스터일 수 있다.
- <43> 그리고, 상기 스토리지 커패시터 영역의 상기 제 1 전극(212), 층간 절연막(220) 및 제 2 전극(229)의 적층구조는 스토리지 커패시터(Cst)를 형성된다.
- <44> 이후, 상기 도전막으로 패터닝된 소스, 드레인 전극 및 데이터 라인, 제 2전극(221, 223, 225, 229)을 포함한 기판 전면 상에 패시베이션막(230)을 형성한다. 상기 패시베이션막(230)은 실리콘 산화막(SiO_2), 실리콘 질화막(SiNx) 또는 이들의 다중층으로 형성할 수 있다. 바람직하게는 상기 패시베이션막(230)은 기체 및 수분을 효과적으로 차단하여 하부의 박막트랜지스터를 보호할 수 있고, 수소를 풍부하게 함유하여 상기 다결정 실리콘막의

결정립 경계(grain boundary)에 존재하는 불완전 결합을 보호할 수 있는 실리콘 질화막(SiNx)이다.

- <45> 그 다음, 상기 패시베이션막(230)내에 상기 박막 트랜지스터의 드레인 전극(223)을 노출시키는 제 1 비아홀(232)을 형성하며, 상기 패시베이션막(230) 상에 하부 단차를 완화할 수 있는 유기막으로 이루어진 평탄화막(235)을 형성한다. 상기 평탄화막(235)은 BCB(benzocyclobutene)막, 폴리이미드막 또는 폴리아크릴막일 수 있다. 상기 평탄화막(235)상의 박막 트랜지스터 영역 내에 박막 트랜지스터의 드레인 전극(223)을 노출시키는 제 2비아홀(237)을 형성한다.
- <46> 상기 제 2비아홀(237)이 형성된 상기 평탄화막(235) 상부 영역 중 상기 스토리지 커패시터 영역과 박막 트랜지스터 영역에 대해 제 1전극(240)을 형성한다. 상기 제 1전극(240)은 상기 박막 트랜지스터 영역의 제 2비아홀(237) 내에 노출된 드레인 전극(223)에 접속된다.
- <47> 한편, 도 2a에 도시된 화소의 경우 전면발광이기 때문에 상기 제 1전극(240)은 애노드 전극으로서의 역할을 수행하며, 광반사 도전막을 사용하여 형성할 수 있다. 상기 광반사 도전막은 일함수가 높은 Ag, Al, Ni, Pt, Pd 또는 이들의 합금막이거나, 일함수가 낮은 Mg, Ca, Al, Ag, Ba 또는 이들의 합금막일 수 있다. 이와는 달리, 상기 제 1전극(240)을 형성하기 전에 상기 제 1전극(240) 하부에 반사막 패턴(242)을 더 형성하고, 상기 제 1전극(240)은 광투과 도전막을 사용하여 형성할 수 있다. 상기 광투과 도전막은 ITO(Indium Tin Oxide)막 또는 IZO(Indium Zinc Oxide)막일 수 있다. 상기 반사막 패턴(242)은 60% 이상의 반사율을 갖는 것이 바람직하며, 나아가, 상기 반사막 패턴(242)은 알루미늄(Al), 알루미늄 합금, 은(Ag), 은 합금 또는 이들의 합금막일 수 있다. 이러한 반사막 패턴(242)은 상기 비아홀(237)로부터 소정 간격 이격되도록 형성할 수 있다.
- <48> 또한, 상기 제 1전극(240)은 ITO막 또는 IZO막으로 구현될 수도 있고, 빛을 투과시킬 수 있을 정도의 얇은 두께를 갖는 Mg, Ca, Al, Ag, Ba 또는 이들의 합금막으로 구현될 수도 있다.
- <49> 다음, 상기 제 1전극(240)상의 기관 전면에 화소정의막(Pixel Defining Layer: PDL, 245)을 형성한다. 상기 화소정의막(245)은 BCB(benzocyclobutene), 아크릴계 포토레지스트, 페놀계 포토레지스트 또는 이미드계 포토레지스트를 사용하여 형성할 수 있다.
- <50> 상기 화소정의막(245) 내에 에칭 등의 방법을 이용하여 상기 제 1전극(240)의 적어도 일부영역(발광영역)을 노출시키는 개구부(247) 및 전도성 잉크 형성 영역을 구현하기 위하여 에칭 등의 방법을 통해 상기 박막트랜지스터 영역 및 데이터 라인 영역 사이(비발광 영역의 일부)의 화소정의막(245)을 개구하는 오목부(recess)(249)를 형성한다.
- <51> 상기 오목부(249)가 형성된 영역은 추후 언급되는 전도성 잉크가 형성되는 영역이 된다. 또한, 도 2b에 도시된 바와 같이 오목부(249')는 보다 깊은 오목 형상의 골을 형성하기 위해 상기 화소정의막(245) 외에 상기 평탄화막(235)을 더 노출시키도록 형성될 수도 있다.
- <52> 즉, 상기 오목부(249, 249')는 추후 전도성 잉크(260)가 도포되는 가이드 라인으로서의 역할을 하게 되며, 상기 영역에 저저항 특성의 전도성 잉크(260)가 도포됨으로써 캐소드 전극의 저항이 감소되는 것이다.
- <53> 상기 개구부(247)내에 노출된 제 1전극(240) 상에는 유기발광층(250)이 형성된다. 상기 유기발광층(250)은 진공 증착법, 잉크젯 프린트법 또는 레이저 열전사법을 사용하여 형성될 수 있다. 나아가, 상기 유기발광층(250)의 상부 또는 하부에 정공주입층, 정공수송층, 정공억제층, 전자수송층 또는 전자주입층이 형성될 수 있다.
- <54> 이어서, 상기 유기발광층(250)과 상기 화소정의막(245) 상을 포함한 기관 전면에 제 2전극(255)이 형성된다. 상기 제 2전극(255)은 캐소드 전극으로서의 역할을 수행하며, 반투과 도전막으로 형성하는 것이 바람직하다. 상기 반투과 도전막은 ITO막 또는 IZO막이거나, 빛을 투과시킬 수 있을 정도의 얇은 두께를 갖는 Mg, Ca, Al, Ag, Ba 또는 이들의 합금막일 수 있다.
- <55> 이러한 상기 제 2전극(255)은 기관 전면에 형성되므로, 상기 오목부(249, 249')에 대해서도 형성된다.
- <56> 전면 발광 방식의 경우 낮은 일 함수(work function) 및 반투과 특성을 만족하는 제 2전극(255)(캐소드 전극)이 필요하며, 이에 따라 상기 반투과 구현을 위하여 상기 캐소드 전극(255)은 얇게 형성되어야 하는데, 이 경우 상기 캐소드 전극은 높은 저항을 갖게 되는 단점이 있다.
- <57> 본 발명의 실시예는 이를 극복하기 위해 상기 박막트랜지스터 영역과 데이터 라인 영역 사이 즉, 각 화소 사이의 비발광 영역에 오목한 형상으로 구현되는 전도성 잉크 형성 영역이 더 구비되며, 상기 영역에 형성된 캐소드 전극(255) 상부에 저저항 특성의 전도성 잉크(260)가 잉크젯 프린트법으로 형성됨으로써, 캐소드 전극(255)의

저항을 낮출 수 있게 되는 것이다.

- <58> 도 2a 및 도 2b에 도시된 실시예의 경우에는 상기 전도성 잉크 형성 영역이 박막트랜지스터 영역과 데이터 라인 영역 사이에 형성되는 것으로 도시되어 있으나, 이는 하나의 실시예에 불과하며, 각 화소 사이의 비발광 영역에 형성되는 것으로 상기 데이터 라인 영역과 일부 또는 전부 중첩되도록 형성될 수도 있다.
- <59> 도 3a 내지 도 3d는 본 발명의 실시예에 의한 유기전계 발광 표시장치의 제조 공정을 나타내는 단면도이다.
- <60> 단, 본 발명의 특징은 앞서 언급한 바와 같이 각 화소 사이의 비발광영역에 형성되는 전도성 잉크 형성영역에 있으므로, 설명의 편의 상 도 3에서는 상기 전도성 잉크 형성 영역에서의 제조 공정만을 설명하도록 한다.
- <61> 먼저 도 3a에 도시된 바와 같이 버퍼층(305)이 형성된 제 1기관(300) 상에 게이트 절연막(310), 층간 절연막(320), 패시베이션막(330), 평탄화막(335), 화소정의막(345)가 순차적으로 형성된다.
- <62> 상기 평탄화막(335)은 BCB(benzocyclobutene)막, 폴리이미드막 또는 폴리아크릴막으로 구현될 수 있으며, 상기 화소정의막(345)은 BCB(benzocyclobutene), 아크릴계 포토레지스트, 페놀계 포토레지스트 또는 이미드계 포토레지스트를 사용하여 형성할 수 있다.
- <63> 다음으로 도 3b를 참조하면, 상기 화소정의막(345)에 대한 식각 공정이 수행되어 상기 화소정의막(345)의 일부 영역에 오목부(349)가 형성된다.
- <64> 상기 오목부(349)가 형성된 영역은 추후 언급되는 전도성 잉크가 형성되는 영역이 되며, 이 때, 상기 오목부(349)는 앞서 도 2b에 도시된 바와 같이 보다 깊은 오목 형상의 골을 형성하기 위해 상기 화소정의막(345) 외에 상기 평탄화막(335)을 더 노출시키도록 형성될 수도 있다.
- <65> 즉, 상기 오목부(349)는 추후 전도성 잉크(260)가 도포되는 가이드 라인으로서의 역할을 하게 되며, 상기 영역에 저저항 특성의 전도성 잉크(360)가 도포됨으로써 캐소드 전극의 저항이 감소되는 것이다.
- <66> 이후 도 3c에 도시된 바와 같이 상기 오목부(249)를 포함한 기관(200) 전면에 캐소드 전극으로서의 제 2전극(355)이 형성된다.
- <67> 전면 발광 방식의 경우 낮은 일 함수(work function) 및 반투과 특성을 만족하는 제 2전극(355)이 필요하며, 이에 따라 상기 반투과 구현을 위하여 상기 캐소드 전극(355)은 얇게 형성되어야 하는데, 이 경우 상기 캐소드 전극은 높은 저항을 갖게 되는 단점이 있다.
- <68> 이를 극복하기 위해 본 발명의 실시예는 도 3d에 도시된 바와 같이, 상기 오목부(349)에 의해 오목 형상의 골이 형성된 영역의 캐소드 전극(355) 상부에 저저항 특성의 전도성 잉크(360)가 잉크젯 프린트법으로 형성됨을 특징으로 하며, 이를 통해 캐소드 전극(355)의 저항을 낮출 수 있게 된다.
- <69> 이 때, 상기 전도성 잉크(360)는 Ag, 카본나노튜브 등의 고전도성 물질을 함유하여 도포되어야 하며, 사용되는 용매는 비등점(boiling point)이 100℃ 미만의 물질로서 제한된다. 이는 전도성 잉크의 도포 후 저온 소성을 거쳐 배선을 형성하기 위함으로, 물을 제외한 알코올, 에테르, 석유에 에테르, 벤젠, 아세트산에틸, 클로로포름 등이 용매로 적용될 수 있다.
- <70> 도 4a 내지 도 4d는 본 발명의 실시예에 의한 유기전계 발광 표시장치의 평면도로서, 전도성 잉크 형성영역의 다양한 실시예를 나타낸다. 즉, 도 4a 내지 도 4d에 도시된 각각의 실시예에서는, 제 2전극(캐소드 전극)의 저항을 낮추기 위해 오목부 내에 형성된 전도성 잉크의 형성 위치를 설명한다.
- <71> 먼저 도 4a에 도시된 실시예는 전도성 잉크 형성영역이 다수의 화소에 각각인접하여 연속적인(continuous) 형태로 구현된다. 이는 도시된 바와 같이 상기 전도성 잉크 형성영역이 수직으로 디스플레이 영역을 가로지르는 형태로서, 도 2a 및 도 2b에 도시된 실시예에 대응되는 것으로 데이터 라인 영역과 화소 영역 사이에 형성되고, 상기 데이터 라인 영역에는 중첩되지 않는다.
- <72> 도 4b는 도 4a의 실시예와 비교할 때 상기 전도성 잉크 형성영역이 상기 데이터 라인 영역에 일부 중첩되는 형태로 구현되는 점이 상이하다. 즉, 상기 전도성 잉크 형성영역은 다수의 화소에 각각 인접하여 연속적인 형태로 구현되고, 데이터 라인 영역과 일부 중첩된다.
- <73> 단, 이는 하나의 실시예로서 당업자는 이로부터 다양한 실시예들을 유추할 수 있다. 일 예로 상기 전도성 잉크 형성영역은 상기 데이터 라인 영역과 완전히 중첩되도록 형성될 수도 있으며, 수직이 아닌 수평 또는 다른 방향으로 연장되어 형성될 수도 있는 것이다.

<74> 도 4c는 전도성 잉크 형성영역이 연속적인 형태가 아닌 짧은 세그먼트(short segment) 형태로 각 화소의 길이 방향으로 다수 배치되는 형태로 구현된다. 도 4c의 실시예의 경우에는 상기 전도성 잉크 형성영역이 데이터 라인과 스캔 라인의 교차지점에 인접하여 형성되는 것으로, 상기 데이터 라인 영역에는 중첩되지 않도록 형성된다.

<75> 도 4d는 도 4c의 실시예와 비교할 때 상기 전도성 잉크 형성영역이 상기 데이터 라인 영역에 일부 중첩되는 형태로 구현되는 점이 상이하다. 즉, 상기 전도성 잉크 형성영역이 연속적인 형태가 아닌 짧은 세그먼트(short segment) 형태로 각 화소의 길이 방향으로 다수 배치되는 형태로 구현되고, 데이터 라인 영역과 일부 중첩된다.

<76> 단, 이는 하나의 실시예로서 당업자는 이로부터 다양한 실시예들을 유추할 수 있다. 일 예로 상기 전도성 잉크 형성영역은 상기 데이터 라인 영역과 완전히 중첩되도록 형성될 수도 있으며, 비발광 영역 상의 어느 영역에 형성될 수도 있는 것이다.

<77> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의하여 정하여져야만 한다.

도면의 간단한 설명

<78> 도 1은 유기전계 발광 표시장치의 일반적인 화소의 구조를 나타내는 도면이다.

<79> 도 2a 및 도 2b는 본 발명의 실시예에 의한 유기전계 발광 표시장치의 단면도이다.

<80> 도 3a 내지 도 3d는 본 발명의 실시예에 의한 유기전계 발광 표시장치의 제조 공정을 나타내는 단면도.

<81> 도 4a 내지 도 4d는 본 발명의 실시예에 의한 유기전계 발광 표시장치의 평면도이다.

<82> <도면의 주요 부분에 대한 부호의 설명>

<83> 200: 기관 210: 게이트 절연막

<84> 220: 층간 절연막 230: 패시베이션막

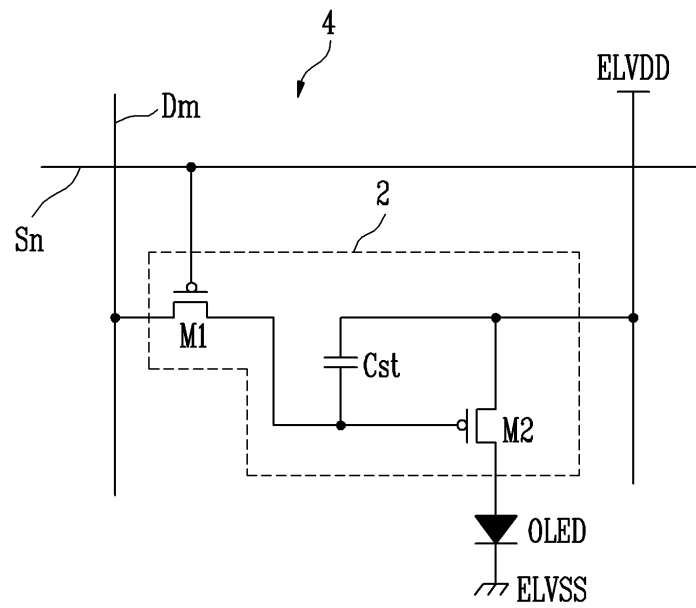
<85> 235: 평탄화막 245: 화소정의막

<86> 247: 개구부 249, 249': 오목부

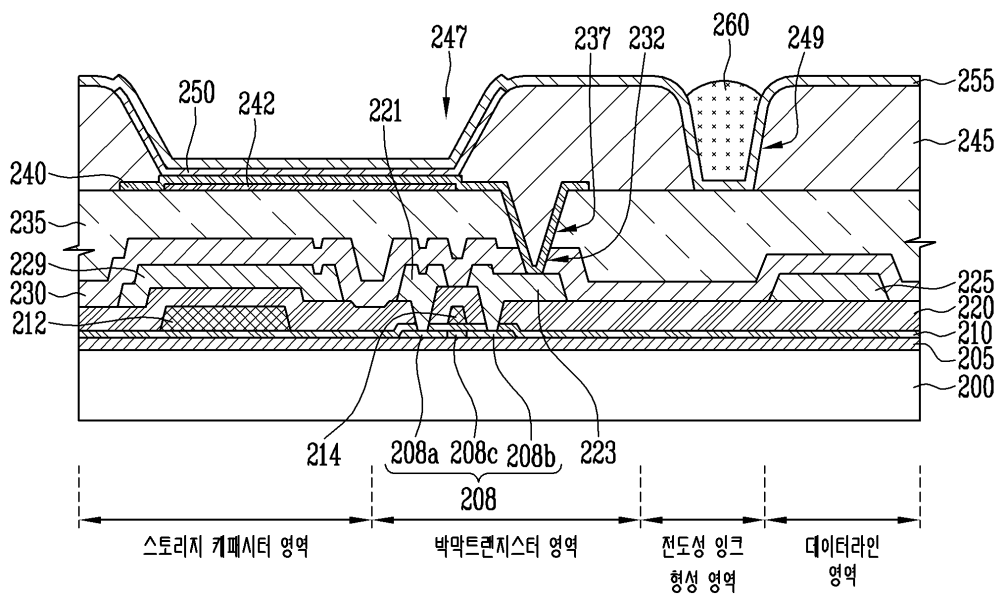
<87> 255: 제 2전극(캐소드 전극) 260: 전도성 잉크

도면

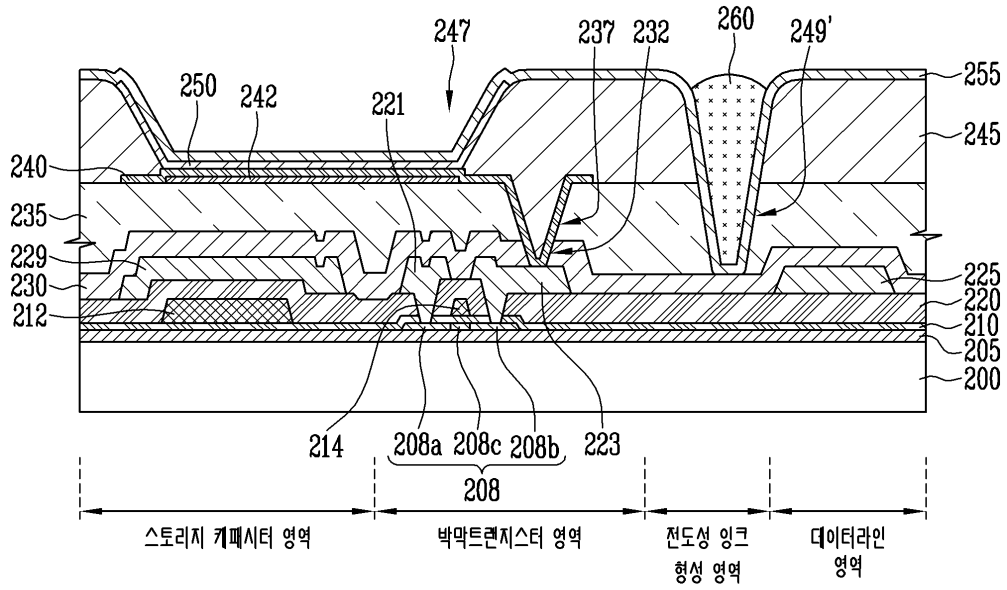
도면1



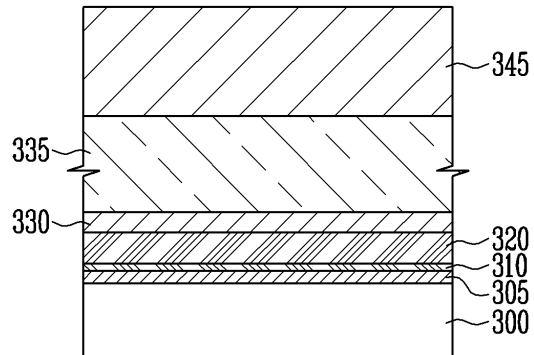
도면2a



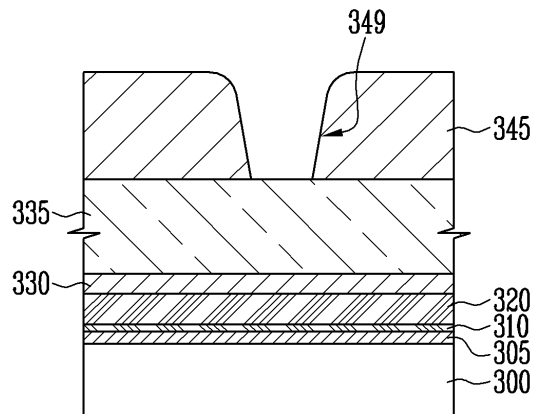
도면2b



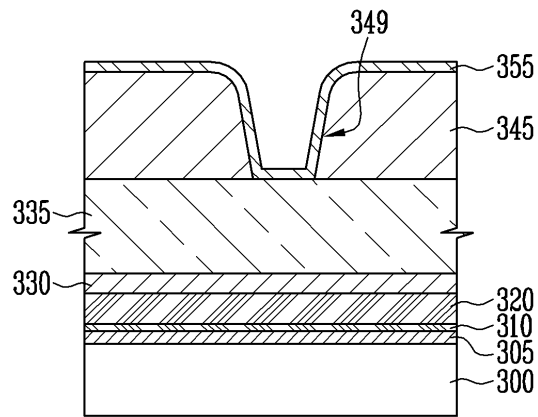
도면3a



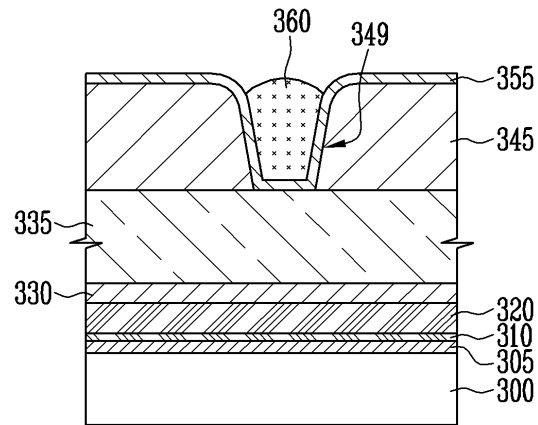
도면3b



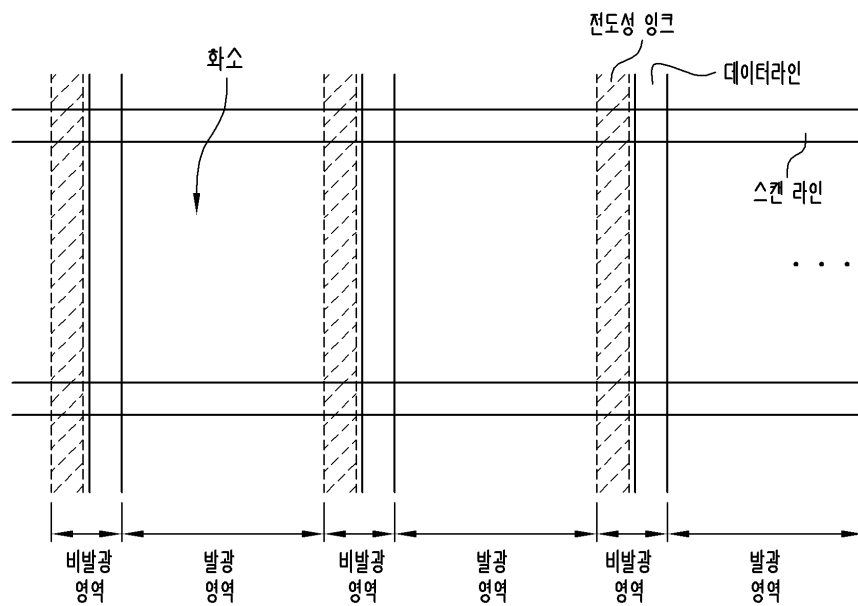
도면3c



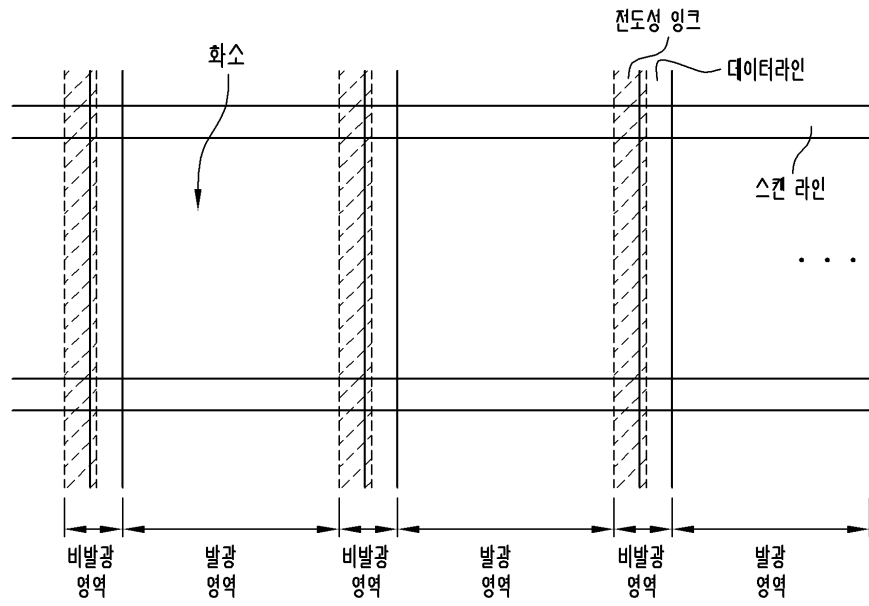
도면3d



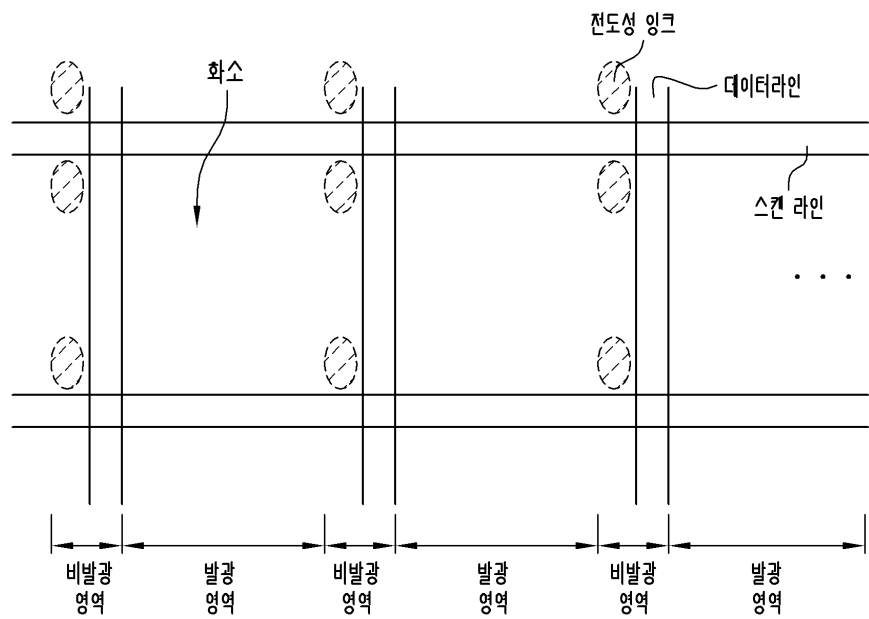
도면4a



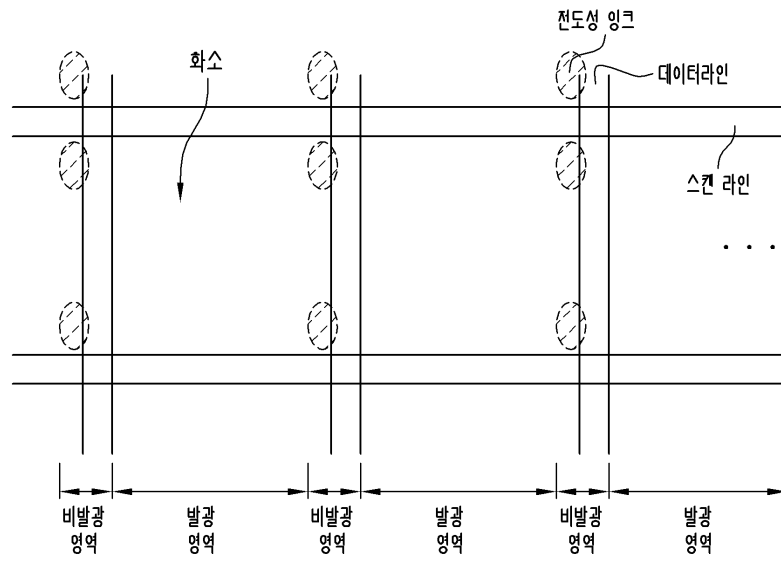
도면4b



도면4c



도면4d



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020100006107A	公开(公告)日	2010-01-18
申请号	KR1020090022655	申请日	2009-03-17
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	MYUNGWON SONG 송명원		
发明人	송명원		
IPC分类号	H05B33/26 H05B33/10 H01L51/50		
CPC分类号	H01L51/0022 H01L27/3276		
代理人(译)	SHIN , YOUNG MOO		
优先权	12/079023 2008-07-08 US 61/079023 2008-07-08 US 12/401465 2009-03-10 US		
其他公开文献	KR101152440B1		
外部链接	Espacenet		

摘要(译)

本发明的一个目的是提供一种有机电致发光显示装置及其制造方法，其通过在位于每个像素和像素之间的间隔处的阴极上施加导电墨水材料来降低阴极电阻。根据本发明的一个方面，提供了一种有机发光显示器，包括：形成在基板上的像素限定层；凹槽位于像素限定层的非发射区域中；形成在基板上的电极，包括像素限定层的凹入部分；并且在形成在凹部中的电极上形成导电墨水。

