



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0005541
(43) 공개일자 2009년01월14일

(51) Int. Cl.

H05B 33/02 (2006.01) H05B 33/26 (2006.01)

(21) 출원번호 10-2007-0068666

(22) 출원일자 2007년07월09일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

박홍기

대구 북구 동천동 950번지 화성센트럴파크아파트
208동 907호

최홍석

서울 광진구 자양3동 우성3차아파트 305동 606호

김우찬

경기 수원시 영통구 매탄1동 매탄주공4단지아파트
425동 305호

(74) 대리인

특허법인로알

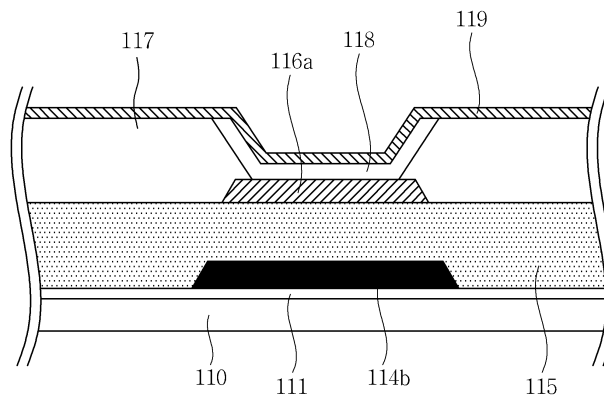
전체 청구항 수 : 총 9 항

(54) 유기전계발광표시장치

(57) 요약

본 발명은, 기판; 기판 상에 위치하며 다수의 서브 픽셀을 포함하는 표시부; 표시부의 외측에 형성된 모니터링 픽셀; 및 모니터링 픽셀 하부에 위치하는 금속층을 포함하되, 금속층의 면적은 모니터링 픽셀의 발광 영역보다 큰 유기전계발광표시장치를 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

기관;

상기 기관 상에 위치하며 다수의 서브 픽셀을 포함하는 표시부;

상기 표시부의 외측에 형성된 모니터링 픽셀; 및

상기 모니터링 픽셀 하부에 위치하는 금속층을 포함하되,

상기 금속층의 면적은 상기 모니터링 픽셀의 발광 영역보다 큰 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 금속층의 한 변의 길이는 상기 모니터링 픽셀의 발광 영역의 한 변의 길이에 10 μm 를 더한 값보다는 크고, 상기 모니터링 픽셀의 발광 영역의 한 변의 길이에 15 μm 를 더한 값의 두 배보다는 작은 유기전계발광표시장치.

청구항 3

제1항에 있어서,

상기 모니터링 픽셀은,

제1전극, 상기 제1전극 상에 위치하며 제1전극의 일부를 노출시키는 뱅크층, 상기 뱅크층에 의하여 노출된 제1전극 상에 위치하는 발광층 및 제2전극을 포함하며,

상기 모니터링 픽셀의 발광 영역은 상기 뱅크층에 의하여 노출된 제1전극 영역인 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 뱅크층은,

상기 제1전극의 일부를 덮고 나머지 일부를 노출하도록 패턴되어,

상기 제1전극의 일부를 덮는 상기 뱅크층의 상측 일부 영역이 하부에 위치하는 상기 제1전극의 내측 방향으로 경사지도록 형성된 유기전계발광표시장치.

청구항 5

제1항에 있어서,

상기 서브 픽셀은,

상기 기관 상에 위치하며, 게이트 전극, 게이트 절연막, 반도체층, 소스 전극 및 드레인 전극을 갖는 트랜지스터 및, 상기 트랜지스터와 전기적으로 연결되며, 제1전극, 발광층 및 제2전극을 갖는 유기 발광다이오드를 포함하는 유기전계발광표시장치.

청구항 6

제5항에 있어서,

상기 트랜지스터 상에는 평탄화막이 위치하는 것을 더 포함하며,

상기 평탄화막은 상기 트랜지스터의 소스 또는 드레인 전극과 대응하는 영역에 콘택홀을 구비하며, 상기 유기 발광다이오드의 제1전극은 상기 콘택홀을 통해 상기 소스 또는 드레인 전극과 전기적으로 연결되는 유기전계발광표시장치.

청구항 7

제5항에 있어서,

상기 금속층은 상기 게이트 전극과 동일한 물질인 유기전계발광표시장치.

청구항 8

제1항에 있어서,

상기 모니터링 픽셀의 발광 영역의 크기는 상기 서브 픽셀의 발광 영역의 크기와 적어도 하나 이상 동일한 유기전계발광표시장치.

청구항 9

제1항에 있어서,

상기 모니터링 픽셀의 발광 영역의 크기는 상기 서브 픽셀의 발광 영역의 크기보다 작은 유기전계발광표시장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <10> 본 발명은 유기전계발광표시장치에 관한 것이다.
- <11> 유기전계발광표시장치에 사용되는 유기전계발광소자는 기판 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.
- <12> 또한, 유기전계발광소자는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식과 배면발광(Bottom-Emission) 방식 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.
- <13> 이러한 유기전계발광소자 중 능동 매트릭스형을 이용한 유기전계발광표시장치는 표시부에 매트릭스 형태로 배치된 복수의 서브 픽셀들에 신호가 공급되면, 서브 픽셀 내부에 위치하는 트랜지스터, 커패시터 및 유기 발광다이오드가 구동하게 되어 영상을 표시할 수 있게 된다.
- <14> 그러나, 유기전계발광소자는 박막 트랜지스터, 커패시터 및 유기 발광다이오드 등의 소자들에 열화가 발생하여 구동 특성이 변하게 됨에 따라 표시품질이 저하하는 문제가 유발되었다. 그리하여 종래 유기전계발광표시장치에는 이와 같은 문제를 해결하기 위해 표시부의 외측 기판 상에 모니터링 픽셀들을 구비하고 표시부 내에 위치한 서브 픽셀들을 모니터링하여 변화된 특성을 보상하는 방법들이 다양하게 제안되었다.
- <15> 한편, 이와 같이 표시부의 외측 기판 상에 구비된 모니터링 픽셀들의 엡지 영역, 자세하게는 모니터링 픽셀들을 구성하는 투명 전극(예: 애노드)에서 빛이 외부로 새어나가는 빛샘 현상이 발생하여 이를 해결하기 위한 방안이 제시되어야 할 필요가 있다.

발명이 이루고자 하는 기술적 과제

- <16> 상술한 문제점을 해결하기 위한 본 발명의 목적은, 특정 영역에서 빛이 새는 현상을 저지하여 디스플레이 표시 품질을 향상시킬 수 있는 유기전계발광표시장치를 제공하는 것이다.

발명의 구성 및 작용

- <17> 상술한 과제를 해결하기 위한 본 발명은, 기판; 기판 상에 위치하며 다수의 서브 픽셀을 포함하는 표시부; 표시부의 외측에 형성된 모니터링 픽셀; 및 모니터링 픽셀 하부에 위치하는 금속층을 포함하되, 금속층의 면적은 모니터링 픽셀의 발광 영역보다 큰 유기전계발광표시장치를 제공한다.
- <18> 금속층의 한 변의 길이는 모니터링 픽셀의 발광 영역의 한 변의 길이에 10 μm 를 더한 값보다는 크고, 모니터링

픽셀의 발광 영역의 한 변의 길이에 15 μm 를 더한 값의 두 배보다는 작을 수 있다.

- <19> 모니터 픽셀은, 제1전극, 제1전극 상에 위치하며 제1전극의 일부를 노출시키는 बैं크층, बैं크층에 의하여 노출된 제1전극 상에 위치하는 발광층 및 제2전극을 포함하며, 모니터 픽셀의 발광 영역은 बैं크층에 의하여 노출된 제1전극 영역일 수 있다.
- <20> बैं크층은, 제1전극의 일부를 덮고 나머지 일부를 노출하도록 패터닝되어, 제1전극의 일부를 덮는 बैं크층의 상측 일부 영역이 하부에 위치하는 제1전극의 내측 방향으로 경사지도록 형성될 수 있다.
- <21> 서브 픽셀은, 기판 상에 위치하며, 게이트 전극, 게이트 절연막, 반도체층, 소스 전극 및 드레인 전극을 갖는 트랜지스터 및 트랜지스터와 전기적으로 연결되며, 제1전극, 발광층 및 제2전극을 갖는 유기 발광다이오드를 포함할 수 있다.
- <22> 트랜지스터 상에는 평탄화막이 위치하는 것을 더 포함하며, 평탄화막은 트랜지스터의 소스 또는 드레인 전극과 대응하는 영역에 콘택홀을 구비하며, 유기 발광다이오드의 제1전극은 콘택홀을 통해 트랜지스터의 소스 또는 드레인 전극과 전기적으로 연결될 수 있다.
- <23> 금속층은 게이트 전극과 동일한 물질일 수 있다.
- <24> 모니터 픽셀의 발광 영역의 크기는 서브 픽셀의 발광 영역의 크기와 적어도 하나 이상 동일할 수 있다.
- <25> 모니터 픽셀의 발광 영역의 크기는 서브 픽셀의 발광 영역의 크기보다 작을 수 있다.
- <26> <일 실시예>
- <27> 도 1은 유기전계발광표시장치의 개략적인 평면도이다.
- <28> 도 1을 참조하면, 본 발명에 따른 유기전계발광표시장치의 기판(110) 상에는 다수의 서브 픽셀들(120)이 배치된 표시부(130)가 포함된다. 다수의 서브 픽셀들(120)은 목적에 따라 3개, 4개 또는 그 이상 형성할 수 있는데, 본 발명에서는 3개의 서브 픽셀들(120) 즉, 적색, 녹색 및 청색 서브 픽셀들(120R, 120G, 120B)이 위치하는 것을 일례로 설명한다. 단, 서브 픽셀들(120)이 4개 이상 형성된 경우, 적색, 녹색 및 청색 서브 픽셀들(120R, 120G, 120B)을 포함하고 나머지는 백색, 주황색 등의 다른 색을 발광하는 서브 픽셀이 위치하게 됨을 참조한다.
- <29> 표시부(130)의 외측 기판(110) 상인 비 표시 영역에는 적색, 녹색 및 청색 서브 픽셀들(120R, 120G, 120B)을 모니터링하는 모니터 픽셀들(125)이 포함된다.
- <30> 본 발명에서는 3개의 서브 픽셀들(120R, 120G, 120B)을 일례로 설명하고 있으므로 모니터 픽셀들(125) 또한 3개의 모니터 픽셀들 즉, 적색, 녹색 및 청색 모니터 픽셀들(125R, 125G, 125B)이 위치하는 것을 일례로 설명한다. 이와 같은 적색, 녹색 및 청색 모니터 픽셀들(125R, 125G, 125B)은 표시부(130)의 주사선(S1..Sn)마다 배치되거나 주사선의 1/2 구간만 선택적으로 배치될 수 있다.
- <31> 적색, 녹색 및 청색 서브 픽셀들(120R, 120G, 120B)에 데이터 신호와 스캔 신호를 공급하는 구동부(150)가 포함된다. 이러한 구동부(150)는 적색, 녹색 및 청색 서브 픽셀들(120R, 120G, 120B)에 데이터 신호를 공급하는 데이터 구동부와 스캔 신호를 공급하는 스캔 구동부로 구분될 수도 있다.
- <32> 기판(110)과 외부장치의 전기적인 연결을 위해 기판(110) 상에는 패드부(155)가 포함된다. 이러한 패드부(155)는 기판(110)과 외부장치 간의 전기적인 연결을 위해 플렉서블한 케이블(예: FPC) 등을 사용할 수 있다.
- <33> 여기서, 외부장치란 구동부(150)와 표시부(130)에 데이터 신호, 스캔 신호 및 전원 등을 공급하기 위한 장치들이 위치하는 회로 기판을 예로 들 수 있다.
- <34> 적색, 녹색 및 청색 서브 픽셀들(120R, 120G, 120B)과 적색, 녹색 및 청색 모니터 픽셀들(125R, 125G, 125B)에 각각 구분되어 연결된 신호배선들(140)이 포함된다. 이와 같은 신호배선들(140)은 녹색 및 청색 서브 픽셀들(120R, 120G, 120B)과 적색, 녹색 및 청색 모니터 픽셀들(125R, 125G, 125B)에 데이터 신호, 스캔 신호 및 전원 등을 구분하여 공급할 수 있도록 기판(110) 상에 위치하는 구동부(150)와 패드부(155)에 연결된다.
- <35> 이하, 도 2 및 도 3의 단면도를 참조하여, 도 1의 표시부(130) 내측 기판(110) 상에 위치하는 서브 픽셀(120)과, 표시부(130) 외측 기판(110) 상에 위치하는 모니터 픽셀(125)의 구조에 대해 더욱 자세히 설명한다.

- <36> 도 2는 도 1에 도시된 서브 픽셀의 단면도이다. 단, 도 2의 단면도는 설명의 편의를 위해 트랜지스터 어레이가 보이는 면의 일부를 단면으로 도시한 것임을 참조한다.
- <37> 도 2를 참조하면, 서브 픽셀의 단면 구조는 다음과 같다.
- <38> 기관(110)이 위치한다. 기관(110)은 필름, 유리판, 금속판, 세라믹판 또는 폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소수지 등을 포함하는 플라스틱판을 사용할 수 있다.
- <39> 기관(110) 상에는 버퍼층(111)이 위치한다. 버퍼층(111)은 기관(110)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 박막 트랜지스터를 보호하기 위해 형성하는 것으로, 실리콘 산화물(SiO_2), 실리콘 질화물(SiN_x) 등을 사용하여 선택적으로 형성한다.
- <40> 버퍼층(111) 상에는 반도체층(112)이 위치한다. 반도체층(112)은 비정질 실리콘 또는 이를 결정화한 다결정 실리콘을 포함할 수 있다. 여기서 도시하지는 않았지만, 반도체층(112)은 채널 영역, 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역에는 P형 또는 N형 불순물이 도핑될 수 있다.
- <41> 반도체층(112)을 포함하는 기관(110) 상에는 게이트 절연막(113)이 위치한다. 게이트 절연막(113)은 실리콘 산화물(SiO_2) 또는 실리콘 질화물(SiN_x) 등을 사용하여 선택적으로 형성할 수 있다.
- <42> 반도체층(112)의 일정 영역에 대응되도록, 즉 채널 영역에 대응되도록 게이트 절연막(113) 상에 게이트 전극(114a)이 위치한다. 게이트 전극(114a)은 알루미늄(Al), 알루미늄 합금(Al alloy), 티타늄(Ti), 은(Ag), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy), 텅스텐(W), 텅스텐 실리사이드(WSi_2) 중 어느 하나를 포함할 수 있다.
- <43> 게이트 전극(114a)을 포함한 기관(110) 상에 층간절연막(115)이 위치한다. 층간절연막(115)은 유기막 또는 무기막일 수 있으며, 이들의 복합막일 수도 있다.
- <44> 층간절연막(115)이 무기막인 경우 실리콘 산화물(SiO_2), 실리콘 질화물(SiN_x) 또는 SOG(silicate on glass)를 포함할 수 있으며, 유기막인 경우 아크릴계 수지, 폴리이미드계 수지 또는 벤조사이클로부텐(benzocyclobutene, BCB)계 수지를 포함할 수 있다. 층간절연막(115) 및 게이트절연막(113) 내에는 반도체층(112)의 일부를 노출시키는 제 1 및 제 2 콘택홀(115a, 115b)이 위치할 수 있다.
- <45> 층간절연막(115) 상에는 제1전극(116a)이 위치한다. 제1전극(116a)은 애노드일 수 있으며 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명도전층을 포함할 수 있고, 제1전극(116a)은 ITO/Ag/ITO와 같은 적층구조를 가질 수도 있다.
- <46> 층간절연막(115) 상에는 소오스 전극 및 드레인 전극(116b, 116c)이 위치한다. 소오스 전극 및 드레인 전극(116b, 116c)은 제1 및 제 2 콘택홀(115a, 115b)을 통하여 반도체층(112)과 전기적으로 연결되며, 드레인 전극(116c)의 일부는 제1전극(116a) 상에 위치하여, 제1전극(116a)과 전기적으로 연결된다.
- <47> 소오스 전극 및 드레인 전극(116b, 116c)은 배선 저항을 낮추기 위해 저저항 물질을 포함할 수 있으며, 몰리 텅스텐(MoW), 티타늄(Ti), 알루미늄(Al) 또는 알루미늄 합금(Al alloy)으로 이루어진 다층막일 수 있다. 다층막으로는 티타늄/알루미늄/티타늄(Ti/Al/Ti) 또는 몰리 텅스텐/알루미늄/몰리 텅스텐(MoW/Al/MoW)의 적층구조가 사용될 수 있다.
- <48> 제1전극(116a) 상에는 제1전극(116a)의 일부를 노출시키는 뱅크층(117)이 위치한다.
- <49> 뱅크층(117)은 제1전극(116a)의 일부를 덮고 나머지 일부를 노출하도록 패터닝되어, 제1전극(116a)의 일부를 덮는 뱅크층(117)의 상측 일부 영역이 하부에 위치하는 제1전극(116a)의 내측 방향으로 경사지도록 형성된다. 여기서, 뱅크층(117)에 의해 노출된 제1전극(116a) 영역은 발광 영역으로 정의된다. 뱅크층(117)은 벤조사이클로부텐(benzocyclobutene, BCB)계 수지, 아크릴계 수지 또는 폴리이미드 수지 등의 유기물을 포함할 수 있다.
- <50> 노출된 발광 영역 하부에 위치하는 제1전극(116a) 상에는 유기물로 형성된 발광층(118)이 위치하고 발광층(118) 상에는 제2전극(119)이 위치한다. 따라서, 발광 영역은 발광층(118)이 제1전극(116a) 및 제2전극(119)에 의하여 정공을 공급받아 실질적으로 발광할 수 있는 영역이 된다. 이러한 제2전극(119)은 발광층(118)에 전자를 공급하는 캐소드일 수 있으며, 마그네슘(Mg), 은(Ag), 칼슘(Ca), 알루미늄(Al) 또는 이들의 합금을 포함할 수 있다.
- <51> 이상의 설명을 요약하면, 기관(110) 상에 위치하는 서브 픽셀은 앞서 설명한 바와 같이 반도체층(112), 게이트

전극(114a), 소오스 전극 및 드레인 전극(116b, 116c)을 갖는 트랜지스터 및 제1전극(116a), 발광층(118) 및 제2전극(119)를 갖는 유기 발광다이오드를 포함한다.

- <52> 한편, 유기 발광다이오드를 형성하기에 앞서 기판(110) 상에 위치하는 트랜지스터 상에는 평탄화막을 형성할 수 있다. 이때, 형성된 평탄화막은 트랜지스터 상에 유기 발광다이오드가 높은 평탄도를 갖고 위치할 수 있도록 하기 위함이다. 이와 같이 트랜지스터 상에 평탄화막을 형성할 경우, 트랜지스터의 소오스 전극 또는 드레인 전극(116b, 116c)과 유기 발광다이오드의 제1전극(116a)과 연결되도록 소오스 전극 또는 드레인 전극(116b, 116c) 상에 콘택홀을 형성하여 상호 연결한다.
- <53> 이와 같은 서브 픽셀 구조에 포함된 유기 발광다이오드는 트랜지스터의 소오스 전극 또는 드레인 전극(116b, 116c)과 전기적으로 연결되어 트랜지스터의 구동에 따라 발광함으로써 영상을 표현할 수 있게 된다.
- <54> 한편, 서브 픽셀에 포함된 트랜지스터는 도 1에 도시된 구동부(150)로부터 공급된 구동신호 즉, 스캔 신호와 데이터 신호가 공급되면, 선형(Linear)영역 또는 포화(Saturation)영역에서 구동할 수 있다. 그러나, 본 발명에 따른 유기전계발광소자는 서브 픽셀에 포함된 트랜지스터가 선형영역에서 구동하는 디지털 구동방식을 채택하는 것이 유리하다. 여기서, 디지털 구동방식이란, 유기 발광다이오드의 발광 시간을 조절하여 디스플레이를 구현하는 방식을 말한다.
- <55> 도 3은 도 1에 도시된 모니터링 픽셀의 단면도이다.
- <56> 도 3을 참조하면, 모니터링 픽셀의 단면 구조는 다음과 같다.
- <57> 기판(110)이 위치한다. 기판(110)은 도 2에 도시된 기판(110)과 동일한 기판이나 모니터링 픽셀이 위치하는 영역은 도 1과 같이 표시부(130)의 외측이다.
- <58> 기판(110) 상에는 버퍼층(111)이 위치한다. 버퍼층(111)은 도 2에 도시된 기판(110) 상에 위치하는 버퍼층(111)과 동일한 공정으로 형성될 수 있다.
- <59> 버퍼층(111) 상에는 금속층(114b)이 위치한다. 금속층(114b)은 도 2에 도시된 서브 픽셀의 트랜지스터에 포함된 게이트 전극(114a)과 동일한 공정으로 형성될 수 있다. 즉, 동일한 재료로 형성되며 게이트 전극(114a)과 동일한 역할을 할 수도 있다.
- <60> 금속층(114b) 상에는 층간절연막(115)이 위치한다. 층간절연막(115)은 도 2에 도시된 층간절연막(115)과 동일한 구성요소이다.
- <61> 층간절연막(115) 상에는 제1전극(116a)이 위치한다. 제1전극(116a)은 도 2에 도시된 제1전극(116a)과 동일한 공정으로 형성될 수 있다.
- <62> 제1전극(116a) 상에는 बैं크층(117)이 위치한다. बैं크층(117)은 제1전극(116a)을 일부 덮고 나머지 일부를 노출시키도록 बैं크층(117)의 상측과 하측이 기울기를 갖고 형성되는데, 기울기는 상측에서 하측 방향으로 경사지도록 형성된다.
- <63> 여기서, 노출된 제1전극(116a) 부분은 발광 영역으로 정의될 수 있다. बैं크층(117)은 도 2에 도시된 बैं크층(117)과 동일한 구성 요소이므로, 동일한 공정으로 형성될 수 있다.
- <64> 노출된 제1전극(116a) 상에는 유기물로 형성된 발광층(118)이 위치한다. 따라서, 서브 픽셀과 마찬가지로 발광 영역은 발광층(118)이 실질적으로 발광할 수 있는 영역이 된다. 그리고 모니터링 픽셀의 발광 영역의 크기는 서브 픽셀의 발광 영역과 동일하도록 형성할 수 있음은 물론이다. 이러한 발광층(118)은 도 2에 도시된 발광층(118)과 동일한 공정으로 형성될 수 있다.
- <65> 발광층(118) 상에는 제2전극(119)이 위치한다. 제2전극(119)은 도 2에 도시된 제2전극(119)과 동일한 공정으로 형성될 수 있다.
- <66> 이상의 설명을 요약하면, 기판(110) 상에 위치하는 모니터링 픽셀은 앞서 설명한 바와 같이 금속층(114b) 상에 제1전극(116a), 발광층(118) 및 제2전극(119)을 갖는 유기 발광다이오드가 포함된다.
- <67> 한편, 모니터링 픽셀은 서브 픽셀과 유사한 구조를 취하나 트랜지스터에 의해 동작하는 것이 아닌 점에 차이가 있을 수 있으나 모니터링 픽셀의 역할에 따라서는 서브 픽셀과 같이 하부에 트랜지스터를 위치시킬 수도 있음은 물론이다.
- <68> 덧붙여, 이와 같은 모니터링 픽셀은 서브 픽셀에 흐르는 전원을 전압으로 취득하고 이를 기초로 서브 픽셀에 공

급할 전원 자세하게는, 전류를 조절할 수 있도록 샘플 홀드부와 연동하게 됨을 참조한다. 또한, 모니터링 픽셀과 연동하는 샘플 홀드부는 서브 픽셀에 공급할 전류를 조절하기 위해 전원 공급부와 연동함을 참조한다.

- <69> 단, 샘플 홀드는 정규 또는 비정규 시간 등으로 구동방법에 따라 변경 가능하다. 즉, 도 1에 도시된 구동부(150)에서 적색, 녹색 및 청색 서브 픽셀들(120R, 120G, 120B)에 데이터 신호를 공급하는 구간 중 어느 구간을 채택하느냐에 따라 샘플링 시간과 홀드 시간의 변경이 가능함을 뜻한다.
- <70> 한편, 본 발명에 따른 모니터링 픽셀은 금속층(114b) 상에 위치하되, 금속층(114b)은 특히 모니터링 픽셀의 발광 영역보다 큰 면적을 갖도록 하여 모니터링 픽셀에서 빛샘(패널 외부 상으로 빛이 새는 현상)현상이 나타나는 문제를 저지할 수 있도록 한다. 여기서, 금속층(114b)은 앞서 설명한 바와 같이 서브 픽셀의 트랜지스터에 포함된 게이트 전극과 동일한 재료로 형성하는 것이 유리하나 이에 한정되진 않는다.
- <71> 그리고 모니터링 픽셀의 발광 영역의 크기는 서브 픽셀의 발광 영역의 크기와 적어도 하나 이상 동일하게 형성되거나, 서브 픽셀의 발광 영역의 크기보다 작게 형성될 수 있다. 이는, 서브 픽셀의 발광 특성 즉, 유기물의 발광 특성 또는 모니터링 픽셀 목적에 따라 모니터링 픽셀의 발광 영역의 크기를 선택적으로 형성할 수 있기 때문이다.
- <72> 이러한 이유로 모니터링 픽셀의 하부에 위치하는 금속층의 크기 또한 서브 픽셀의 하부에 위치하는 게이트 전극의 크기와 적어도 하나 이상 동일하게 형성하거나 서브 픽셀의 하부에 위치하는 게이트 전극의 크기보다 작게 형성될 수도 있을 것이다. 이 경우, 서브 픽셀의 크기가 모니터링 픽셀의 크기보다 더 큰 형태로 형성되어 있을 때 가능한 것이므로, 빛샘 방지를 위해서는 금속층의 크기를 서브 픽셀의 하부에 위치하는 게이트 전극의 크기보다 더 크게 형성하는 것이 유리할 것이다.
- <73> 이하, 도 4를 참조하여 이에 대한 설명을 더욱 자세히 한다. 단, 도 4는 설명의 편의를 위해 평면상에 나타나는 발광 영역(D1)과 모니터링 픽셀 하부에 위치하는 금속층(D2) 만을 도시한 것임을 참조한다.
- <74> 도 4는 모니터링 픽셀의 발광 영역과 그 하부에 위치하는 금속층의 개략적인 평면도이다.
- <75> 도 4를 참조하면, 앞서 설명한 것과 같이 금속층의 면적은 모니터링 픽셀의 발광 영역의 면적보다 크도록 형성된다.
- <76> 발광 영역과 금속층의 크기를 수치상으로 기술하면, 상기 금속층의 한 변의 길이(D2)는 상기 모니터링 픽셀의 발광 영역(D1)의 한 변의 길이에 $5\ \mu\text{m}$ 를 더한 값의 두 배보다는 같거나 크고, 상기 모니터링 픽셀(D1)의 발광 영역의 한 변의 길이에 $15\ \mu\text{m}$ 를 더한 값의 두 배보다는 같거나 작을 수 있다.
- <77> 이를 수치로 나타내면 하기와 같다.

수학적 1

- <78> $(D1 + (5\ \mu\text{m}) \times 2) \leq D2 \leq (D1 + (50\ \mu\text{m}) \times 2)$
- <79> 의 크기로 형성하되, 발광 영역(D1)과 금속층(D2)의 크기는 가로 또는 세로 중 하나 이상의 크기에 대응할 수 있다.
- <80> 즉, 앞서 수치상으로 기술한 크기는 도면 상에 나타난 발광 영역 "D1"과 금속층 "D2"의 가로 영역에 대한 수치뿐만 아니라, 발광 영역 "D11"과 금속층 "D22"와 같은 세로 영역에 대한 수치에도 대응할 수 있음은 물론이다.
- <81> 그리하여, 앞서 기술한 발광 영역(D1)과 금속층(D2)의 크기는 가로 영역에 대한 수치 $D1 + 5\ \mu\text{m} \times 2 \leq D2 \leq D1 + 50\ \mu\text{m} \times 2$ 의 크기와 세로 영역에 대한 수치 $D11 + 5\ \mu\text{m} \times 2 \leq D22 \leq D11 + 50\ \mu\text{m} \times 2$ 를 함께 고려하여 발광 영역(D1, D11)보다 금속층(D2, D22)이 더 큰 면적을 갖도록 하여 모니터링 픽셀에서 외부로 빛이 새는 이른바, 빛샘 현상을 저지할 수 있게 된다.
- <82> 여기서, 가로에 대한 수치만 고려해 보았을 때, 금속층(D2)의 크기를 발광 영역(D1)의 크기인 " $D1 + 5\ \mu\text{m} \times 2$ "보다 크거나 같게 형성하면 금속층(D2)의 크기가 발광 영역(D11)보다 더 크므로 측면으로 반사되는 빛을 저지할 수 있게 된다. 그러나 이보다 작게 형성할 경우, 측면으로 반사되는 빛을 저지하기는 어렵다. 이는 금속층(D2)를 덮고 있는 절연 물질에 의한 미세 공간이 형성되기 때문이다.
- <83> 한편, 금속층(D2)의 크기를 발광 영역(D1)의 크기인 " $D1 + 50\ \mu\text{m} \times 2$ "보다 작거나 같게 형성해도 측면으로 반사되는 빛을 저지할 수 있게 된다. 그러나 이보다 크게 형성할 경우, 측면으로 반사되는 빛을 저지하는 데는 효

과가 있으나 비 표시 영역인 베젤 영역이 늘어나므로 이에 대한 문제를 고려하는 것이 좋다.

<84> 앞서 설명을 정리하면, 금속층(D2) 상에 모니터링 픽셀을 형성할 때, 본 발명과 같이 금속층(D2)을 발광 영역(D1)보다 5 내지 50 μm $\times$ 2의 크기로 형성하게 되면, 모니터링 픽셀에서 빛샘 현상이 나타나는 문제를 효과적으로 저지할 수 있게 되어 디스플레이 표시품질을 향상시킬 수 있는 유기전계발광표시장치를 제공할 수 있는 효과를 갖게 된다.

<85> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

발명의 효과

<86> 상술한 바와 같이 본 발명은, 특정 영역에서 빛이 새는 현상을 저지하여 디스플레이 표시품질을 향상시킬 수 있는 유기전계발광표시장치를 제공하는 효과가 있다.

도면의 간단한 설명

<1> 도 1은 유기전계발광표시장치의 개략적인 평면도.

<2> 도 2는 도 1에 도시된 서브 픽셀의 단면도.

<3> 도 3은 도 1에 도시된 모니터링 픽셀의 단면도.

<4> 도 4는 모니터링 픽셀의 발광 영역과 그 하부에 위치하는 금속층의 개략적인 평면도.

<5> <도면의 주요 부분에 관한 부호의 설명>

<6> 110: 기판 120: 서브 픽셀

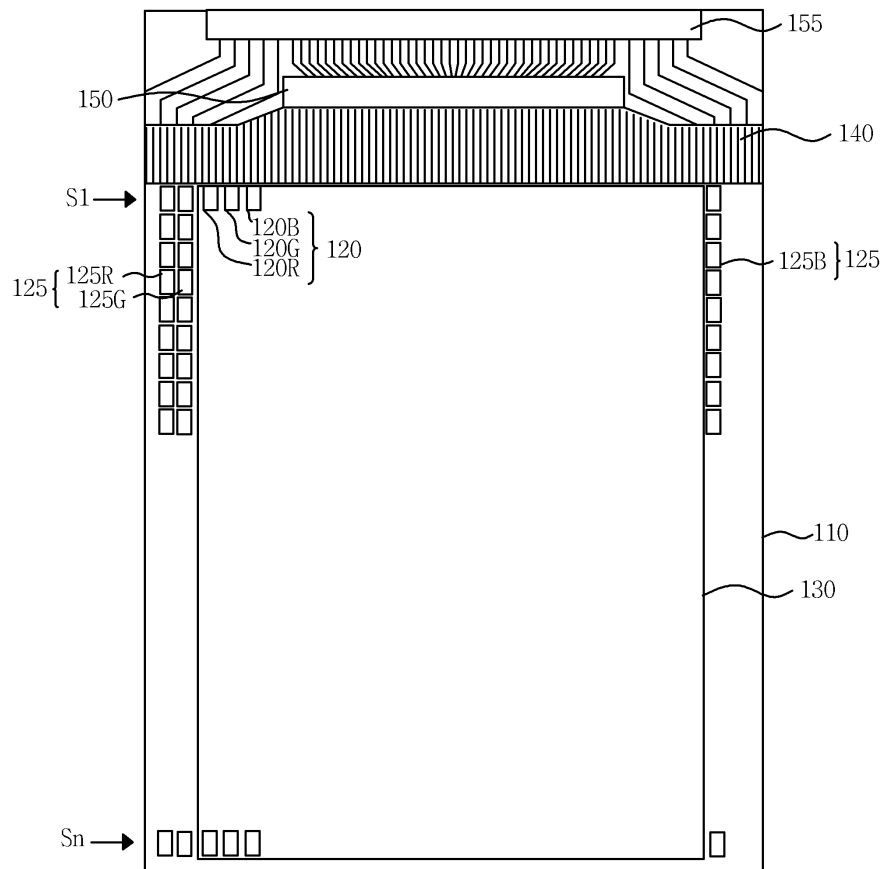
<7> 125: 모니터링 픽셀 130: 표시부

<8> 140: 신호배선들 150: 구동부

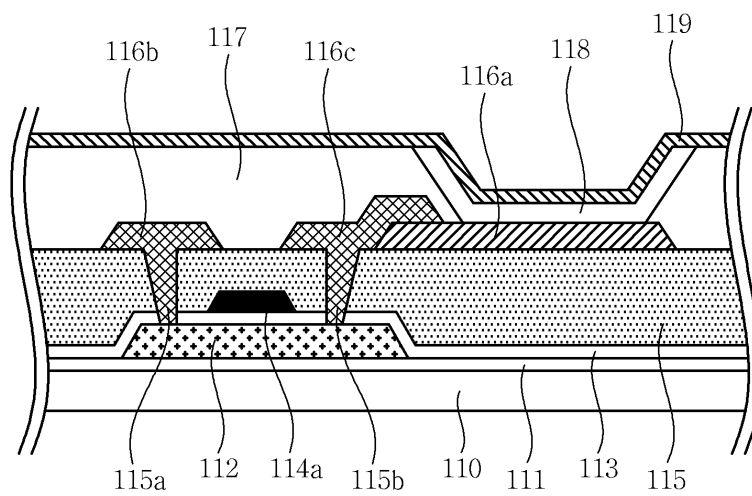
<9> 155: 패드부

도면

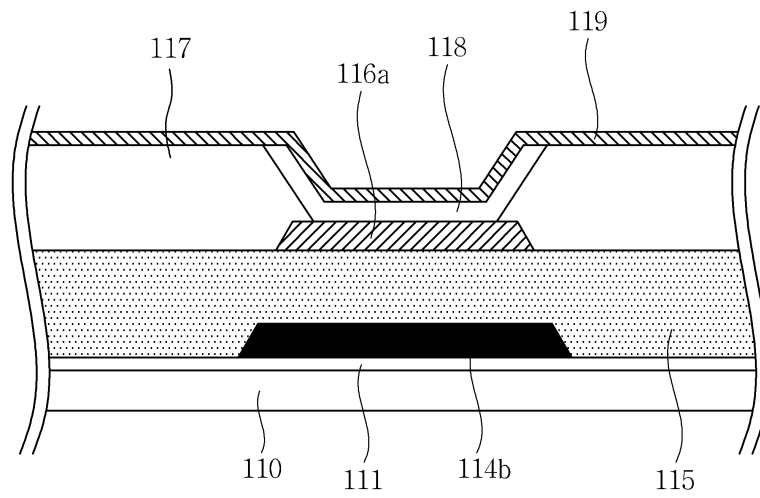
도면1



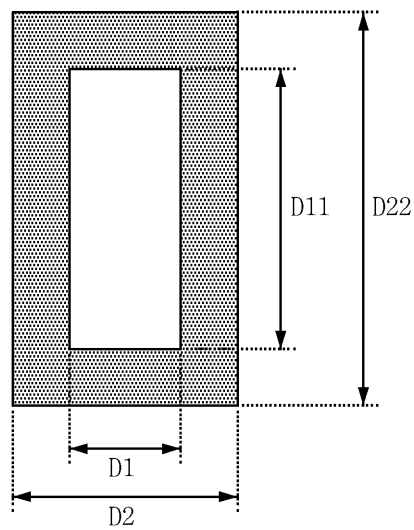
도면2



도면3



도면4



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020090005541A	公开(公告)日	2009-01-14
申请号	KR1020070068666	申请日	2007-07-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK HONG KI 박홍기 CHOI HONG SEOK 최홍석 KIM WOO CHAN 김우찬		
发明人	박홍기 최홍석 김우찬		
IPC分类号	H05B33/02 H05B33/26		
CPC分类号	G09G2300/0842 G09G2300/0452 G09G2320/043 G09G2320/029 G09G3/3233 G09G2300/0426		
外部链接	Espacenet		

摘要(译)

提供一种有机电致发光显示装置，通过形成大于发光区域的金属层来防止监控像素的漏光现象。显示单元位于基板（110）上。显示单元包括多个子像素。监视像素形成在显示单元的外侧。金属层（114b）位于监视像素的下部。金属层的面积大于监控像素的发光区域。监控像素包括第一电极（116a），堤层（117），发光层（118）和第二电极（119）。监视像素的发光区域是由堤层暴露的第一电极域。

