



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0082118
(43) 공개일자 2008년09월11일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0022511

(22) 출원일자 2007년03월07일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

유준석

서울 서초구 서초동 1494-6번지 로얄카운티빌라 302

(74) 대리인

특허법인로알

전체 청구항 수 : 총 22 항

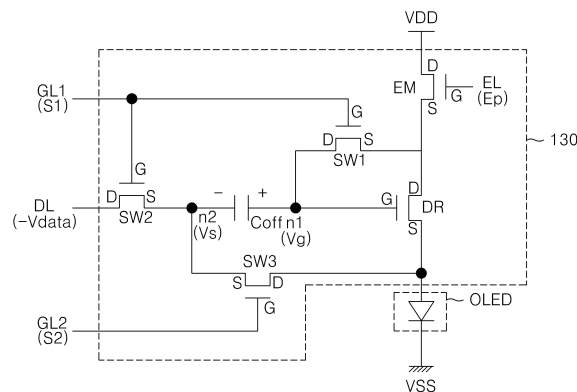
(54) 유기 발광다이오드 표시장치와 그 구동방법

(57) 요약

본 발명은 표시 품질을 높일 수 있는 유기 발광다이오드 표시장치와 그 구동방법에 관한 것이다.

본 발명에 따른 유기발광다이오드 표시장치는 데이터전압이 공급되는 다수의 데이터라인; 제1 스캔펄스가 공급되는 제1 게이트라인, 상기 제1 스캔펄스에 대하여 역위상으로 발생하는 제2 스캔펄스가 공급되는 제2 게이트라인 및 에미션펄스가 공급되는 에미션라인을 각각 포함한 다수의 신호라인군; 고전위 구동전압을 발생하는 고전위 구동전압원; 기저전압을 발생하는 기저전압원; 상기 고전위 구동전압원과 상기 기저전압원 사이에 흐르는 전류에 의해 발광되는 유기발광다이오드; 제1 노드에 접속된 게이트전극과, 소스전극 간에 인가되는 게이트-소스간 전압 (V_{gs})에 따라 상기 유기발광다이오드에 흐르는 전류를 제어하는 구동소자; 상기 제1 노드와 제2 노드 사이에 형성된 스토리지 커패시터; 및 상기 유기발광다이오드의 발광기간 동안 상기 구동소자의 문턱전압과 상기 유기발광다이오드의 양단전압의 합산전압으로 발생하는 보상전압에 상기 데이터전압이 더해진 전압으로 상기 구동소자의 게이트-소스간 전압을 조정하는 스위치회로를 구비한다.

대표도 - 도7



특허청구의 범위

청구항 1

데이터전압이 공급되는 다수의 데이터라인;

제1 스캔펄스가 공급되는 제1 게이트라인, 상기 제1 스캔펄스에 대하여 역위상으로 발생하는 제2 스캔펄스가 공급되는 제2 게이트라인 및 에미션펄스가 공급되는 에미션라인을 각각 포함한 다수의 신호라인군;

고전위 구동전압을 발생하는 고전위 구동전압원;

기저전압을 발생하는 기저전압원;

상기 고전위 구동전압원과 상기 기저전압원 사이에 흐르는 전류에 의해 발광되는 유기발광다이오드;

제1 노드에 접속된 게이트전극과, 소스전극 간에 인가되는 게이트-소스간 전압(V_{gs})에 따라 상기 유기발광다이오드에 흐르는 전류를 제어하는 구동소자;

상기 제1 노드와 제2 노드 사이에 형성된 스토리지 커패시터; 및

상기 유기발광다이오드의 발광기간 동안 상기 구동소자의 문턱전압과 상기 유기발광다이오드의 양단전압의 합산 전압으로 발생하는 보상전압에 상기 데이터전압이 더해진 전압으로 상기 구동소자의 게이트-소스간 전압을 조정하는 스위치회로를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 스위치회로는,

상기 발광기간에 앞선 프리차지기간 동안 상기 제1 노드를 상기 고전위 구동전압으로 프리차지시키고 상기 제2 노드를 상기 데이터전압으로 충전시키는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 스위치회로는,

상기 발광기간과 상기 프리차지기간 사이의 문턱전압 보상기간 동안 상기 제1 노드의 전위를 상기 보상전압으로 조정하고 상기 제2 노드의 전위를 상기 데이터전압으로 유지하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 프리차지기간은,

상기 제1 스캔펄스의 라이징에지보다 늦게 발생하는 상기 제2 스캔펄스의 폴링에지와, 상기 에미션펄스의 폴링에지 사이의 시간으로 정의되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 3 항에 있어서,

상기 문턱전압 보상기간은,

상기 에미션펄스의 폴링에지와, 상기 제1 스캔펄스의 폴링에지에 동기되는 상기 제2 스캔펄스의 라이징에지 사이의 시간으로 정의되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 3 항에 있어서,

상기 발광기간은,

상기 제2 스캔펄스의 라이징에지보다 늦게 발생하는 상기 에미션펄스의 라이징에지로부터 시작되는 상기 에미션 펄스의 하이논리기간으로 정의되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 1 항에 있어서,

상기 스위치회로는,

상기 에미션펄스에 응답하여 상기 고전위 구동전압원과 상기 구동소자 사이의 전류패스를 절환하는 에미션소자;

상기 제1 스캔펄스에 응답하여 상기 에미션소자와 상기 제1 노드 사이의 전류패스를 절환하는 제1 스위치소자;

상기 제1 스캔펄스에 응답하여 상기 데이터라인과 상기 제2 노드 사이의 전류패스를 절환하는 제2 스위치소자; 및

상기 제2 스캔펄스에 응답하여 상기 구동소자의 소스전극과 상기 제2 노드 사이의 전류패스를 절환하는 제3 스위치소자를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 8

제 7 항에 있어서,

상기 구동소자는,

상기 제1 노드에 접속되는 게이트전극;

상기 에미션소자의 소스전극과 상기 제1 스위치소자의 소스전극에 공통접속되는 드레인전극; 및

상기 유기발광다이오드의 애노드전극과 상기 제3 스위치소자의 드레인전극에 공통접속되는 소스전극을 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 9

제 7 항에 있어서,

상기 에미션소자는,

상기 에미션라인에 접속되는 게이트전극;

상기 고전위 구동전압원에 접속되는 드레인전극; 및

상기 제1 스위치소자의 소스전극과 상기 구동소자의 드레인전극에 공통접속되는 소스전극을 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 10

제 7 항에 있어서,

상기 제1 스위치소자는,

상기 제1 게이트라인에 접속되는 게이트전극;

상기 제1 노드에 접속되는 드레인전극; 및

상기 구동소자의 드레인전극과 상기 에미션소자의 소스전극에 공통접속되는 소스전극을 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 11

제 7 항에 있어서,

상기 제2 스위치소자는,

상기 제1 게이트라인에 접속되는 게이트전극;

상기 데이터라인에 접속되는 드레인전극; 및

상기 제2 노드에 접속되는 소스전극을 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 12

제 7 항에 있어서,

상기 제3 스위치소자는,

상기 제2 게이트라인에 접속되는 게이트전극;

상기 구동소자의 소스전극과 상기 유기발광다이오드의 애노드전극에 공통접속되는 드레인전극; 및

상기 제2 노드에 접속되는 소스전극을 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 13

제 3 항에 있어서,

상기 발광기간 동안 상기 유기발광다이오드에 흐르는 전류(Ioled)는 아래의 수식과 같은 것을 특징으로 하는 유기발광다이오드 표시장치.

$$V_{gs} = V_{data} + V_{oled} + V_{th}$$

$$I_{oled} = \frac{k}{2} (V_{gs} - V_{th})^2$$

$$= (V_{data} + V_{oled} + V_{th} - V_{th})^2 = (V_{data} + V_{oled})^2$$

여기서, V_{gs} 는 상기 구동소자의 게이트-소스간 전압, V_{data} 는 상기 데이터전압, V_{oled} 는 상기 유기발광다이오드 양단전압, V_{th} 는 상기 구동소자의 문턱전압, k 는 상기 구동소자의 이동도와 기생용량에 의해 결정되는 상수값을 각각 의미한다.

청구항 14

제 7 항에 있어서,

상기 구동소자, 상기 에미션소자 및 상기 제1 내지 제3 스위치소자들은 N 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터인 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 15

제 1 항에 있어서,

상기 구동소자는 비정질 실리콘층으로 형성되는 반도체층을 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 16

데이터전압이 공급되는 다수의 데이터라인, 제1 스캔펄스가 공급되는 제1 게이트라인과 상기 제1 스캔펄스에 대하여 역위상으로 발생하는 제2 스캔펄스가 공급되는 제2 게이트라인 및 에미션펄스가 공급되는 에미션라인을 각각 포함한 다수의 신호라인군, 고전위 구동전압을 발생하는 고전위 구동전압원, 기저전압을 발생하는 기저전압원, 상기 고전위 구동전압원과 상기 기저전압원 사이에 흐르는 전류에 의해 발광되는 유기발광다이오드, 제1 노드에 접속된 게이트전극과, 소스전극 간에 인가되는 게이트-소스간 전압(V_{gs})에 따라 상기 유기발광다이오드에 흐르는 전류를 제어하는 구동소자, 상기 제1 노드와 제2 노드 사이에 형성된 스토리지 커패시터; 및 다수의 스위치소자로 구성된 스위치회로를 가지는 유기발광다이오드 표시장치의 구동방법에 있어서,

상기 유기발광다이오드의 발광기간 동안 상기 구동소자의 문턱전압과 상기 유기발광다이오드의 양단전압의 합산 전압으로 발생하는 보상전압에 상기 데이터전압이 더해진 전압으로 상기 구동소자의 게이트-소스간 전압을 조정하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 17

제 16 항에 있어서,

상기 발광기간에 앞선 프리차지기간 동안 상기 제1 노드를 상기 고전위 구동전압으로 프리차지시키고 상기 제2 노드를 상기 데이터전압으로 충전시키는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 18

제 17 항에 있어서,

상기 발광기간과 상기 프리차지기간 사이의 문턱전압 보상기간 동안 상기 제1 노드의 전위를 상기 보상전압으로 조정하고 상기 제2 노드의 전위를 상기 데이터전압으로 유지하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 19

제 18 항에 있어서,

상기 프리차지기간은,

상기 제1 스캔펄스의 라이징에지보다 늦게 발생하는 상기 제2 스캔펄스의 폴링에지와, 상기 에미션펄스의 폴링에지 사이의 기간으로 정의되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 20

제 18 항에 있어서,

상기 문턱전압 보상기간은,

상기 에미션펄스의 폴링에지와, 상기 제1 스캔펄스의 폴링에지에 동기되는 상기 제2 스캔펄스의 라이징에지 사이의 기간으로 정의되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 21

제 18 항에 있어서,

상기 발광기간은,

상기 제2 스캔펄스의 라이징에지보다 늦게 발생하는 상기 에미션펄스의 라이징에지로부터 시작되는 상기 에미션펄스의 하이논리기간으로 정의되는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 22

제 18 항에 있어서,

상기 발광기간 동안 상기 유기발광다이오드에 흐르는 전류(Ioled)는 아래의 수식과 같은 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

$$V_{gs} = V_{data} + V_{oled} + V_{th}$$

$$I_{oled} = \frac{k}{2} (V_{gs} - V_{th})^2$$

$$= (V_{data} + V_{oled} + V_{th} - V_{th})^2 = (V_{data} + V_{oled})^2$$

여기서, Vgs는 상기 구동소자의 게이트-소스간 전압, Vdata는 상기 데이터전압, Voled는 상기 유기발광다이오드 양단전압, Vth는 상기 구동소자의 문턱전압, k는 상기 구동소자의 이동도와 기생용량에 의해 결정되는 상수값을 각각 의미한다.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <21> 본 발명은 유기발광다이오드 표시장치에 관한 것으로 특히, 표시 품질을 높일 수 있는 유기발광다이오드 표시장치와 그 구동방법에 관한 것이다.
- <22> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들(Flat Panel Display, FPD)이 개발되고 있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 한다), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 "PDP"라 한다) 및 전계발광소자(Electroluminescence Device) 등이 있다.
- <23> PDP는 구조와 제조공정이 단순하기 때문에 경박단소하면서도 대화면화에 가장 유리한 표시장치로 주목받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하 "TFT" 라 함)가 적용된 TFT LCD는 가장 널리 사용되고 있는 평판표시소자이지만 비발광소자이기 때문에 시야각이 좁고 응답속도가 낮은 문제점이 있다. 이에 비하여, 전계발광소자는 발광층의 재료에 따라 무기발광다이오드 표시장치와 유기발광다이오드 표시장치로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.
- <24> 유기발광다이오드 표시장치는 도 1과 같이 유기발광다이오드를 가진다. 유기발광다이오드는 애노드전극과 캐소드전극 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 구비한다.
- <25> 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다.
- <26> 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발산하게 한다.
- <27> 유기발광다이오드 표시장치는 도 1과 같은 유기발광다이오드를 가지는 화소를 매트릭스 형태로 배열하고 그 화소들을 데이터전압과 스캔전압으로 선택적으로 선택하고 데이터전압으로 화소의 밝기를 디지털 비디오 데이터에 따라 제어한다.
- <28> 이와 같은 유기발광다이오드 표시장치는 패시브 매트릭스(passive matrix) 방식 또는, 스위칭소자로써 TFT를 이용하는 액티브 매트릭스(active matrix) 방식의 표시장치로 나뉘어진다.
- <29> 액티브 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온시켜 화소를 선택하고 스토리지 커패시터(Storage Capacitor)에 유지되는 전압으로 화소의 발광을 유지한다.
- <30> 도 2는 액티브 매트릭스 방식의 유기발광다이오드 표시장치에 있어서 하나의 화소를 등가적으로 나타내는 회로 도이다.
- <31> 도 2를 참조하면, 액티브 매트릭스 방식의 유기발광다이오드 표시장치의 화소는 유기발광다이오드(OLED), 서로 교차하는 데이터라인(DL) 및 게이트라인(GL), 스위치 TFT(SW), 구동 TFT(DR), 및 스토리지 커패시터(Cst)를 구비한다. 스위치 TFT(SW)와 구동 TFT(DR)는 N-타입 MOS-FET으로 구현된다.
- <32> 스위치 TFT(SW)는 게이트라인(GL)으로부터의 스캔펄스에 응답하여 턴-온됨으로써 자신의 소스전극과 드레인전극 사이의 전류패스를 도통시킨다. 이 스위치 TFT(SW)의 온타임기간 동안 데이터라인(DL)으로부터의 데이터전압은 스위치 TFT(SW)의 소스전극과 드레인전극을 경유하여 구동 TFT(DR)의 게이트전극과 스토리지 커패시터(Cst)에 인가된다.

- <33> 구동 TFT(DR)는 자신의 게이트전극에 공급되는 게이트전압(Vg) 즉, 데이터전압에 따라 유기발광다이오드(OLED)에 흐르는 전류를 제어한다.
- <34> 스토리지 커패시터(Cst)는 데이터전압과 고전위 전원전압(VDD) 사이의 차전압을 저장하여 구동 TFT(DR)의 게이트전극에 인가되는 전압을 한 프레임기간동안 일정하게 유지시킨다.
- <35> 유기발광다이오드(OLED)는 도 1과 같은 구조로 구현된다. 이 유기발광다이오드(OLED)는 구동 TFT(DR)의 소스전극과 저전위 전원전압원 사이에 접속된다.
- <36> 도 2와 같은 화소의 밝기는 유기발광다이오드(OLED)에 흐르는 전류에 비례하며 그 전류는 구동 TFT(DR)의 게이트전압에 의해 조절된다.
- <37> 구동 TFT(DR)에 의해 조절되는 유기발광다이오드(OLED)의 전류(Ioled)는 아래의 수학적 식 1과 같다.

수학적 식 1

$$V_{gs} = V_g - V_s$$

$$V_g = V_{data}, \quad V_s = V_{oled}$$

$$I_{oled} = \frac{k}{2}(V_{gs}-V_{th})^2 = \frac{k}{2}(V_{data}-V_{oled}-V_{th})^2$$

- <38>
- <39> 여기서, 'Vgs'는 구동 TFT(DR)의 게이트전압(Vg)과 소스전압(Vs) 사이의 차전압, 'Vdata'는 데이터전압, 'Voled'는 유기발광다이오드(OLED)의 양단전압, 'Vth'는 구동 TFT(DR)의 문턱전압, 'k'는 구동 TFT(DR)의 이동도 및 기생용량에 의해 결정되는 상수값을 각각 의미한다.
- <40> 수학적 식 1과 같이, 유기발광다이오드(OLED)의 전류(Ioled)는 구동 TFT(DR)의 문턱전압(Vth)에 크게 영향받는다.
- <41> 일반적으로 동일한 극성의 게이트전압이 구동 TFT(DR)의 게이트전극으로 장시간 인가되면 게이트-바이어스 스트레스(Gate-Bias Stress)가 증가하여 구동 TFT(DR)의 문턱전압(Vth)이 커지게 되고, 이로 인해 구동 TFT(DR)의 동작특성이 변동하게 된다. 이러한 구동 TFT(DR)의 동작특성 변화는 도 3의 실험결과에서도 알 수 있다.
- <42> 도 3은 채널폭/채널길이(W/L)가 120 μm/6 μm인 시료용 수소화된 비정질 실리콘 TFT(A-Si:H TFT)에 포지티브 게이트-바이어스 스트레스(Positive Gate-Bias Stress)를 인가하였을 때 그 시료용 A-Si:H TFT의 특성 변화를 초래한다는 것을 보여 주는 실험 결과이다. 도 3에 있어서 횡축은 시료용 A-Si:H TFT의 게이트전압[V]이며 종축은 시료용 A-Si:H TFT의 소스전극과 드레인전극 사이의 전류[A]를 나타낸다. 박스 내의 인덱스는 그래프 색별로 게이트전압 인가시간[sec]을 나타낸다.
- <43> 도 3은 시료용 A-Si:H TFT의 게이트전극에 +30V의 전압을 인가할 때 전압 인가 시간에 따른 TFT의 문턱전압과 전달 특성 곡선의 이동을 보여 준다. 도 3에서 알 수 있는 바, A-Si:H TFT의 게이트전극에 정극성의 전압이 인가되는 시간이 길어질수록 TFT의 전달 특성 곡선이 우측으로 이동(31)하고 그 A-Si:H TFT의 문턱전압이 상승한다. (Vth₁에서 Vth₄로 문턱 전압이 상승)
- <44> 이와 같이 구동 TFT(DR)의 문턱전압이 상승하게 되면 구동 TFT(DR)의 동작이 불안정하게 되므로, 동일한 데이터전압이 인가되더라도 유기발광다이오드(OLED)에 흐르는 전류(Ioled)는 감소하게 된다.
- <45> 결과적으로, 종래 보텀 애노드(Bottom Anode) 방식의 유기발광다이오드 표시장치에서는 동일한 데이터전압이 인가되더라도 도 4와 같은 구동 TFT(DR)의 문턱전압 특성에 의존하는 구동전류(Ioled)의 편차로 인해 휘도 불균일 현상이 나타나게 되고, 이에 따라 표시품질이 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <46> 따라서, 본 발명의 목적은 유기발광다이오드에 흐르는 전류가 구동 TFT의 문턱전압 변동에 영향받지 않도록 함으로써 표시 품질을 높일 수 있는 유기 발광다이오드 표시장치와 그 구동방법을 제공하는 데 있다.

발명의 구성 및 작용

- <47> 상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 유기발광다이오드 표시장치는 데이터전압이 공급되는 다수의 데이터라인; 제1 스캔펄스가 공급되는 제1 게이트라인, 상기 제1 스캔펄스에 대하여 역위상으로 발생되는 제2 스캔펄스가 공급되는 제2 게이트라인 및 에미션펄스가 공급되는 에미션라인을 각각 포함한 다수의 신호라인군; 고전위 구동전압을 발생하는 고전위 구동전압원; 기저전압을 발생하는 기저전압원; 상기 고전위 구동전압원과 상기 기저전압원 사이에 흐르는 전류에 의해 발광되는 유기발광다이오드; 제1 노드에 접속된 게이트전극과, 소스전극 간에 인가되는 게이트-소스간 전압(V_{gs})에 따라 상기 유기발광다이오드에 흐르는 전류를 제어하는 구동소자; 상기 제1 노드와 제2 노드 사이에 형성된 스토리지 커패시터; 및 상기 유기발광다이오드의 발광기간 동안 상기 구동소자의 문턱전압과 상기 유기발광다이오드의 양단전압의 합산전압으로 발생하는 보상전압에 상기 데이터전압이 더해진 전압으로 상기 구동소자의 게이트-소스간 전압을 조정하는 스위치회로를 구비한다.
- <48> 상기 스위치회로는, 상기 발광기간에 앞선 프리차지기간 동안 상기 제1 노드를 상기 고전위 구동전압으로 프리차지시키고 상기 제2 노드를 상기 데이터전압으로 충전시킨다.
- <49> 상기 스위치회로는, 상기 발광기간과 상기 프리차지기간 사이의 문턱전압 보상기간 동안 상기 제1 노드의 전위를 상기 보상전압으로 조정하고 상기 제2 노드의 전위를 상기 데이터전압으로 유지한다.
- <50> 상기 프리차지기간은, 상기 제1 스캔펄스의 라이징에지보다 늦게 발생하는 상기 제2 스캔펄스의 폴링에지와, 상기 에미션펄스의 폴링에지 사이의 기간으로 정의된다.
- <51> 상기 문턱전압 보상기간은, 상기 에미션펄스의 폴링에지와, 상기 제1 스캔펄스의 폴링에지에 동기되는 상기 제2 스캔펄스의 라이징에지 사이의 기간으로 정의된다.
- <52> 상기 발광기간은, 상기 제2 스캔펄스의 라이징에지보다 늦게 발생하는 상기 에미션펄스의 라이징에지로부터 시작되는 상기 에미션펄스의 하이논리기간으로 정의된다.
- <53> 상기 스위치회로는, 상기 에미션펄스에 응답하여 상기 고전위 구동전압원과 상기 구동소자 사이의 전류패스를 절환하는 에미션소자; 상기 제1 스캔펄스에 응답하여 상기 에미션소자와 상기 제1 노드 사이의 전류패스를 절환하는 제1 스위치소자; 상기 제1 스캔펄스에 응답하여 상기 데이터라인과 상기 제2 노드 사이의 전류패스를 절환하는 제2 스위치소자; 및 상기 제2 스캔펄스에 응답하여 상기 구동소자의 소스전극과 상기 제2 노드 사이의 전류패스를 절환하는 제3 스위치소자를 구비한다.
- <54> 상기 구동소자는, 상기 제1 노드에 접속되는 게이트전극; 상기 에미션소자의 소스전극과 상기 제1 스위치소자의 소스전극에 공통접속되는 드레인전극; 및 상기 유기발광다이오드의 애노드전극과 상기 제3 스위치소자의 드레인전극에 공통접속되는 소스전극을 구비한다.
- <55> 상기 에미션소자는, 상기 에미션라인에 접속되는 게이트전극; 상기 고전위 구동전압원에 접속되는 드레인전극; 및 상기 제1 스위치소자의 소스전극과 상기 구동소자의 드레인전극에 공통접속되는 소스전극을 구비한다.
- <56> 상기 제1 스위치소자는, 상기 제1 게이트라인에 접속되는 게이트전극; 상기 제1 노드에 접속되는 드레인전극; 및 상기 구동소자의 드레인전극과 상기 에미션소자의 소스전극에 공통접속되는 소스전극을 구비한다.
- <57> 상기 제2 스위치소자는, 상기 제1 게이트라인에 접속되는 게이트전극; 상기 데이터라인에 접속되는 드레인전극; 및 상기 제2 노드에 접속되는 소스전극을 구비한다.
- <58> 상기 제3 스위치소자는, 상기 제2 게이트라인에 접속되는 게이트전극; 상기 구동소자의 소스전극과 상기 유기발광다이오드의 애노드전극에 공통접속되는 드레인전극; 및 상기 제2 노드에 접속되는 소스전극을 구비한다.
- <59> 상기 발광기간 동안 상기 유기발광다이오드에 흐르는 전류(I_{oled})는 아래의 수식과 같다.

$$V_{gs} = V_{data} + V_{oled} + V_{th}$$

$$I_{oled} = \frac{k}{2} (V_{gs} - V_{th})^2$$

$$= (V_{data} + V_{oled} + V_{th} - V_{th})^2 = (V_{data} + V_{oled})^2$$

<60>

<61> 여기서, V_{gs} 는 상기 구동소자의 게이트-소스간 전압, V_{data} 는 상기 데이터전압, V_{oled} 는 상기 유기발광다이오드

양단전압, V_{th} 는 상기 구동소자의 문턱전압, k 는 상기 구동소자의 이동도와 기생용량에 의해 결정되는 상수값을 각각 의미한다.

- <62> 상기 구동소자, 상기 에미션소자 및 상기 제1 내지 제3 스위치소자들은 N 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터인 것을 특징으로 한다.
- <63> 상기 구동소자는 비정질 실리콘층으로 형성되는 반도체층을 구비한다.
- <64> 데이터전압이 공급되는 다수의 데이터라인, 제1 스캔펄스가 공급되는 제1 게이트라인과 상기 제1 스캔펄스에 대하여 역위상으로 발생하는 제2 스캔펄스가 공급되는 제2 게이트라인 및 에미션펄스가 공급되는 에미션라인을 각각 포함한 다수의 신호라인군, 고전위 구동전압을 발생하는 고전위 구동전압원, 기저전압을 발생하는 기저전압원, 상기 고전위 구동전압원과 상기 기저전압원 사이에 흐르는 전류에 의해 발광되는 유기발광다이오드, 제1 노드에 접속된 게이트전극과, 소스전극 간에 인가되는 게이트-소스간 전압(V_{gs})에 따라 상기 유기발광다이오드에 흐르는 전류를 제어하는 구동소자, 상기 제1 노드와 제2 노드 사이에 형성된 스토리지 커패시터; 및 다수의 스위치소자로 구성된 스위치회로를 가지는 유기발광다이오드 표시장치의 구동방법은, 상기 유기발광다이오드의 발광기간 동안 상기 구동소자의 문턱전압과 상기 유기발광다이오드의 양단전압의 합산전압으로 발생하는 보상전압에 상기 데이터전압이 더해진 전압으로 상기 구동소자의 게이트-소스간 전압을 조정한다.
- <65> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <66> 이하, 도 5 내지 도 12를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- <67> 도 5는 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블럭도이고, 도 6은 도 5의 화소들(122)로 공급되는 제1 및 제2 스캔펄스(S_1 , S_2)와 에미션펄스(E_p)의 타이밍도이다.
- <68> 도 5 및 도 6을 참조하면, 본 발명의 실시 예에 따른 유기발광다이오드 표시장치는 $m \times n$ 개의 화소들(122)이 형성되는 표시패널(116)과, 데이터라인들(DL[1] 내지 DL[m])에 아날로그 데이터전압을 공급하는 데이터 구동회로(120)와, 제1 게이트라인들(GL1[1] 내지 GL1[n])에 제1 스캔펄스(S_1)를 순차적으로 공급함과 아울러 제2 게이트라인들(GL2[1] 내지 GL2[n])에 제2 스캔펄스(S_2)를 순차적으로 공급하며 에미션라인들(EL[1] 내지 EL[n])에 에미션펄스(E_p)를 순차적으로 공급하는 게이트 구동회로(118)와, 데이터 구동회로(120) 및 게이트 구동회로(118)의 구동 타이밍을 제어하는 타이밍 콘트롤러(124)를 구비한다.
- <69> 표시패널(116)은 게이트라인들 및 에미션라인들(GL[1] 내지 GL[n], GL2[1] 내지 GL2[n], EL[1] 내지 EL[n])과 데이터라인들(DL[1] 내지 DL[m])의 교차로 정의된 화소 영역들에 형성된 화소들(122)을 구비한다. 이러한 표시패널(116)에는 각각의 화소들(122)에 고전위 구동전압(VDD)을 공급하는 신호배선들 및 저전위 구동전압(VSS)을 공급하는 신호배선들이 형성된다.
- <70> 데이터 구동회로(120)는 타이밍 콘트롤러(124)로부터의 제어신호(DDC)에 응답하여 디지털 비디오 데이터(RGB)를 아날로그 데이터전압으로 변환한 후, 아날로그 데이터전압(이하, 데이터전압이라 함)을 데이터라인들(DL[1] 내지 DL[m])에 공급한다. 이 데이터전압의 극성은 부극성(-)이다. 데이터전압은 데이터라인들(DL[1] 내지 DL[m])을 통해 화소들(122)로 공급된다.
- <71> 게이트 구동회로(118)는 타이밍 콘트롤러(124)로부터의 제어신호(GDC)에 응답하여 도 6에 도시된 제1 및 제2 스캔펄스(S_1 , S_2)와 에미션펄스(E_p)를 각각 제1 및 제2 게이트라인들(GL1[1] 내지 GL1[n], GL2[1] 내지 GL2[n])과 에미션라인들(EL[1] 내지 EL[n])에 순차적으로 공급한다. 이 제1 및 제2 스캔펄스(S_1 , S_2)는 각각 제1 및 제2 게이트라인들(GL1[1] 내지 GL1[n], GL2[1] 내지 GL2[n])을 통해 화소들(122)로 공급되며, 에미션펄스(E_p)는 에미션라인들(EL[1] 내지 EL[n])을 통해 화소들(122)로 공급된다.
- <72> 타이밍 콘트롤러(124)는 디지털 비디오 데이터(RGB)를 데이터 구동회로(120)에 공급하고 수직/수평 동기신호와 클럭신호 등을 이용하여 게이트 구동회로(118)와 데이터 구동회로(120)의 동작 타이밍을 제어하는 제어신호(DDC, GDC)를 발생한다.
- <73> 도 6의 타이밍도에서 A는 프리차지기간을, B는 문턱전압 보상기간을, C는 발광기간을 지시한다. T1, T2는 과도기간을 지시한다.
- <74> 프리차지기간(A)은 화소(122)내에 형성되는 구동 TFT의 게이트전압을 고전위 구동전압(VDD)으로 초기화시키는 기간을 말한다. 프리차지기간(A)은 제2 스캔펄스(S_2)의 폴링에지와 에미션펄스(E_p)의 폴링에지 사이의 기간으

로 정의된다.

- <75> 문턱전압 보상기간(B)은 상기 초기화된 고전위 구동전압(VDD)을 방전시켜 상기 구동 TFT의 게이트전압을 문턱전압이 포함된 보상전압으로 유지하는 기간을 말한다. 문턱전압 보상기간(B)은 에미션펄스(Ep)의 폴링에지와 제2 스캔펄스(S2)의 라이징에지 사이의 기간으로 정의된다.
- <76> 발광기간(C)은 상기 보상전압이 포함된 상기 구동 TFT의 게이트-소스간 전압차에 의해 유기발광다이오드가 발광되는 기간을 말한다. 발광기간(C)은 에미션펄스(Ep)의 라이징에지로부터 시작되는 에미션펄스(Ep)의 하이논리 기간으로 정의된다.
- <77> 제1 과도기간(T1)은 프리차지기간(A)에 앞서 발생하는 기간으로서, 제1 스캔펄스(S1)의 라이징에지와 제2 스캔펄스(S2)의 폴링에지의 사이의 기간으로 정의된다. 그리고, 제2 과도기간(T2)은 문턱전압 보상기간(B)과 발광기간(C) 사이에 발생하는 기간으로서, 제2 스캔펄스(S2)의 라이징에지와 에미션펄스(Ep)의 라이징에지 사이의 기간으로 정의된다. 제1 스캔펄스(S1)는 제2 스캔펄스(S2)의 라이징에지에 동기되어 폴링된다.
- <78> 이러한, 프리차지기간(A), 문턱전압 보상기간(B) 및 발광기간(C)에서의 화소들(122)의 동작에 대해서는 도 8 내지 도 10을 참조하여 상세히 설명하기로 한다.
- <79> 한편, 표시패널(116)에는 화소들(122)로 고전위 구동전압을 공급하는 고전위 구동전압원(VDD)과, 저전위 구동전압을 공급하는 저전위 구동전압원(VSS)이 접속된다. 저전위 구동전압원(VSS)으로부터 공급되는 저전위 구동전압은 통상 기저전압으로 설정된다.
- <80> 화소들(122) 각각은 도 7과 같이 유기발광다이오드(OLED), 구동 TFT(DR), 3 개의 스위치 TFT(SW1 내지 SW3), 에미션 TFT(EM) 및 옅셋 커패시터(Coff)를 구비한다.
- <81> 도 7은 본 발명의 실시예에 따른 유기발광다이오드 표시장치에 구비된 화소(122)를 나타내는 등가회로도이다.
- <82> 도 7을 참조하면, 본 발명의 실시예에 따른 화소(122)는 데이터라인(DL[1] 내지 DL[m]) 및 게이트라인(GL[1] 내지 GL[n])으로부터 공급되는 구동신호(-Vdata, S1, S2, Ep)에 응답하여 유기발광다이오드(OLED)를 구동시키는 유기발광다이오드 구동회로(130)와, 상기 구동신호에 의해 발생하는 구동전류에 따라 발광량이 조절되는 유기발광다이오드(OLED)를 구비한다.
- <83> 유기발광다이오드 구동회로(130)는 유기발광다이오드(OLED)에 흐르는 구동전류를 제어하기 위한 구동 TFT(DR), 제1 노드(n1 : 구동 TFT(DR)의 게이트전극(G))를 고전위 구동전압(VDD)으로 프리차지시킨 후 보상 문턱전압으로 조정하기 위한 제1 스위치 TFT(SW1), 제2 노드(n2)에 부극성의 데이터전압(-Vdata)을 공급하기 위한 제2 스위치 TFT(SW2), 제2 노드(n2)와 구동 TFT(DR)의 소스전극(S) 사이의 전류 패스를 절환하는 제3 스위치 TFT(SW3), 제1 및 제2 노드(n1, n2)에 충전된 전압을 저장하기 위한 옅셋 커패시터(Coff) 및 고전위 구동전압원(VDD)과 구동 TFT(DR)의 드레인전극(D) 사이의 전류 패스를 절환하는 에미션 TFT(EM)를 구비한다. 여기서, TFT들은 N 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)로 구현된다. 특히, 구동 TFT(DR)의 반도체층은 비정질 실리콘층으로 형성되어 동일한 게이트 바이어스 스트레스에 의한 구동 TFT(DR)들 간의 문턱전압의 변화량은 거의 동일하다.
- <84> 구동 TFT(DR)의 게이트전극(G)은 제1 노드(n1)에 접속되고, 구동 TFT(DR)의 드레인전극(D)은 에미션 TFT(EM)의 소스전극(S)과 제1 스위치 TFT(SW1)의 소스전극(S)에 공통접속되며, 구동 TFT(DR)의 소스전극(S)은 유기발광다이오드(OLED)의 애노드전극과 제3 스위치 TFT(SW3)의 드레인전극(D)에 공통접속된다. 이러한 구동 TFT(DR)는 자신의 게이트전극(G)에 인가되는 게이트전압과 자신의 소스전극(S)에 인가되는 소스전압의 차전압(Vgs)에 따라 유기발광다이오드소자(OLED)에 흐르는 전류량을 제어한다.
- <85> 제1 스위치 TFT(SW1)의 게이트전극(G)은 제1 게이트라인(GL1)에 접속되고, 제1 스위치 TFT(SW1)의 드레인전극(D)은 제1 노드(n1)에 접속되며, 제1 스위치 TFT(SW1)의 소스전극(S)은 에미션 TFT(EM)의 소스전극(S)과 구동 TFT(DR)의 드레인전극(D)에 공통접속된다. 이러한, 제1 스위치 TFT(SW1)는 제1 게이트라인(GL1)으로부터의 제1 스캔펄스(S1)에 응답하여 턴 온 됨으로써, 제1 노드(n1)를 고전위 구동전압(VDD)으로 프리차지시킨 후 제1 노드(n1)의 전위를 보상 문턱전압(Vth+Voled)으로 조정한다. "Vth"는 구동 TFT(DR)의 문턱전압을, "Voled"는 유기발광다이오드(OLED) 양단전압을 의미한다. 보상 문턱전압(Vth+Voled)은 제1 노드(n1)를 통해 스토리지 커패시터(Cst)f의 (+)측에 저장된다.
- <86> 제2 스위치 TFT(SW2)의 게이트전극(G)은 제1 스위치 TFT(SW1)의 게이트전극(G)과 함께 제1 게이트라인(GL1)에 공통접속되고, 제2 스위치 TFT(SW2)의 드레인전극(D)은 데이터라인(DL)에 접속되며, 제2 스위치 TFT(SW2)의 소

스전극(S)은 제2 노드(n2)에 접속된다. 이러한, 제2 스위치 TFT(SW2)는 제1 게이트라인(GL1)으로부터의 제1 스캔펄스(S1)에 응답하여 턴 온 됨으로써, 데이터라인(DL)으로부터의 부극성의 데이터전압(-Vdata)이 제2 노드(n2)에 공급되게 한다. 부극성의 데이터전압(-Vdata)은 제2 노드(n2)를 통해 스토리지 커패시터(Cstf)의 (-)측에 저장된다.

<87> 제3 스위치 TFT(SW3)의 게이트전극(G)은 제2 게이트라인(GL2)에 접속되고, 제3 스위치 TFT(SW3)의 드레인전극(D)은 구동 TFT(DR)의 소스전극(S)과 유기발광다이오드(OLED)의 애노드전극에 공통접속되며, 제3 스위치 TFT(SW3)의 소스전극(S)은 제2 노드(n2)에 접속된다. 이러한, 제3 스위치 TFT(SW3)는 제2 게이트라인(GL2)으로부터의 제2 스캔펄스(S2)에 응답하여 턴 온 됨으로써, 구동 TFT(DR)의 소스전압과 제2 노드(n2)의 전압이 부극성의 데이터전압(-Vdata)으로 등전위를 이루게 한다.

<88> 옙셋 커패시터(Coff)의 (+)측은 제1 노드(n1)에 접속되고, 옙셋 커패시터(Coff)의 (-)측은 제2 노드(n2)에 접속된다. 이 옙셋 커패시터(Coff)는 제1 노드(n1)의 전위를 프리차지시간(도 6의 A) 동안에 고전위 구동전압(VDD)으로 유지한 후 문턱전압 보상기간(도 6의 B) 및 발광기간(도 6의 C) 동안에 보상 문턱전압(Vth+Voled)으로 유지한다. 또한, 옙셋 커패시터(Coff)는 제2 노드(n2)의 전위를 부극성의 데이터전압(-Vdata)으로 유지한다.

<89> 에미션 TFT(EM)의 게이트전극(G)은 에미션라인(EL)에 접속되고, 에미션 TFT(EM)의 드레인전극(D)은 고전위 구동전압원(VDD)에 접속되며, 에미션 TFT(EM)의 소스전극(S)은 제1 스위치 TFT(SW1)의 소스전극(S)과 구동 TFT(DR)의 드레인전극(D)에 공통접속된다. 이 에미션 TFT(EM)는 고전위 구동전압원(VDD)과 구동 TFT(DR)의 드레인전극(D) 사이의 전류 패스를 절환한다.

<90> 유기발광다이오드(OLED)의 애노드는 구동 TFT(DR)의 소스전극(S)과 제3 스위치 TFT(SW3)의 드레인전극(D)에 공통접속되고, 캐소드는 저전위 구동전압원(VSS)에 접속된다. 유기발광다이오드(OLED)는 도 1과 같은 구조를 가지며, 구동 TFT(DR)의 문턱전압(Vth) 변화에 상관없이 데이터전압(-Vdata)의 변화에 의존하여 발광량이 제어되게 된다. 여기서, 유기발광다이오드(OLED)의 애노드전극은 구동 TFT(DR)와 동일한 기판상에 형성된다. 이에 따라, 화소들(122)은 하부 발광(Bottom Emission) 방식에 따라 발광하게 된다.

<91> 이러한 화소들(122)의 동작을 도 8 내지 도 10을 참조하여 단계적으로 설명하면 다음과 같다.

<92> 도 8은 도 6의 프리차지시간(A)에 대한 화소(122)의 등가회로도이다.

<93> 도 8을 참조하면, 프리차지시간(A) 동안 제1 스캔펄스(S1)는 하이논리전압으로 발생되어 제1 스위치 TFT 및 제2 스위치 TFT(SW1, SW2)를 턴 온시키고, 제2 스캔펄스(S2)는 로우논리전압으로 발생되어 제3 스위치 TFT(SW3)를 턴 오프 시키며, 에미션펄스(Ep)는 하이논리전압으로 발생되어 에미션 TFT(EM)를 턴 온 시킨다.

<94> 이에 따라, 구동 TFT(DR)의 게이트전극(G)과 접속된 제1 노드(n1)는 고전위 구동전압(VDD)으로 프리차지되고, 옙셋 커패시터(Coff)를 사이에 두고 제1 노드(n1)의 반대편에 위치하는 제2 노드(n2)에는 부극성의 데이터전압(-Vdata)이 인가된다.

<95> 도 9는 도 6의 문턱전압 보상기간(B)에 대한 화소(122)의 등가회로도이다.

<96> 도 9를 참조하면, 문턱전압 보상기간(B) 동안 제1 스캔펄스(S1)는 하이논리전압으로 유지되어 제1 스위치 TFT 및 제2 스위치 TFT(SW1, SW2)의 턴 온 상태를 유지시키고, 제2 스캔펄스(S2)는 로우논리전압으로 유지되어 제3 스위치 TFT(SW3)의 턴 오프 상태를 유지시키며, 에미션펄스(Ep)는 로우논리전압으로 상태가 반전되어 에미션 TFT(EM)를 턴 오프 시킨다.

<97> 이에 따라, 구동 TFT(DR)의 게이트전극(G)과 접속된 제1 노드(n1)의 전위는 프리차지된 고전위 구동전압(VDD)으로부터 방전되어 구동 TFT(DR)의 문턱전압(Vth)과 유기발광다이오드(OLED) 양단전압(Voled)의 합산전압인 보상 문턱전압(Vth+Voled)으로 수렴되게 된다. 왜냐하면, 옙셋 커패시터(Coff)의 (+)단자 - 등가적으로 다이오드처럼 동작되는 구동 TFT(DR) - 유기발광다이오드(OLED) - 기저전압원(VSS) 사이에 전류 패스가 형성되기 때문이다. 옙셋 커패시터(Coff)의 (-)단자에는 계속해서 부극성의 데이터전압(-Vdata)이 인가되고 있으므로, 옙셋 커패시터(Coff)의 양단에는 아래의 수학식 2와 같은 전압이 저장된다.

수학식 2

<98>
$$V_{off} = V_{data} + V_{th} + V_{oled}$$

- <99> 여기서, Voff는 오프셋 커패시터(Coff)의 양단전압을 말한다.
- <100> 도 10은 도 6의 발광기간(C)에 대한 화소(122)의 등가회로도이다.
- <101> 도 10을 참조하면, 발광기간(C) 동안 제1 스캔펄스(S1)는 로우논리전압으로 상태가 반전되어 제1 스위치 TFT 및 제2 스위치 TFT(SW1, SW2)의 턴 오프 시키고, 제2 스캔펄스(S2)는 하이논리전압으로 상태가 반전되어 제3 스위치 TFT(SW3)의 턴 온 시키며, 에미션펄스(Ep)는 하이논리전압으로 상태가 반전되어 에미션 TFT(EM)를 턴 온 시킨다.
- <102> 이에 따라, 구동 TFT(DR)의 게이트전극(G)에 인가되는 게이트전압(Vg)과 구동 TFT(DR)의 소스전극(S)에 인가되는 소스전압(Vs)의 전압차(Vgs)는 오프셋 커패시터(Coff)의 양단전압(Voff)과 동일하게 된다. 오프셋 커패시터(Coff)의 양단전압(Voff)은 발광기간(C) 동안에도 수학식 2로 유지되므로, 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)는 아래의 수학식 3과 같이 된다.

수학식 3

$$Vgs = Vdata + Voled + Vth$$

$$Ioled = \frac{k}{2} (Vgs - Vth)^2$$

$$= (Vdata + Voled + Vth - Vth)^2 = (Vdata + Voled)$$

- <103>
- <104> 수학식 3을 참조하면, 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)는 구동 TFT(DR)의 문턱전압(Vth) 변화에 전혀 영향을 받지 않게 된다. 이에 따라, 구동 TFT(DR)의 문턱전압(Vth) 변화로 인해 표시품질이 저하되는 현상은 방지된다.
- <105> 도 11은 도 6의 프리차지기간(A), 문턱전압 보상기간(B) 및 발광기간(C)에 있어서 제1 노드(n1)에 인가되는 전압(Vg), 오프셋 커패시터에 저장되는 전압(Voff), 구동 TFT(DR)의 게이트-소스간 전압(Vgs) 및 구동전류(Ioled)의 과도상태를 도시한 시뮬레이션 결과이다.
- <106> 도 11을 참조하면, 프리차지기간(A)동안 구동 TFT(DR)의 게이트전압(Vg)을 고전위 구동전압(VDD)으로 프리차지시킨 후 문턱전압 보상기간(B)동안 구동 TFT(DR)의 게이트전압(Vg)을 보상 문턱전압(Vth+Voled)으로 조정한다. 이를 이용하여, 발광기간(C)동안 구동 TFT(DR)의 게이트-소스간 전압(Vgs)에는 구동 TFT(DR)의 변화된 문턱전압(Vth)이 포함됨으로써 구동전류(Ioled)가 구동 TFT(DR)의 문턱전압(Vth) 변화에 무관한 함수가 됨을 알 수 있다.
- <107> 도 12는 구동 TFT(DR)의 문턱전압(Vth) 변화로 인한 유기발광다이오드(OLED)에 흐르는 전류(Ioled)의 변화가 최소화됨을 설명하기 위한 그래프이다. 도 12에서 횡축은 변화되는 문턱전압(Vth)을, 종축은 유기발광다이오드(OLED)에 흐르는 전류(Ioled)를 각각 나타낸다.
- <108> 도 12를 참조하면, 구동 TFT(DR)의 문턱전압(Vth)이 게이트 바이어스 스트레스에 의해 0 V ~ 2 V 까지 변화되더라도 유기발광다이오드(OLED)에 흐르는 전류의 변화량(ΔI_{oled})은 4 % ~ 15 % 로 최소화된다. 이는 종래 59 % ~ 91 %에 달하는 전류의 변화량(ΔI_{oled})에 비해 현저히 적은 값을 나타낸다. 따라서, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 구동 TFT(DR)의 문턱전압(Vth)이 변화되더라도 유기발광다이오드(OLED)에 흐르는 전류량이 크게 변화되지 않아 표시품질면에서 종래 대비 크게 향상된다.
- <109> 한편, 본 발명에서 유기발광다이오드(OLED)에 흐르는 전류(Ioled)가 4 % ~ 15 % 정도의 차를 보이는 이유는 수학식 3의 함수식에 유기발광다이오드(OLED)의 양단전압(Voled)이 포함되어 있음으로 인해 유기발광다이오드(OLED)의 포화전류 및 라인저항으로 인한 고전위 구동전압(VDD) 변화에 영향받기 때문이다.

발명의 효과

- <110> 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시장치와 그 구동방법은, 구동 TFT의 게이트-소스간 전압에 구동 TFT의 변화되는 문턱전압이 실시간적으로 포함되도록 함으로써 유기발광다이오드에 흐르는 전류가 구동 TFT의 문턱전압 변화에 영향받지 않도록 하여 표시 품질을 높임과 아울러 화질의 신뢰성을 향상시킬 수

있다.

<111> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

<1> 도 1은 일반적인 유기발광다이오드 표시장치의 발광원리를 설명하는 다이어그램을 나타내는 도면.

<2> 도 2는 종래 액티브 매트릭스 방식의 유기발광다이오드 표시장치에 있어서 하나의 화소를 증가적으로 나타내는 회로도.

<3> 도 3은 시료용 A-Si:H TFT의 게이트전극에 +30V의 전압을 인가할 때 전압 인가 시간에 따른 TFT의 문턱전압과 전달 특성 곡선의 이동을 보여주는 도면.

<4> 도 4는 종래 구동 TFT의 문턱전압 변화에 따른 유기발광다이오드에 흐르는 전류의 변화량을 도시한 그래프.

<5> 도 5는 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블록도.

<6> 도 6은 도 5의 화소들에 공급되는 구동신호의 타이밍도.

<7> 도 7은 본 발명의 실시예에 따른 유기발광다이오드 표시장치에 구비된 화소의 등가회로도.

<8> 도 8은 도 6의 프리차지기간(A)에 대한 화소(122)의 등가회로도.

〈9〉 도 9는 도 6의 문턱전압 보상기간(B)에 대한 화소(122)의 등가회로도.

<10> 도 10은 도 6의 발광기간(C)에 대한 화소(122)의 등가회로도.

<11> 도 11은 도 6의 프리차지기간(A), 문턱전압 보상기간(B) 및 발광기간(C)에 있어서 제1 노드(n1)에 인가되는 전압(Vg), 오프셋 커패시터에 저장되는 전압(Voff), 구동 TFT(DR)의 게이트-소스간 전압(Vgs) 및 구동전류(Ioled)의 과도상태를 도시한 시뮬레이션 결과도.

<12> 도 12는 구동 TFT(DR)의 문턱전압(Vth) 변화로 인한 유기발광다이오드(OLED)에 흐르는 전류(Ioled)의 변화가 최소화됨을 설명하기 위한 그래프.

<13> < 도면의 주요 부분에 대한 부호의 설명 >

<14> 116 : 표시패널 118 : 게이트 구동회로

<15> 120 : 데이터 구동회로 122 : 화소들

<16> 124 : 타이밍 컨트롤러 130 : 유기발광다이오드 구동회로

<17> S1 : 제1 스캔펄스 S2 : 제2 스캔펄스

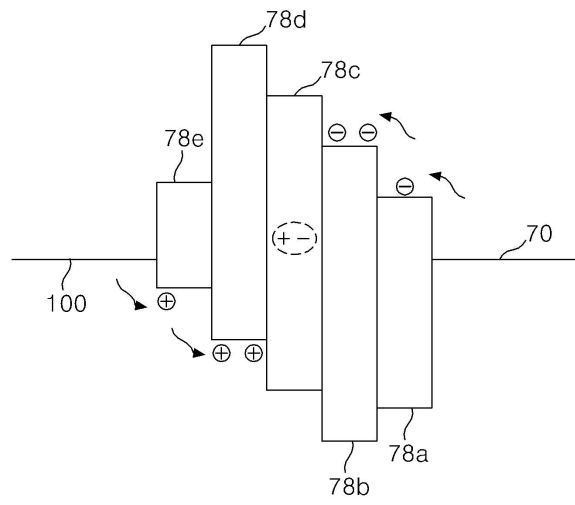
<18> Ep : 에미션펄스 SW1,SW2,SW3 : 스위치 TFT

<19> EM : 에미션 TFT DR : 구동 TFT

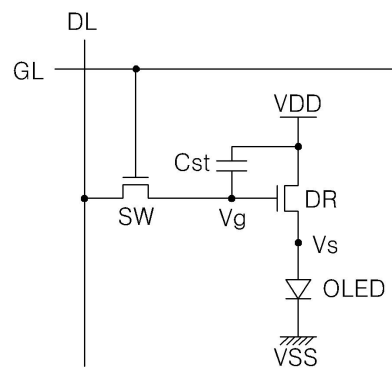
<20> Coff : 옵셋 커패시터 -Vdata : 데이터전압

도면

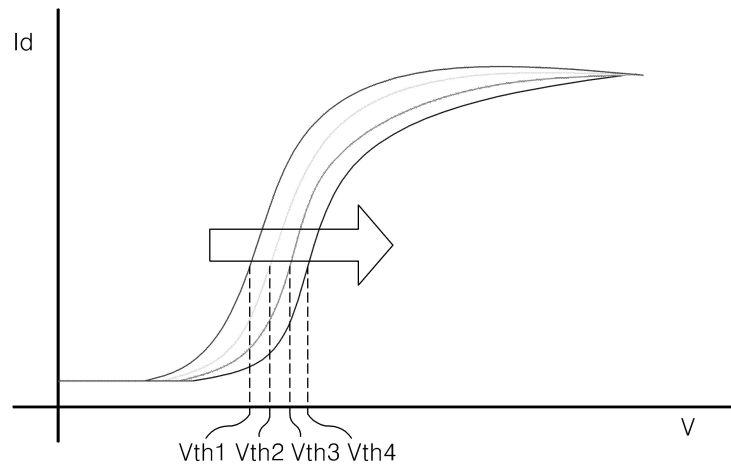
도면1



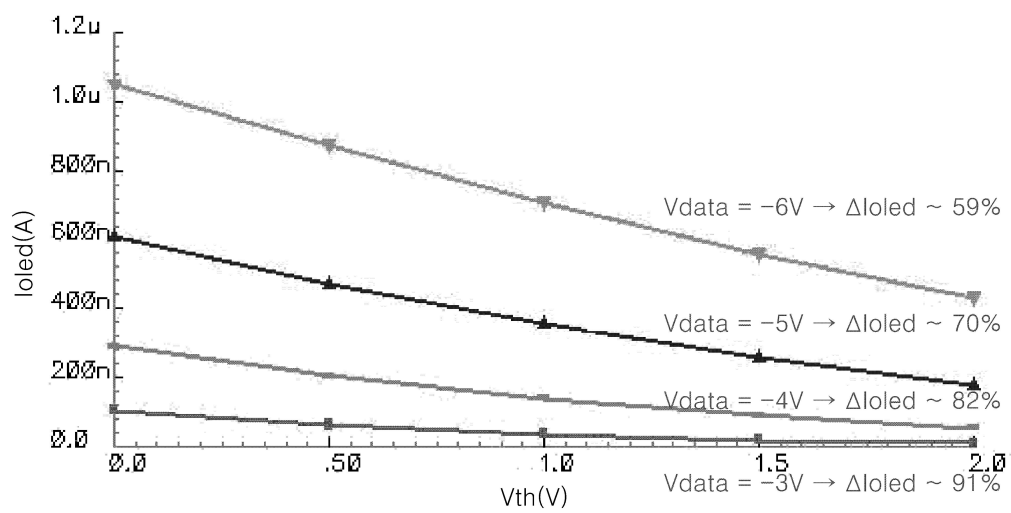
도면2



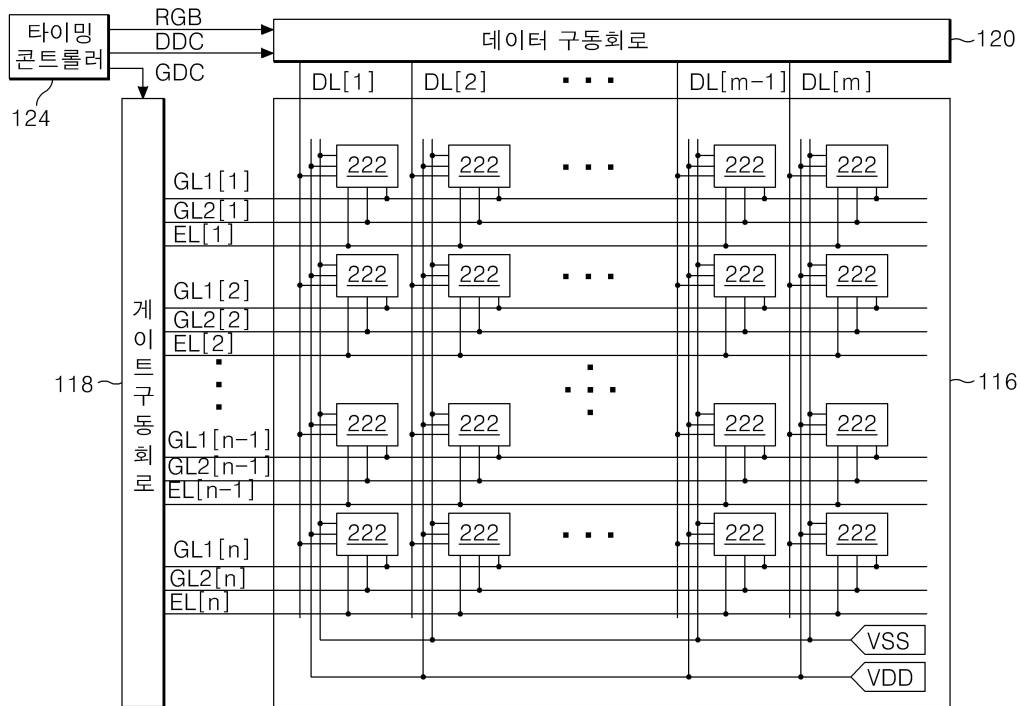
도면3



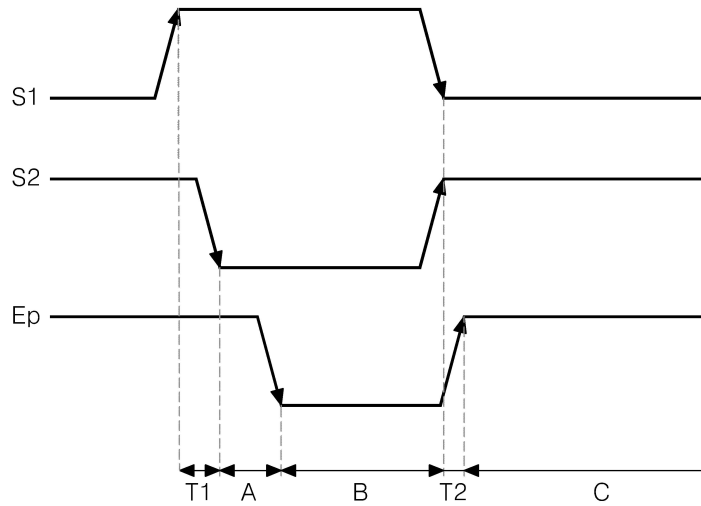
도면4



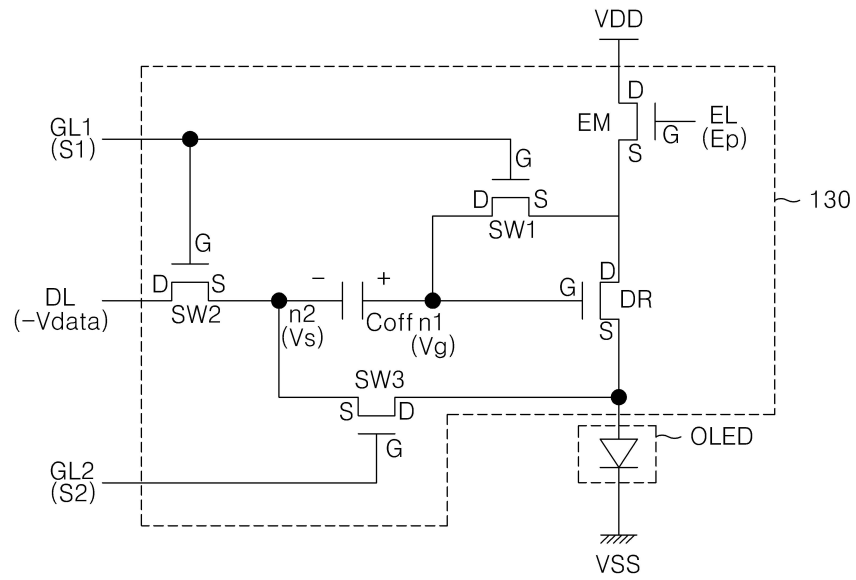
도면5



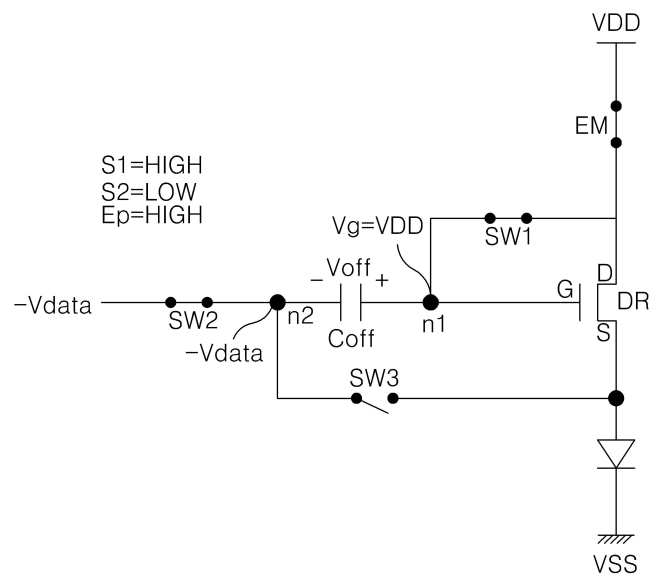
도면6



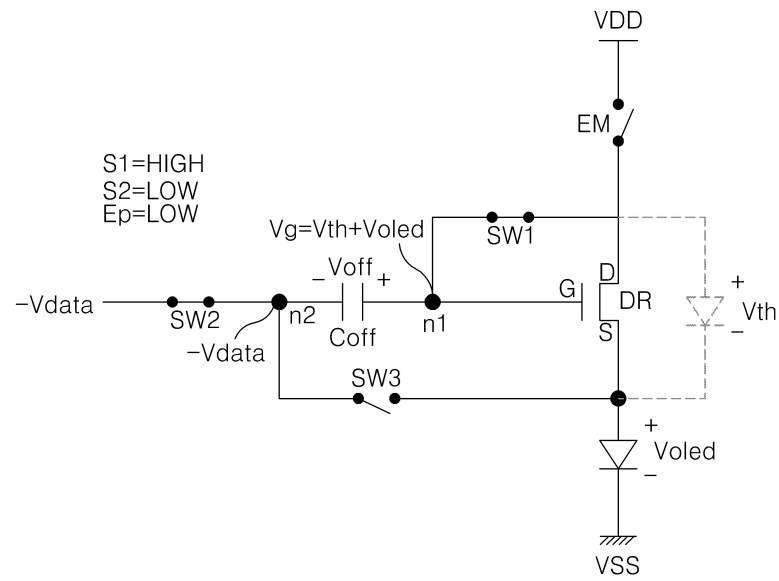
도면7



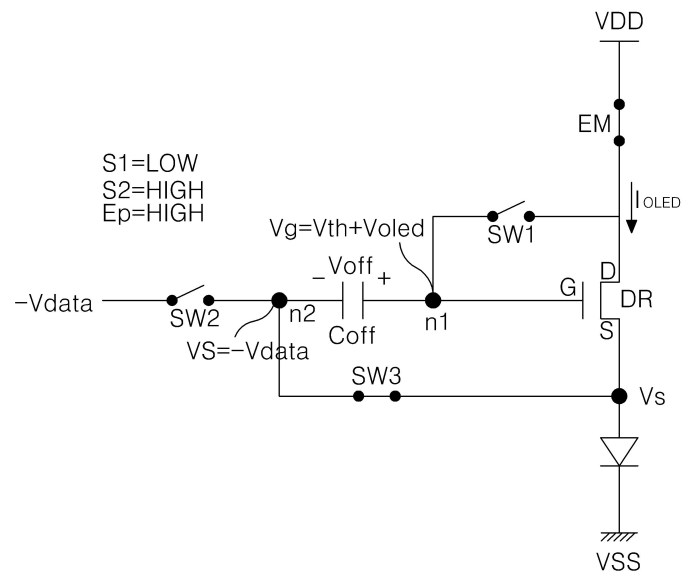
도면8



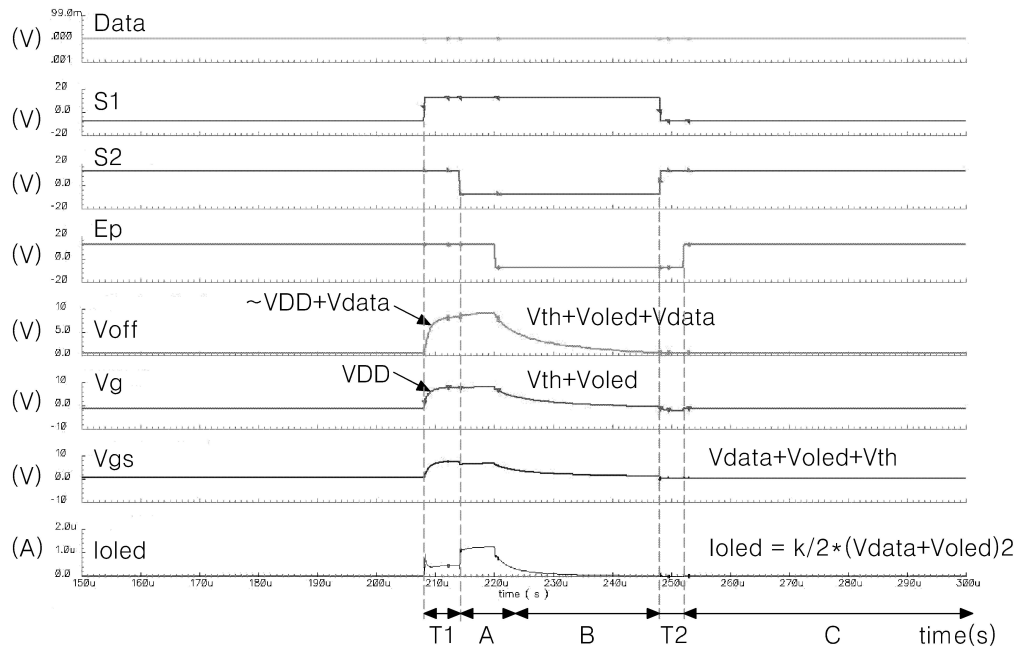
도면9



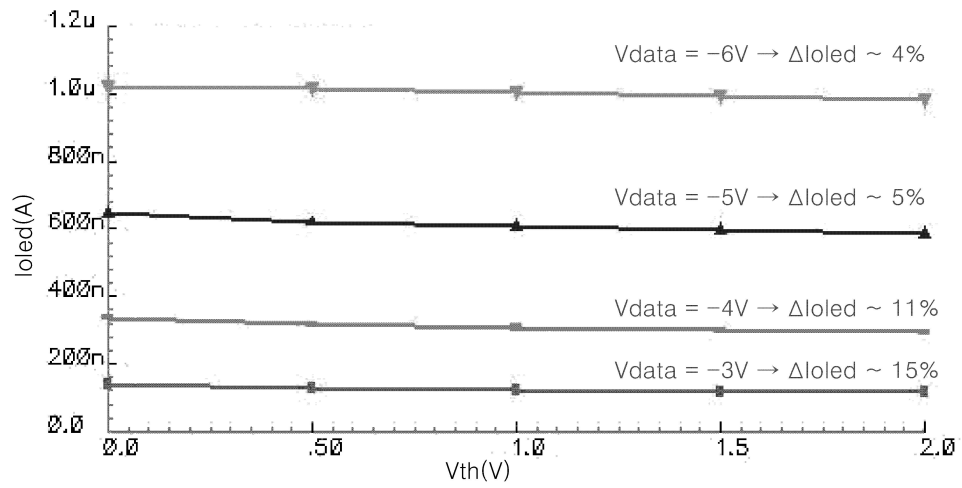
도면10



도면11



도면12



专利名称(译)	有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR1020080082118A	公开(公告)日	2008-09-11
申请号	KR1020070022511	申请日	2007-03-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO JUHN SUK		
发明人	YOO, JUHN SUK		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
其他公开文献	KR101288595B1		
外部链接	Espacenet		

摘要(译)

本发明涉及提高显示质量的有机发光二极管显示装置及其驱动方法。根据本发明的有机发光二极管显示装置包括多条数据线，其中提供数据电压；多个信号线组包括第一栅极线和第二栅极线；产生高电位驱动电压的高电位驱动电压源：产生GND的地电压源：高电位驱动电压源；开关电路将电压调整为电压，其中数据电压是加在连接到第一节点的有机发光二极管：栅电极之间的栅-源之间的流动电流，并且源电极在地电压源之间发光，流动电流根据电压（ V_{gs} ）到有机发光二极管到有机发光二极管和存储电容器的发光周期产生的补偿电压在驱动器组件之间形成：第一节点控制和第二节点两端的总和电压，驱动器组件的阈值电压和驱动器组件的栅极-源极之间的有机发光二极管的电压。关于第一栅极线，提供第一扫描脉冲。关于第二栅极线，所产生的第二扫描脉冲被提供给关于第一扫描脉冲和发射脉冲的发射线的反相。提供。

