



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년06월27일
(11) 등록번호 10-1411745
(24) 등록일자 2014년06월18일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)
(21) 출원번호 10-2007-0125044
(22) 출원일자 2007년12월04일
심사청구일자 2012년12월03일
(65) 공개번호 10-2009-0058319
(43) 공개일자 2009년06월09일
(56) 선행기술조사문헌
JP2006023402 A*
KR1020060092163 A
KR1020040073295 A
JP2005326793 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김진형
경기도 고양시 일산동구 일산로286번길 49 (마두동)
유상호
경북 구미시 송정동 5524번지
(74) 대리인
특허법인로알

전체 청구항 수 : 총 9 항

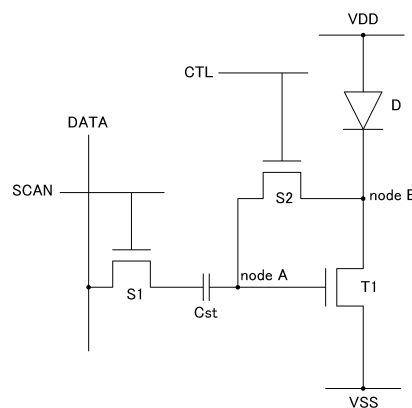
심사관 : 조기덕

(54) 발명의 명칭 유기전계발광표시장치 및 이의 구동방법

(57) 요약

본 발명은, 스캔 신호에 응답하여 구동하는 제1스위칭 트랜지스터와, 제1스위칭 트랜지스터가 구동함에 따라 데이터 신호를 공급받아 데이터 신호를 데이터 전압으로 저장하는 커패시터와, 커패시터에 저장된 데이터 전압에 대응하여 구동하는 구동 트랜지스터와, 구동 트랜지스터가 구동함에 따라 전원을 공급받아 발광하는 유기 발광다이오드와, 제어 신호에 응답하여 구동 트랜지스터를 다이오드 컷백시키는 제2스위칭 트랜지스터를 포함하는 다수의 서브 픽셀이 배치된 표시부; 스캔 신호 및 제어 신호를 공급하는 스캔 구동부; 데이터 신호를 공급하는 데이터 구동부를 포함하되, 스캔 구동부는, 유기 발광다이오드가 발광하지 않는 블랭크 타임 내에 구동 트랜지스터를 다이오드 연결하여 구동 트랜지스터의 문턱전압을 설정하도록 제2스위칭 트랜지스터에 제어 신호를 공급하는 유기전계발광표시장치를 제공한다.

대표도 - 도5



특허청구의 범위

청구항 1

스캔 신호에 응답하여 구동하는 제1스위칭 트랜지스터와, 상기 제1스위칭 트랜지스터가 구동함에 따라 데이터 신호를 공급받아 상기 데이터 신호를 데이터 전압으로 저장하는 커패시터와, 상기 커패시터에 저장된 상기 데이터 전압에 대응하여 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터가 구동함에 따라 전원을 공급받아 발광하는 유기 발광다이오드와, 제어 신호에 응답하여 상기 구동 트랜지스터를 다이오드 커넥션하는 제2스위칭 트랜지스터를 포함하는 다수의 서브 픽셀이 배치된 표시부;

상기 스캔 신호 및 상기 제어 신호를 공급하는 스캔 구동부; 및

상기 데이터 신호를 공급하는 데이터 구동부를 포함하되,

상기 스캔 구동부는 상기 유기 발광다이오드가 발광하지 않는 블랭크 타임 내에 상기 구동 트랜지스터를 다이오드 연결하여 상기 구동 트랜지스터의 문턱전압을 설정하도록 상기 제2스위칭 트랜지스터에 상기 제어 신호를 공급하고,

상기 구동 트랜지스터의 타단에 연결된 제2전원 배선에 공급되는 전압은 상기 블랭크 타임 내에서 전원전압 레벨부터 접지전압 레벨까지 스위칭하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 블랭크 타임은,

외부로부터 상기 스캔 구동부에 공급되는 수직 동기 신호의 프론트 포치와 수직 동기 신호의 폭과 수직 동기 신호의 백 포치를 합한 폭에 대응하는 유기전계발광표시장치.

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 서브 픽셀은,

상기 스캔 신호가 공급되는 스캔 배선에 게이트가 연결되고 상기 데이터 신호가 공급되는 데이터 배선에 일단이 연결된 상기 제1스위칭 트랜지스터와, 상기 제1스위칭 트랜지스터의 타단에 일단이 연결되고 제1노드에 타단이 연결된 상기 커패시터와, 상기 제어 신호가 공급되는 신호배선에 게이트가 연결되고 상기 제1노드에 일단이 연결되며 제2노드에 타단이 연결된 상기 제2스위칭 트랜지스터와, 제1전원 배선에 제1전극이 연결되고 상기 제2노드에 제2전극이 연결된 상기 유기 발광다이오드와, 상기 제1노드에 게이트가 연결되고 상기 제2노드에 일단이 연결되며 상기 제2전원 배선에 타단이 연결된 상기 구동 트랜지스터를 포함하는 유기전계발광표시장치.

청구항 5

제4항에 있어서,

상기 제2스위칭 트랜지스터가 턴온되기 전에 상기 제2노드에 걸린 전압은,

상기 접지전압에서 상기 전원전압 레벨로 일정시간 스위칭하게 되는 유기전계발광표시장치.

청구항 6

제5항에 있어서,

상기 제2스위칭 트랜지스터가 턴온되어 상기 구동 트랜지스터가 다이오드 연결된 구간에 상기 제1노드에 걸린 전압은,

상기 제2전원 배선에 공급된 전압이 상기 전원전압에서 상기 접지전압으로 스위칭하게 됨에 따라 상기 구동 트랜지스터의 상기 문턱전압으로 샘플링되는 유기전계발광표시장치.

청구항 7

제1항에 있어서,

상기 서브 픽셀에 포함된 트랜지스터들은,

N-Type 트랜지스터인 유기전계발광표시장치.

청구항 8

제1스위칭 트랜지스터와, 상기 제1스위칭 트랜지스터가 구동함에 따라 데이터 신호를 공급받아 상기 데이터 신호를 데이터 전압으로 저장하는 커패시터와, 상기 커패시터에 저장된 상기 데이터 전압에 대응하여 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터가 구동함에 따라 전원을 공급받아 발광하는 유기 발광다이오드와, 제어 신호에 응답하여 상기 구동 트랜지스터를 다이오드 커넥션하는 제2스위칭 트랜지스터를 포함하는 다수의 서브 픽셀이 배치된 표시부를 갖는 유기전계발광표시장치의 구동방법에 있어서,

상기 유기 발광다이오드가 발광하지 않는 블랭크 타임 내에 상기 제2스위칭 트랜지스터를 턴온하여 상기 구동 트랜지스터를 다이오드 연결하고 상기 구동 트랜지스터의 문턱전압을 설정하는 단계; 및

상기 제1스위칭 트랜지스터를 턴온하고 상기 커패시터에 상기 문턱전압과 데이터 신호를 합한 만큼의 데이터 전압을 저장하며 상기 커패시터에 저장된 상기 데이터 전압에 대응하여 구동하는 상기 구동 트랜지스터를 이용하여 상기 유기 발광다이오드를 발광시키는 단계를 포함하는 유기전계발광표시장치의 구동방법.

청구항 9

제8항에 있어서,

상기 블랭크 타임은,

수직 동기 신호의 프론트 포치와 수직 동기 신호의 폭과 수직 동기 신호의 백 포치를 합한 폭에 대응하는 유기전계발광표시장치의 구동방법.

청구항 10

제8항에 있어서,

상기 구동 트랜지스터의 타단에 연결된 제2전원 배선에 공급되는 전압은 상기 블랭크 타임 내에서 전원전압 레벨부터 접지전압 레벨까지 스위칭하는 유기전계발광표시장치의 구동방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기전계발광표시장치 및 이의 구동방법에 관한 것이다.

배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 기관 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.

[0003] 또한, 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.

[0004] 이러한 유기전계발광표시장치는 매트릭스 형태로 배치된 다수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

[0005] 한편, 이와 같은 유기전계발광표시장치는 유기 발광다이오드가 발광하기 위해서 구동 트랜지스터가 지속적으로 턴온 상태를 유지해야 한다. 이로 인해, 구동 트랜지스터의 게이트에 구동신호가 계속 공급되면 시간이 지남에 따라 문턱전압(V_{th})이 증가 되고 전류의 흐름이 감소하게 되는 문제가 있었다. 이러한 현상이 계속되면 구동 트랜지스터의 성능이 열화 되어 유기 발광다이오드를 정상적으로 발광시킬 수 없게 되고, 패널의 수명도 짧아져 신뢰성이 떨어지게 되므로 이의 개선이 요구된다.

발명의 내용

해결 하고자하는 과제

[0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 목적은, 서브 픽셀 간의 휘도가 불균일하게 나타나는 현상을 개선할 수 있는 유기전계발광표시장치 및 이의 구동방법을 제공하는 것이다.

과제 해결수단

[0007] 상술한 과제 해결 수단으로 본 발명은, 스캔 신호에 응답하여 구동하는 제1스위칭 트랜지스터와, 제1스위칭 트랜지스터가 구동함에 따라 데이터 신호를 공급받아 데이터 신호를 데이터 전압으로 저장하는 커패시터와, 커패시터에 저장된 데이터 전압에 대응하여 구동하는 구동 트랜지스터와, 구동 트랜지스터가 구동함에 따라 전원을 공급받아 발광하는 유기 발광다이오드와, 제어 신호에 응답하여 구동 트랜지스터를 다이오드 커넥션하는 제2스위칭 트랜지스터를 포함하는 다수의 서브 픽셀이 배치된 표시부; 스캔 신호 및 제어 신호를 공급하는 스캔 구동부; 데이터 신호를 공급하는 데이터 구동부를 포함하되, 스캔 구동부는, 유기 발광다이오드가 발광하지 않는 블랭크 타임 내에 구동 트랜지스터를 다이오드 연결하여 구동 트랜지스터의 문턱전압을 설정하도록 제2스위칭 트랜지스터에 제어 신호를 공급하는 유기전계발광표시장치를 제공한다.

[0008] 블랭크 타임은, 외부로부터 스캔 구동부에 공급되는 수직 동기 신호의 프론트 포치와 수직 동기 신호의 폭과 수직 동기 신호의 백 포치를 합한 폭에 대응할 수 있다.

[0009] 블랭크 타임 내에 서브 픽셀에 공급되는 접지전압은, 전원전압에 상응하는 레벨부터 접지전압에 상응하는 레벨까지 스위칭할 수 있다.

[0010] 서브 픽셀은, 스캔 신호가 공급되는 스캔 배선에 게이트가 연결되고 데이터 신호가 공급되는 데이터 배선에 일단이 연결된 제1스위칭 트랜지스터와, 제1스위칭 트랜지스터의 타단에 일단이 연결되고 제1노드에 타단이 연결된 커패시터와, 제어 신호가 공급되는 신호배선에 게이트가 연결되고 제1노드에 일단이 연결되며 제2노드에 타단이 연결된 제2스위칭 트랜지스터와, 제1전원 배선에 제1전극이 연결되고 제2노드에 제2전극이 연결된 유기 발광다이오드와, 제1노드에 게이트가 연결되고 제2노드에 일단이 연결되며 제2전원 배선에 타단이 연결된 구동 트랜지스터를 포함할 수 있다.

[0011] 제2스위칭 트랜지스터가 턴온되기 전에 제2노드에 걸린 전압은, 제2전원 배선을 통해 공급되는 전압이 제1전원 배선을 통해 공급되는 전원전압 레벨로 일정시간 설정될 수 있다.

[0012] 제2스위칭 트랜지스터가 턴온되어 구동 트랜지스터가 다이오드 연결된 구간에 제1노드에 걸린 전압은, 제2전원 배선에 공급된 전압이 접지전압으로 스위칭하게 됨에 따라 구동 트랜지스터의 문턱전압으로 샘플링될 수 있다.

[0013] 서브 픽셀에 포함된 트랜지스터들은, N-Type 트랜지스터일 수 있다.

[0014] 한편, 다른 측면에서 본 발명은, 제1스위칭 트랜지스터, 제2스위칭 트랜지스터, 커패시터, 구동 트랜지스터 및 유기 발광다이오드를 포함하는 서브 픽셀의 유기 발광다이오드가 발광하지 않는 블랭크 타임 내에 제2스위칭 트랜지스터를 턴온하여 구동 트랜지스터를 다이오드 연결하고 구동 트랜지스터의 문턱전압을 설정하는 단계; 및 제1스위칭 트랜지스터를 턴온하고 커패시터에 문턱전압과 데이터 신호를 합한 만큼의 데이터 전압을 저장하며 커패시터에 저장된 데이터 전압에 대응하여 구동하는 구동 트랜지스터를 이용하여 유기 발광다이오드를 발광시키는 단계를 포함하는 유기전계발광표시장치의 구동방법을 제공한다.

[0015] 블랭크 타임은, 수직 동기 신호의 프론트 포치와 수직 동기 신호의 폭과 수직 동기 신호의 백 포치를 합한 폭에 대응할 수 있다.

[0016] 블랭크 타임 내에 서브 픽셀에 공급되는 접지전압은, 전원전압에 상응하는 레벨부터 접지전압에 상응하는 레벨까지 스위칭할 수 있다.

효 과

[0017] 본 발명은, 서브 픽셀 간의 휘도가 불균일하게 나타나는 현상을 개선할 수 있는 유기전계발광표시장치 및 이의 구동방법을 제공하는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- [0018] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0019] 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 개략적인 평면도이다.
- [0020] 도 1에 도시된 바와 같이, 유기전계발광표시장치는 다수의 서브 픽셀(P)이 위치하는 표시부(120)를 포함할 수 있다. 다수의 서브 픽셀(P)은 수분이나 산소에 취약하므로, 표시부(120)는 밀봉기판에 의해 봉지될 수 있다.
- [0021] 한편, 다수의 서브 픽셀(P)은 구동부(140, 150)에 의해 구동되어 영상을 표현할 수 있다.
- [0022] 구동부(140, 150)는 다수의 서브 픽셀(P)에 스캔 신호를 공급하는 스캔 구동부(140)와 다수의 서브 픽셀(P)에 데이터 신호를 공급하는 데이터 구동부(150)를 포함할 수 있다.
- [0023] 스캔 구동부(140)는 외부로부터 수직 동기 신호(Vsync)를 공급받고 수직 동기 신호(Vsync)를 참조하여 다수의 서브 픽셀(P)에 공급할 스캔 신호 및 제어 신호 등을 생성할 수 있다. 이와 같은 스캔 구동부(140)는 수직 동기 신호(Vsync)를 공급받는 시프트 레지스터(141)와, 시프트 레지스터(141)로부터 전달받은 신호의 레벨을 조정하는 레벨 시프터(142)와, 레벨 시프터(142)로부터 전달받은 신호를 출력하는 출력 버퍼(143)를 포함할 수 있으나 이에 한정되지 않는다.
- [0024] 데이터 구동부(150)는 외부로부터 수평 동기 신호(Hsync) 및 영상신호(R,G,B)를 공급받고 수평 동기 신호(Hsync)를 참조하여 데이터 신호 등을 생성할 수 있다. 이와 같은 데이터 구동부(150)는 수평 동기 신호(Hsync)를 공급받는 시프트 레지스터(151)와, 시프트 레지스터(151)로부터 전달받은 신호 참조하여 영상 데이터 신호(R,G,B)를 저장하는 래치(152)와, 래치(152)로부터 전달받은 신호와 영상 데이터 신호(R,G,B)를 아날로그(또는 디지털)로 변환하여 출력하는 출력 버퍼(153)를 포함할 수 있으나 이에 한정되지 않는다.
- [0025] 위의 설명 중 스캔 구동부 및 데이터 구동부로부터 스캔 신호, 제어 신호 및 데이터 신호를 공급받아 선택적으로 발광하는 서브 픽셀에 대한 구체적인 설명은 이하 도시된 도면을 참조하여 더욱 자세히 설명한다.
- [0026] 이하에서는, 앞서 설명한 서브 픽셀의 단면 예시도를 참조하여 서브 픽셀의 구조를 더욱 자세히 설명한다.
- [0027] 도 2a는 도 1에 도시된 서브 픽셀의 단면 예시도이다.
- [0028] 도 2a에 도시된 바와 같이, 기판(110) 상에 버퍼층(105)이 위치한다. 버퍼층(105)은 기판(110)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 트랜지스터를 보호하기 위해 형성하는 것으로, 실리콘 산화물(SiO₂), 실리콘 질화물(SiNx) 등을 사용하여 선택적으로 형성할 수 있다.
- [0029] 여기서, 기판(110)은 유리, 플라스틱 또는 금속일 수 있다.
- [0030] 버퍼층(105) 상에 반도체층(111)이 위치한다. 상기 반도체층(111)은 비정질 실리콘 또는 결정화된 다결정 실리콘을 포함할 수 있다.
- [0031] 또한, 반도체층(111)은 p형 또는 n형의 불순물을 포함하는 소오스 영역 및 드레인 영역을 포함할 수 있으며, 소오스 영역 및 드레인 영역 이외의 채널 영역을 포함할 수 있다.
- [0032] 반도체층(111) 상에 게이트 절연막일 수 있는 제1절연막(115)이 위치한다. 제1절연막(115)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiNx) 또는 이들의 다중층일 수 있다.
- [0033] 제1절연막(115)의 상에 위치하는 반도체층(111)의 일정 영역, 즉 불순물이 주입되었을 경우의 채널 영역과 대응되는 위치에 게이트 전극(120c)이 위치할 수 있다. 그리고, 상기 게이트 전극(120c)과 동일층 상에 스캔 배선(120a) 및 커패시터 하부 전극(120b)이 위치할 수 있다.
- [0034] 게이트 전극(120c)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및

구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다.

- [0035] 또한, 게이트 전극(120c)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다.
- [0036] 또한, 게이트 전극(120c)은 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- [0037] 스캔 배선(120a)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 스캔 배선(120a)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어진 다중층일 수 있다. 또한, 스캔 배선(120a)은 몰리브덴/알루미늄-네오디뮴 또는 몰리브덴/알루미늄의 2중층일 수 있다.
- [0038] 층간 절연막이 되는 제2절연막(125)은 스캔 배선(120a), 커패시터 하부 전극(120b) 및 게이트 전극(120c)을 포함하는 기판(110) 상에 위치한다. 제2절연막(125)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다중층일 수 있다.
- [0039] 제2절연막(125) 및 제1절연막(115) 내에 반도체층(111)의 일부를 노출시키는 콘택홀들(130b, 130c)이 위치한다.
- [0040] 제2절연막(125) 및 제1절연막(115)을 관통하는 콘택홀들(130b, 130c)을 통하여 반도체층(111)과 전기적으로 연결되는 드레인 전극 및 소오스 전극(140c, 140d)이 화소 영역에 위치한다.
- [0041] 드레인 전극 및 소오스 전극(140c, 140d)은 단일층 또는 다중층으로 이루어질 수 있으며, 드레인 전극 및 소오스 전극(140c, 140d)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 드레인 전극 및 소오스 전극(140c, 140d)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- [0042] 그리고, 드레인 전극 및 소오스 전극(140c, 140d)과 동일층 상에 데이터 배선(140a), 커패시터 상부 전극(140b) 및 전원 배선(140e)이 위치할 수 있다.
- [0043] 비화소 영역에 위치하는 데이터 배선(140a), 전원 배선(140e)은 단일층 또는 다중층으로 이루어질 수 있으며, 데이터 배선(140a) 및 전원 배선(140e)이 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다.
- [0044] 또한, 데이터 배선(140a) 및 전원 배선(140e)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴의 2중층, 몰리브덴/알루미늄/몰리브덴 또는 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- [0045] 이 밖에, 데이터 배선(140a) 및 전원 배선(140e)은 몰리브덴/알루미늄-네오디뮴/몰리브덴의 3중층으로 이루어질 수 있다.
- [0046] 제3절연막(145)은 데이터 배선(140a), 커패시터 상부 전극(140b), 드레인 및 소오스 전극(140c, 140d)과 전원 배선(140e) 상에 위치한다. 제3절연막(145)은 하부 구조의 단차를 완화하기 위한 평탄화막일 수 있으며, 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물 또는 실리콘 산화물을 액상 형태로 코팅한 다음 경화시키는 SOG(spin on glass)와 같은 무기물로 형성될 수 있다.
- [0047] 이와는 달리, 제3절연막(145)은 패시베이션막일 수 있으며, 실리콘 질화막(SiN_x), 실리콘 산화막(SiO_x) 또는 이들의 다중층일 수 있다.
- [0048] 제3절연막(145) 내에 드레인 및 소오스 전극(140c, 140d) 중 어느 하나를 노출시키는 비어홀(165)이 위치하며, 제3절연막(145) 상에 비어홀(165)을 통하여 드레인 및 소오스 전극(140c, 140d) 중 어느 하나와 전기적으로 연결되는 제1전극(160)이 위치한다.
- [0049] 제1전극(160)은 애노드일 수 있으며, 투명한 전극 또는 반사 전극일 수 있다. 여기서, 유기전계발광표시장치의 구조가 배면 또는 양면발광일 경우에 제1전극(160)은 투명한 전극일 수 있으며, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ZnO(Zinc Oxide) 중 어느 하나일 수 있다.
- [0050] 또한, 유기전계발광표시장치의 구조가 전면발광일 경우에 제1전극(160)은 반사 전극일 수 있으며, ITO, IZO 또

는 ZnO 중 어느 하나로 이루어진 층 하부에 알루미늄(Al), 은(Ag) 또는 니켈(Ni) 중 어느 하나로 이루어진 반사층을 더 포함할 수 있고, 이와 더불어, IT0, IZO 또는 ZnO 중 어느 하나로 이루어진 두 개의 층 사이에 반사층을 포함할 수 있다.

- [0051] 제1전극(160) 상에 인접하는 제1전극들을 절연시키며, 제1전극(160)의 일부를 노출시키는 개구부(175)를 포함하는 제4절연막(155)이 위치한다. 개구부(175)에 의해 노출된 제1전극(160) 상에 발광층(170)이 위치한다.
- [0052] 발광층(170) 상에 제2전극(180)이 위치한다. 제2전극(180)은 캐소드 전극일 수 있으며, 일함수가 낮은 마그네슘(Mg), 칼슘(Ca), 알루미늄(Al), 은(Ag) 또는 이들의 합금으로 이루어질 수 있다.
- [0053] 여기서, 제2전극(180)은 유기전계발광표시장치가 전면 또는 양면발광구조일 경우, 빛을 투과할 수 있을 정도로 얇은 두께로 형성할 수 있으며, 유기전계발광표시장치가 배면발광구조일 경우, 빛을 반사시킬 수 있을 정도로 두껍게 형성할 수 있다.
- [0054] 전술한 실시 예는 총 7매의 마스크 즉, 반도체층, 게이트 전극(스캔 배선 및 커패시터 하부전극 포함), 콘택홀들, 소오스 전극 및 드레인 전극(데이터 배선, 전원 배선, 커패시터 상부전극 포함), 비어홀, 제1전극 및 개구부를 형성하는 공정에 마스크가 사용된 유기전계발광표시장치의 구조를 예로 설명하였다.
- [0055] 이하에서는, 총 5매의 마스크를 이용하여 유기전계발광표시장치가 형성된 실시 예를 개시한다. 하기에 개시하는 실시 예에서 전술한 내용과 중복되는 부분의 설명은 생략한다.
- [0056] 도 2b는 도 1에 도시된 서브 픽셀의 다른 단면 예시도 이다.
- [0057] 도 2b에 도시된 바와 같이, 기판(110) 상에 버퍼층(105)이 위치하고, 버퍼층(105) 상에 반도체층(111)이 위치한다. 반도체층(111) 상에 제1절연막(115)이 위치하고, 제1절연막(115) 상에 게이트 전극(120c), 커패시터 하부전극(120b) 및 스캔 배선(120a)이 위치한다. 게이트 전극(120c) 상에 제2절연막(125)이 위치한다.
- [0058] 제2절연막(125) 상에 제1전극(160)이 위치하고, 반도체층(111)을 노출시키는 콘택홀들(130b, 130c)이 위치한다. 제1전극(160)과 콘택홀들(130b, 130c)은 동시에 형성될 수 있다.
- [0059] 제2절연막(125) 상에 소오스 전극(140d), 드레인 전극(140c), 데이터 배선(140a), 커패시터 상부전극(140b) 및 전원 배선(140e)이 위치한다. 여기서 드레인 전극(140c)의 일부는 제1전극(160) 상에 위치할 수 있다.
- [0060] 전술한 구조물이 형성된 기판(110) 상에 화소정의막 또는 बैं크층일 수 있는 제3절연막(145)이 위치하고, 제3절연막(145)에는 제1전극(160)을 노출시키는 개구부(175)가 위치한다. 개구부(175)에 의해 노출된 제1전극(160) 상에 발광층(170)이 위치하고, 그 상부에 제2전극(180)이 위치한다.
- [0061] 위와 같이, 총 5매의 마스크 즉, 반도체층, 게이트 전극(스캔 배선 및 커패시터 하부전극 포함), 제1전극(콘택홀 포함), 소오스/드레인 전극(데이터 배선, 전원 배선, 커패시터 상부전극 포함) 및 개구부를 형성하는 공정에 마스크가 사용된 유기전계발광표시장치는 마스크의 개수를 줄여 제조 비용을 절감하고 대량 생산의 효율성을 높일 수 있는 이점이 있다.
- [0062] 한편, 유기전계발광표시장치는 컬러영상을 구현함에 있어서 여러 가지 방법이 있을 수 있는데, 도 3a내지 3b를 참조하여 그 구현방법에 대해 살펴보기로 한다.
- [0063] 도 3a 및 3b는 서브 픽셀의 컬러 영상을 구현 예시도 이다.
- [0064] 먼저, 도 3a에 나타낸 컬러 영상 구현 방식은 적색, 녹색, 청색의 빛을 각각 방출하는 적색 발광층(170R), 녹색 발광층(170G), 청색 발광층(170B)을 별도로 구비한 컬러 영상 구현방식을 나타낸 것이다.
- [0065] 도 3a에 도시된 바와 같이, 적색광, 녹색광, 청색광이 각각의 발광층(170R, 170G, 170B)으로부터 각각 제공됨으로써, 적색광/녹색광/청색광이 혼합되어 컬러 영상을 표시할 수 있다.
- [0066] 여기서 각 발광층(170R, 170G, 170B)의 상, 하부에는 전자수송층(ETL), 정공수송층(HTL) 등이 더 포함될 수 있으며, 그 배열 및 구조에 대해서는 다양한 변형이 가능하다.
- [0067] 또한, 도 3b에 나타낸 컬러 영상 구현 방식은 백색 발광층(270W)과 적색 컬러필터(290R), 녹색 컬러필터(290G), 청색 컬러필터(290B)를 구비한 컬러 영상 구현방식을 나타낸 것이다.
- [0068] 도 3b에 도시된 바와 같이, 백색 발광층(270W)으로부터 제공되는 백색 빛이 적색 컬러필터(290R), 녹색 컬러필터(290G), 청색 컬러필터(290B)를 각각 투과하면서, 적색광/녹색광/청색광이 각각 생성되어 혼합됨으로써, 컬러

영상을 표시할 수 있다.

- [0069] 여기서 각 백색 발광층(270W)의 상, 하부에는 전자수송층(ETL), 정공수송층(HTL) 등이 더 포함될 수 있으며, 그 배열 및 구조에 대해서는 다양한 변형이 가능하다.
- [0070] 여기서, 도 3a 내지 도 3b에서는 배면발광구조를 도시하고 설명하였으나, 이에 한정되는 것은 아니며, 전면발광 구조에 따라, 그 배열 및 구조에 대해서 다양한 변형이 가능하다.
- [0071] 또한, 컬러 영상 구현방식에 대해서, 두 가지 종류의 구동방식을 도시하고 설명하였으나, 이에 한정되는 것은 아니며, 필요에 따라 다양한 변형이 가능하다.
- [0072] 도 4는 서브 픽셀에 포함된 유기 발광다이오드의 계층 구조도 이다.
- [0073] 도 4를 참조하면, 본 발명의 일 실시예에 따른 유기 발광다이오드는 기판(110), 기판(110)에 위치하는 제1전극(160)이 위치하고, 상기 제1전극(160) 상에 위치하는 정공주입층(171), 정공수송층(172), 발광층(170), 전자수송층(173), 전자주입층(174) 및 전자주입층(174)상에 위치하는 제2전극(180)을 포함할 수 있다.
- [0074] 먼저, 제1전극(160) 상에 정공주입층(171)이 위치한다. 상기 정공주입층(171)은 상기 제1전극(160)으로부터 발광층(170)으로 정공의 주입을 원활하게 하는 역할을 할 수 있으며, CuPc(copper phthalocyanine), PEDOT(poly(3,4-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- [0075] 앞서 설명한, 정공주입층(171)은 증발법 또는 스핀코팅법을 이용하여 형성할 수 있다.
- [0076] 정공수송층(172)은 정공의 수송을 원활하게 하는 역할을 하며, NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine), TPD(N,N'-bis-(3-methylphenyl)-N,N'-bis-(phenyl)-benzidine), s-TAD 및 MTDATA(4,4',4"-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- [0077] 정공수송층(172)은 증발법 또는 스핀코팅법을 이용하여 형성할 수 있다. 앞서 설명한 발광층(170)은 적색, 녹색, 청색 및 백색을 발광하는 물질로 이루어질 수 있으며, 인광 또는 형광물질을 이용하여 형성할 수 있다.
- [0078] 발광층(170)이 적색인 경우, CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl)를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있고, 이와는 달리 PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- [0079] 발광층(170)이 녹색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)3(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있고, 이와는 달리, Alq3(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- [0080] 발광층(170)이 청색인 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F2ppy)2Irpic을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다.
- [0081] 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스트릴아릴렌(DSA), PFO계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있으나 이에 한정되지 않는다.
- [0082] 여기서, 전자수송층(173)은 전자의 수송을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BALq 및 SALq로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- [0083] 전자수송층(173)은 증발법 또는 스핀코팅법 등을 이용하여 형성할 수 있다. 전자수송층(173)은 제1전극으로부터 주입된 정공이 발광층을 통과하여 제2전극으로 이동하는 것을 방지하는 역할도 할 수 있다. 즉, 정공저지층의 역할을 하여 발광층에서 정공과 전자의 결합을 효율적이게 하는 역할을 할 수도 있다.
- [0084] 여기서, 전자주입층(174)은 전자의 주입을 원활하게 하는 역할을 하며, Alq3(tris(8-hydroxyquinolino)aluminum), PBD, TAZ, spiro-PBD, BALq 또는 SALq를 사용할 수 있으나 이에 한정되지

않는다.

- [0085] 전자주입층(174)은 전자주입층을 이루는 유기물과 무기물을 진공증착법으로 형성할 수 있다.
- [0086] 여기서, 정공주입층(171) 또는 전자주입층(174)은 무기물을 더 포함할 수 있으며, 상기 무기물은 금속화합물을 더 포함할 수 있다. 상기 금속화합물은 알칼리 금속 또는 알칼리 토금속을 포함할 수 있다. 알칼리 금속 또는 알칼리 토금속을 포함하는 금속화합물은 LiQ, LiF, NaF, KF, RbF, CsF, FrF, BeF₂, MgF₂, CaF₂, SrF₂, BaF₂ 및 RaF₂로 이루어진 군에서 선택된 어느 하나 이상일 수 있으나 이에 한정되지 않는다.
- [0087] 즉, 전자주입층(174)내의 무기물은 제2전극(180)으로부터 발광층(170)으로 주입되는 전자의 호핑(hopping)을 용이하게 하여, 발광층내로 주입되는 정공과 전자의 밸런스를 맞추어 발광효율을 향상시킬 수 있다.
- [0088] 또한, 정공주입층(171) 내의 무기물은 제1전극(160)으로부터 발광층(170)으로 주입되는 정공의 이동성을 줄여줌으로써, 발광층(170)내로 주입되는 정공과 전자의 밸런스를 맞추어 발광효율을 향상시킬 수 있다.
- [0089] 여기서, 본 발명은 도 4에 한정되는 것은 아니며, 전자 주입층(174), 전자 수송층(173), 정공 수송층(172), 정공 주입층(171) 중 적어도 어느 하나가 생략될 수도 있다.
- [0090] 한편, 앞서 설명한 서브 픽셀의 제조방법, 구조 및 재료 등은 설명의 이해를 돕기 위해 실시예로서 설명한 것일 뿐 본 발명의 일 실시예에 따른 유기전계발광표시장치는 이에 한정되지 않는다.
- [0091] 이하에서는, 서브 픽셀의 회로 구성도를 참조하여 본 발명의 일 실시예에 따른 유기전계발광표시장치에 대해 더욱 자세히 설명한다. 단, 설명의 이해를 돕기 위해 도 1을 함께 참조한다.
- [0092] 도 5는 본 발명의 일 실시예에 따른 서브 픽셀의 회로 구성도이다.
- [0093] 도 5에 도시된 바와 같이, 본 발명의 일 실시예에 따른 서브 픽셀은, 스캔 신호가 공급되는 스캔 배선(SCAN)에 게이트가 연결되고 데이터 신호가 공급되는 데이터 배선(DATA)에 일단이 연결된 제1스위칭 트랜지스터(S1)를 포함할 수 있다. 또한, 제1스위칭 트랜지스터(S1)의 타단에 일단이 연결되고 제1노드(node A)에 타단이 연결된 커패시터(Cst)를 포함할 수 있다. 또한, 제어 신호가 공급되는 신호배선(CTL)에 게이트가 연결되고 제1노드(node A)에 일단이 연결되며 제2노드(node B)에 타단이 연결된 제2스위칭 트랜지스터(S2)를 포함할 수 있다. 또한, 제1전원 배선(VDD)에 제1전극이 연결되고 제2노드(node B)에 제2전극이 연결된 유기 발광다이오드(D)를 포함할 수 있다. 또한, 제1노드(node A)에 게이트가 연결되고 제2노드(node B)에 일단이 연결되며 제2전원 배선(VSS)에 타단이 연결된 구동 트랜지스터(T1)를 포함할 수 있다.
- [0094] 이와 같은 서브 픽셀의 회로 구성은 실시예의 일례를 설명하기 위해 3개의 트랜지스터, 1개의 커패시터 및 1개의 유기 발광다이오드로 구현하였지만 이에 한정되지 않는다. 또한, 실시예의 일례를 설명하기 위해 서브 픽셀에 포함된 트랜지스터들(S1, S2, T1)을 N-type으로 구현하였으나 이에 한정되지 않는다.
- [0095] 한편, 스캔 구동부(140)는 서브 픽셀에 포함된 유기 발광다이오드(D)가 발광하지 않는 블랭크 타임 내에 구동 트랜지스터(T1)를 다이오드 연결하여 구동 트랜지스터(T1)의 문턱전압을 설정하도록 제2스위칭 트랜지스터(S2)에 제어신호를 공급할 수 있다.
- [0096] 여기서, 블랭크 타임은 스캔 구동부(140)에 공급되는 수직 동기 신호(Vsync)의 프론트 포치(Front Porch)와 수직 동기 신호(Vsync)의 폭(Width)과 수직 동기 신호(Vsync)의 백 포치(Back Porch)를 합한 폭에 대응할 수 있다.
- [0097] 이와 같이, 유기 발광다이오드(D)가 발광하지 않는 블랭크 타임 내에 서브 픽셀에 포함된 구동 트랜지스터(T1)의 문턱전압을 설정하면, 유기 발광다이오드(D)가 발광하는 시점인 발광 타임 내에서 구동 트랜지스터(T1)의 문턱전압을 설정하는 것보다 발광 타임을 늘릴 수 있다.
- [0098] 한편, 블랭크 타임 내에서 구동 트랜지스터(T1)의 문턱전압을 설정할 때, 서브 픽셀의 제2전원 배선(VSS)에 공급되는 전압은, 제1전원 배선(VDD)에 공급되는 전원전압 레벨부터 접지전압 레벨까지 스위칭할 수 있다.
- [0099] 이를 더욱 자세히 설명하면 다음과 같다.
- [0100] 먼저, 제2스위칭 트랜지스터(S2)가 턴온되기 전에, 제2전원 배선(VSS)을 통해 공급되는 접지전압을 제1전원 배선(VDD)을 통해 공급되는 전원전압에 상응하는 레벨로 올라가도록 일정시간 스위칭한다. 즉, 제2전원 배선(VS

S)을 제1전원 배선(VDD)에 공급되는 전원전압 레벨까지 끌어올린다. 그러면, 제1전원 배선(VDD)을 통해 공급된 전원전압과 유기 발광다이오드(D)의 문턱전압의 차에 해당하는 하이(High) 전압으로 제2노드(node B)의 전압이 설정될 수 있다.

[0101] 이후, 제2스위칭 트랜지스터(S2)가 턴온되어 구동 트랜지스터(T1)가 다이오드 연결된 구간에, 전원전압까지 끌어올린 제2전원 배선(VSS)의 전압을 접지전압으로 스위칭한다. 그러면, 앞서 제2노드(node B)에 걸려 있던 하이 전압이 구동 트랜지스터(T1)의 일단(드레인)을 거쳐 타단(소오스)을 통해 디스차지되는데, 이때 구동 트랜지스터(T1)의 게이트 전압은 문턱전압에 도달할 때까지 디스차지되므로 제1노드(node A)는 구동 트랜지스터(T1)의 문턱전압으로 프로그램될 수 있다.

[0102] 이와 같이 구동 트랜지스터(T1)의 문턱전압을 설정하는 과정은 모든 서브 픽셀이 동시에 진행할 수도 있고, 서브 픽셀 별로 진행할 수도 있다.

[0103] 이후, 제1스위칭 트랜지스터(S1)가 턴온되면 커패시터(Cst)는 데이터 전압을 저장할 수 있다. 단, 제1스위칭 트랜지스터(S1)를 턴온하는 스캔 신호는 모든 서브 픽셀에 순차적으로 공급될 수 있다.

[0104] 이와 같은 과정에서, 제1노드(node A)는 커패시터(Cst)의 커플링 현상에 의하여 데이터 신호와 구동 트랜지스터(T1)의 문턱전압을 합한 "Vdata + Vth" 전압을 가질 수 있다. 따라서, 커패시터(Cst)에 저장된 데이터 전압은 "Vdata + Vth"일 수 있다.

[0105] 이와 같은 구동 방식에 따라, 구동 트랜지스터(T1)에 흐르는 전류의 양은 구동 트랜지스터(T1)의 문턱전압과 무관하게 설정될 수 있는데, 구동 트랜지스터(T1)의 전류방정식을 수학식으로 표현하면 다음과 같이 설명될 수 있다.

수학식 1

$$I_{ds_DrTFT} = I_{OLED} = \frac{1}{2} K(V_{GS} - V_{th})^2$$

$$= \frac{1}{2} K(V_{DATA} + V_{th} - VSS - V_{th})^2 = \frac{1}{2} K(V_{DATA} - VSS)^2$$

[0107] 위의 수학식 1에서, I_{ds_DrTFT} : 구동 트랜지스터(T1)의 드레인과 소오스에 흐르는 전류, I_{OLED} : 유기 발광다이오드(D)에 흐르는 전류, V_{GS} : 구동 트랜지스터(T1)의 게이트와 소오스에 걸린 전압, V_{th} : 구동 트랜지스터(T1)의 문턱전압, V_{DATA} : 데이터 전압, VSS : 제2전원 배선(VSS)에 걸린 전압일 수 있다.

[0108] 위의 수학식 1에 따르면, 유기 발광다이오드(D)에 흐르는 전류가 구동 트랜지스터(T1)의 문턱전압 변화에 상관없이 일정한 값을 유지할 수 있게 되므로 유기전계발광표시장치의 표시부의 휘도는 균일하게 향상될 수 있다.

[0109] 이하에서는, 앞서 설명한 유기전계발광표시장치의 구동방법에 대해 더욱 자세히 설명한다. 단, 설명의 이해를 돕기 위해 앞서 설명한 도 1 및 도 5를 함께 참조한다.

[0110] 도 6은 본 발명의 일 실시예에 따른 구동 파형 예시도 이다.

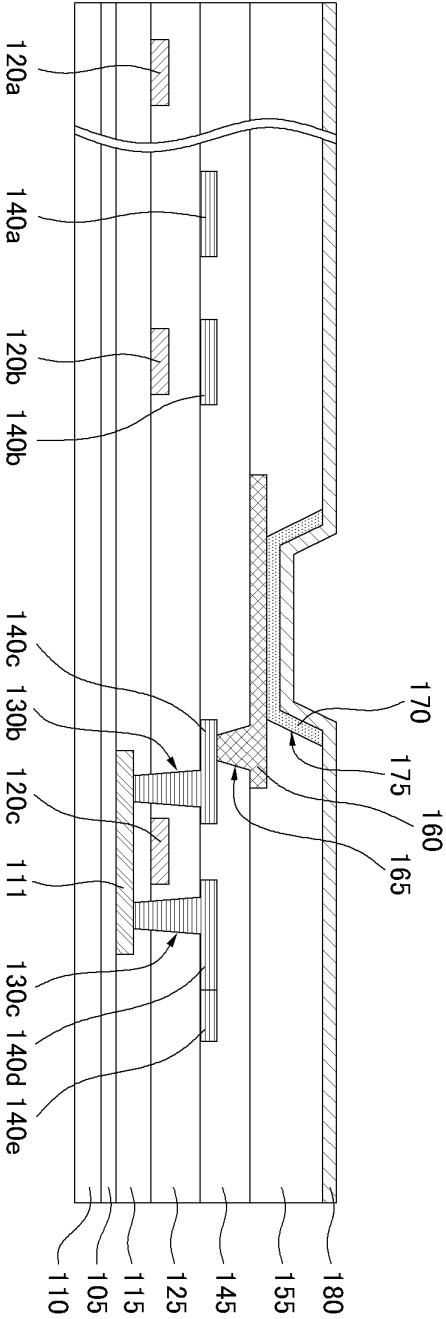
[0111] 도 6에 도시된 바와 같이, 본 발명의 일 실시예에 따른 구동방법은 크게 블랭크 타임(Blank Time)과 발광 타임(Emission Time)으로 구분될 수 있다.

[0112] 먼저, 서브 픽셀의 유기 발광다이오드(D)가 발광하지 않는 블랭크 타임(Blank Time) 내에 제2스위칭 트랜지스터(S2)를 턴온하여 구동 트랜지스터(T1)를 다이오드 연결하고 구동 트랜지스터(T1)의 문턱전압을 설정하는 단계를 실시한다.

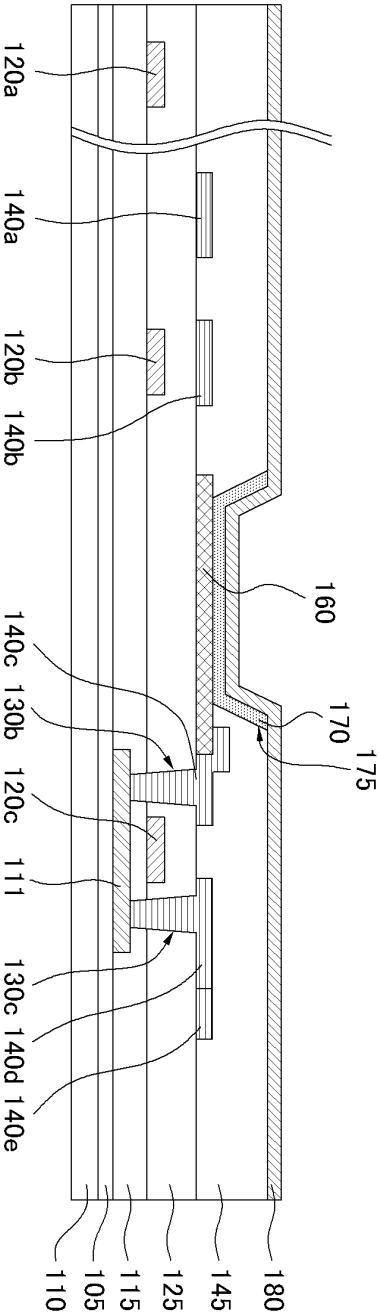
[0113] 여기서, 블랭크 타임(Blank Time)이라 함은 스캔 구동부에 공급되는 수직 동기 신호(Vsync)의 프론트 포치(Front Porch)와 수직 동기 신호(Vsync)의 폭(Width)과 수직 동기 신호(Vsync)의 백 포치(Back Porch)를 포함한 폭에 대응할 수 있다.

- [0114] 서브 픽셀에 포함된 구동 트랜지스터(T1)의 문턱전압을 설정하기 위해, 제2전원 배선(VSS)에 공급되는 접지전압(V_{ss})은, 제1전원 배선(VDD)에 공급되는 전원전압(V_{dd})에 상응하는 레벨부터 접지전압(V_{ss})에 상응하는 레벨까지 스위칭할 수 있다.
- [0115] 즉, 제2전원 배선(VSS)을 제1전원 배선(VDD)에 공급되는 전원전압(V_{dd}) 레벨까지 끌어올린다. 그러면, 제1전원 배선(VDD)을 통해 공급된 전원전압(V_{dd})과 유기 발광다이오드(D)의 문턱전압의 차에 해당하는 하이(High) 전압으로 제2노드(node B)의 전압이 설정될 수 있다.
- [0116] 이후, 블랭크 타임(Blank Time) 내에서 스캔 구동부는 제2스위칭 트랜지스터(S2)에 제어 신호($Ct1$)를 공급할 수 있다. 이로 인해, 구동 트랜지스터(T1)가 다이오드 연결되면, 전원전압(V_{dd})까지 끌어올린 제2전원 배선(VSS)의 전압을 접지전압(V_{ss})으로 스위칭한다. 그러면, 앞서 제2노드(node B)에 걸려 있던 하이 전압이 구동 트랜지스터(T1)의 일단(드레인)을 거쳐 타단(소스)을 통해 디스차지되는데, 이때 구동 트랜지스터(T1)의 게이트 전압은 문턱전압에 도달할 때까지 디스차지되므로 제1노드(node A)는 구동 트랜지스터(T1)의 문턱전압으로 프로그램(program)될 수 있다.
- [0117] 여기서, 구동 트랜지스터(T1)의 문턱전압을 설정하는 과정은 모든 서브 픽셀이 동시에 진행할 수도 있고, 서브 픽셀 별로 진행할 수도 있다.
- [0118] 다음, 제1스위칭 트랜지스터(S1)를 턴온하고 커패시터(Cst)에 문턱전압과 데이터 신호를 합한 만큼의 데이터 전압을 저장하며 커패시터(Cst)에 저장된 데이터 전압에 대응하여 구동하는 구동 트랜지스터(T1)를 이용하여 유기 발광다이오드(D)를 발광시키는 단계를 실시한다.
- [0119] 서브 픽셀에 포함된 제1스위칭 트랜지스터(S1)를 턴온하도록 스캔 구동부는 도시된 바와 같이 스캔 신호($Scan1..Scan[n]$)를 각 서브 픽셀에 순차적으로 공급할 수 있으며, 데이터 구동부는 제1스위칭 트랜지스터(S1)가 턴온된 서브 픽셀에 데이터 신호($Data1..Data[n]$)를 공급할 수 있다.
- [0120] 제1스위칭 트랜지스터(S1)가 턴온되면 커패시터(Cst)는 턴온된 제1스위칭 트랜지스터(S1)를 통해 데이터 신호($Data1$)를 공급받을 수 있다. 이때, 제1노드(node A)는 커패시터(Cst)의 커플링 현상에 의하여 데이터 신호($Data1$)와 구동 트랜지스터(T1)의 문턱전압을 합한 " $V_{data} + V_{th}$ " 전압을 가질 수 있다. 따라서, 커패시터(Cst)에 저장된 데이터 전압은 " $V_{data} + V_{th}$ "일 수 있다.
- [0121] 이와 같은 구동 방식에 따라, 구동 트랜지스터(T1)에 흐르는 전류의 양은 구동 트랜지스터(T1)의 문턱전압과 무관하게 설정될 수 있는데, 구동 트랜지스터(T1)의 전류방정식을 수학적 식으로 표현하면 앞서 설명한 수학적 식 1과 같이 설명될 수 있다.
- [0122] 이후, 턴온된 제1스위칭 트랜지스터(S1)가 턴오프되면 커패시터(Cst)에 저장된 데이터 전압에 대응하여 구동 트랜지스터(T1)가 구동할 수 있다. 그러면, 유기 발광다이오드(D)는 구동 트랜지스터(T1)의 게이트에 걸린 전압에 대응하는 만큼 발광할 수 있다.
- [0123] 한편, 앞서 설명한 바와 같이, 유기 발광다이오드(D)가 발광하지 않는 블랭크 타임 내에 서브 픽셀에 포함된 구동 트랜지스터(T1)의 문턱전압을 설정하면, 유기 발광다이오드(D)가 발광하는 시점인 발광 타임 내에서 구동 트랜지스터(T1)의 문턱전압을 설정하는 것보다 발광 타임을 늘릴 수 있다.
- [0124] 이상 본 발명은 3개의 트랜지스터와 1개의 커패시터를 포함하는 단순한 구조의 서브 픽셀에 1프레임 구간 중 블랭크 타임 내에서 표시부의 모든 서브 픽셀의 문턱전압을 프로그래밍할 수 있다. 이후 정상적인 스캔 신호 공급을 통하여 데이터 신호를 공급함으로써 구동 트랜지스터의 게이트 전압은 데이터 전압과 문턱전압을 합한 값을 가질 수 있다. 이와 같은 과정에 의해 유기전계발광표시장치에 포함된 서브 픽셀은 구동 트랜지스터의 문턱전압의 변화에 따른 휘도 불균형 문제를 개선할 수 있다.
- [0125] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부

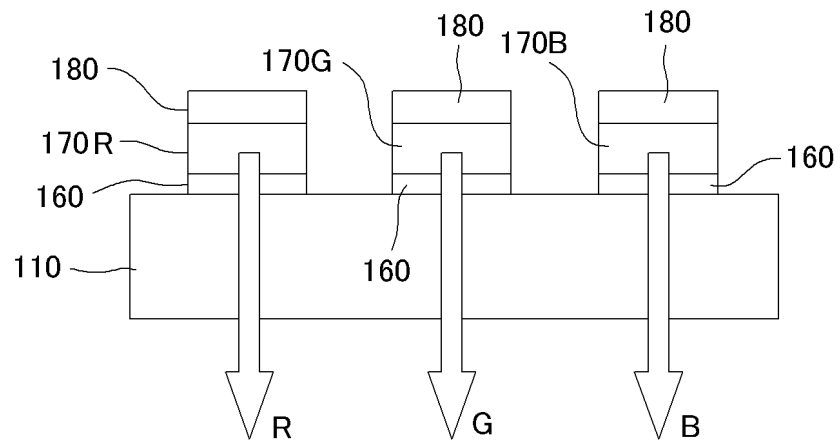
도면2a



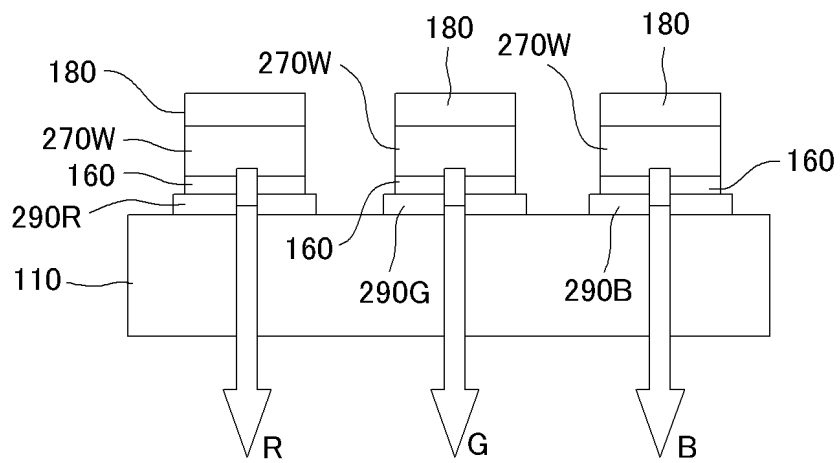
도면2b



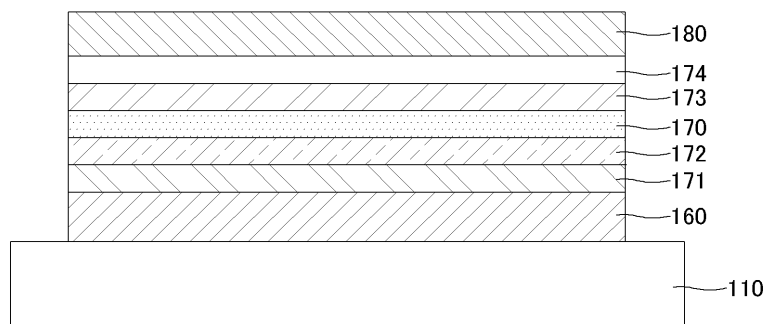
도면3a



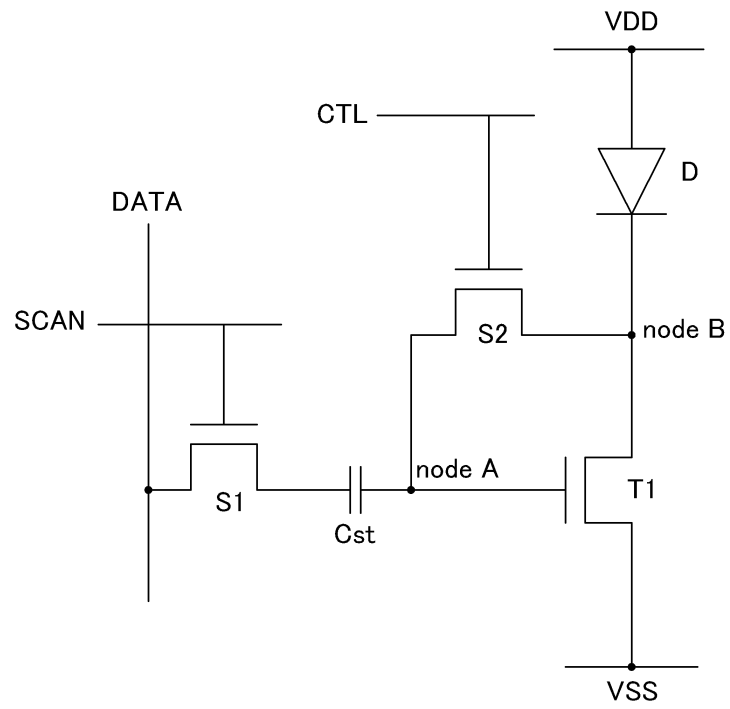
도면3b



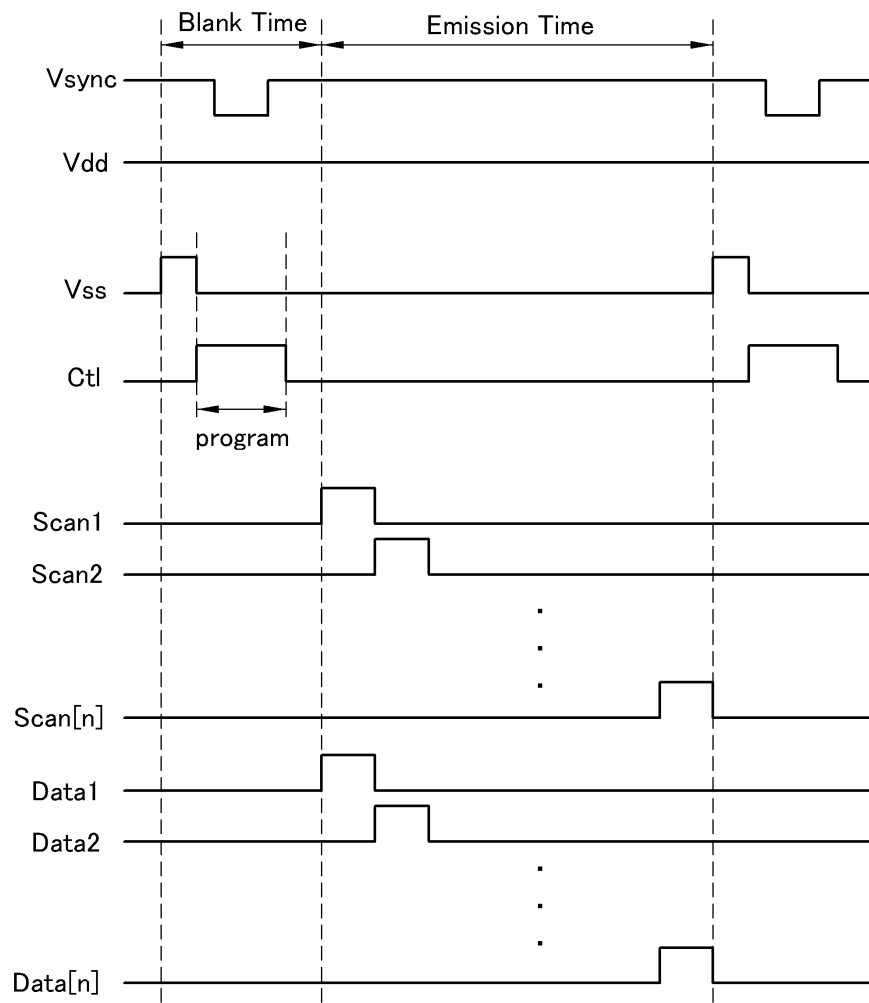
도면4



도면5



도면6



专利名称(译)	标题：有机电致发光显示装置及其驱动方法		
公开(公告)号	KR101411745B1	公开(公告)日	2014-06-27
申请号	KR1020070125044	申请日	2007-12-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JIN HYOUNG 김진형 YU SANG HO 유상호		
发明人	김진형 유상호		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
其他公开文献	KR1020090058319A		
外部链接	Espacenet		

摘要(译)

提供有机发光显示器及其驱动方法，以通过在空白时间内将驱动晶体管连接到二极管来设置驱动晶体管的阈值电压。在有机发光显示器及其驱动方法中，多个子像素布置在显示单元（120）中。每个子像素由第一开关晶体管，电容器，驱动晶体管，有机发光二极管和第二开关晶体管组成。电容器接收数据信号并响应于第一开关晶体管的操作将其存储为数据电压。驱动晶体管响应于存储在电容器中的数据电压而操作。有机发光二极管通过响应于驱动晶体管的操作而接收功率而发光。第二开关晶体管响应于控制信号将驱动晶体管连接到二极管。

