

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/22 (2006.01)		(45) 공고일자	2006년08월25일
		(11) 등록번호	10-0615199
		(24) 등록일자	2006년08월17일
(21) 출원번호	10-2003-0086157	(65) 공개번호	10-2005-0052291
(22) 출원일자	2003년11월29일	(43) 공개일자	2005년06월02일
(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575		
(72) 발명자	박문희 부산광역시사상구덕포1동426-97/2 서창수 경기도수원시권선구권선동1188번지성지아파트105-605		
(74) 대리인	리애펍특허법인 이해영		

심사관 : 손희수

(54) 유기 전계 발광 표시장치

요약

본 발명은 빛이 화상이 구현되는 방향으로만 향할 수 있도록 하여 광효율을 향상시킬 수 있는 유기 전계 발광 표시장치를 제공하는 데에 그 목적이 있다.

이러한 목적을 달성하기 위하여, 본 발명은, 기판 상에 형성된 것으로, 반도체 활성층과, 상기 반도체 활성층의 채널 영역에 대응되는 영역에 형성된 게이트 전극과, 상기 반도체 활성층의 소스 및 드레인 영역에 각각 접하도록 도전성 소재로 구비된 소스 및 드레인 전극을 구비한 적어도 하나의 박막 트랜지스터와, 상기 박막 트랜지스터를 덮고, 표면으로부터 소정 깊이 인입된 소정 면적의 오목부를 갖는 절연막과, 상기 절연막의 오목부를 덮도록 형성되고, 상기 박막 트랜지스터에 전기적으로 연결된 제 1 전극층과, 상기 제 1 전극층에 절연되도록 형성된 제 2 전극층과, 상기 제 1 전극층과 제 2 전극층의 사이에 개재되고, 적어도 발광층을 가지며, 적어도 상기 오목부의 바닥부에 위치하는 유기층을 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치를 제공한다.

대표도

도 3

명세서

도면의 간단한 설명

도 1은 종래의 액티브 매트릭스형 유기 전계 발광 표시장치를 도시한 단면도,

도 2는 본 발명의 바람직한 일 실시예에 따른 유기 전계 발광 표시장치를 도시한 평면도,

도 3은 도 2의 I-I에 대한 단면도,

도 4는 본 발명의 바람직한 다른 일 실시예에 따른 유기 전계 발광 표시장치를 도시한 단면도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계 발광 표시장치에 관한 것으로, 더 상세하게는 광효율이 개선된 유기 전계 발광 표시장치에 관한 것이다.

통상적으로 전계 발광 표시장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광형 디스플레이로 낮은 전압에서 구동이 가능하고, 박형화가 용이하며 광시야각, 빠른 응답속도 등 액정표지 장치에 있어서 문제점으로 지적된 결점을 해결할 수 있는 차세대 디스플레이로 주목받고 있다.

이러한 전계 발광 표시장치는 발광층을 형성하는 물질이 무기물인가 유기물인가에 따라 무기 전계 발광 표시장치와 유기 전계 발광 표시장치로 구분될 수 있다.

한편, 유기 전계 발광 표시장치는 유리나 그밖에 투명한 절연기판에 소정 패턴의 유기막이 형성되고 이 유기막의 상하부에는 전극층들이 형성된다. 유기막은 유기 화합물로 이루어진다.

상기와 같이 구성된 유기 전계 발광 표시장치는 전극들에 양극 및 음극 전압이 인가됨에 따라 양극전압이 인가된 전극으로부터 주입된 정공(hole)이 정공 수송층을 경유하여 발광층으로 이동되고, 전자는 음극전압이 인가된 전극으로부터 전자 수송층을 경유하여 발광층으로 주입된다. 이 발광층에서 전자와 홀이 재결합하여 여기자(exiton)를 생성하고, 이 여기자가 여기상태에서 기저상태로 변화됨에 따라, 발광층의 형광성 분자가 발광함으로써 화상이 형성된다.

한편, 이러한 유기 전계 발광 표시장치 중 능동 구동방식의 액티브 매트릭스(Active Matrix: AM)형 유기 전계 발광 표시장치는 각 화소당 적어도 2개의 박막 트랜지스터(이하, "TFT"라 함)를 구비한다. 이들 박막 트랜지스터는 각 화소의 동작을 제어하는 스위칭 소자 및 픽셀을 구동시키는 구동 소자로 사용된다. 이러한 박막 트랜지스터는 기판 상에 고농도의 불순물로 도핑된 드레인 영역과 소스 영역 및 상기 드레인 영역과 소스 영역의 사이에 형성된 채널 영역을 갖는 반도체 활성층을 가지며, 이 반도체 활성층 상에 형성된 게이트 절연막 및 활성층의 채널영역 상부의 게이트 절연막 상에 형성된 게이트 전극으로 구성된다.

도 1은 이러한 액티브 매트릭스형 유기 전계 발광 표시장치를 도시한 것으로, 도 1에서 볼 수 있는 바와 같이, 글라스재의 기판(10)상에 버퍼층(11)이 형성되어 있고, 이 위에 박막 트랜지스터(TFT)와, 유기 전계 발광 소자(OLED)가 형성된다.

이러한 액티브 매트릭스형 유기 전계 발광 표시장치의 제조는 다음과 같다.

상기 기판(10)의 버퍼층(11)상에 소정 패턴의 반도체 활성층(21)이 구비된다. 상기 반도체 활성층(21)의 상부에는 SiO₂ 등에 의해 게이트 절연막(12)이 구비되고, 게이트 절연막(12) 상부의 소정 영역에는 MoW, Al/Cu 등의 도전막으로 게이트 전극(22)이 형성된다. 상기 게이트 전극(22)은 TFT 온/오프 신호를 인가하는 게이트 라인(미도시)과 연결되어 있다. 상기 게이트 전극(22)의 상부로는 층간 절연막(inter-insulator: 13)가 형성되고, 콘택 홀을 통해 소스/드레인 전극(23)이 각각 반도체 활성층(21)의 소스 영역 및 드레인 영역에 접하도록 형성된다. 소스/드레인 전극(23) 상부로는 SiO₂, SiN_x 등으로 이루어진 패시베이션막(14)이 형성되고, 이 패시베이션 막(14)의 상부에는 아크릴, 폴리 이미드, BCB 등의 유기물질로 평탄화막(15)이 형성되어 있다.

이 평탄화막(15)의 상부에 애노우드 전극이 되는 제 1 전극층(31)이 형성되고, 이를 덮도록 유기물로 화소정의막(Pixel Define Layer: 16)이 형성된다. 이 화소정의막(16)에 소정의 개구(16a)를 형성한 후, 이 개구(16a)로 한정된 영역 내에 유기층(32)을 형성한다. 유기층(32)은 발광층을 포함한 것이 된다. 그리고, 이 유기층(32)을 덮도록 캐소우드 전극인 제 2 전극층(33)이 형성된다. 상기 유기층(32)은 제 1 전극층(31)과 제 2 전극층(33)의 서로 대향되는 부분에서 정공 및 전자의 주입을 받아 발광된다.

그런데, 상기와 같은 유기 전계 발광 표시장치에 있어서, 제 1 전극층(31)과 제 2 전극층(33)이 서로 대향되어 있는 영역에 해당하는 유기층(32)에서 발광이 일어나므로, 빛은 도 1에서 화살표 방향으로도 방출이 된다.

만일, 상기 유기 전계 발광 표시장치가 제 2 전극층(33)의 방향으로 화상이 구현되는 전면발광형일 경우에는 제 1 전극층(31)으로 반사형 전극을 사용하게 되는 데, 이 경우에도, 제 1 전극층(31)의 방향으로 방출되는 빛만이 반사가 되고, 양측면으로 방출되는 빛은 화소정의막(16)을 통해 그대로 소실되어 버리게 되는 것이다. 이는 제 1 전극층(31)의 방향으로 화상이 구현되는 배면발광형일 경우에도 마찬가지이고, 제 1 전극층(31)과 제 2 전극층(33)의 양방향으로 화상이 구현되는 양면발광형일 경우에도 마찬가지이다.

이처럼 유기층(32)에서 방출되는 빛 중 측면부로 방출되는 빛이 화상을 구현하지 못하고 소실되어 버림에 따라 표시장치 전체의 광효율이 저하되는 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 빛이 화상이 구현되는 방향으로만 향할 수 있도록 하여 광효율을 향상시킬 수 있는 유기 전계 발광 표시장치를 제공하는 데에 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위하여, 본 발명은,

기관 상에 형성된 것으로, 반도체 활성층과, 상기 반도체 활성층의 채널 영역에 대응되는 영역에 형성된 게이트 전극과, 상기 반도체 활성층의 소스 및 드레인 영역에 각각 접하도록 도전성 소재로 구비된 소스 및 드레인 전극을 구비한 적어도 하나의 박막 트랜지스터;

상기 박막 트랜지스터를 덮고, 표면으로부터 소정 깊이 인입된 소정 면적의 오목부를 갖는 절연막;

상기 절연막의 오목부를 덮도록 형성되고, 상기 박막 트랜지스터에 전기적으로 연결된 제 1 전극층;

상기 제 1 전극층에 절연되도록 형성된 제 2 전극층; 및

상기 제 1 전극층과 제 2 전극층의 사이에 개재되고, 적어도 발광층을 가지며, 적어도 상기 오목부의 바닥부에 위치하는 유기층;을 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치를 제공한다.

본 발명의 다른 특징에 의하면, 상기 유기 전계 발광 표시장치는 복수개의 부화소를 갖고, 상기 각 부화소에는 적어도 하나의 박막 트랜지스터가 구비되며, 상기 오목부의 면적은 상기 부화소의 면적보다 작을 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 오목부의 인입된 깊이는 상기 유기층의 두께보다 클 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 오목부의 인입된 깊이는 상기 절연막의 두께보다 작을 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 유기층은 적어도 상기 오목부에 위치할 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 오목부는 가장자리에 경사면을 구비하고, 상기 제 1 전극층은 적어도 상기 경사면을 덮도록 구비될 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 절연막에는 비아 홀이 형성되고, 상기 제 1 전극층은 상기 비아 홀을 통해 상기 박막 트랜지스터에 연결될 수 있다. 이 때, 상기 오목부는 상기 비아 홀과 동시에 형성될 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 절연막은 유기물로 구비될 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 제 1 전극층은 반사형 전극으로 구비될 수 있다.

그리고, 상기 제 2 전극층은 투명 전극으로 구비될 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 오목부의 적어도 가장자리에는 광반사물질층이 구비될 수 있다.

이하, 첨부도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하면 다음과 같다.

도 2는 본 발명의 바람직한 일 실시예에 따른 액티브 매트릭스형(Active Matrix) 유기 전계 발광 표시장치의 화소부를 도시한 평면도이고, 도 3은 그 I-I에 대한 단면도이다.

먼저, 도 2에 나타난 바와 같이, 본 발명의 바람직한 일 실시예에 따른 유기 전계 발광 표시장치는 복수개의 부화소를 갖는다. 단일의 부화소는 스캔 라인(Scan), 데이터 라인(Data) 및 구동 라인(Vdd)으로 둘러싸여 있으며, 각 부화소는 스위칭용인 스위칭 TFT(TFTsw)와, 구동용인 구동 TFT(TFTdr)의 적어도 2개의 박막 트랜지스터와, 하나의 커패시터(Cst) 및 하나의 유기 전계 발광 소자(OLED)로 이루어질 수 있다. 상기와 같은 박막 트랜지스터 및 커패시터의 개수는 반드시 이에 한정되는 것은 아니며, 이보다 더 많은 수의 박막 트랜지스터 및 커패시터를 구비할 수 있음은 물론이다.

상기 스위칭 TFT(TFTsw)는 스캔 라인(Scan)에 인가되는 스캐닝 신호에 구동되어 데이터 라인(Data)에 인가되는 데이터 신호를 전달하는 역할을 한다. 상기 구동 TFT(TFTdr)는 상기 스위칭 TFT(TFTsw)를 통해 전달되는 데이터 신호에 따라서, 즉, 게이트와 소오스 간의 전압차(Vgs)에 의해서 구동라인(Vdd)을 통해 유기 전계 발광 소자(OLED)로 유입되는 전류량을 결정한다. 상기 커패시터(Cst)는 상기 스위칭 TFT(TFTsw)를 통해 전달되는 데이터 신호를 한 프레임동안 저장하는 역할을 한다.

그 단면 구조는 도 3에서 볼 수 있는 바와 같은 데, 글라스재의 절연기판(41)상에 SiO₂ 등으로 버퍼층(41)이 형성되어 있고, 이 버퍼층(41) 상부로 도 2에서 볼 수 있는 바와 같은 스위칭 TFT(TFTsw), 구동 TFT(TFTdr), 커패시터(Cst) 및 유기 전계 발광 소자(OLED)가 구비된다. 이하에서 TFT에 대해서는 구동 TFT를 설명하나, 스위칭 TFT도 동일한 구조를 가짐은 물론이다. 상기 기판(40)은 투명한 글라스재가 채용될 수 있는 데, 반드시 이에 한정되는 것은 아니고, 플라스틱재가 사용될 수도 있다. 글라스(Glass)재의 기판(40)을 사용할 경우에는 이 기판(40) 상에 버퍼층(41)을 형성하여 불순원소의 침투를 막고, 표면을 평탄하게 한다. 상기 버퍼층(41)은 SiO₂로 형성할 수 있으며, PECVD법, APCVD법, LPCVD법, ECR법 등에 의해 증착될 수 있다. 그리고, 이 버퍼층(41)은 대략 3000Å 정도로 증착 가능하다.

도 3에서 볼 수 있는 바와 같이, 구동 TFT(TFTdr)는 버퍼층(41) 상에 형성된 반도체 활성층(51)과, 이 반도체 활성층(51)의 상부에 형성된 게이트 절연막(42)과, 게이트 절연막(42) 상부의 게이트 전극(52)을 갖는다. 그리고, 상기 반도체 활성층(51)과 접하는 소스/드레인 전극(53)을 갖는다.

상기 반도체 활성층(51)은 무기반도체 또는 유기반도체로 형성될 수 있는데, 대략 500Å 정도로 형성될 수 있다. 반도체 활성층(51)을 무기반도체 중 폴리 실리콘으로 형성할 경우에는 비정질 실리콘을 형성한 후, 각종 결정화방법에 의해 다결정화할 수 있다. 이 활성층은 N형 또는 P형 불순물이 고농도로 도핑된 소스 및 드레인 영역을 가지며, 그 사이로 채널 영역을 갖는다.

무기반도체는 CdS, GaS, ZnS, CdSe, CaSe, ZnSe, CdTe, SiC, 및 a-Si(amorphous silicon)이나 poly-Si(poly silicon)과 같은 실리콘재를 포함하는 것일 수 있다.

그리고, 상기 유기반도체는 밴드갭이 1eV 내지 4eV인 반도체성 유기물질로 구비될 수 있는 데, 고분자로서, 폴리티오펜 및 그 유도체, 폴리파라페닐렌비닐렌 및 그 유도체, 폴리파라페닐렌 및 그 유도체, 폴리플로렌 및 그 유도체, 폴리티오펜비닐렌 및 그 유도체, 폴리티오펜-헥테로고리방향족 공중합체 및 그 유도체를 포함할 수 있고, 저분자로서, 펜타센, 테트라센, 나프탈렌의 올리고아센 및 이들의 유도체, 알파-6-티오펜, 알파-5-티오펜의 올리고티오펜 및 이들의 유도체, 금속을

함유하거나 함유하지 않은 프탈로시아닌 및 이들의 유도체, 파이로멜리틱 디안하이드라이드 또는 파이로멜리틱 디이미드 및 이들의 유도체, 퍼틸렌테트라카르복시산 디안하이드라이드 또는 퍼틸렌테트라카르복실릭 디이미드 및 이들의 유도체를 포함할 수 있다.

상기 반도체 활성층(51)의 상부에는 SiO_2 등에 의해 게이트 절연막(42)이 구비되고, 게이트 절연막(42) 상부의 소정 영역에는 MoW, Al, Cr, Al/Cu 등의 도전성 금속막으로 게이트 전극(52)이 형성된다. 상기 게이트 전극(52)을 형성하는 물질에는 반드시 이에 한정되지 않으며, 도전성 폴리머 등 다양한 도전성 물질이 게이트 전극(52)으로 사용될 수 있다. 상기 게이트 전극(52)이 형성되는 영역은 반도체 활성층(51)의 채널 영역에 대응된다.

상기 게이트 전극(52)의 상부로는 SiO_2 및/또는 SiN_x 등으로 층간 절연막(inter-insulator: 43)이 형성되고, 이 층간 절연막(43)과 게이트 절연막(42)에 콘택 홀이 천공되어진 상태에서 소스 및 드레인 전극(53)이 상기 층간 절연막(43)의 상부에 형성되어진다. 상기 소스/드레인 전극(53)은 MoW, Al, Cr, Al/Cu 등의 도전성 금속막이나 도전성 폴리머 등이 사용될 수 있다.

이상 설명한 바와 같은 박막 트랜지스터의 구조는 반드시 이에 한정되는 것은 아니고, 종래의 일반적인 박막 트랜지스터의 구조가 모두 그대로 채용될 수 있음은 물론이다.

상기 소스/드레인 전극(53) 상부로는 SiN_x 등으로 이루어진 패시베이션막(44)이 형성되고, 이 패시베이션막(44)에 제 1 비아홀(44a)을 천공한다.

그리고, 이 패시베이션 막(44)의 상부에는 아크릴, BCB, 폴리 이미드 등에 의한 평탄화막(45)을 형성한다.

이 평탄화막(45)에 상기 패시베이션막(44)의 제 1 비아홀(44a)과 연통되도록 제 2 비아홀(45a)을 형성하고, 평탄화막(45) 상부로 유기 전계 발광 소자(OLED)의 제 1 전극층(61)을 형성해, 이 제 1 전극층(61)이 제 1 및 제 2 비아홀(44a)(45a)을 통해 상기 소스/드레인 전극(53)에 연결되도록 한다. 상기 제 1 전극층(61)의 상부로는 아크릴, BCB, 폴리 이미드 등에 의해 화소정의막(46)이 형성되어 있으며, 이 화소정의막(46)에 소정의 개구부(46a)를 형성한 후, 유기 전계 발광 소자(OLED)의 유기층(62)과 제 2 전극층(63)을 형성한다. 상기 평탄화막(45)과 화소정의막(46)은 일체로 형성될 수 있으며, 이 때, 상기 제 1 전극층(61)은 패시베이션막(45)의 상부에 형성될 수도 있다.

상기 유기 전계 발광 소자(OLED)는 전류의 흐름에 따라 적, 녹, 청색의 빛을 발광하여 소정의 화상 정보를 표시하는 것으로, TFT의 소스/드레인 전극(53)에 연결되어 이로부터 플러스 전원을 공급받는 제 1 전극층(61)과, 전체 화소를 덮도록 구비되어 마이너스 전원을 공급하는 제 2 전극층(63), 및 이들 제 1 전극층(61)과 제 2 전극층(63)의 사이에 배치되어 발광하는 유기층(62)으로 구성된다.

상기 제 1 전극층(61)과 제 2 전극층(63)은 상기 유기층(62)에 의해 서로 소정간격 이격되어 있으며, 유기층(62)에 서로 다른 극성의 전압을 가해 유기층(62)에서 발광이 이뤄지도록 한다.

상기 유기층(62)은 저분자 또는 고분자 유기층이 사용될 수 있는 데, 저분자 유기층을 사용할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 유기 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc : copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이들 저분자 유기층은 진공증착의 방법으로 형성된다.

고분자 유기층의 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

상기와 같은 유기층은 반드시 이에 한정되는 것은 아니고, 다양한 실시예들이 적용될 수 있음은 물론이다.

상기 제 1 전극층(61)은 애노우드 전극의 기능을 하고, 상기 제 2 전극층(63)은 캐소우드 전극의 기능을 하는 데, 물론, 이들 제 1 전극층(61)과 제 2 전극층(63)의 극성은 반대로 되어도 무방하다. 이하에서는 상기 제 1 전극층(61)이 애노우드 전극인 실시예를 중심으로 설명한다.

상기 제 1 전극층(61)은 투명 전극 또는 반사형 전극으로 구비될 수 있는 데, 투명전극으로 사용될 때에는 ITO, IZO, ZnO, 또는 In_2O_3 로 구비될 수 있고, 반사형 전극으로 사용될 때에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, 및 이들의 화합물 등으로 반사막을 형성한 후, 그 위에 ITO, IZO, ZnO, 또는 In_2O_3 를 형성할 수 있다.

한편, 상기 제 2 전극층(63)도 투명 전극 또는 반사형 전극으로 구비될 수 있는 데, 투명전극으로 사용될 때에는 이 제 2 전극층(63)이 캐소우드 전극으로 사용되므로, 일함수가 작은 금속 즉, Li, Ca, LiF/Ca, LiF/Al, Al, Mg, 및 이들의 화합물이 유기층(62)의 방향을 향하도록 증착한 후, 그 위에 ITO, IZO, ZnO, 또는 In_2O_3 등의 투명 전극 형성용 물질로 보조 전극층이나 버스 전극 라인을 형성할 수 있다. 그리고, 반사형 전극으로 사용될 때에는 위 Li, Ca, LiF/Ca, LiF/Al, Al, Mg, 및 이들의 화합물을 전면 증착하여 형성한다.

한편, 본 발명에서는 제 1 전극층(61)이 형성되어 있는 절연막, 즉, 도 3에서 평탄화막(45)에 소정 깊이로 인입된 오목부(47)를 형성하여 광효율을 향상시키도록 하였다.

이 오목부(47)는 도 2에서 볼 수 있듯이, 전체 부화소의 면적보다는 작게 형성된 것으로, 제 1 전극층(61)이 형성되는 영역에 구비된다. 이 오목부(47)는 도 3에서 볼 수 있듯이, 평탄화막(45)을 소정 깊이로 인입하여 형성하는 것으로, 측부(47a)와 바닥부(47b)로 구비된다. 측부(47a)는 도 3에서 볼 수 있듯이, 대략 경사지도록 구비될 수 있는 데, 반드시 이에 한정되지는 않으며, 바닥부(47b)로부터 수직방향으로 형성될 수 있다.

상기 제 1 전극층(61)은 상기 오목부(47)를 덮도록 형성되고, 유기층(62)은 적어도 상기 오목부(47)의 바닥부(47b)에 위치하도록 한다. 이 때, 상기 제 1 전극층(61)은 오목부(47)의 가장자리인 측부(47a)를 덮도록 형성된다.

본 발명에서는 이처럼 평탄화막(45)에 오목부(47)를 형성하고, 이 오목부(47)에 제 1 전극층(61)이 위치하도록 함으로써, 제 1 전극층(61)과 제 2 전극층(63)의 대향 부분에 위치한 유기층(62)에서 발광되는 빛이 제 1 전극층(61)에 의해 반사되도록 하여 광효율을 향상시키도록 할 수 있다. 따라서, 이러한 오목부(47)의 기능을 증대시키기 위하여 상기 제 1 전극층(61)은 반사형 전극으로 사용하는 것이 바람직하다. 그리고, 이 때에는 제 2 전극층(63)의 방향으로 화상이 구현될 수 있도록 제 2 전극층(63)은 투명 전극으로 구비되는 것이 바람직하다.

한편, 상기와 같이 유기층(62)으로부터 방출되는 빛이 오목부(47)의 측부(47a)에 걸쳐 형성되어 있는 제 1 전극층(61)에 의해 반사되도록 하기 위해서는 상기 오목부(47)의 인입된 깊이가 상기 유기층(62)의 두께보다는 커야 한다. 그래야 유기층(62)이 빛을 측면방향으로 방출하는 것을 반사시킬 수 있기 때문이다. 물론, 이 오목부(47)가 형성되는 절연막인 평탄화막(45)보다는 작은 것이 바람직하다.

이러한 오목부(47)는 평탄화막(45)에 형성된 제 2 비아홀(45a)을 천공할 때에 하프톤(half tone) 마스크를 이용해, 상기 제 2 비아홀(45a)의 형성과 동시에 형성할 수 있다.

한편, 상기 평탄화막(45)이 화소정의막(46)과 일체로 형성되고, 제 1 전극층(61)이 패시베이션막(44)의 상부에 형성될 경우에는 상기 오목부(47)는 패시베이션막(44)에 형성될 수도 있다. 이 때에도, 이 오목부(47)의 면적 및 깊이는 전술한 바와 동일하게 되도록 하고, 제 1 비아홀(44a)을 천공할 때에 동시에 형성할 수 있다.

한편, 상기와 같이, 오목부(47)를 이용해 광효율을 향상시키는 구조는 오목부(47)의 측부(47a)에 제 1 전극층(61) 외에 별도의 광반사물질층(미도시)을 형성하여 이루어지도록 할 수도 있다. 이 때에는 제 1 전극층(61)이 굳이 반사형 전극일 필요는 없고, 투명전극이라도 무방하다. 따라서 이 경우에는 제 2 전극층(63)으로 반사형 전극을 사용하여 배면 발광형으로 사용하던지, 제 2 전극층(63)도 투명전극을 사용하여 양면 발광형으로 사용할 수 있다.

이상 설명한 것은 도 2에서 볼 수 있는 바와 같이, 2개의 TFT를 사용하는 경우를 나타낸 것이나, 본 발명은 반드시 이에 한정되는 것은 아니며, 하나의 부화소에 복수개의 TFT가 사용되는 경우에도 동일하게 적용가능하다. 이 경우에는 화소의 개구율을 위하여, 유기 전계 발광 소자(OLED)가 형성되는 위치의 하부에도 TFT가 구비되는 데, 이는 도 4에서 볼 수 있는 바와 같다.

즉, 도 4에서 볼 수 있듯이, 유기 전계 발광 소자(OLED)가 형성되어 있는 하부에 제 1 TFT(TFT1) 및 제 2 TFT(TFT2)가 구비되어 있고, 그중 하나의 TFT에 유기 전계 발광 소자가 접속되어 있다. 도면에는 두 개의 TFT만이 도시되어 있으나, 실제 평면 구조에서는 더 많은 TFT들이 배치되어 있다.

이러한 구조의 유기 전계 발광 표시장치에서도 전술한 바와 같이, 오목부(47)를 평탄화막(45)에 형성함으로써 광효율을 향상시킬 수 있다. 기타 상세한 구성요소는 전술한 바와 동일하므로, 설명은 생략한다.

발명의 효과

상기한 바와 같이 이루어진 본 발명에 따르면, 다음과 같은 효과를 얻을 수 있다.

첫째, 유기층의 양측면 방향으로 방출되는 빛을 화상이 구현되는 방향으로 반사시켜 광효율을 향상시킬 수 있다.

둘째, 광효율 향상에 따라 소비전력이 적게 소요되고, 이에 따라 유기층의 열화를 지연시켜 수명을 향상시킬 수 있다.

본 발명은 도면에 도시된 일 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능하다는 점을 이해할 것이다.

(57) 청구의 범위

청구항 1.

기관 상에 형성된 것으로, 반도체 활성층과, 상기 반도체 활성층의 채널 영역에 대응되는 영역에 형성된 게이트 전극과, 상기 반도체 활성층의 소스 및 드레인 영역에 각각 접하도록 도전성 소재로 구비된 소스 및 드레인 전극을 구비한 적어도 하나의 박막 트랜지스터;

상기 박막 트랜지스터를 덮고, 표면으로부터 인입된 오목부를 갖는 절연막;

상기 절연막의 오목부를 덮도록 형성되고, 상기 박막 트랜지스터에 전기적으로 연결된 제 1 전극층;

상기 제 1 전극층에 절연되도록 형성된 제 2 전극층; 및

상기 제 1 전극층과 제 2 전극층의 사이에 개재되고, 적어도 발광층을 가지며, 적어도 상기 오목부의 바닥부에 위치하는 유기층;을 포함하는 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 2.

제 1항에 있어서,

상기 유기 전계 발광 표시장치는 복수개의 부화소를 갖고, 상기 각 부화소에는 적어도 하나의 박막 트랜지스터가 구비되며, 상기 오목부의 면적은 상기 부화소의 면적보다 작은 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 3.

제 1항에 있어서,

상기 오목부의 인입된 깊이는 상기 유기층의 두께보다 큰 것을 특징으로 하는 특징으로 하는 유기 전계 발광 표시장치.

청구항 4.

제 1항에 있어서,

상기 오목부의 인입된 깊이는 상기 절연막의 두께보다 작은 것을 특징으로 하는 특징으로 하는 유기 전계 발광 표시장치.

청구항 5.

제 1항에 있어서,

상기 유기층은 적어도 상기 오목부에 위치하는 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 6.

제 1항에 있어서,

상기 오목부는 가장자리에 경사면을 구비하고, 상기 제 1 전극층은 적어도 상기 경사면을 덮도록 구비된 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 7.

제 1항에 있어서,

상기 절연막에는 비아 홀이 형성되고, 상기 제 1 전극층은 상기 비아 홀을 통해 상기 박막 트랜지스터에 연결된 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 8.

제 7항에 있어서,

상기 오목부는 상기 비아 홀과 동시에 형성된 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 9.

제 1항에 있어서,

상기 절연막은 유기물로 구비된 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 10.

제 1항 내지 제 9항 중 어느 한 항에 있어서,

상기 제 1 전극층은 반사형 전극으로 구비된 것을 특징으로 하는 유기 전계 발광 표시장치.

청구항 11.

제 10항에 있어서,

상기 제 2 전극층은 투명 전극으로 구비된 것을 특징으로 하는 유기 전계 발광 표시장치.

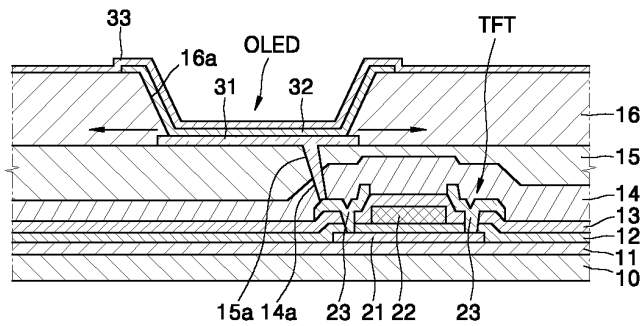
청구항 12.

제 1항 내지 제 9항 중 어느 한 항에 있어서,

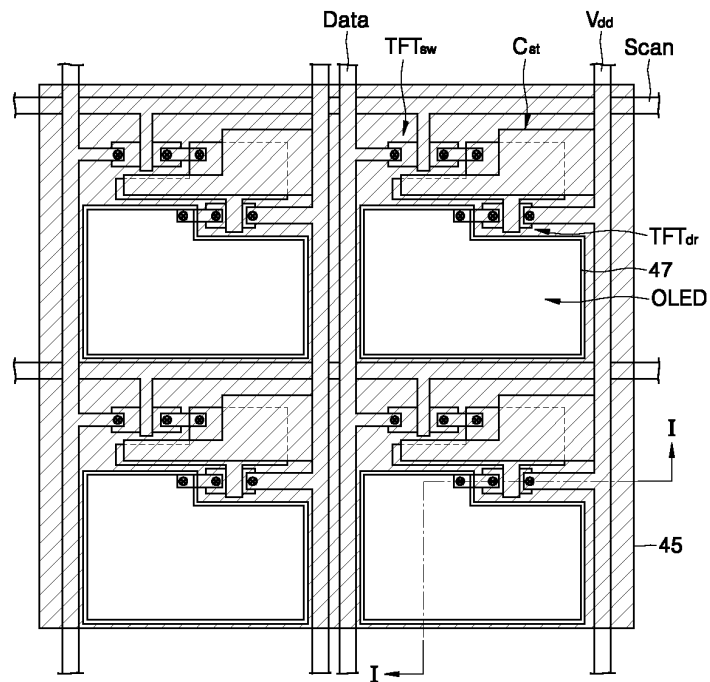
상기 오목부의 적어도 가장자리에는 광반사물질층이 구비된 것을 특징으로 하는 유기 전계 발광 표시장치.

도면

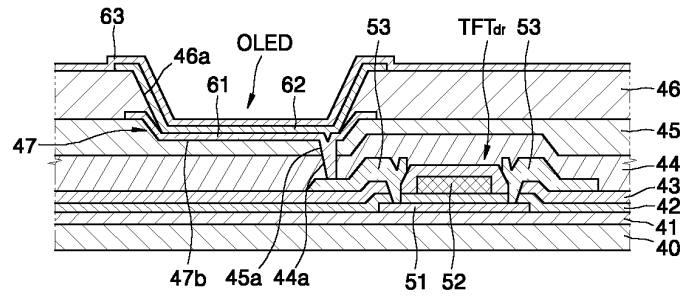
도면1



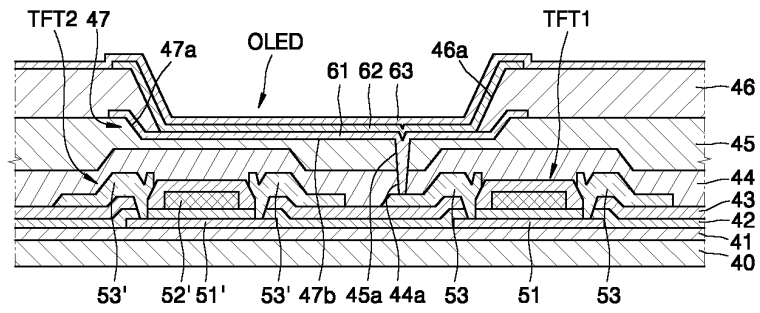
도면2



도면3



도면4



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR100615199B1	公开(公告)日	2006-08-25
申请号	KR1020030086157	申请日	2003-11-29
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	PARK MOONHEE 박문희 SEO CHANGSU 서창수		
发明人	박문희 서창수		
IPC分类号	H05B33/22		
代理人(译)	李，杨HAE		
其他公开文献	KR1020050052291A		
外部链接	Espacenet		

摘要(译)

本发明的一个目的是提供一种有机电致发光显示装置，其能够通过仅使光被引导到实现图像的方向来提高光效率。为了实现上述目的，本发明提供一种半导体器件，包括半导体有源层，形成在对应于半导体有源层的沟道区的区域中的栅极，至少一个薄膜晶体管，其具有源和漏电极，每个都由导电材料制成，以便与半导体有源层的源区和漏区接触；形成为覆盖绝缘膜的凹部的绝缘膜，它被插入电连接到晶体管，形成为隔热至所述第一电极，所述第一电极和所述第二电极层的第一电极层之间，具有至少一个发光层，位于所述底部部分中的至少所述凹部的并且在基板上形成有机层。3

