



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0078631
(43) 공개일자 2009년07월20일

(51) Int. Cl.

H05B 33/22 (2006.01) H05B 33/02 (2006.01)

H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0004556

(22) 출원일자 2008년01월15일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

정연식

경북 구미시 진평동 642

(74) 대리인

특허법인로얄

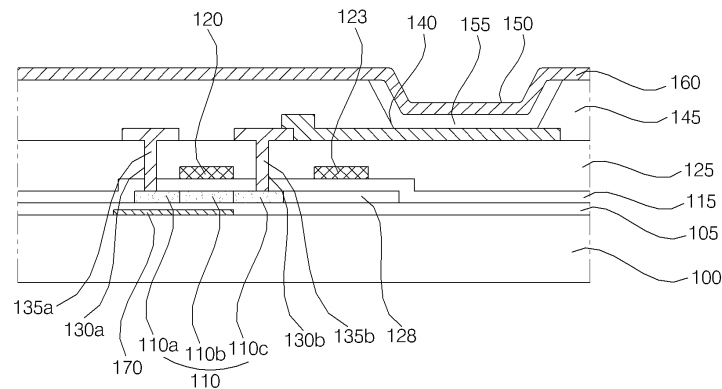
전체 청구항 수 : 총 5 항

(54) 유기전계발광표시장치

(57) 요약

본 발명은 유기전계발광표시장치에 관한 것이다. 본 발명에 따른 유기전계발광표시장치는, 기판, 기판 상에 형성되며, 반도체층, 게이트 절연막, 게이트 전극, 층간 절연막, 소스 전극 및 드레인 전극을 포함하는 스위칭용 박막트랜지스터 및 구동 박막트랜지스터, 기판 상에 형성되며 스위칭용 박막트랜지스터 및 구동용 박막트랜지스터의 소스 전극 또는 드레인 전극과 연결되는 제1 전극 및 제2 전극, 제1 전극과 제2 전극 사이에 형성되며 진공증착에 의해 형성되는 유기물층, 기판 상에 형성되어 기판을 통해 구동용 박막트랜지스터의 반도체층으로 입사하는 외광을 차광하는 차광막을 포함한다. 이에 의해 외부 광원으로부터 반도체층의 채널 영역의 특성을 개선할 수 있다.

대표도 - 도3



특허청구의 범위

청구항 1

기관;

상기 기관 상에 형성되며, 반도체층, 게이트 절연막, 게이트 전극, 층간 절연막, 소스 전극 및 드레인 전극을 포함하는 스위칭용 박막트랜지스터 및 구동용 박막트랜지스터;

상기 기관 상에 형성되며, 상기 스위칭용 박막트랜지스터 및 구동용 박막트랜지스터의 소스 전극 또는 드레인 전극과 연결되는 제1 전극 및 제2전극;

상기 제1 전극과 제2 전극 사이에 형성되는 유기물층; 및

상기 기관과 상기 반도체층 사이에 형성되는 보호막;을 포함하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 보호막은, 반도체층으로 입사하는 외광을 차광하는 차광막인 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제2항에 있어서,

상기 차광막은 금속 및 비금속 중 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 반도체층과 일체형으로 동일층에 구비되는 하부전극과, 상기 하부전극 상부의 게이트 절연막 상에 형성되는 상부전극을 구비하는 커패시터;를 더 포함하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제1항에 있어서,

상기 보호막은 단층 또는 다층으로 형성되는 것을 특징으로 하는 유기전계발광표시장치.

명 세 서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 유기전계발광표시장치에 관한 것으로, 더욱 상세하게는 기관과 구동용 박막트랜지스터의 반도체층 사이에 차광막을 형성하여 외부 광원으로부터 반도체층의 채널 영역의 특성을 향상시킬 수 있는 유기전계발광표시장치에 관한 것이다

배 경 기 술

- <2> 본 발명은 유기전계발광표시장치에 관한 것이다.
- <3> 유기전계발광표시장치에 사용되는 기관상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자이다.
- <4> 유기전계발광표시장치는 제1 전극과 제2 전극으로부터 각각 전자와 정공을 발광부 내로 주입시켜 주입된 정공과 전자가 결합하여 생성된 엑시톤(exciton)이 여기상태로부터 기저상태로 떨어질 때 발광하는 장치이다.
- <5> 유기전계발광표시장치는 넓은 시야각, 고속 응답성, 고 콘트라스트 등의 뛰어난 특성을 가지고 있으므로 그래픽 디스플레이의 픽셀, 텔레비전 영상 디스플레이나 표면광원(Surface Light Source)의 픽셀로서 사용될 수 있으며, 얇고 가벼우며 색감이 좋기 때문에 차세대 평면 디스플레이에 적합한 장치이다. 그리고, 플라스틱과 같

이 될 수 있는(Flexible) 투명 기판을 이용하여 형성할 수 있는 장점이 있다.

- <6> 이러한 용도를 갖는 유기전계발광표시장치의 구조를 살펴보면, 투명 기관 위에 띠(stripe) 형태로 형성되는 ITO(Indium Tin Oxide)와 같은 제1 전극과, 제1 전극 위에 형성되는 정공 주입층(HIL : Hole Injecting Layer) 또는 정공 수송층(HTL : Hole Transporting Layer)과, 정공 주입층 또는 정공 수송층 위에 형성되는 발광층과, 발광층 위에 형성되는 전자 주입층(EIL : Electron Injecting Layer) 또는 전자 수송층(ETL : Electron Transporting Layer)과, 전자 주입층 또는 전자 수송층 위에 형성되는 제2 전극으로 이루어진다.
- <7> 또한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식과 배면발광(Bottom-Emission)방식 등이 있고, 구동 방식에 따라 수동 매트릭스형(Passive Matrix)과 능동 매트릭스형(Active Matrix) 등으로 나누어져 있다.
- <8> 유기전계발광표시장치 중 능동 매트릭스형을 이용한 유기전계발광표시장치는 표시부에 매트릭스 형태로 배치된 복수의 서브 픽셀들에 신호가 공급되면, 서브 픽셀 내부에 위치하는 박막트랜지스터, 커패시터 및 유기 발광다이오드가 구동하게 되어 영상을 표시할 수 있게 된다.
- <9> 박막트랜지스터는 기관 상에 형성된다. 이로 인해, 기관을 통해 유기전계발광소자로부터의 광이 방사되는 배면 발광형의 유기전계발광표시장치는 기관을 통해 외광이 박막트랜지스터의 능동층으로 입사하게 되어, 외부 광원에 의한 능동층 영역 이상 발광현상이 발생하여 이에 대한 개선이 요구된다.

발명의 내용

해결 하고자하는 과제

- <10> 따라서 본 발명의 목적은, 기관과 구동용 박막트랜지스터의 반도체층 사이에 차광막을 형성하여 외부 광원으로부터 반도체층의 채널 영역의 특성을 향상시켜, 궁극적으로 소자의 신뢰성을 향상시킬 수 있는 유기전계발광표시장치의 제공에 있다.

과제 해결수단

- <11> 전술한 목적 및 그 밖의 목적을 달성하기 위한 본 발명에 따른 유기전계발광표시장치는, 기관, 기관 상에 형성되며, 반도체층, 게이트 절연막, 게이트 전극, 층간 절연막, 소스 전극 및 드레인 전극을 포함하는 스위칭용 박막트랜지스터 및 구동 박막트랜지스터, 기관 상에 형성되며 스위칭용 박막트랜지스터 및 구동용 박막트랜지스터의 소스 전극 또는 드레인 전극과 연결되는 제1 전극 및 제2 전극, 제1 전극과 제2 전극 사이에 형성되며 진공 증착에 의해 형성되는 유기물층, 기관 상에 형성되어 기관을 통해 구동용 박막트랜지스터의 반도체층으로 입사하는 외광을 차광하는 차광막을 포함한다.

효 과

- <12> 본 발명에 따르면, 박막트랜지스터의 반도체층으로 입사하는 외광을 차광하는 차광막을 설치하여 외광에 의한 광전류 발생을 억제하여, 반도체층의 채널 영역의 특성을 향상시킬 수 있는 유기전계발광표시장치의 제공에 있다.

발명의 실시를 위한 구체적인 내용

- <13> 이하에서는 도면을 참조하여 본 발명을 보다 상세하게 설명한다.
- <14> 도 1은 본 발명의 일실시예에 따른 유기전계발광표시장치를 나타낸 도면이다. 도 1을 참조하면, 본 실시예에 따른 유기전계발광표시장치(10)는 기관(15), 유기전계발광소자(20), 및 봉지 캡(25)을 포함한다.
- <15> 기관(15)은 유리 기관을 사용할 수 있으며, 기관(15)의 외곽부에 형성되는 실란트를 통해 봉지 캡(25)과 부착된다. 봉지 캡(25)과 부착되지 않은 영역에는 다수의 유기전계발광소자(20)가 위치하여 발광 영역을 구성한다. 본 실시예에서는 $m \times n$ 개의 유기전계발광소자(20)가 발광 영역에 포함되는 것을 가정한다.
- <16> 유기전계발광표시장치(10)는 능동 매트릭스(Active Matrix) 방식 및 수동 매트릭스(Passive Matrix) 방식 중 어느 하나의 방식에 따라 동작할 수 있다. 본 발명의 일실시예에 따른 능동 매트릭스 방식에 따라 동작하는 경우, 각각의 유기전계발광소자(20)는 각각의 픽셀이 포함하는 박막 트랜지스터(Thin-Film Transistor, TFT)에 의해 픽셀 별로 구동된다.

- <17> 봉지 캡(25)은 기관(15)의 외곽부에 형성되는 실란트를 통해 기관(15)과 부착되어 발광 영역을 밀봉함으로써 외부로부터 유입될 수 있는 수분 및 산소로부터 유기전계발광소자(20)를 보호한다. 외부로부터 유입되는 수분 및 산소에 의해 유기전계발광소자(20)가 손상되어 수명이 단축될 수 있으므로, 봉지 캡(25)은 수증기 투과율이 낮을수록 바람직하다.
- <18> 또한, 봉지 캡(25)은 외부 충격으로부터 발광 영역에 형성된 유기전계발광소자(20)를 보호한다. 봉지 캡(25)의 응력이 강하면 균열(crack)이 발생하여 신뢰성이 저하되고 유기전계발광소자(20)가 손상될 수 있으므로, 봉지 캡(25)은 응력이 낮거나 응력 완화성이 있어야 하고, 공정상 피복성이 우수해야 한다.
- <19> 도 2는 도 1의 A-A'의 유기전계발광소자의 일부분의 회로를 도시한 회로도이다.
- <20> 능동 매트릭스 유기전계발광표시장치는 도 2에 도시된 바와 같이 게이트라인(GL)과 데이터 라인(DL)의 교차에 의해 정의된 영역에 각각 배열되어진 유기전계발광소자(20)를 구비한다. 유기전계발광소자(20)들 각각은 게이트라인(GL)에 게이트펄스가 공급될 때 데이터 라인(DL)으로부터의 데이터신호를 공급받아 그 데이터신호에 상응하는 빛을 발생하게 된다.
- <21> 이를 위하여, 유기전계발광소자들(20) 각각은 기저 전압원(GND)에 음극(제2 전극 또는 캐소드 전극)이 접속된 유기물층(60)과, 게이트 라인(GL) 및 데이터 라인(DL)과 공급 전압원(VDD)에 접속되고 유기물층(60)의 양극(제1 전극 또는 애노드전극)에 접속되어 그 유기물층(60)을 구동하기 위한 셀 구동부(22)를 구비한다.
- <22> 게이트 라인(GL), 데이터 라인(DL) 및 공급 전압원(VDD)은 도전 물질로 2층 내지 3층의 적층구조로 형성될 수 있다. 게이트 라인(GL), 데이터 라인(DL) 및 전원 공급 라인(VDD)의 재료로는 Al(Nd)/Mo, Al(Nd)/Ti, Mo/Al(Nd)/Mo, Ti/Al(Nd)/Ti 등으로 형성될 수 있다.
- <23> 셀구동부(22)는 스위칭용 박막트랜지스터(50a), 구동용 박막트랜지스터(50b) 및 커패시터(55)를 구비한다.
- <24> 스위칭용 박막트랜지스터(50a)는 게이트 라인(GL)에 스캔 펄스가 공급되면 턴-온되어 데이터 라인(DL)에 공급된 데이터 신호를 제1 노드(N1)에 공급한다. 제1 노드(N1)에 공급된 데이터 신호는 커패시터(55)에 충전됨과 아울러 구동용 박막 트랜지스터(50b)의 게이트 단자로 공급된다.
- <25> 구동용 박막트랜지스터(50b)는 게이트 단자로 공급되는 데이터 신호에 응답하여 공급 전압원(VDD)으로부터 유기물층(60)로 공급되는 전류량(I)을 제어함으로써 유기물층(60)의 발광량을 조절하게 된다.
- <26> 그리고, 스위칭용 박막 트랜지스터(50a)가 턴-오프되더라도, 커패시터(60)에서 저장된 데이터 신호에 의해, 구동용 박막트랜지스터(50b)는 다음 프레임의 데이터 신호가 공급될 때까지, 공급 전압원(VDD)으로부터의 전류(I)를 유기물층(60)에 공급하여, 유기물층(60)이 발광을 유지하게 한다.
- <27> 도 3은 본 발명의 제1 실시예에 따른 구동용 박막트랜지스터의 단면을 도시한 단면도이다.
- <28> 도 3을 참조하면, 구동용 박막트랜지스터는 기관(100) 상에 버퍼층(105)이 형성되고, 버퍼층(105) 상에 비정질 또는 다결정 실리콘일 수 있는 반도체층(110)이 형성된다. 반도체층(110)은 불순물이 도핑된 소스 영역(110a), 드레인 영역(110c) 및 채널 영역(110b)을 가진다.
- <29> 반도체층(110)과 동일층에 커패시터 하부전극(128)이 형성되며, 반도체층(110) 및 커패시터 하부전극(128) 상에 게이트 절연막인 제1 절연막(115)이 형성되고, 제1 절연막(115) 상에 반도체층(110)의 일정 영역과 대응되는 게이트 전극(120) 및 커패시터 상부전극(123)이 형성된다. 한편, 도면과 같이, 반도체층(110)과 동일층에 커패시터 하부전극(128)이 일체형으로 형성될 수 있다.
- <30> 커패시터는, 불순물이 도핑된 반도체층(110)의 연장부인 커패시터 하부전극(128)과, 게이트 전극(120)과, 동일층에 배치되는 커패시터 상부전극(123)과, 그 사이에 형성된 제1 절연막(115)으로 이루어지며, 레벨-쉬프트(Level-shift) 전압을 작게하고 박막트랜지스터의 턴오프 구간 동안에 충전된 전하를 유지시켜준다.
- <31> 이때, 커패시터 상부전극(123)은 액티브 영역 외부에까지 연장형성되어 액티브 영역 외부에서 전압을 인가받으며, 커패시터 하부전극(128)은 반도체층(110)의 연장부에 스토리지 도핑하여 형성된다.
- <32> 기관(100)과 반도체층(110) 사이의 버퍼층(105)에는 차광막(170)이 형성된다. 차광막(170)은 반도체층(110)의 소스 영역(110a) 및 채널 영역(110b)을 차광할 수 있는 위치에 형성되어 있으며, 도시되지는 않았지만 채널 영역(110b) 및 드레인 영역(110c)을 차단하도록 형성될 수 있다. 또한 소스 영역(110a), 채널 영역(110b) 및 드레인 영역(110c)을 동시에 차단하도록 형성될 수도 있다.

- <33> 차광막(170)을 형성하여 기판(100)을 통하여 구동용 박막트랜지스터의 반도체층(110)으로 입사하는 광을 차단하여 반도체(110)내에서 캐리어가 여기하고, 소스 영역(110a) 및 드레인 영역(110c)사이의 광전류가 흐르고, 크로스 토크 등의 발생에 의하여 저하되는 채널 영역(110b)의 특성을 향상시킬 수 있다.
- <34> 게이트 전극(120)을 포함하는 기판(100) 상에 층간 절연막인 제2 절연막(125)이 형성되고, 제2 절연막(125) 상에 형성되며 제1 절연막(115) 및 제2 절연막(125)을 관통하는 콘택홀들(130a, 130b)을 통해 반도체층(110)의 일정 영역과 전기적으로 연결된 소스 전극(135a) 및 드레인 전극(135b)이 형성된다. 소스 전극(135a) 및 드레인 전극(135b)은 반도체층(110)의 소스 영역(110a) 및 드레인 영역(110c)에 각각 연결되어 있다.
- <35> 따라서, 반도체층(110), 제1 절연막(115), 게이트 전극(120), 제2 절연막(125), 소스 전극(135a) 및 드레인 전극(135b)을 포함하는 박막 트랜지스터를 구성한다.
- <36> 그리고, 소스 전극(135a) 또는 드레인 전극(135b)과 전기적으로 연결된 제1 전극(140)이 위치한다. 제1 전극(140)은 박막 트랜지스터의 소스 전극(135a) 및 드레인 전극(135b)이 먼저 형성되고, 그 다음 소스 전극(135a) 또는 드레인 전극(135b) 상에 제1 전극(140) 형성된다.
- <37> 제1 전극(140) 상에는 화소정의막인 제3 절연막(145)이 위치하며, 제3 절연막(145)은 제1 전극(140)의 일부 영역을 노출시키는 개구부(150)를 포함한다.
- <38> 제3 절연막(145) 및 개구부(150) 상에 유기물층(155)이 위치하고, 유기물층(155)상에 제2 전극(160)이 위치하여 제1 전극(140), 유기물층(155) 및 제2 전극(160)을 포함하는 유기전계발광소자가 구성된다.
- <39> 유기물층(155)은 적어도 발광층(EML)을 포함하며, 정공 주입층, 정공 수송층, 전자 수송층 및 전자 주입층 중 적어도 하나를 포함할 수도 있다. 한편, 그 밖에, 정공 수송 억제층을 위한 정공 저지층 등도 포함할 수 있다.
- <40> 발광층은 적색, 녹색 및 청색 발광층으로 나뉜다. 발광층의 재료로는 형광물질 또는 인광물질을 모두 사용할 수 있으며, 이하에서는 인광물질을 위주로 하여 설명하기로 한다.
- <41> 적색 발광층은 CBP(carbazole biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl))를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)acetylacetonate iridium), PQIr(acac)(bis(1-phenylquinoline)acetylacetonate iridium), PQIr(tris(1-phenylquinoline)iridium) 및 PtOEP(octaethylporphyrin platinum)로 이루어진 군에서 선택된 어느 하나 이상을 포함하는 도펀트를 포함하는 인광물질로 이루어질 수 있다. 또한 이리듐계 전이금속화합물과 백금 포르피린류 등이 있다. 또한 이와는 달리, PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광물질로 이루어질 수도 있다.
- <42> 청색 발광층은 CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, (4,6-F2ppy)2Irpic을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다.
- <43> 또한, (3,4-CN)3Ir, (3,4-CN)2Ir(picolinic acid), (3,4-CN)2Ir(N3), (3,4-CN)2Ir(N4), (2,4-CN)3Ir 등의 이리듐계 전이금속화합물이 있다. 이와는 달리, spiro-DPVBi, spiro-6P, 디스틸벤젠(DSB), 디스틸아릴렌(DSA), PFO계 고분자 및 PPV계 고분자로 이루어진 군에서 선택된 어느 하나를 포함하는 형광물질로 이루어질 수 있다.
- <44> 녹색 발광층은 CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)3(fac tris(2-phenylpyridine)iridium)을 포함하는 도펀트 물질을 포함하는 인광물질로 이루어질 수 있다. 또한, 트리스(2-페니피리딘)Ir(III) 등이 있을 수 있다. 또한, 이와는 달리, Alq3(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광물질로 이루어질 수도 있다.
- <45> 도 4는 본 발명의 제2 실시예에 따른 스위칭용 박막트랜지스터의 단면을 도시한 단면도이다.
- <46> 도 4를 참조하면, 스위칭용 박막트랜지스터는 기판(100) 상에 버퍼층(105)이 형성되고, 버퍼층(105) 상에 비정질 또는 다결정 실리콘일 수 있는 반도체층(110)이 형성된다. 반도체층(110)은 불순물이 도핑된 소스 영역(110a), 드레인 영역(110c) 및 채널 영역(110b)을 가진다.
- <47> 도 3에서 기술한 바와 유사하게, 기판(200)과 반도체층(210) 사이의 버퍼층(205)에 제2 차광막(270)이 형성된다. 제2 차광막(270)은 반도체층(210)의 소스 영역(210a) 및 채널 영역(210b)을 차광할 수 있는 위치에 형성되어 있으며, 도시되지는 않았지만 채널 영역(210b) 및 드레인 영역(210c)을 차단하도록 형성될 수 있다. 또한 소스 영역(210a), 채널 영역(210b) 및 드레인 영역(210c)을 동시에 차단하도록 형성될 수도 있다.
- <48> 한편, 제2 차광막(270)은, 도 3에서 도시된 제1 차광막(170)을 형성하는 과정에서, 함께 형성되는 것이 가능하다.

다.

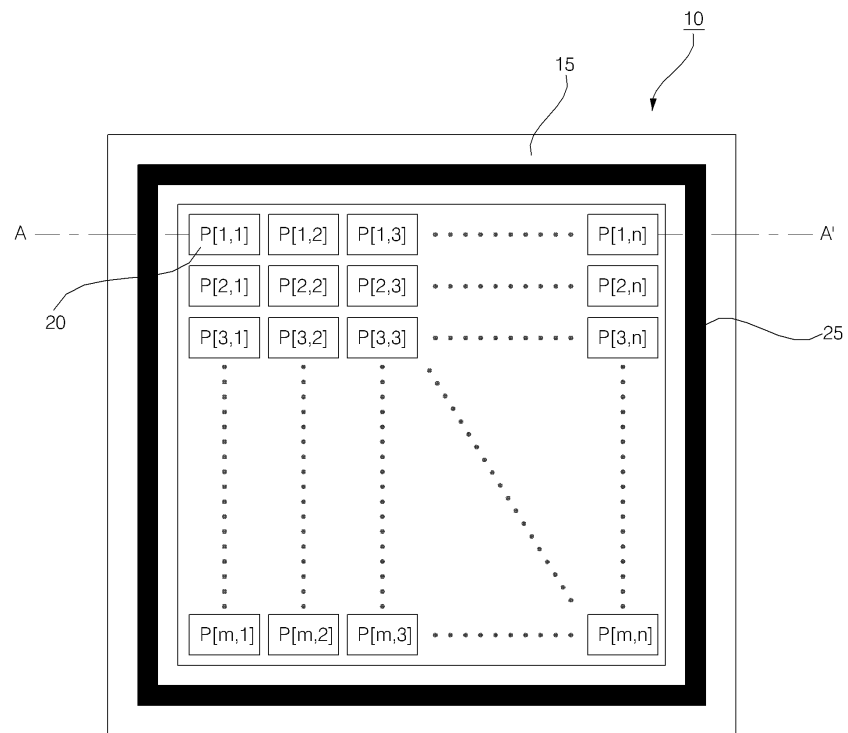
- <49> 제2 차광막(270)을 형성하여 기관(200)을 통하여 스위칭용 박막트랜지스터의 반도체층(210)으로 입사하는 광을 차단하여 반도체(210) 내에서 캐리어가 여기하고, 소스 영역(210a) 및 드레인 영역(210c) 사이에 광전류가 흐르고, 크로스 토크 등의 발생에 의하여 저하되는 채널 영역(210b)의 특성을 향상시킬 수 있다.
- <50> 게이트 전극(220)을 포함하는 기관(200) 상에 층간 절연막인 제2 절연막(225)이 형성되고, 제2 절연막(225) 상에 형성되며 제1 절연막(215) 및 제2 절연막(225)을 관통하는 콘택홀들(230a, 230b)을 통해 반도체층(210)의 일정 영역과 전기적으로 연결된 소스 전극(235a) 및 드레인 전극(235b)이 형성된다. 소스 전극(235a) 및 드레인 전극(235b)은 반도체층(210)의 소스 영역(210a) 및 드레인 영역(210c)에 각각 연결되어 있다.
- <51> 따라서, 반도체층(210), 제1 절연막(215), 게이트 전극(220), 제2 절연막(225), 소스 전극(235a) 및 드레인 전극(235b)을 포함하는 박막 트랜지스터를 구성한다.
- <52> 그리고, 소스 전극(235a) 또는 드레인 전극(235b)과 전기적으로 연결된 제1 전극(240)이 위치한다. 제1 전극(240)은 박막 트랜지스터의 소스 전극(235a) 및 드레인 전극(235b)이 먼저 형성되고, 그 다음 소스 전극(235a) 또는 드레인 전극(235b) 상에 제1 전극(240) 형성된다.
- <53> 또한, 이상에서는 본 발명의 바람직한 실시예에 대하여 도시하고 설명하였지만, 본 발명은 전술한 특성의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형실시들은 본 발명의 기술적 사상이나 전망으로부터 개별적으로 이해되어져서는 안될 것이다.

도면의 간단한 설명

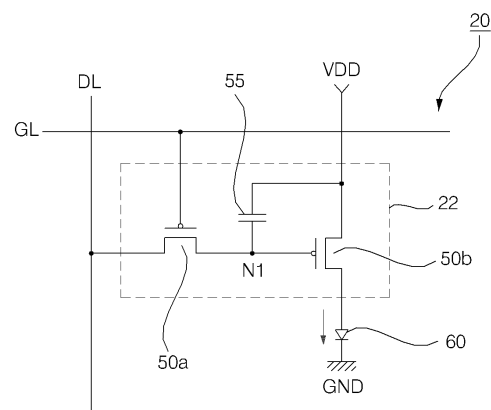
- <54> 도 1은 본 발명의 일실시예에 따른 유기전계발광표시장치를 도시한 평면도,
- <55> 도 2는 도 1의 A-A'의 유기전계발광소자의 일부분의 회로를 도시한 회로도,
- <56> 도 3은 본 발명의 제1 실시예에 따른 구동용 박막트랜지스터의 단면을 도시한 단면도, 그리고
- <57> 도 4는 본 발명의 제2 실시예에 따른 스위칭용 박막트랜지스터의 단면을 도시한 단면도이다.
- <58> <도면의 주요 부분에 관한 부호의 설명>
- | | |
|---------------------|-----------------|
| <59> 100: 기관 | 105: 버퍼층 |
| <60> 110: 반도체층 | 110a: 소스 영역 |
| <61> 110b: 채널 영역 | 110c: 드레인 영역 |
| <62> 115: 제1 절연막 | 120: 게이트 전극 |
| <63> 123: 커패시터 하부전극 | 125: 제2 절연막 |
| <64> 128: 커패시터 상부전극 | 130a, 130b: 콘택홀 |
| <65> 135a: 소스 전극 | 135b: 드레인 전극 |
| <66> 140: 제1 전극 | 145: 제3 절연막 |
| <67> 155: 유기물층 | 160: 제2 전극 |
| <68> 170: 차광막 | 270: 제2 차광막 |

도면

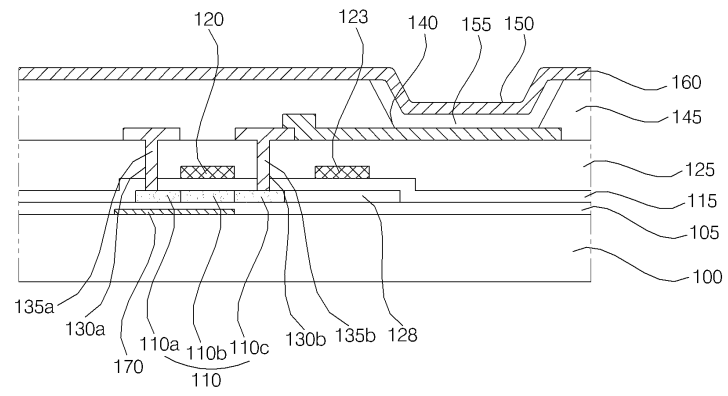
도면1



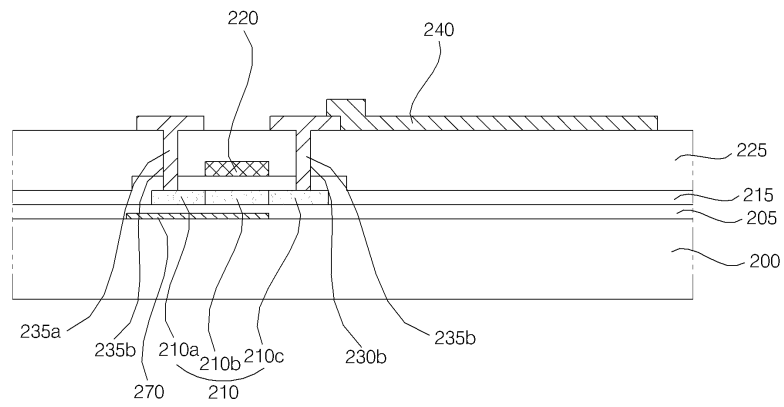
도면2



도면3



도면4



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020090078631A	公开(公告)日	2009-07-20
申请号	KR1020080004556	申请日	2008-01-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JEONG YUN SIK		
发明人	JEONG, YUN SIK		
IPC分类号	H05B33/22 H05B H01L H05B33/02 H01L51/50		
CPC分类号	H01L51/0096 H01L21/56 H01L27/14623 H01L2924/13069		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光显示装置。根据本发明的有机电致发光显示装置包括基板，半导体层，栅极绝缘层，栅电极，层间绝缘膜，源电极，基板形成在基板和薄膜晶体管上对于包括漏电极和通过真空蒸发形成的有机层的开关，基板形成有薄膜晶体管的源电极，用于切换和驱动的薄膜晶体管或第一电极和第一电极之间的漏电极。连接的第二电极，第一电极和第二电极，有机层形成在用于灯罩的薄膜晶体管，基板和形成在基板上的遮光层上，并屏蔽外部光，即通过衬底入射到薄膜晶体管的半导体层用于驱动。由外部光源可以改善半导体层的沟道区的特性。遮光层，TFT和有机电致发光显示装置。

