



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0023927
(43) 공개일자 2009년03월06일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0089052

(22) 출원일자 2007년09월03일

심사청구일자 2007년09월03일

(71) 출원인

네오뷰코오롱 주식회사

충남 홍성군 은하면 장척리 1123

(72) 발명자

김태상

충남 홍성군 홍성읍 월산리 부영아파트 208동 1101호

(74) 대리인

특허법인이상

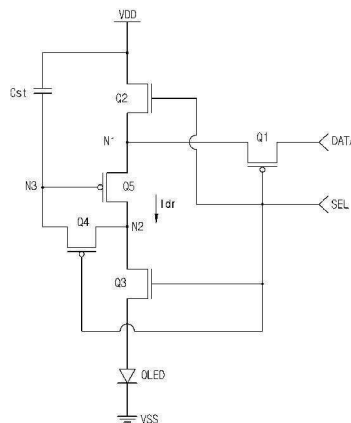
전체 청구항 수 : 총 5 항

(54) 문턱전압을 보상하는 유기전계발광장치의 화소회로

(57) 요약

구동 트랜지스터의 문턱 전압을 보상하기 위한 화소 회로가 개시된다. 유기전계발광장치는 다수의 화소를 구비하며, 화소에 구비된 유기발광 다이오드를 구동하기 위해 각각의 화소는 박막 트랜지스터들로 구성된 회로를 가진다. 각각의 화소마다 구동 전류를 형성하기 위한 구동 트랜지스터의 문턱 전압은 제조 공정으로 인해 서로 다른 값을 가진다. 화소 회로는 문턱 전압의 영향을 배제하기 위해 문턱전압보상 트랜지스터를 구비한다. 제1 구간에서 턴온된 스위칭 트랜지스터를 이용하여 문턱 전압 및 데이터 신호를 저장하고, 이어지는 제2 구간에서 데이터 신호의 인가없이도 문턱 전압의 영향이 배제된 구동 전류를 형성한다.

대표도 - 도2



특허청구의 범위

청구항 1

선택 신호에 따라 데이터 신호를 제1 노드에 전달하기 위한 제1 스위칭 트랜지스터;

양의 전원 전압과 상기 제1 노드 사이에 연결되고, 상기 선택 신호에 따라 온/오프 동작을 수행하는 제2 스위칭 트랜지스터;

상기 선택 신호에 따라 온/오프 동작을 수행하고, 제2 노드에 연결된 제3 스위칭 트랜지스터;

상기 제1 노드 및 상기 제2 노드 사이에 연결되고, 상기 데이터 신호에 상응하는 구동 전류를 발생하기 위한 구동 트랜지스터;

상기 제2 노드와 제3 노드 사이에 연결되고, 상기 구동 트랜지스터의 문턱 전압을 보상하기 위한 문턱전압보상 트랜지스터;

상기 제3 노드 및 상기 양의 전원 전압 사이에 연결되고, 상기 문턱 전압 및 상기 데이터 신호를 저장하기 위한 스토리지 커패시터; 및

상기 제3 스위칭 트랜지스터와 음의 전원 전압 사이에 연결되고, 상기 구동 전류에 따른 발광 동작을 수행하기 위한 유기발광 다이오드를 포함하는 유기전계발광장치의 화소회로.

청구항 2

제1항에 있어서, 상기 제1 스위칭 트랜지스터, 상기 구동 트랜지스터 및 상기 문턱전압보상 트랜지스터는 NMOS 트랜지스터인 것을 특징으로 하는 유기전계발광장치의 화소회로.

청구항 3

제2항에 있어서, 상기 제2 스위칭 트랜지스터 및 상기 제3 스위칭 트랜지스터는 PMOS 트랜지스터인 것을 특징으로 하는 유기전계발광장치의 화소회로.

청구항 4

제1항에 있어서, 상기 선택 신호는 제1구간에서 활성화되어, 상기 제1 스위칭 트랜지스터 및 상기 문턱전압보상 트랜지스터를 턴온시키며, 상기 문턱전압보상 트랜지스터의 턴온에 의해 상기 구동 트랜지스터는 다이오드 연결되고, 상기 스토리지 커패시터는 상기 구동 트랜지스터의 문턱전압 및 데이터 신호를 저장하는 것을 특징으로 하는 유기전계발광장치의 화소회로.

청구항 5

제4항에 있어서, 상기 선택 신호는 제2구간에서 비활성화되어, 상기 제2 스위칭 트랜지스터 및 상기 제3 스위칭 트랜지스터를 턴온시키고, 상기 구동 트랜지스터는 상기 스토리지 커패시터에 저장된 상기 데이터 신호에 상응하는 구동 전류를 발생시키는 것을 특징으로 하는 유기전계발광장치의 화소회로.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 유기전계발광장치에 관한 것으로, 더욱 상세하게는 능동형 유기전계발광장치의 화소회로에 관한 것이다.

배경 기술

<2> 유기전계발광장치는 자발광 소자로서 애노드 전극과 캐소드 전극 사이에 인가되는 구동 전류에 따라 소정의 휘도로 발광 동작을 수행한다.

<3> 특히, 능동소자를 화소에 구비하는 능동 매트릭스형 유기전계발광장치는 화소의 휘도를 결정하는 데이터 신호를

지속적으로 인가하지 않고도 소정의 기간동안 발광 동작을 수행할 수 있는 장점을 가진다. 이러한 능동 매트릭스형은 매트릭스 형태로 배치된 다수의 화소들마다 선택 신호(주사 신호) 및 데이터 신호에 따라 구동 전류를 발생시킨다. 특히, 각각의 화소들은 인가되는 데이터 신호의 변동치를 보상하거나, 보다 정확한 구동 전류를 형성하기 위해 적어도 2개 이상의 박막 트랜지스터를 구비한다. 형성된 구동 전류는 유기발광다이오드에 인가되고, 유기발광다이오드는 소정의 휘도로 발광하게 된다.

<4> 도 1은 종래의 화소 회로를 도시한 회로도이다.

<5> 도 1을 참조하면, 스위칭 트랜지스터 Qw의 게이트 단자로 선택 신호 SEL이 인가된다. 선택 신호 SEL이 로우 레벨이 되면, 스위칭 트랜지스터 Qw는 턴온된다. 스위칭 트랜지스터 Qw를 통해 데이터 신호 DATA가 구동 트랜지스터 Qd 및 스토리지 커패시터 Cst에 인가된다.

<6> 스토리지 커패시터 Cst에는 데이터 신호 DATA가 저장되고, 인가된 데이터 신호 DATA에 의해 구동 트랜지스터 Qd는 구동 전류 Idr를 형성하고, 이를 유기발광 다이오드 OLED에 공급한다. 유기발광 다이오드 OLED는 인가되는 구동 전류 Idr에 상응하는 휘도로 발광동작을 수행한다.

<7> 구동 트랜지스터 Qd에서 발생하는 구동 전류 Idr은 하기의 수학식 1에 따른다.

<8> [수학식 1]

<9>
$$I_{dr} = K (V_{sg} - |V_{th}|)^2$$

<10> 상기 수학식 1에서 K는 상수, Vsg는 구동 트랜지스터 Qd의 소스-게이트 간의 전압차, $|V_{th}|$ 는 구동 트랜지스터 Qd의 문턱전압의 절대치를 나타낸다.

<11> 상술한 스위칭 트랜지스터 및 구동 트랜지스터는 박막 트랜지스터들이며, 기판 상에 비정질의 실리콘을 형성한 다음, 다결정 실리콘으로 변환하는 LTPS(Low Temperature Poly-Silicon) 기술을 이용하여 형성된다. 이러한 다결정 실리콘 상에 트랜지스터를 형성하는 경우, 채널 영역의 그레인(grain)의 결정 방향에 따라 전하의 이동도 및 문턱 전압은 변경된다. 즉, 동일한 제조 공정이 수행되더라도, 인접한 화소마다 서로 다른 문턱 전압을 가지는 문제가 발생된다.

<12> 각각의 화소의 구동 트랜지스터들이 서로 다른 문턱 전압을 가지는 경우, 동일한 데이터 신호가 인가되더라도, 서로 다른 휘도로 발광 동작이 수행되는 문제가 발생한다. 즉, 동일한 데이터 신호에 의해 동일한 휘도가 표현되어야 함에도 서로 다른 휘도가 표현되는 문제가 발생한다.

발명의 내용

해결 하고자하는 과제

<13> 상술한 문제점을 해결하기 위한 본 발명의 목적은 박막 트랜지스터의 문턱 전압의 영향을 배제하는 화소 회로를 제공하는데 있다.

과제 해결수단

<14> 상기 목적을 달성하기 위한 본 발명은, 선택 신호에 따라 데이터 신호를 제1 노드에 전달하기 위한 제1 스위칭 트랜지스터; 양의 전원 전압과 상기 제1 노드 사이에 연결되고, 상기 선택 신호에 따라 온/오프 동작을 수행하는 제2 스위칭 트랜지스터; 상기 선택 신호에 따라 온/오프 동작을 수행하고, 제2 노드에 연결된 제3 스위칭 트랜지스터; 상기 제1 노드 및 상기 제2 노드 사이에 연결되고, 상기 데이터 신호에 상응하는 구동 전류를 발생하기 위한 구동 트랜지스터; 상기 제2 노드와 제3 노드 사이에 연결되고, 상기 구동 트랜지스터의 문턱 전압을 보상하기 위한 문턱전압보상 트랜지스터; 상기 제3 노드 및 상기 양의 전원 전압 사이에 연결되고, 상기 문턱 전압 및 상기 데이터 신호를 저장하기 위한 스토리지 커패시터; 및 상기 제3 스위칭 트랜지스터와 음의 전원 전압 사이에 연결되고, 상기 구동 전류에 따른 발광 동작을 수행하기 위한 유기발광 다이오드를 포함하는 유기전계발광장치의 화소회로를 제공한다.

효 과

<15> 본 발명에 따르면, 화소마다 구비되는 구동 트랜지스터의 문턱 전압의 차이에 의해 발생하는 휘도의 불일치는

개선된다. 즉, 구동 트랜지스터에서 발생하는 구동 전류에서 문턱 전압의 영향은 배제된다. 따라서, 인가되는 데이터 신호에 따라, 각각의 화소는 균일한 휘도로 발광 동작을 수행할 수 있다.

발명의 실시를 위한 구체적인 내용

- <16> 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다.
- <17> 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- <18> 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다.
- <19> 실시예
- <20> 도 2는 본 발명의 바람직한 실시예에 따른 화소 회로를 도시한 회로도이다.
- <21> 도 2를 참조하면, 본 실시예에 따른 화소 회로는 제1 스위칭 트랜지스터 Q1, 제2 스위칭 트랜지스터 Q2, 제3 스위칭 트랜지스터 Q3, 문턱전압보상 트랜지스터 Q4, 구동 트랜지스터 Q5, 스토리지 커패시터 Cst 및 유기발광 다이오드 OLED로 구성된다.
- <22> 제1 스위칭 트랜지스터 Q1은 데이터 신호가 입력되는 라인과 제1 노드 N1 사이에 연결되고, 선택신호 SEL에 의해 온/오프 동작을 수행한다. 상기 제1 스위칭 트랜지스터 Q1은 PMOS로 구성됨이 바람직하다.
- <23> 제2 스위칭 트랜지스터 Q2는 양의 전원 전압 VDD와 제1 노드 N1 사이에 연결되며, 선택신호 SEL에 의해 온/오프 동작을 수행한다. 상기 제2 스위칭 트랜지스터 Q2는 NMOS로 구성됨이 바람직하다.
- <24> 제3 스위칭 트랜지스터 Q3은 제2 노드 N2와 유기발광 다이오드 OLED 사이에 연결된다. 또한, 제3 스위칭 트랜지스터 Q3은 선택신호 SEL에 의해 온/오프 동작을 수행하고, NMOS로 구성됨이 바람직하다.
- <25> 문턱전압보상 트랜지스터 Q4는 제2 노드 N2와 제3 노드 N3 사이에 연결되고, 선택신호 SEL에 의해 온/오프 동작을 수행한다. 상기 문턱전압보상 트랜지스터 Q4는 PMOS로 구성됨이 바람직하다.
- <26> 상기 제1 스위칭 트랜지스터 Q1, 제2 스위칭 트랜지스터 Q2, 제3 스위칭 트랜지스터 Q3 및 문턱전압보상 트랜지스터 Q4의 게이트 단자들은 전기적으로 공통 연결되고, 게이트 단자들에는 선택신호 SEL이 인가된다.
- <27> 상기 선택신호 SEL은 화소를 선택하여 데이터 신호 DATA를 인가하기 위한 것으로, 스캔 신호에 해당한다.
- <28> 스토리지 커패시터 Cst는 양의 전원 전압 VDD와 제3 노드 N3 사이에 연결된다. 상기 스토리지 커패시터 Cst는 구동 트랜지스터 Q5의 문턱전압을 저장한다.
- <29> 구동 트랜지스터 Q5는 제1 노드 N1과 제2 노드 N2 사이에 연결되고, 제3 노드 N3에서의 전압에 의해 구동된다. 제3 노드 N3의 전압에 의해 구동되는 경우, 구동 트랜지스터 Q5는 구동 전류를 형성하고, 발생한 구동 전류를 제3 스위칭 트랜지스터 Q3를 통해 유기발광 다이오드 OLED에 공급한다.
- <30> 유기발광 다이오드 OLED는 제3 스위칭 트랜지스터 Q3와 음의 전원 전압 VSS 사이에 연결된다. 즉, 유기발광 다이오드 OLED의 애노드 전극은 제3 스위칭 트랜지스터 Q3의 일측 단자에 연결되고, 유기발광 다이오드 OLED의 캐소드 전극은 음의 전원 전압 VSS에 연결된다. 상기 유기발광 다이오드 OLED는 공급되는 구동전류에 따라 소정의 휘도로 발광동작을 수행한다.
- <31> 도 3은 본 발명의 바람직한 실시예에 따라 상기 도 2에 도시된 화소 회로를 구동하는 방법을 설명하기 위한 타이밍도이다.
- <32> 도 3을 참조하면, 데이터 신호 DATA는 제1 구간 및 제2 구간에 걸쳐 인가된다. 또한, 선택 신호 SEL은 제1 구간 동안 인가된다.

- <33> 제1 구간에서 선택 신호 SEL이 활성화되어 로우 레벨을 유지하는 동안, 데이터 신호 DATA는 화소 회로에 인가되고, 화소 회로는 구동 트랜지스터 Q5의 문턱 전압 및 데이터 신호 DATA를 저장한다.
- <34> 이어서, 제1 구간에 연속하는 제2 구간에서 선택 신호 SEL은 비활성화되어 하이 레벨을 유지하는 동안, 화소 회로는 구동 트랜지스터 Q5의 문턱 전압을 보상하여 인가된 데이터 신호 DATA에 상응하는 구동 전류를 형성한다.
- <35> 상기 도 3에서 제2 구간에서도 데이터 신호 DATA가 인가되는 것으로 도시되어 있으나, 상기 데이터 신호 DATA는 제2 구간에서 인가되지 아니할 수도 있다. 즉, 제1 구간에 인가된 데이터 신호 DATA를 도 2의 스토리지 커패시터 Cst가 저장하므로, 제2 구간에서 데이터 신호 DATA를 인가하지 아니하고도 제2 구간에서 구동 전류를 발생시킬 수 있다.
- <36> 도 4a 및 도 4b는 본 발명의 바람직한 실시예에 따라, 상기 도 3에 도시된 타이밍도에 따른 화소 회로의 동작을 설명하기 위한 회로도들이다.
- <37> 먼저, 도 4a를 참조하면, 데이터 신호 DATA 및 선택 신호 SEL이 제1 구간에서 인가되는 경우, 선택 신호 SEL은 로우 레벨을 유지하고, 데이터 신호 DATA는 소정의 레벨로 인가된다.
- <38> 선택 신호 SEL이 로우 레벨로 활성화되므로, 제1 스위칭 트랜지스터 Q1 및 문턱전압보상 트랜지스터 Q4는 턴온된다. 반면, 제2 스위칭 트랜지스터 Q2 및 제3 스위칭 트랜지스터 Q3는 오프 상태가 된다.
- <39> 턴온된 제1 스위칭 트랜지스터 Q1을 통해 제1 노드 N1에는 데이터 신호 DATA가 인가된다. 또한, 턴온된 문턱전압보상 트랜지스터 Q4에 의해 구동 트랜지스터 Q5는 다이오드 연결된다. 따라서, 다이오드 연결된 구동 트랜지스터 Q5에 의해 제3 노드 N3의 전압 V3은 하기의 수학식 2가 된다.
- <40> [수학식 2]
- <41>
$$V3 = DATA - |V_{th5}|$$
- <42> 상기 수학식 2에서 $|V_{th5}|$ 는 구동 트랜지스터 Q5의 문턱전압의 절대값을 나타낸다. 또한, 스토리지 커패시터 Cst에 의해 제3 노드 N3의 전압 V3은 소정 기간 동안 보존된다. 즉, 제1 구간에서는 선택 신호 SEL의 로우 레벨로의 활성화에 의해 구동 트랜지스터 Q5의 문턱 전압 V_{th5} 과 데이터 신호 DATA가 스토리지 커패시터 Cst에 저장된다.
- <43> 이어서, 도 4b를 참조하면, 상기 도 3의 제2 구간에서 선택 신호 SEL은 하이 레벨로 비활성화되고, 데이터 신호 DATA는 제1 스위칭 트랜지스터 Q1에 인가된다. 또한, 상기 데이터 신호 DATA는 제1 스위칭 트랜지스터 Q1에 인가되지 아니할 수도 있다.
- <44> 하이 레벨을 가지는 선택 신호 SEL에 의해 제2 스위칭 트랜지스터 Q2 및 제3 스위칭 트랜지스터 Q3은 턴온된다. 그러나, 선택 신호 SEL에 의해 제1 스위칭 트랜지스터 Q1 및 문턱전압보상 트랜지스터 Q4는 턴오프된다.
- <45> 턴오프된 제1 스위칭 트랜지스터 Q1에 의해 데이터 신호 DATA는 제1 노드 N1로 전달되지 않고, 턴온된 제2 스위칭 트랜지스터에 의해 제1 노드 N1에는 양의 전원 전압 VDD가 인가된다. 만일, 턴오프된 제1 스위칭 트랜지스터 Q1에 데이터 신호가 인가되지 아니하더라도, 회로는 상술한 바와 동일하게 동작한다. 즉, 턴오프된 제1 스위칭 트랜지스터 Q1에 의해 데이터 신호 DATA의 인가는 의미없는 동작이 된다. 따라서, 도 3의 제2 구간에서는 데이터 신호 DATA의 인가가 배제되어도 회로는 정상적으로 동작한다.
- <46> 또한, 스토리지 커패시터 Cst에 의해, 제3 노드 N3에는 상기 수학식 2의 전압 V3이 인가된다.
- <47> 제1 노드 N1에 양의 전원 전압 VDD가 인가되고, 제3 노드 N3에 상기 수학식 2의 전압 V3이 인가됨에 따라, 구동 트랜지스터 Q5는 포화 영역에서 동작한다. 즉, 구동 트랜지스터 Q5의 소스-드레인 사이의 전압차이에 무관하게 일정한 전류가 발생된다. 구동 트랜지스터 Q5에 의해 발생하는 구동 전류 Idr을 하기의 수학식 3에 따른다.
- <48> [수학식 3]

$$\begin{aligned} I_{dr} &= K (V_{sg} - |V_{th5}|)^2 \\ &= K (VDD - DATA)^2 \end{aligned}$$

<49>

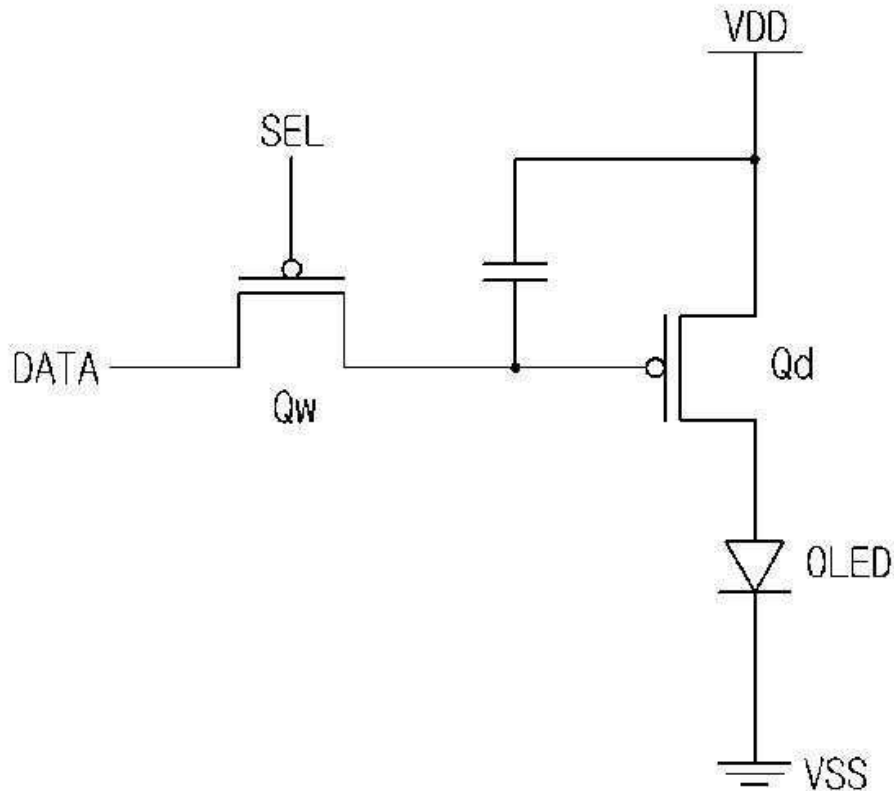
- <50> 상기 수학적 식 3에서 V_{sg} 는 구동 트랜지스터 Q5의 소스-드레인 사이의 전압차를 나타낸다. 따라서 V_{sg} 는 $V_{DD} - (DATA - |V_{th5}|)$ 이다. 또한, $|V_{th5}|$ 는 구동 트랜지스터 Q5의 문턱 전압의 절대치를 나타낸다.
- <51> 따라서, 상기 수학적 식 3에서 알 수 있듯이, 구동 전류 I_{dr} 에는 구동 트랜지스터 Q5의 문턱 전압의 영향은 배제된다.
- <52> 상술한 수학적 식 3에 따르는 구동 전류 I_{dr} 은 제3 스위칭 트랜지스터 Q3를 통해 유기발광 다이오드 OLED를 흐른다. 유기발광 다이오드 OLED는 공급되는 구동 전류 I_{dr} 에 상응하는 휘도로 발광 동작을 수행한다.
- <53> 따라서, 상기 수학적 식 3에 도시된 바와 같이 구동 전류 I_{dr} 에서 구동 트랜지스터 Q5의 문턱 전압은 배제된다. 즉, 화소마다 구동 트랜지스터들의 문턱 전압의 변경에 의해 발생하는 휘도 표현의 문제는 개선된다.
- <54> 또한, 상기 도 2 및 도 3에 도시된 바와 같이 화소회로를 구동하기 위해 선택 신호 SEL 및 데이터 신호 DATA만을 인가하고도, 데이터 신호 DATA를 저장한 다음에 발광 동작을 수행할 수 있다. 즉, 별도의 제어신호를 인가하여, 저장된 데이터 신호 DATA에 상응하는 구동 전류를 형성하는 번거로움이 해소된다.

도면의 간단한 설명

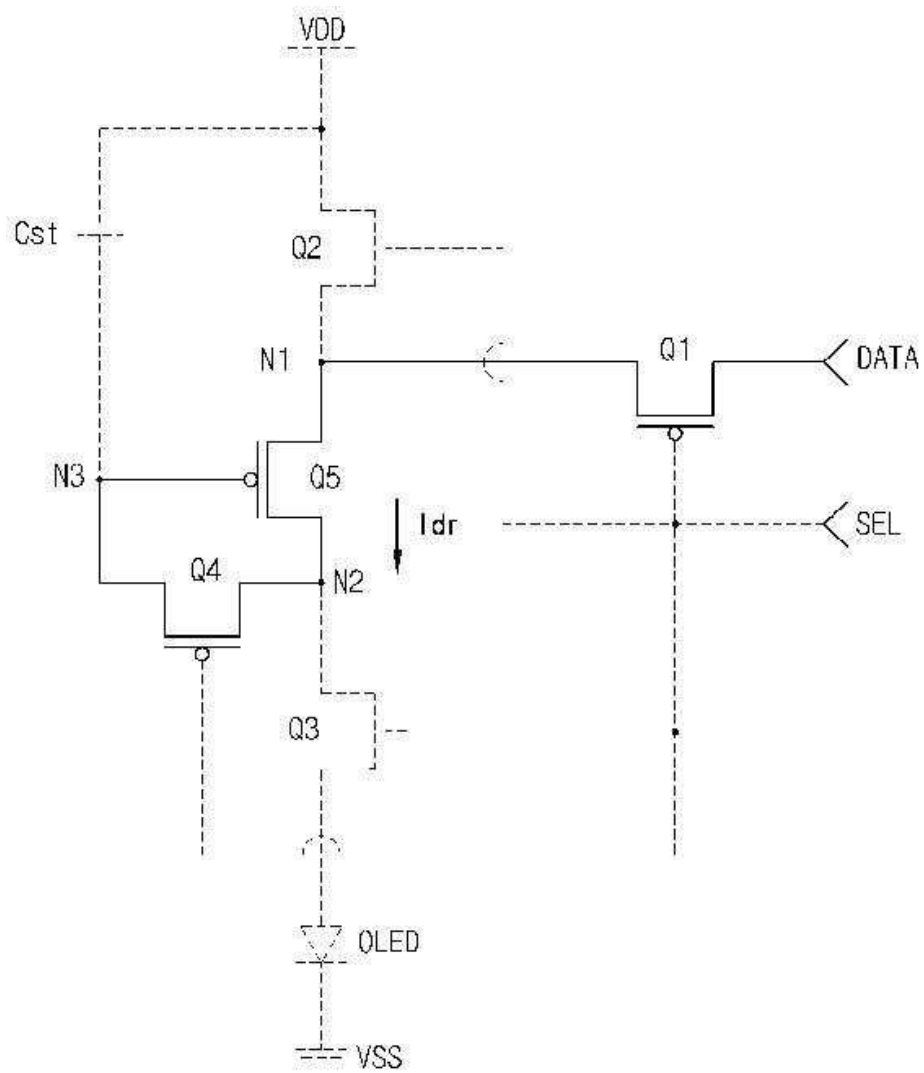
- <55> 도 1은 종래의 화소 회로를 도시한 회로도이다.
- <56> 도 2는 본 발명의 바람직한 실시예에 따른 화소 회로를 도시한 회로도이다.
- <57> 도 3은 본 발명의 바람직한 실시예에 따라 상기 도 2에 도시된 화소 회로를 구동하는 방법을 설명하기 위한 타이밍도이다.
- <58> 도 4a 및 도 4b는 본 발명의 바람직한 실시예에 따라, 상기 도 3에 도시된 타이밍도에 따른 화소 회로의 동작을 설명하기 위한 회로도들이다.

도면

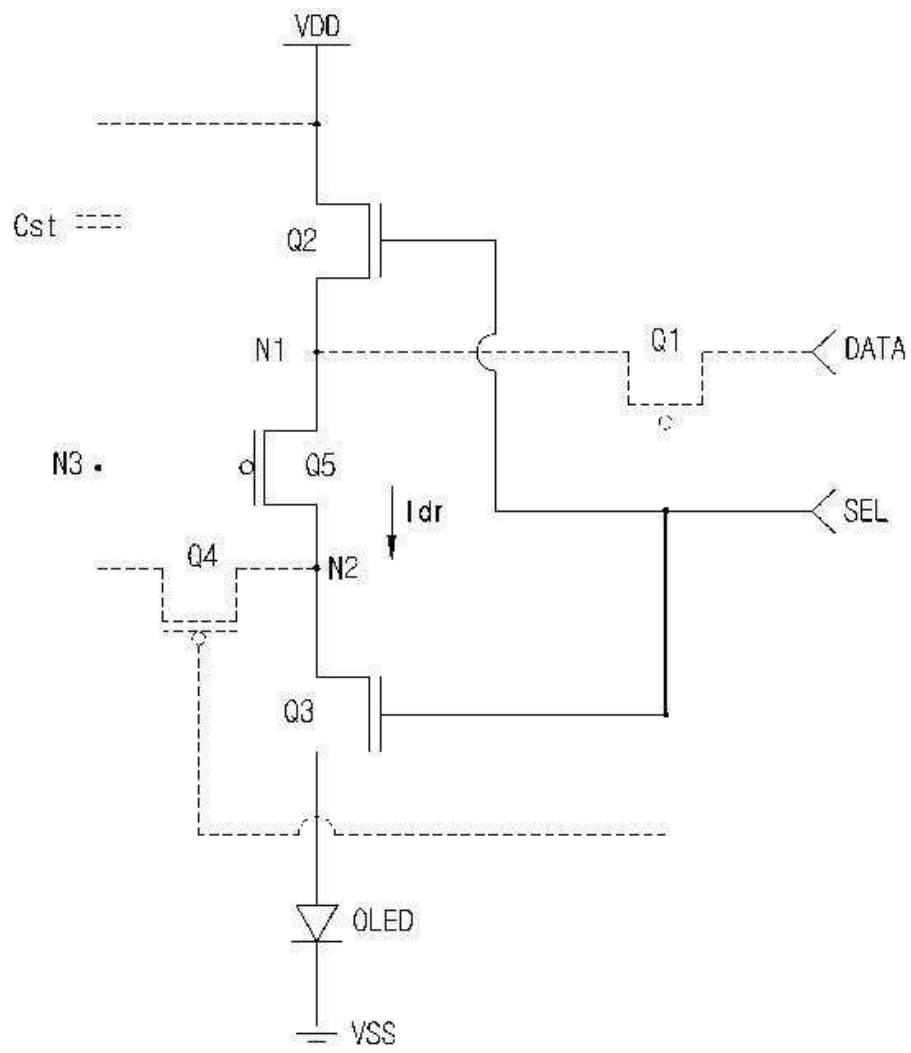
도면1



도면4a



도면4b



专利名称(译)	一种用于补偿阈值电压的有机电致发光器件的像素电路		
公开(公告)号	KR1020090023927A	公开(公告)日	2009-03-06
申请号	KR1020070089052	申请日	2007-09-03
[标]申请(专利权)人(译)	娜我比可隆株式会社		
申请(专利权)人(译)	Neoview的隆有限公司		
当前申请(专利权)人(译)	Neoview的隆有限公司		
[标]发明人	KIM TAE SANG		
发明人	KIM,TAE SANG		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
外部链接	Espacenet		

摘要(译)

提供用于补偿阈值电压的有机发光装置的像素电路，以改善由于每个像素中的驱动晶体管的阈值电压的差异导致的亮度不均匀性。第一开关晶体管（Q1）根据选择信号将数据信号传输到第一节点。第二开关晶体管（Q2）连接在正电源电压和第一节点之间，并根据选择信号执行开/关操作。第三开关晶体管（Q3）根据选择信号执行导通/截止操作，并连接到第二节点。驱动晶体管（Q5）连接在第一和第二节点之间，并产生对应于数据信号的驱动电流。阈值电压补偿晶体管（Q4）连接在第二节点和第三节点之间，并补偿驱动晶体管的阈值电压。存储电容器连接在第三节点和正电源电压之间，并存储阈值电压和数据信号。有机发光二极管连接在第三开关晶体管和负电源电压之间，并通过驱动电流执行发光操作。

