



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0023108
(43) 공개일자 2009년03월04일

(51) Int. Cl.

H05B 33/26 (2006.01) *H05B 33/02* (2006.01)

H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0077769

(22) 출원일자 2008년08월08일

심사청구일자 2008년08월08일

(30) 우선권주장

JP-P-2007-00222696 2007년08월29일 일본(JP)

(71) 출원인

미쓰비시덴키 가부시키가이샤

일본국 도쿄도 지요다쿠 마루노우치 2초메 7반 3
고

(72) 발명자

야마요시 카즈시

일본국 도쿄도 지요다쿠 마루노우치 2쵸메 7반 3
고 미쓰비시덴키 가부시키가이샤 나이

(74) 대리인

이화익, 권태복

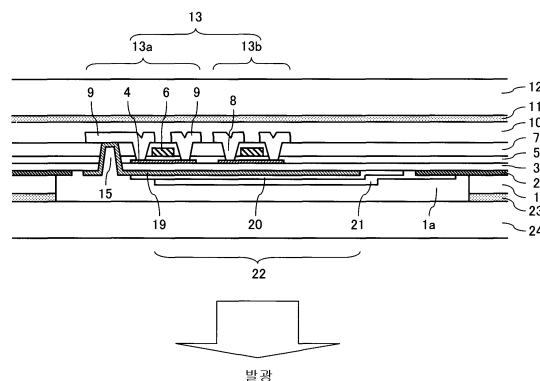
전체 청구항 수 : 총 12 항

(54) 표시장치 및 그 제조방법

(57) 요약

신뢰성이 높고, 발광 화소가 큰 표시장치 및 그 제조방법을 제공하는 것. 본 발명에 따른 표시장치는, 복수의 발광 화소가 설치된 표시장치이며, 적어도 발광 화소가 되는 영역에 개구부(1a)를 가지는 기판(1)과, 기판(1) 위에 형성된 하지절연막(3)과, 하지절연막(3) 위에 형성된 박막 트랜지스터(TFT(13))와, 개구부(1a) 내에 있어서, 하지절연막(3)의 TFT(13)가 설치된 면과 반대측의 면에 형성된 유기EL소자(22)를 구비하고, 발광 화소에서는, 유기EL소자(22)의 발광이, TFT(13)이 설치된 측과 반대인 시인측에서 출사되는 것이다.

대표도 - 도2



특허청구의 범위

청구항 1

복수의 발광 화소가 설치된 표시장치로서,
적어도 상기 발광 화소가 되는 영역에 개구부를 가지는 기판과,
상기 기판 위에 형성된 절연막과,
상기 절연막 위에 형성된 박막 트랜지스터(transistor)와,
상기 개구부 내에 있어서, 상기 절연막의 상기 박막 트랜지스터가 설치된 면과 반대측의 면에 형성된 발광소자를 구비하고,
상기 발광 화소에서는, 상기 발광소자의 발광이, 상기 박막 트랜지스터가 설치된 측과 반대인 시인측에서 출사되는 것을 특징으로 하는 표시장치.

청구항 2

제 1항에 있어서,
상기 발광소자는,
상기 절연막을 관통해서 상기 박막 트랜지스터의 신호 배선 전극에 도달하는 비아 홀(viahole)을 통해, 상기 박막 트랜지스터에 접속하는 화소전극과,
상기 화소전극의 시인측에 설치된 투명전극과,
상기 화소전극과 상기 투명전극의 사이에 배치된 발광층을 포함한 것을 특징으로 하는 표시장치.

청구항 3

제 1항 또는 제 2항에 있어서,
상기 발광 화소의 외측의 영역에 있어서, 상기 기판과 상기 절연막의 사이에 형성된 금속(metal)막을 더 구비하는 것을 특징으로 하는 표시장치.

청구항 4

제 3항에 있어서,
상기 금속막은, 상기 투명전극의 일부와 접속하는 것을 특징으로 하는 표시장치.

청구항 5

제 1항 또는 제 2항에 있어서,
상기 기판의 시인측에 설치되고, 상기 발광소자에의 수분의 침입을 방지하는 제1 밀봉층을 더 구비하는 것을 특징으로 하는 표시장치.

청구항 6

제 1항 또는 제 2항에 있어서,
상기 기판의 반시인측에 설치되고, 상기 박막 트랜지스터를 외부로부터 차단하는 제2 밀봉층을 더 구비하는 것을 특징으로 하는 표시장치.

청구항 7

복수의 발광 화소가 설치된 표시장치의 제조방법으로서,
기판 위에 절연막을 성막하는 공정과,
상기 절연막 위에 박막 트랜지스터를 형성하는 공정과,

상기 박막 트랜지스터를 형성한 후, 적어도 상기 발광 화소가 되는 영역의 상기 기판을 제거하여, 상기 기판에 개구부를 형성하는 공정과,

상기 개구부 내에 있어서, 상기 절연막의 상기 박막 트랜지스터가 설치된 면과 반대측의 면에 발광소자를 형성하는 공정을 구비하는 것을 특징으로 하는 표시장치의 제조방법.

청구항 8

제 7항에 있어서,

상기 발광소자를 형성하는 공정에서는,

상기 절연막을 관통해서 상기 박막 트랜지스터의 신호 배선 전극에 도달하는 비아 홀을 통해, 상기 박막 트랜지스터에 접속하는 화소전극을, 상기 개구부 내의 상기 절연막 표면에 형성하는 공정과,

상기 화소전극의 표면에 발광층을 형성하는 공정과,

상기 발광층의 표면에 투명전극을 형성하는 공정을 포함한 것을 특징으로 하는 표시장치의 형성 방법.

청구항 9

제 7항 또는 제 8항에 있어서,

상기 절연막의 성막 전에, 상기 기판 위에 금속막을 성막하는 공정을 더 구비하고,

상기 기판에 개구부를 형성하는 공정에서는, 상기 금속막을 에칭 스톱퍼(etching stopper)로 해서 상기 기판을 에칭(etching)해서 상기 개구부를 형성한 후, 적어도 상기 발광 화소가 되는 영역의 상기 금속막을 제거하는 것을 특징으로 하는 표시장치의 제조방법.

청구항 10

제 9항에 있어서,

상기 투명전극을 형성하는 공정에서는, 상기 금속막의 일부와 접속하도록 상기 투명전극을 형성하는 것을 특징으로 하는 표시장치의 제조방법.

청구항 11

제 7항 또는 제 8항에 있어서,

상기 발광소자의 형성 후, 상기 개구부를 밀봉하는 제1 밀봉층을 형성하는 공정을 더 구비하는 것을 특징으로 하는 표시장치의 제조방법.

청구항 12

제 7항 또는 제 8항에 있어서,

상기 개구부의 형성 전에, 상기 박막 트랜지스터 위에, 상기 박막 트랜지스터를 외부로부터 차단하는 제2 밀봉층을 형성하는 공정을 더 구비하는 것을 특징으로 하는 표시장치의 제조방법.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 표시장치 및 그 제조방법에 관한 것으로서, 특히 자세하게는 발광소자를 구비한 표시장치 및 그 제조방법에 관한 것이다.

배경기술

<2> 발광소자를 구비한 표시장치의 하나로서, 유기EL(Electro Luminescence) 표시장치가 알려져 있다(예를 들면 특허문헌 1). 유기EL 표시장치는, 유기EL 자체가 발광하는 자발광형 표시장치다. 액정표시장치와 달리, 유기EL 표

시장치에서는 백라이트(backlight)를 필요로 하지 않기 때문에, 저소비 전력에서의 표시가 가능하다.

- <3> 유기EL 표시장치에서는, 화소가 되는 복수의 발광소자, 즉 유기EL소자가 매트릭스(matrix) 모양으로 배치되어 있다. 유기EL소자는, 전류 구동에 의해 자발광하고, 그 발광강도는 공급된 전류의 크기에 따라 변화한다. 유기EL 표시장치에서는, 유기EL소자의 발광강도를 변화시킴으로써 계조 표현을 행하고 있다.
- <4> 일반적으로, 액티브 매트릭스(active matrix)형 유기EL 표시장치에는, 복수의 박막 트랜지스터(TFT:Thin Film Transistor)가 각 화소에 형성되어 있다. 이들 TFT는, 구동회로, 스위칭(switching)소자, 또는 보정회로 등으로서 기능한다. 이에 따라 원하는 크기의 전류를 유기EL소자에 흘려보낼 수 있다. 종래형인 보텀 이미션(bottom emission) 방식에서는, 이들 TFT는 유기EL소자의 시인측에 설치된다. 그 때문에 TFT의 제약에 의해, 표시 영역에서 차지하는 발광 영역의 비율은 낮아져 버린다.
- <5> 액티브 매트릭스형 유기EL 표시장치에서는, 상기한 바와 같이, 발광 화소의 면적이 TFT의 제약을 받아버린다. 따라서, TFT의 제약을 받지 않고, 넓은 발광 영역을 확보하기 위한 여러 가지 기술이 개발되고 있다. 그 중의 하나로, 톱 이미션(topemission) 방식이 알려져 있다.
- <6> 도 7은 톱 이미션 방식을 사용한 종래의 유기EL 표시장치의 화소 구성을 나타내는 단면 모식도다. 도 7에 나타낸 바와 같이, 톱 이미션 방식의 유기EL 표시장치는, 유리(glass) 등의 투명한 절연 기관으로 이루어지는 기관(1) 위에, 하지절연막(3)을 사이에 두고 TFT(13)가 형성되어 있다. TFT(13)는 반도체층(4), 게이트(gate) 절연막(5), 게이트 전극(6), 층간 절연막(7), 및 신호 배선 전극(9)을 가지고 있다. 하지절연막(3) 위에는, 폴리실리콘(poly silicon)으로 이루어지는 반도체층(4)이 섬 모양으로 형성되어 있다. 반도체층(4)을 덮도록 게이트 절연막(5)이 형성되고, 게이트 절연막(5)을 사이에 두고 반도체층(4)의 대면에 게이트 전극(6)이 설치되어 있다.
- <7> 게이트 전극(6)을 덮도록, 층간 절연막(7)이 형성된다. 층간 절연막(7) 및 게이트 절연막(5)을 관통하는 콘택홀(contact hole)(8)이, 반도체층(4) 위에 설치된다. 신호 배선 전극(9)은, 이 콘택홀(8)을 통해 반도체층(4)과 전기적으로 접속된다. 신호 배선 전극(9)을 덮도록, 패시베이션(passivation)막(10)이 형성되어 있다. 패시베이션막(10) 위에는, 유기평탄화막(26)이 설치된다. 유기평탄화막(26)에 의해, TFT(13)에 의해 발생한 패시베이션막(10) 상의 요철이 평탄화된다.
- <8> 이 유기평탄화막(26)을 사이에 두고 TFT(13) 위에는, 유기EL소자(22)가 형성되어 있다. 유기EL소자(22)는, 애노드(anode) 전극(19), 유기발광층(20), 및 투명전극(21)을 가지고 있다. 애노드 전극(19)은, 유기평탄화막(26) 및 패시베이션막(10)을 관통하는 콘택홀을 통해 TFT(13)의 신호 배선 전극(9)의 한쪽과 접속하도록, 유기평탄화막(26) 위에 형성된다. 애노드 전극(19) 위에는, 유기발광층(20)과 투명전극(21)이 순차 적층 되어 있다.
- <9> 또한, 유기평탄화막(26) 위에는, 밀봉재(23)를 사이에 두고 밀봉기관(24)이 고정되어 있다. 밀봉재(23)는, 화소를 둘러싸도록 형성되어 있다. 밀봉재(23)는, 밀봉기관(24)과 기관(1)을 고정하고, 화소를 포함한 공간을 밀봉한다. 즉, 유기EL소자(22)는, 기관(1), 밀봉기관(24), 밀봉재(23)로 형성되는 기밀 공간에 배치된다.
- <10> 이와 같이, 톱 이미션 방식은, 기관 위에 설치된 TFT 위에 유기EL소자를 형성하고, 유기EL소자로부터의 발광을 기관과 역방향으로 추출하는 구조로 되어 있다. 즉, TFT는 유기EL소자의 반시인측에 설치되어 있기 때문에, TFT의 배치에 상관없이 넓은 발광 영역을 확보할 수 있다.
- <11> 한편, 톱 이미션 방식과는 다른 방법을 사용하여, 발광 영역을 넓게 하는 기술이 특허문헌 2, 및 특허문헌 3에 개시되어 있다. 특허문헌 2, 3에서는, 기관 위에 설치된 유기EL소자 위에 TFT를 형성하고, 유기EL소자로부터의 발광을 TFT와 역방향으로 추출하는 보텀 이미션 방식의 구조로 되어 있다. TFT는 프린트(printing)법을 사용한 매립, 또는 점착에 의해, 유기EL소자 위에 형성된다. 특허문헌 2, 3에서는, 톱 이미션 방식과 같이 TFT가 유기EL소자의 반시인측에 설치되어 있기 때문에, TFT의 배치에 상관없이 넓은 발광 영역을 확보하는 것이 가능해진다.
- <12> [특허문헌 1] 일본국 공개특허공보 특개 2005-283861호
- <13> [특허문헌 2] 일본국 공개특허공보 특개 2005-266616호
- <14> [특허문헌 3] 일본국 공개특허공보 특개 2003-297974호

발명의 내용

해결 하고자하는 과제

- <15> 틱 이미션 방식에서는, TFT(13)에 의해, 패시베이션막(10)의 표면은 요철로 되어 있다. 유기EL소자(22)는, TFT(13)보다 훨씬 박막이다. 그 때문에 패시베이션막(10) 위에 직접 유기EL소자(22)가 형성되면, 요철의 단차에 의해 절단이나 쇼트(short)가 발생한다. 따라서, TFT(13)에 의한 요철을 평탄화하기 위해서, 유기EL소자(22)아래에 유기평탄화막(26)이 형성되어 있다. 유기평탄화막(26)은, 아크릴(acrylic) 수지, 에폭시(epoxy) 수지, 폴리이미드(polyimide) 수지 등의 유기절연재료로 형성된다.
- <16> 그러나 유기평탄화막(26)은, 제조과정에서 잔존 혹은 흡착한 수분을 보유하기 쉽다. 그 때문에 그 상부에 형성된 유기EL소자(22)의 유기발광층(20)이, 유기평탄화막(26)에 보유된 수분을 흡수해버린다. 유기발광층(20)은, 수분을 흡수하면 열화하고, 발광하지 않게 된다. 또한, 애노드 전극(19)은, 화소마다 이격된 패터닝(patterning) 형상을 가지고 있고, 포토리소그래피(photolithography), 에칭, 및 세정의 공정을 거쳐 형성된다. 따라서 애노드 전극(19)의 형성 공정에서, 유기평탄화막(26)은 데미지(damage)를 받게 된다. 예를 들면 드라이 에칭(dry etching) 등에 의해 유기평탄화막(26)의 표면 거침이 발생하여, 그 상부에 형성된 유기EL소자(22)의 절단이나 쇼트가 발생해버리는 경우가 있다. 또한 유기평탄화막(26)은 에칭액이나 세정수에 의해 팽윤하고, 수분을 보유해버린다.
- <17> 이와 같이, 유기평탄화막(26)에 의해 유기EL소자(22)의 열화가 촉진되기 쉽다. 그 결과, 표시장치의 표시수명은 짧아져, 신뢰성이 저하된다.
- <18> 또한 특허문헌 2, 3에서는, 프린트법을 사용한 매립, 또는 점착에 의해, TFT를 유기EL소자 위에 형성하고 있다. 그러나 TFT와 유기EL소자와의 중합에는, 수 마이크론(micron) 레벨(level)의 높은 정밀도가 요구되어, 표시장치의 설계상에 있어서 큰 제약이 된다. 그 때문에 TFT와 유기EL소자가 오차범위를 초과해서 벗어난 중합이 이루어진 경우, 발광 영역이 감소해버린다.
- <19> 본 발명은 상기와 같은 문제점을 감안해서 이루어진 것으로, 신뢰성이 높고, 발광 화소가 큰 표시장치 및 그 제조방법을 제공하는 것을 목적으로 한다.

과제 해결수단

- <20> 본 발명에 따른 표시장치는, 복수의 발광 화소가 설치된 표시장치이며, 적어도 상기 발광 화소가 되는 영역에 개구부를 가지는 기관과, 상기 기관 위에 형성된 절연막과, 상기 절연막 위에 형성된 박막 트랜지스터와, 상기 개구부 내에 있어서, 상기 절연막의 상기 박막 트랜지스터가 설치된 면과 반대측의 면에 형성된 발광소자를 구비하고, 상기 발광 화소에서는, 상기 발광소자의 발광이, 상기 박막 트랜지스터가 설치된 측과 반대인 시인측에서 출사되는 것이다.
- <21> 또한 본 발명에 따른 표시장치의 제조방법은, 복수의 발광 화소가 설치된 표시장치의 제조방법이며, 기관 위에 절연막을 성막하는 공정과, 상기 절연막 위에 박막 트랜지스터를 형성하는 공정과, 상기 박막 트랜지스터를 형성한 후, 적어도 상기 발광 화소가 되는 영역의 상기 기관을 제거하여, 상기 기관에 개구부를 형성하는 공정과, 상기 개구부 내에 있어서, 상기 절연막의 상기 박막 트랜지스터가 설치된 면과 반대측의 면에 발광소자를 형성하는 공정을 구비하는 표시장치의 제조방법.

효과

- <22> 본 발명에 의하면, 신뢰성이 높고, 발광 화소가 큰 표시장치 및 그 제조방법을 제공할 수 있다.

발명의 실시를 위한 구체적인 내용

- <23> 이하에, 본 발명의 바람직한 실시예에 관하여 설명한다. 이하의 설명은, 본 발명의 실시예에 관하여 설명하는 것이며, 본 발명이 이하의 실시예에 한정되는 것은 아니다. 설명의 명확화를 위해, 이하의 기재 및 도면은, 적절히, 생략 및 간략화되어 있다. 또한 설명의 명확화를 위해, 필요에 따라 중복 설명은 생략되어 있다. 한편, 각 도면에 있어서 동일한 부호가 첨부된 것은 같은 요소를 나타내고 있고, 적절히, 설명이 생략되어 있다.
- <24> 처음에, 본 발명에 따른 표시장치에 대해서 도 1을 사용하여 설명한다. 도 1은, 표시장치에 사용되는 TFT어레이(array) 기관의 구성을 나타내는 정면도다. 본 발명에 따른 표시장치는, 유기EL 표시장치를 예로 설명하지만, 어디까지나 예시적인 것이며, 유기EL 이외의 발광층을 사용하는 것도 가능하다.

- <25> 본 발명에 따른 표시장치는, 기관(1)을 가지고 있다. 기관(1)은, 예를 들면 TFT어레이 기관 등의 어레이 기관이다. 기관(1)에는, 표시 영역(41)과 표시 영역(41)을 둘러싸도록 설치된 프레임 영역(42)이 설치된다. 이 표시 영역(41)에는, 복수의 주사 신호선(43)과 복수의 표시 신호선(44)이 형성되어 있다. 복수의 주사 신호선(43)은 평행하게 설치된다. 마찬가지로, 복수의 표시 신호선(44)은 평행하게 설치된다. 주사 신호선(43)과 표시 신호선(44)은 서로 교차하도록 형성되어 있다. 주사 신호선(43)과 표시 신호선(44)은 직교하고 있다. 그리고, 인접하는 주사 신호선(43)과 표시 신호선(44)으로 둘러싸인 영역이 화소(47)가 된다. 따라서, 기관(1)에서는, 화소(47)가 매트릭스 모양으로 배열된다.
- <26> 또한, 기관(1)의 프레임 영역(42)에는, 주사 신호 구동회로(45)와 표시 신호 구동회로(46)가 설치된다. 주사 신호선(43)은, 표시 영역(41)에서 프레임 영역(42)까지 연장하여 설치되어 있다. 그리고, 주사 신호선(43)은, 기관(1)의 단부에서, 주사 신호 구동회로(45)에 접속된다. 표시 신호선(44)도 마찬가지로 표시 영역(41)에서 프레임 영역(42)까지 연장하여 설치되어 있다. 그리고, 표시 신호선(44)은, 기관(1)의 단부에서, 표시 신호 구동회로(46)와 접속된다. 주사 신호 구동회로(45)의 근방에는, 외부배선(48)이 접속되어 있다. 또한 표시 신호 구동회로(46)의 근방에는, 외부배선(49)이 접속되어 있다. 외부배선(48, 49)은, 예를 들면 FPC(Flexible Printed Circuit) 등의 배선 기관이다.
- <27> 외부배선(48, 49)을 통해 주사 신호 구동회로(45), 및 표시 신호 구동회로(46)에 외부로부터의 각종 신호가 공급된다. 주사 신호 구동회로(45)는 외부로부터의 제어신호에 의거하여 주사 신호를 주사 신호선(43)에 공급한다. 이 주사 신호에 의해, 주사 신호선(43)이 순차 선택되어 간다. 표시 신호 구동회로(46)는 외부로부터의 제어신호나, 표시 데이터(data)에 의거하여 표시 신호를 표시 신호선(44)에 공급한다. 이에 따라 표시 데이터에 따른 표시 전압을 각 화소(47)에 공급할 수 있다. 이 때 주사 신호 구동회로(45)와 표시 신호 구동회로(46)는, 기관(1) 위에 배치되는 구성에 한정되는 것이 아니다. 예를 들면 TCP(Tape Carrier Package)에 의해 구동회로를 접속해도 좋다.
- <28> 유기EL 표시장치의 경우, 주사 신호선(43) 및 표시 신호선(44) 이외에, 공통전위를 공급하기 위한 공통배선(도시 생략)이나, 전원전압을 공급하기 위한 전원전압배선(도시 생략)이 설치된다. 공통배선 및 전원전압배선도 주사 신호선(43)이나 표시 신호선(44)과 마찬가지로 표시 영역(41)에서 프레임 영역(42)까지 연장하여 설치되어 있다. 이것에 의해, 외부에서 공통전위, 및 전원전압을 화소(47)에 공급할 수 있다.
- <29> 화소(47) 내에는, 적어도 1개의 TFT(13)가 형성되어 있다. 예를 들면 이 TFT(13)가 유기EL소자에 구동전류를 공급하는 구동용 TFT일 경우, TFT(13)의 소스(source)에 유기EL소자가 접속된다. 구체적으로는, TFT(13)의 소스에 애노드 전극(화소전극)이 접속된다. 또한 TFT(13)의 게이트에는, 스위칭용 TFT(도시 생략)를 통해 표시 신호가 공급된다. 또한, TFT(13)의 드레인(drain)에는 전원전압이 공급된다. 그리고, 애노드 전극에는 투명전극이 대향 배치된다. 이 애노드 전극과 투명전극의 사이에 유기발광층을 설치하는 것에 의해, 유기EL소자가 구성된다. 또한 투명전극에는, 공통전위가 공급된다. 이렇게, 애노드 전극과 투명전극이 유기발광층을 사이에 두고 배치된다. 따라서, TFT(13)가 유기발광층에 흐르는 구동전류를 제어하는 제어 소자가 된다. 이들 TFT(13) 및 유기EL소자의 상세한 구성에 관해서는 후술한다.
- <30> 주사 신호에 의해 스위칭용 TFT가 온(on) 하면, 구동용 TFT(13)의 게이트에는, 스위칭용 TFT를 통해 표시 전압이 공급된다. 여기에서, 표시 데이터에 근거하는 표시 전압으로 표시 신호선(44)을 통해 공급된다. 이에 따라 구동용 TFT(13)는, 표시 전압에 따른 구동전류를 유기EL소자에 공급할 수 있다. 여기에서, 주사 신호는, 주사 신호선(43)을 1개씩 순차 선택해 간다. 그리고, 선택된 주사 신호선(43)에 접속된 화소의 스위칭용 TFT만이 온한다. 그리고, 스위칭용 TFT가 온 한 타이밍(timing)에서, 표시 신호선(44)으로부터 그 화소에 대응하는 표시 전압을 공급한다. 이에 따라 화소마다 표시 데이터에 따른 소정의 구동전류가 공급된다. 이에 따라 유기EL소자가 표시 데이터에 따른 휘도로 발광한다. 그리고, 주사 신호에 의해 주사 신호선(43)을 순차 주사함으로써, 표시 영역(41)에 원하는 화상을 표시할 수 있다.
- <31> 다음에 본 실시예에 따른 표시장치의 화소(47) 내의 구성에 대해서, 도 2를 참조해서 상세하게 설명한다. 도 2는 본 실시예에 따른 표시장치의 구성을 나타내는 단면 모식도다. 도 2는 기관(1) 상의 화소(47)의 하나를 나타낸다. 도 2에는, 예를 들면 TFT(13a)와 TFT(13b)의 2개의 TFT(13)가 기재되어 있다. 여기에서는, TFT(13a)가 구동용 TFT, TFT(13b)가 스위칭용 TFT인 것으로 한다. 기관(1) 위에는 이러한 화소(47)가 매트릭스 모양으로 복수 배치되어 있다.
- <32> 도 2에 있어서, 유리 등의 절연성을 가지는 기관(1) 위에, 하지절연막(3)이 형성되어 있다. 하지절연막(3)은,

SiO₂, SiN 등의 무기절연막이다. 하지절연막(3)은, 기판(1)으로부터의 불순물이 기판(1) 위에 형성되는 각 소자에 확산하는 것을 방지하는 것이며, 전술한 구성에 한정되는 것은 아니다. 또한 하지절연막(3)은, 후술하는 TFT(13)과 유기EL소자를 절연하는 기능을 갖고 있다.

- <33> 이 때, 본 실시예에서는, 부분적으로 기판(1)이 제거된 개구부(1a)가 기판(1)에 형성되어 있다. 개구부(1a)는, 적어도 발광 화소가 되는 영역을 포함하도록 설치된다. 예를 들면 도 2에 나타난 바와 같이, 각 화소(47)에 1개의 개구부(1a)가 각각 설치된다. 따라서, 표시 영역(41)에는 복수의 개구부(1a)가 매트릭스 모양으로 형성된다. 기판(1)의 두께는, 예를 들면 0.1mm 정도다. 또한 기판(1)과 하지절연막(3)의 사이에는, 금속막(2)이 형성되어 있다. 금속막(2)은, 인접하는 화소(47) 사이에 설치된다. 즉, 화소(47)를 둘러싸도록 금속막(2)이 형성되어 있다. 따라서, 여기에서는 도시하지 않지만, 표시 영역(41)에는 금속막(2)이 격자상으로 설치된다. 금속막(2)은, 개구부(1a)의 내측에 비어져 나오고 있다. 또한, 프레임 영역(42)에 있어서, 표시 영역(41)을 둘러싸도록 테두리 모양으로 금속막(2)이 배치되어 있다. 금속막(2)에는, 비저항이 높은 재료를 사용하는 것이 바람직하다. 여기에서는, 금속막(2)은, Mo, Cr 등에 의해 예를 들면 막 두께 20~50nm로 형성되어 있다.
- <34> 그리고 하지절연막(3) 위에, TFT(13)가 형성된다. 구체적으로는, 하지절연막(3) 위에, 섬 형상의 반도체층(4)이 설치된다. 반도체층(4)은, 폴리실리콘(다결정 실리콘)으로 형성된다. 도 2에는 기재하지 않지만, 반도체층(4)은, 소스/드레인 영역, 및 채널(channel) 영역을 가진다. 소스/드레인 영역에는 불순물이 도입되어 있다. 채널 영역은, 소스 영역과 드레인 영역의 사이에 배치되어 있다. TFT(13)가 NMOS인 경우, 소스/드레인 영역 중 채널 영역과 접하는 영역에 저농도의 불순물이 도입된 LDD(Lightly Doped Drain) 구조인 것이 바람직하다.
- <35> 반도체층(4) 위에는, 게이트 절연막(5)이 설치된다. 게이트 절연막(5)은, 예를 들면 막 두께 70~100nm의 SiO₂이다. 그리고 게이트 절연막(5)을 사이에 두고 반도체층(4)의 대면에 게이트 전극(6)이 형성되어 있다. 게이트 전극(6)은, 예를 들면 막 두께 300nm의 Mo으로 형성된다. 게이트 전극(6)을 덮도록, 층간 절연막(7)이 설치된다. 층간 절연막(7)은, 예를 들면 막 두께 500~1000nm 정도의 SiO₂막으로 형성된다.
- <36> 회로를 구성하는 신호 배선 전극(9)은, 콘택홀(8)을 통해, 반도체층(4)의 소스/드레인 영역과 전기적으로 접속된다. 신호 배선 전극(9)은, 소스 전극 혹은 드레인 전극이다. 신호 배선 전극(9)은, 예를 들면 Mo, Cr, W, Al, Ta나, 이것들을 주성분으로 하는 합금막, 또는 이것들을 적층 시킨 다층 적층막에 의해 형성된다. 여기에서는, 막 두께 50~150nm의 Mo막, 막 두께 200~400nm의 Al막, 및 막 두께 50~150nm의 Mo막의 적층에 의해 형성되어 있다. 또한, 이들 신호 배선 전극(9)을 덮도록 패시베이션막(10)이 설치된다. 패시베이션막(10)은, 예를 들면 SiN 등으로 이루어진다.
- <37> 패시베이션막(10)의 위에는, 밀봉재(11)를 사이에 두고 밀봉기관(12)이 접촉되어 있다. 밀봉기관(12)은 유리 기판, 플렉시블(flexible) 기판, 메탈 기판 등이다. 밀봉기관(12)은, 표시장치의 기계적 강도를 유지하기 위해 사용된다. 밀봉재(11)는 패시베이션막(10)과 밀봉기관(12)을 고정한다. 이렇게, TFT(13)는 패시베이션막(10), 밀봉재(11), 밀봉기관(12)에 의해 외부로부터 차단되어 있다.
- <38> 본 실시예에서는, 하지절연막(3)의 TFT(13)가 설치된 면과 반대측의 면에, 유기EL소자(22)가 형성되어 있다. 구체적으로는, 개구부(1a) 내에 노출한 하지절연막(3)의 평탄한 면(도 2에 있어서의 하측의 면)과 접촉하도록, 애노드 전극(화소전극)(19)이 설치된다. 여기에서, 개구부(1a) 내에는, 하지절연막(3), 게이트 절연막(5), 및 층간 절연막(7)을 관통하여, 신호 배선 전극(9)의 한쪽에 도달하는 비아 홀(15)이 설치된다. 비아 홀(15)은, 그 측벽면이 테이퍼(taper) 모양으로 형성되어 있다. 애노드 전극(19)은, 이 비아 홀(15)을 덮도록 형성된다. 즉, 이 비아 홀(15)을 통해, 구동용 TFT(13a)의 신호 배선 전극(9)의 소스 전극과, 유기EL소자(22)의 애노드 전극(19)이 접속된다. 애노드 전극(19)은 화소전극이며, 표시 데이터에 따른 소정의 구동전류가 신호 배선 전극(9)을 통해 공급된다.
- <39> 애노드 전극(19)은, 금속막(2)과 이격되어서 설치된다. 즉, 애노드 전극(19)의 외측에 금속막(2)이 형성되어 있다. 그리고 하지절연막(3)을 사이에 두고 애노드 전극(19)이 TFT(13)와 중복된다. 애노드 전극(19)은, 광반사성을 가지는 도전성 재료, 바람직하게는, 전자 주입을 하기 쉬운 일함수가 작은 금속으로 이루어진다. 여기에서는, Cr에 의해 예를 들면 100nm의 막 두께로 형성되어 있다.
- <40> 또한 개구부(1a) 내에는, 유기발광층(20)이 애노드 전극(19)과 접촉하도록 형성되어 있다. 유기발광층(20)은, 일반적인, 정공주입층, 정공수송층, 발광층, 전자수송층, 전자주입층 등을 순차 적층한 구성을 가지고 있다. 또한, 개구부(1a) 내에는, 투명전극(21)이 유기발광층(20)에 접촉하도록 형성되어 있다. 따라서, 애노드 전극(1

9)과 투명전극(21)이, 유기발광층(20)을 사이에 두고 대향 배치된다.

- <41> 이 때, 투명전극(21)은 애노드 전극(19)과 전기적으로 접촉하지 않도록 형성된다. 예를 들면 도 2에 나타난 바와 같이, 애노드 전극(19), 유기발광층(20), 및 투명전극(21)의 패턴(pattern)이 각각 어긋난 위치에 배치된다. 이에 따라 애노드 전극(19)과 투명전극(21)은, 그 사이에 유기발광층(20)이 항상 개재되어 있으므로, 절연을 유지할 수 있다.
- <42> 또한, 이 때, 도 2에 나타난 바와 같이, 투명전극(21)과 금속막(2)이 일부 접촉하도록 형성된다. 투명전극(21)의 일부와 금속막(2)의 일부가 겹쳐 있다. 따라서, 인접하는 화소(47)의 투명전극(21)끼리는, 금속막(2)을 통해 연결되어 있다. 투명전극(21)에는 공통전위가 공급된다. 이렇게, 유기발광층(20)은 애노드 전극(19)과 투명전극(21) 사이에 개재되고, 전류가 공급되면 발광한다. 투명전극(21)에는, 일반적으로, ITO나 IZO 등의 투명도전막이 사용된다. 이들 투명도전막은, 비저항이 $200 \mu\Omega \cdot \text{cm}$ 정도로 높고, 다른 금속막(비저항 $4 \sim 20 \mu\Omega \cdot \text{cm}$)의 10 배 이상이다. 그 때문에 표시 사이즈(size)가 커지면 표시시에 불균일(non-uniformity)로 시인되어버리는 경우가 있다. 금속막(2)과 투명전극(21)을 전기적으로 접촉함으로써, 투명전극(21)의 저항을 저감하는 것이 가능해진다.
- <43> 그리고 밀봉기관(24)이, 밀봉재(23)를 통해 기관(1)과 고정된다. 밀봉재(23)는, 유기EL소자(22)를 둘러싸도록, 기관(1)의 TFT(13)가 설치된 면과 반대측의 면에 형성되어 있다. 밀봉재(23)는, 밀봉기관(24)과 기관(1)을 고정하고, 화소(47)를 포함한 공간을 밀봉한다. 즉, 유기EL소자(22)는, 하지절연막(3), 기관(1), 밀봉재(23), 밀봉기관(24)으로 형성되는 기밀 공간에 배치된다. 밀봉기관(24)에는, 유리 등의 투명한 기관이 사용되지만, 컬러필터(color filter) 기관을 밀봉기관(24)으로 해도 된다. 유기EL소자(22) 단체(單體)로 컬러 표현이 가능하지만, 컬러 필터를 병용함으로써, 색도 재현성을 높일 수 있다.
- <44> 이와 같이, 본 실시예에서는, 하지절연막(3)의 TFT(13)가 설치된 면과 반대측의 면에 유기EL소자(22)를 형성하고, 유기EL소자(22)로부터의 발광을 TFT(13)와 역방향으로 추출하는 구조로 되어 있다. 발광 화소에서는, 유기EL소자(22)로부터의 발광이, TFT(13)가 설치된 측과 반대인 시인측에서 출사된다. 즉, TFT(13)는 유기EL소자(22)의 반시인측에 설치되어 있기 때문에, TFT(13)의 배치에 상관없이 넓은 발광 영역을 확보할 수 있다.
- <45> 계속해서, 본 실시예에 따른 표시장치의 제조방법에 대해서, 도 3~도 6을 사용해서 상세하게 설명한다. 도 3~도 6은, 본 실시예에 따른 표시장치의 제조 공정을 나타내는 단면도다. 이 때 도 3~도 6에 나타내는 단면은, 도 2와 마찬가지로, 기관(1) 상의 하나의 화소(47)를 나타낸다.
- <46> 우선 처음에, 유리 등의 투명한 절연성 기관(1) 전체 면에, 금속막(2)을 형성한다. 금속막(2)으로서, 전기적 비저항값이 낮은 재료를 사용하는 것이 바람직하다. 여기에서는, 스퍼터(sputter)법에 의해, 예를 들면 막 두께 $20 \sim 50 \text{nm}$ 의 Mo막, 혹은 Cr막을 기관(1) 전체 면에 성막한다. 다음에 하지절연막(3)을 금속막(2) 위에 형성하고, 그 위에 반도체층(4)을 더 형성한다. 하지절연막(3)으로서, SiO_2 , SiN 등의 무기절연막을 사용할 수 있다. 여기에서는, 하지절연막(3)이 되는 무기절연막과, 반도체층(4)이 되는 비결정 실리콘 박막을, CVD법 등에 의해 연속해서 기관(1) 전체 면에 성막한다. 그 후에 엑시머 레이저(excimer laser) 등을 조사하여, 비결정 실리콘을 폴리실리콘화한다. 이에 따라 도 3a에 나타내는 구성이 된다.
- <47> 다음에 사진제판에 의해 원하는 레지스트 패턴(resist pattern)을 반도체층(4) 위에 형성한다. 이 레지스트 패턴을 통해, 반도체층(4)을 에칭한다. 여기에서는, 불화(fluoride) 가스(gas)(CF_4 나 SF_6 등)와 산소(O_2)의 혼합 가스를 사용한 드라이 에칭을 행한다. 이에 따라 TFT(13)의 형성 영역에, 섬 형상의 반도체층(4)이 각각 패턴링된다. 그리고, 레지스트 패턴을 제거한 후, 반도체층(4) 위에 게이트 절연막(5)을 형성한다. 예를 들면 CVD에 의해, SiO_2 을 $70 \sim 100 \text{nm}$ 의 막 두께가 되도록 기관(1) 전체 면에 성막한다. 이에 따라 도 3b와 같이, 반도체층(4)이 게이트 절연막(5)으로 덮인다.
- <48> 게이트 절연막(5)의 형성 후, 게이트 전극(6)을 형성한다. 구체적으로는, 게이트 절연막(5) 위에, 게이트 전극(6)이 되는 재료를 성막한다. 여기에서는, 막 두께 300nm 의 Mo를 기관(1) 전체 면에 스퍼터 성막한다. 그리고, 사진제판에 의해 원하는 레지스트 패턴을 게이트 절연막(5) 위에 형성한다. 이 레지스트 패턴을 통해, 게이트 전극(6)의 에칭을 행한다.
- <49> 계속해서, 레지스트 패턴을 게이트 전극(6) 위에 형성한 상태에서, 이것들을 마스크(mask)로 삼아서, 반도체층(4)에 불순물을 도입한다. PMOS의 TFT(13)에서는 붕소(boron)(B) 등의 불순물원소, NMOS의 TFT(13)에서는 인(phosphorus)(P) 등의 불순물원소를 도입한다. 여기에서의 도입 방법은, 질량분리를 행하는 이온(ion) 주입, 질

량분리를 행하지 않는 이온 도핑(doping) 중 어느 방법을 사용해도 상관없다. 이 때, 게이트 전극(6)의 패터닝을 2회로 분할해서 행함으로써, PMOS의 TFT(13)와 NMOS의 TFT(13)를 동일 기판(1) 위에 형성할 수 있다. 불순물 도입 후, 레지스트 패턴을 제거한다. 이에 따라 반도체층(4)에 소스/드레인 영역이 자기정합적으로 형성되어, 도 3c에 나타내는 구성이 된다.

- <50> 이 때, 소스/드레인 영역 중 채널 영역과 접하는 영역에 저농도의 불순물을 도입하여, LDD 구조로 해도 된다. 특히, NMOS에서는, 트랜지스터 성능으로서의 성능을 향상시키기 위해서 LDD 구조로 하는 것이 바람직하다.
- <51> 게이트 전극(6)을 덮도록, 층간 절연막(7)을 형성한다. 예를 들면 막 두께 500~100nm의 SiO₂막을 CVD법 등에 의해 기판(1) 전체 면에 성막한다. 그리고, 사진제판, 에칭, 레지스트 제거의 공정을 거쳐, 각 소스/드레인 영역과 도통을 취하기 위한 콘택홀(8)을 형성한다. 여기에서는, 드라이 에칭을 행한다. 이에 따라 도 3d에 나타낸 바와 같이, 반도체층(4) 위에 콘택홀(8)이 형성되어, 소스/드레인 영역의 반도체층(4) 표면이 일부 노출한다. 이 때 도시하지 않지만, 게이트 전극(6)과 도통을 취하기 위한 콘택홀도 동시에 형성된다.
- <52> 콘택홀(8)을 형성한 후, 층간 절연막(7) 위에 신호 배선 전극(9)이 되는 재료를 성막한다. 신호 배선 전극(9)이 되는 재료로서, Mo, Cr, W, Al, Ta나 이것들을 주성분으로 하는 합금막, 또는 이것들의 적층막을 사용할 수 있다. 여기에서는, 스퍼터링법 등에 의해, 막 두께 50~150nm의 Mo와, 막 두께 200~400nm의 Al과, 막 두께 50~150nm의 Mo를 기판(1) 전체 면에 적층 해서 성막한다. 이 위에, 사진제판에 의해 레지스트 패턴을 형성하고, 이 레지스트 패턴을 통해 에칭을 행한다. 여기에서는, SF₆과 O₂의 혼합 가스, 또는 Cl₂과 O₂의 혼합 가스를 사용해서 드라이 에칭한다. 이에 따라 도 3e와 같이, 콘택홀(8)을 통해 반도체층(4)의 소스/드레인 영역과 접속하는 신호 배선 전극(9)이 형성된다. 도시하지 않지만, 게이트 전극(6)과 접속하는 신호 배선 전극도 동시에 형성된다.
- <53> 다음에 신호 배선 전극(9) 위에, 패시베이션막(10)을 기판(1) 전체 면에 성막한다. 패시베이션막(10)에는, SiN 등을 사용할 수 있다. 이에 따라 도 4f에 나타낸 바와 같이, 신호 배선 전극(9)이 패시베이션막(10)으로 덮인다. 그 후에 반도체층(4)에 도입한 불순물을 활성화시키기 위해서, 450℃로 가열된 질소분위기 중에서 1시간 어닐(annealing)을 행한다. 어닐 후, 여기에서는 도시하지 않지만, 프레임 영역(42)에 단자 등의 개구를 행한다.
- <54> 이러한 공정을 거쳐 TFT(13)를 형성한 후, 패시베이션막(10) 위에 밀봉층을 형성한다. 밀봉재(11)를 통해 밀봉 기판(12)을 패시베이션막(10) 위에 점착한다. 밀봉기판(12)으로서, 예를 들면 유리 기판을 사용한다. 또한 밀봉재(11)로서는, 에폭시 수지를 사용할 수 있고, 기판(1)과 밀봉기판(12)을 점착하는 기능을 한다. 이에 따라 도 4g에 나타낸 바와 같이, TFT(13)는 밀봉기판(12)과 기판(1)에 개재된 상태에서 지지된다. 이렇게, TFT(13) 형성 후, 밀봉기판에 의해 TFT(13)를 밀봉함으로써 TFT(13)는 외부에 노출되지 않는다. 따라서, 다른 장소에서의 생산이나 기판 절단을 가능하게 하고, 생산성을 유리하게 이끌 수 있다.
- <55> 계속해서, 기판(1)을 원하는 두께가 될 때까지 얇게 가공한다. 예를 들면 산화세륨(Cerium) 등의 연마제를 사용하여, 기판(1)의 TFT(13)가 설치되지 않는 측의 면을 전면적으로 연마한다. 여기에서는, 두께 0.1mm 정도가 될 때까지 연마하여, 기판(1)의 판 두께를 얇게 한다. 가공 후의 기판(1)의 판 두께는, 후의 공정에서 형성되는 유기EL소자(22)의 막 두께보다 얇게 하지 않는 것이 바람직하다. 이에 따라 도 4h에 나타내는 구성이 된다.
- <56> 그 후에 기판(1)에 개구부(1a)를 형성한다. 불산(nuorinated acid) 혼합액을 사용해서 케미컬(chemical) 에칭을 행한다. 이 때, 기판(1)과 하지절연막(3)의 사이에 설치된 금속막(2)이, 에칭 스톱퍼(etching stopper)가 된다. 따라서, 금속막(2)은, 하지절연막(3)까지 에칭되는 것을 방지한다. 즉, 기판(1)이 선택적으로 에칭된다. 여기에서, 미리 기판(1)의 표면에는, 화소를 둘러싸도록, 불산에 내성을 가지는 마스크 필름(masking film)(14)을 부착해 둔다. 마스크 필름(14)으로 덮인 영역에서는, 기판(1)은 제거되지 않고 잔존한다. 이에 따라 마스크 필름(14)으로 덮이지 않고 기판(1) 표면이 노출한 영역에서는, 기판(1)이 제거된다. 그리고 도 4i에 나타낸 바와 같이, 금속막(2)이 노출한 개구부(1a)가 형성된다. 복수의 개구부(1a)는 매트릭스 모양으로 형성된다.
- <57> 개구부(1a)를 형성한 후, 마스크 필름(14)을 기판(1)으로부터 박리한다. 그리고 사진제판 혹은 인쇄에 의해, 개구부(1a) 내의 금속막(2)이 노출한 표면에 레지스트 마스크(resist mask)를 형성한다. 이 레지스트 마스크를 통해, 금속막(2)의 에칭을 행한다. 이에 따라 도 5j와 같이 금속막(2)이 패터닝 되어, 발광 화소가 되는 영역의 금속막(2)이 제거된다. 이 때, 금속막(2)이 개구부(1a)의 내측에 비어져 나오도록, 개구부(1a)보다 약간 작은 영역의 금속막(2)을 제거한다. 또한 인접하는 화소간 등 미발광 영역이 되는 부분에는, 금속막(2)이 가능한 한 잔존하도록, 패터닝 하는 것이 바람직하다. 이렇게, 하지절연막(3)의 평탄한 면의 표면이 노출한다.

- <58> 그리고 개구부(1a) 내에 있어서 노출한 하지절연막(3)의 면으로부터, 비아 홀(15)을 형성한다. 예를 들면 사진 제판 혹은 인쇄에 의해, 레지스트 마스크를 형성한다. 이 레지스트 마스크를 통한 드라이 에칭에 의해, 하지절연막(3), 게이트 절연막(5), 및 중간 절연막(7)을 제거하여, 비아 홀(15)을 형성한다. 혹은, 레이저(laser)광을 조사하여, 비아 홀(15)을 직접 개구해도 된다. 이 때, 비아 홀(15)의 측면면이, 후술하는 애노드 전극(19)의 형성 공정에 있어서, 애노드 전극(19)이 단절하지 않는 정도의 테이퍼 각을 가지도록 형성해 둔다. 즉, 비아 홀(15)의 개구를 넓게 한다. 이에 따라 도 5k와 같이, 비아 홀(15)이 형성되어, 신호 배선 전극(9)의 표면이 노출한다.
- <59> 다음에 유기EL소자(22)가 되는 부분을 형성한다. 이후의 공정에 대해서는 진공 중에서 실시한다. 우선, 기판(1)의 세정을 행하여, 표면에 부착된 잔해(foreign particle) 등을 제거한다. 세정 후, 기판(1) 표면에 흡착하고 있는 수분을 제거한다. 수분 제거의 방법으로서, 스핀(spin)건조, 오븐(oven)건조 등이 있지만, 진공 중에서의 가열은 특히 효과적이다. 수분 제거에는, 180℃ 이상의 가열온도가 바람직하다. 다만, 온도가 지나치게 높으면, 밀봉재(11)나 TFT(13)의 열화가 발생할 수 있으므로, 여기에서는 200℃ 정도의 온도로 가열한다.
- <60> 충분히 수분을 제거한 후, 진공중인 상태에서, 애노드 전극(19)을 형성한다. 스퍼터 등에 의해, 애노드 전극(19)이 되는 재료를, 개구부(1a) 내의 하지절연막(3) 표면에 성막한다. 애노드 전극(19)을 각 화소(47)에 형성하기 위해서, 원하는 영역이 개구한 증착 마스크(16)를 통해 성막한다. 이 때, 금속막(2)과 접촉하지 않도록 이격해서 애노드 전극(19)을 형성한다. 여기에서는, 예를 들면 Cr을 100nm의 막 두께로 성막한다. 이 때 기판(1)의 판 두께는, 유기EL소자(22)의 두께보다 큰 정도로 얇게 가공되어 있다. 다시 말해, 유기EL소자(22)의 두께는, 개구부(1a)의 외측의 기판(1)의 두께보다 얇다. 따라서, 증착 마스크(16)를 개구부(1a)의 외측의 부분에서 기판(1)과 콘택(contact)하도록 설치하여, 기판(1)에 지지할 수 있다. 이에 따라 도 5l에 나타낸 바와 같이, 비아 홀(15)을 통해 신호 배선 전극(9)과 접속하는 애노드 전극(19)이 형성된다.
- <61> 그리고 애노드 전극(19)의 표면에서부터 유기발광층(20)을 형성한다. 마스크 증착법, 잉크젯(ink-jet)법, 혹은 인쇄법 등에 의해 유기발광층(20)을 형성할 수 있다. 여기에서는 마스크 증착법에 의해 유기발광층(20)을 형성한다. 원하는 영역이 개구한 증착 마스크(17)를 사용하여, 정공주입층, 정공수송층, 발광층, 전자수송층, 전자주입층 등을 순차 적층 하여, 유기발광층(20)을 형성한다. 애노드 전극(19)을 형성할 때의 증착 마스크(16)와 마찬가지로, 증착 마스크(17)는 기판(1)에 지지시킬 수 있다. 증착 마스크(17)의 마스크 개구부는, 증착 마스크(16)의 마스크 개구부의 위치로부터 약간 벗어난 위치에 배치되어 있다. 따라서, 유기발광층(20)의 패턴 단부가 애노드 전극(19)의 패턴 단부와 어긋나도록 형성된다. 이에 따라 도 6m에 나타낸 바와 같이, 유기발광층(20)이 개구부(1a) 내에 형성된다.
- <62> 또한, 유기발광층(20)의 표면에서부터 투명전극(21)을 형성한다. 증착 마스크(18)를 사용해서, 투명전극(21)이 되는 재료를 스퍼터링법 등에 의해 성막한다. 투명전극(21)이 되는 재료로서, 예를 들면 ITO나 IZO를 사용한다. 증착 마스크(18)는, 증착 마스크(16, 17)와 마찬가지로, 기판(1)에 지지할 수 있다. 증착 마스크(18)의 마스크 개구부는, 증착 마스크(16, 17)의 마스크 개구부의 위치로부터 약간 벗어난 위치에 배치되어 있다. 즉, 유기발광층(20)이 애노드 전극(19)으로부터의 벗어난 위치와 마찬가지로, 투명전극(21)의 패턴 단부를, 유기발광층(20)의 패턴 단부에서 벗어나도록 형성한다. 이 때, 금속막(2)과 일부가 접촉하도록 투명전극(21)을 형성하는 것이 바람직하다. 이에 따라 도 6n에 나타낸 바와 같이, 투명전극(21)이 개구부(1a) 내에 형성되어, 유기발광층(20)이 애노드 전극(19)과 투명전극(21)의 사이에 개재된다.
- <63> 이와 같이, 기판(1)에 개구부(1a)를 형성함으로써, 노출한 하지절연막(3)의 평탄한 면에 유기EL소자(22)를 형성할 수 있으므로, 절단이나 쇼트 등이 발생하지 않는다. 즉, 유기EL소자(22) 아래에는 유기평탄화막을 설치할 필요가 없다. 따라서, 유기평탄화막에 보유된 수분을 흡착해서 유기발광층(20)이 열화해버리는 등, 유기평탄화막에 의해 일으키는 문제를 회피할 수 있다. 또한 유기EL소자(22)의 형성에는, 일반적인 생산 프로세스(process)를 이용할 수 있다. 특별한 생산방법을 사용할 필요가 없기 때문에, 수율 저하로 이어지는 염려는 없다.
- <64> 유기EL소자(22)를 개구부(1a) 내에 형성한 후, 개구부(1a)를 밀봉하기 위한 밀봉층을 형성한다. 밀봉재(23)를 통해 밀봉기판(24)을 기판(1)과 서로 부착시킨다. 밀봉기판(24)으로서, 예를 들면 유리 등의 투명한 기판을 사용한다. 유기EL소자(22)를 둘러싸도록, 기판(1)의 TFT(13)와 반대측의 면에 밀봉재(23)를 형성한다. 밀봉재(23)는, 밀봉기판(24)과 기판(1)을 고정하고, 화소(47)를 포함한 공간을 밀봉한다. 이에 따라 도 6o에 나타낸 바와 같이, 유기EL소자(22)는, 하지절연막(3), 기판(1), 밀봉재(23), 밀봉기판(24)으로 형성되는 기밀 공간에 밀봉된다. 유기EL소자(22)의 밀봉 후에는, 대기 중에 놓아도 좋다. 이상의 공정을 거쳐, 본 실시예에 따른 표시장치가 완성된다.

- <65> 이와 같이, 본 실시예에서는, TFT(13)을 형성한 후, 기관(1)의 이면으로부터 개구부(1a)를 형성해서 하지절연막(3)을 노출한다. 그 후에 개구부(1a) 내, 즉 하지절연막(3)의 TFT(13)가 설치된 면과 반대측의 면에 유기EL소자(22)를 형성한다. 그리고, 유기EL소자(22)로부터의 발광을, TFT(13)과 역방향으로 추출한다. 이에 따라 TFT(13)을 유기EL소자(22)의 반시인측에 설치할 수 있으므로, TFT(13)의 배치에 상관없이 넓은 발광 영역을 확보할 수 있다. 또한 유기EL소자(22)는, 기관(1)에 개구부(1a)를 형성함으로써 노출한 하지절연막(3)의 평탄한 면에 형성하므로, 유기평탄화막에 의한 평탄화를 필요로 하지 않는다. 이에 따라 유기평탄화막에 의해 일으키는 문제를 회피할 수 있다. 예를 들면 유기평탄화막으로부터의 급수에 의한 유기발광층(20)의 열화를 방지할 수 있다. 따라서, 표시장치의 신뢰성을 향상시킬 수 있다. 따라서, 신뢰성이 높고 발광 화소가 큰 표시장치 및 그 제조방법을 제공할 수 있다.
- <66> 또한 본 실시예에서는, 기관(1)과 하지절연막(3)의 사이에 금속막(2)을 설치하고 있다. 이에 따라 개구부(1a)를 케미컬 에칭 등에 의해 개구할 때, 금속막(2)을 에칭 스톱퍼로 할 수 있다. 그 후에 금속막(2)을 패터닝하여, 발광 화소가 되는 영역을 제거하는 것과 함께, 투명전극(21)의 일부와 접속하도록 형성한다. 이에 따라 투명전극(21)의 비저항값을 저감할 수 있고, 표시 불균일 등을 억제할 수 있다. 따라서, 표시 성능이 향상된다.
- <67> 한편, 상기의 설명에서는, TFT(13a)가 구동용 TFT, TFT(13b)가 스위칭용 TFT인 것으로 했지만, TFT(13a)가 스위칭용 TFT, TFT(13b)가 스위칭용과는 다른 TFT여도 된다. 이 경우, TFT(13a)가 유기EL소자(22)에 대하여 스위칭소자로서 기능한다.
- <68> TFT(13) 또는 유기EL소자(22)를 밀봉하는 밀봉층으로서, 밀봉기관을 사용할 경우에 대해서 예시적으로 설명했지만, 이것에 한정하는 것이 아니다. 무기절연막, 유기절연막, 투명기관, 금속판 등을 밀봉층으로서 형성해도 좋다. 또한 패시베이션막(10) 위에 밀봉재(11) 및 밀봉기관(12)에 의한 밀봉층을 형성하고, TFT(13)를 밀봉했지만, 밀봉층을 형성하지 않아도 좋다. 밀봉층이 없어도 표시 성능이 손상되는 것은 아니다. 그 때문에 밀봉의 필요가 없는 경우에는, 밀봉층을 설치하지 않고 표시장치를 형성해도 좋다.
- <69> 본 실시예에서는, 개구부(1a)를 화소마다 형성할 경우에 대해서 예시적으로 설명했지만, 이것에 한정되는 것이 아니다. 적어도 화소(47)가 되는 영역에 개구부가 형성되어 있으면 좋다. 예를 들면 표시 영역(41) 전체를 포함한 큰 개구부를 형성해도 된다. 그 경우, 화소(47)를 둘러싸도록 밀봉재(23)를 형성하고, 밀봉기관(24)과 하지절연막(3) 혹은 금속막(2)을 고정한다. 또는, 미리 밀봉기관(24)의 일부가 파여, 오목부가 형성된 밀봉기관(24)을 사용하여, 밀봉한다. 또한, 유기EL소자(22) 위 전체에 밀봉재(11)를 직접 형성하고, 밀봉기관(24)을 직접 점착해도 좋다. 이 경우, 유기EL소자(22)의 주위에 기밀 공간은 형성되지 않고, 유기EL소자(22)는 밀봉재(11)로 덮여 밀봉된다.
- <70> 본 발명에 따른 표시장치는, 유기EL 표시장치를 예로 설명했지만, 무기EL표시장치 등의 유기EL 이외의 발광층을 사용한 표시장치여도 된다. 또한 표시 재료로서 콜로이드(colloid) 입자나 초미립자 등을 사용했다, 전자 페이퍼(paper) 등의 표시장치에도 적용하는 것이 가능하다.
- <71> 이상의 설명은, 본 발명의 실시예에 관하여 설명하는 것이며, 본 발명이 이상의 실시예에 한정되는 것은 아니다. 또한 당업자라면 이상의 실시예의 각 요소를, 본 발명의 범위에서, 용이하게 변경, 추가, 변환하는 것이 가능하다.

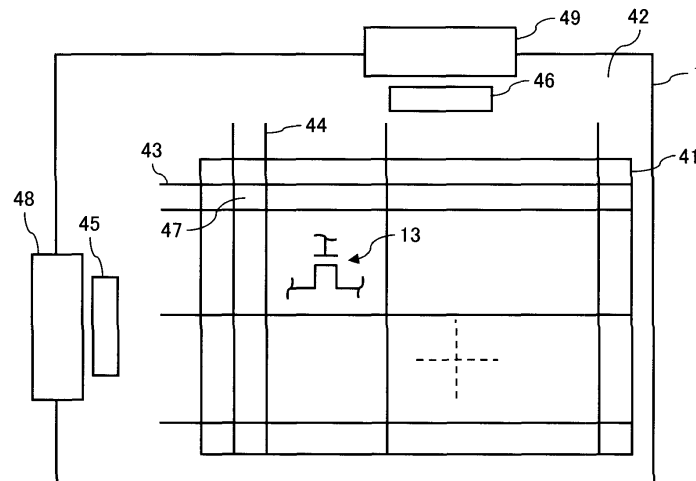
도면의 간단한 설명

- <72> 도 1은 본 실시예에 따른 표시장치에 사용되는 TFT어레이 기관의 구성을 나타내는 정면도다.
- <73> 도 2는 본 실시예에 따른 표시장치의 구성을 나타내는 단면 모식도다.
- <74> 도 3은 본 실시예에 따른 표시장치의 제조 공정을 나타내는 단면도다.
- <75> 도 4는 본 실시예에 따른 표시장치의 제조 공정을 나타내는 단면도다.
- <76> 도 5는 본 실시예에 따른 표시장치의 제조 공정을 나타내는 단면도다.
- <77> 도 6은 본 실시예에 따른 표시장치의 제조 공정을 나타내는 단면도다.
- <78> 도 7은 톱 이미션 방식을 사용한 종래의 유기EL 표시장치의 화소 구성을 나타내는 단면 모식도다.
- <79> [부호의 설명]

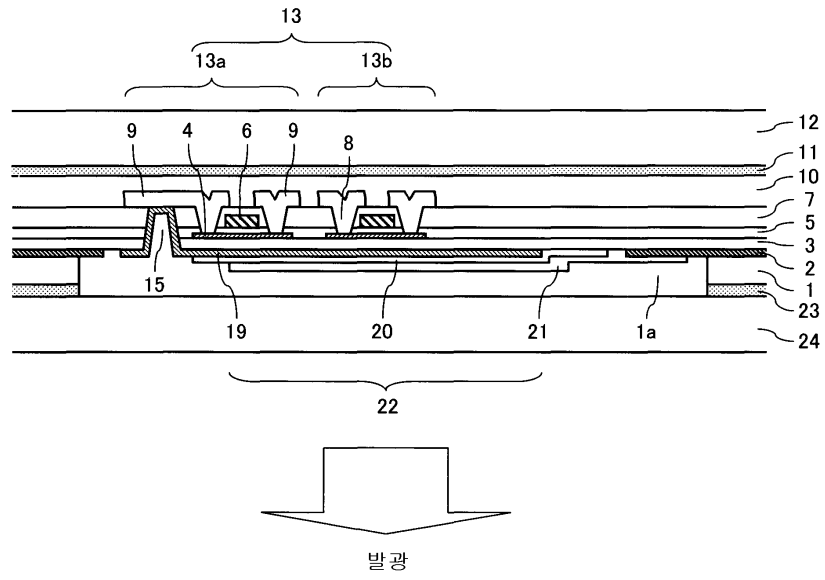
- | | | |
|------|--------------------|-------------------|
| <80> | 1 기판, | 1a 개구부, |
| <81> | 2 금속막, | 3 하지절연막, |
| <82> | 4 반도체층, | 5 게이트 절연막, |
| <83> | 6 게이트 전극, | 7 층간 절연막, |
| <84> | 8 콘택홀, | 9 신호 배선 전극, |
| <85> | 10 패시베이션막, | 11 밀봉재, |
| <86> | 12 밀봉기판, | 13, 13a, 13b TFT, |
| <87> | 14 마스크 필름, | 15 비아 홀, |
| <88> | 16, 17, 18 증착 마스크, | 19 애노드 전극, |
| <89> | 20 유기 발광층, | 21 투명전극, |
| <90> | 22 유기EL소자, | 23 밀봉재, |
| <91> | 24 밀봉기판, | 26 유기평탄화막, |
| <92> | 41 표시 영역, | 42 프레임 영역, |
| <93> | 43 게이트 배선, | 44 소스 배선, |
| <94> | 45 주사 신호 구동회로, | 46 표시 신호 구동회로, |
| <95> | 47 화소, | 48, 49 외부회로 |

도면

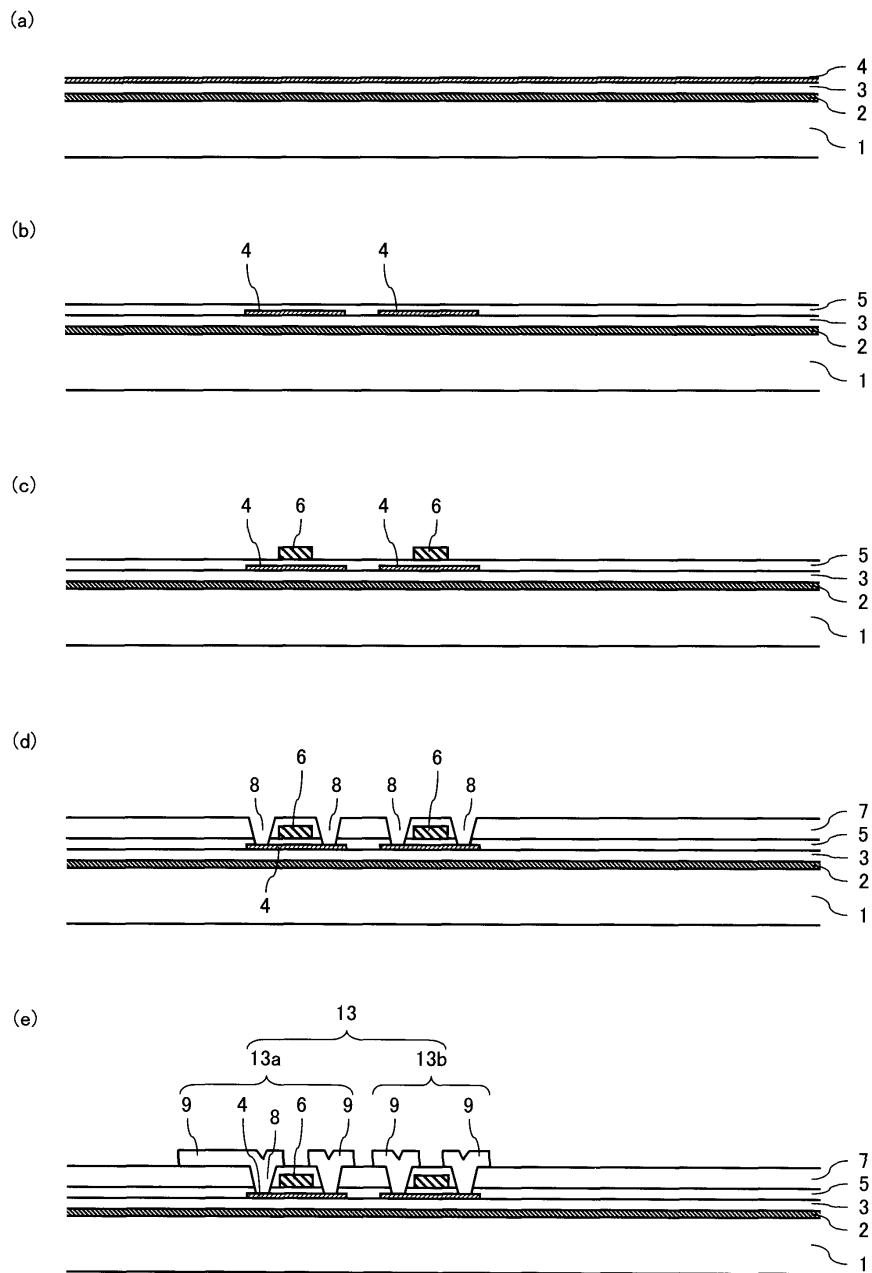
도면1



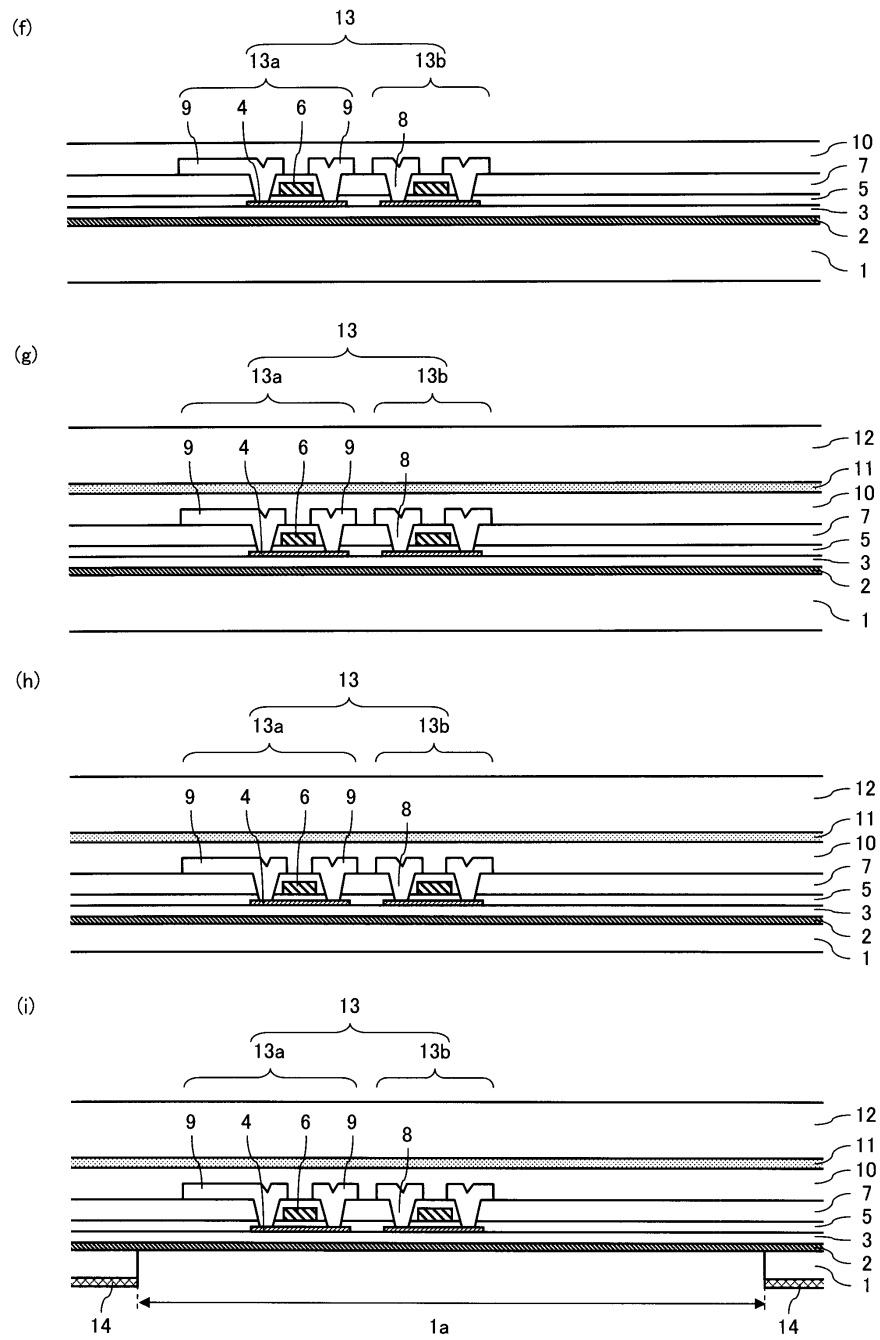
도면2



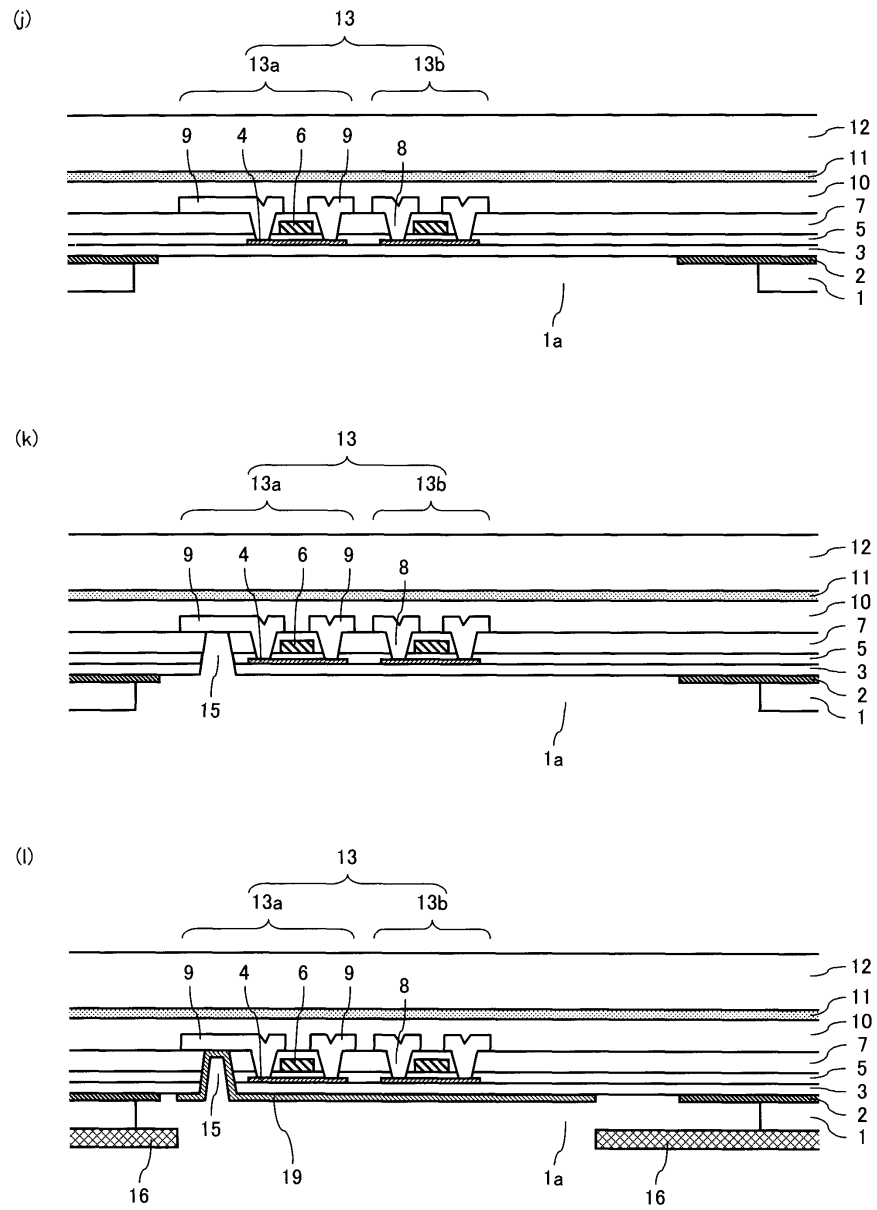
도면3



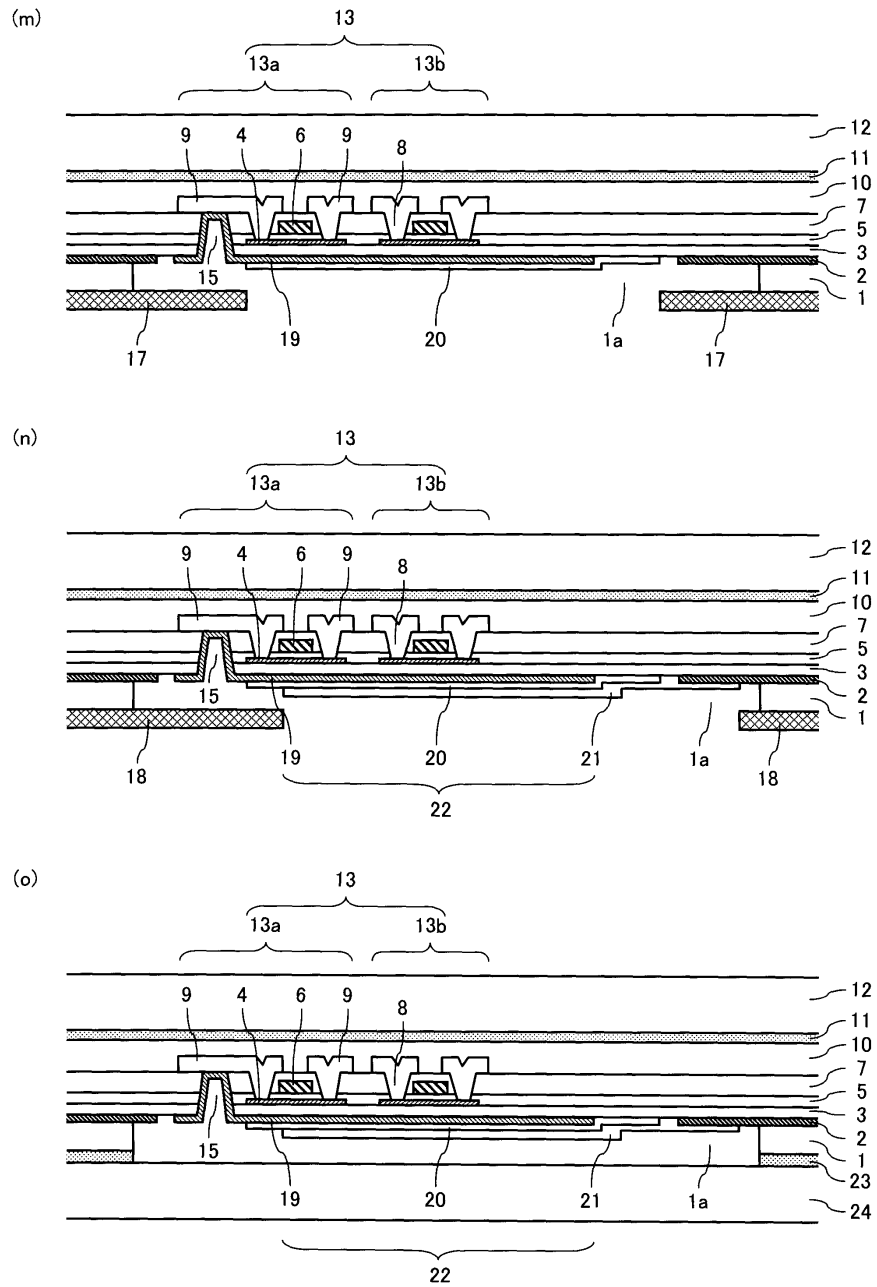
도면4



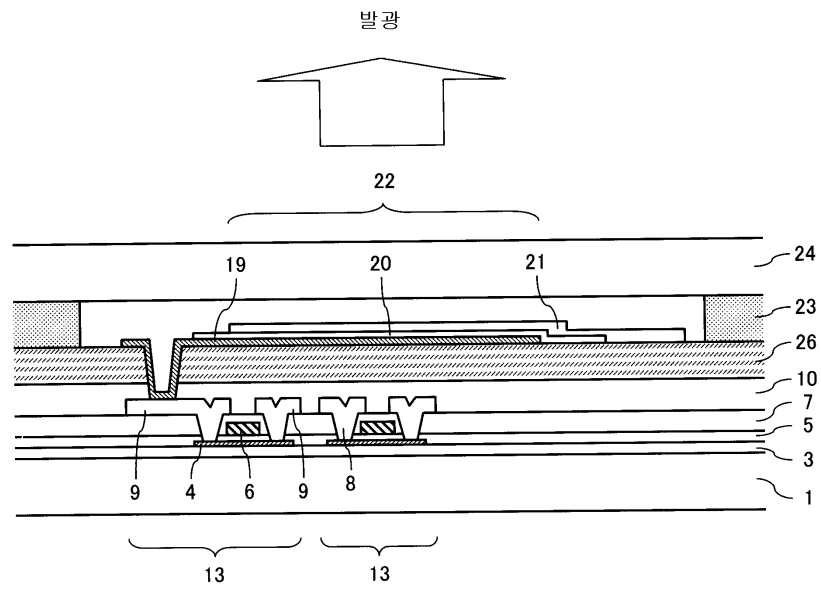
도면5



도면6



도면7



专利名称(译)	显示装置及其制造方法		
公开(公告)号	KR1020090023108A	公开(公告)日	2009-03-04
申请号	KR1020080077769	申请日	2008-08-08
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机有限公司		
当前申请(专利权)人(译)	三菱电机有限公司		
[标]发明人	YAMAYOSHI KAZUSHI		
发明人	YAMAYOSHI,KAZUSHI		
IPC分类号	H05B33/26 H05B33/02 H01L51/50		
CPC分类号	H01L21/02063 H01L27/3258 H01L29/41733 H01L51/442 H01L51/5246		
代理人(译)	LEE HWA我 权泰BOK		
优先权	2007222696 2007-08-29 JP		
外部链接	Espacenet		

摘要(译)

可靠性很高。发光像素提供大型显示装置和制造与根据本发明的显示装置相同的多个发光像素的方法，其中下面的绝缘膜（3）的TFT（13）至少具有发光像素在基板（1）内形成有开口部分（1a）的区域和下面的绝缘膜（3）形成在基板（1）和薄膜晶体管（TFT（13））上，形成在基板（1）上底层绝缘薄膜（3）和开口部分（1a）安装有安装的显示装置，并且有机电致发光显示器（22）形成在有机电致发光显示器（22）的辐射侧的相对侧的外侧是发光像素中的TFT（13），它包括安装和视觉识别侧相反。像素，显示器件，晶体管，半导体。

