



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0015460
(43) 공개일자 2009년02월12일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0079788

(22) 출원일자 2007년08월08일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

유준석

서울 강남구 도곡동 527 23/2 도곡렉슬 304-1401

(74) 대리인

허용록

전체 청구항 수 : 총 12 항

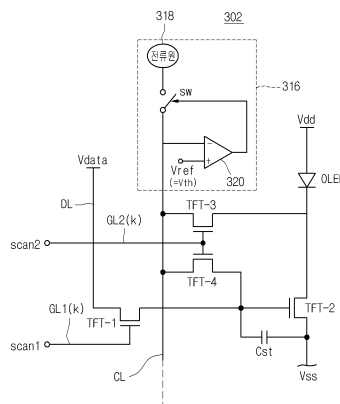
(54) 화소회로와 이를 구비한 표시패널 및 표시장치

(57) 요약

신뢰성을 향상시키고 화질을 향상시킬 수 있는 화소회로가 개시된다.

본 발명에 따른 화소회로는 제 1 노드와 제1 전위 전압용 전압라인 사이에 접속된 유기발광 다이오드와, 제 1 게이트라인의 활성화에 따라 데이터라인으로부터의 데이터 신호 및 블랙 데이터 신호 중 어느 하나의 제2 노드의 출력을 제어하는 제 1 스위치 소자와, 상기 데이터라인에 데이터 신호가 인가되는 동안에 제2전위 전압을 공급하고 상기 데이터라인에 블랙 데이터 신호가 인가되는 동안에 제1 전위 전압을 공급하는 스윙전압 공급라인과, 제 2 노드 상의 제어 전압에 응답하여 제 1 노드와 상기 스윙전압 공급라인 사이에 흐르는 전류량을 제어하는 제 2 스위치 소자와, 외부로부터의 정전류를 전달하는 전류공급라인, 및 제 2 게이트라인의 활성화에 따라 상기 전류 공급라인과 상기 제2 스위치 소자와의 전류 통로를 선택적으로 형성하여 상기 제 2 스위치 소자의 문턱전압을 초기설정값으로 회복시키는 스위치 회로를 포함한다.

대표도 - 도7



특허청구의 범위

청구항 1

제 1 노드와 제1 전위 전압용 전압라인 사이에 접속된 유기 발광 다이오드;

제 1 게이트라인의 활성화에 따라 데이터라인으로부터의 데이터 신호 및 블랙 데이터 신호 중 어느 하나의 제2 노드로의 출력을 제어하는 제 1 스위치 소자;

상기 데이터라인에 데이터 신호가 인가되는 동안에 제2 전위 전압을 공급하고 상기 데이터라인에 블랙 데이터 신호가 인가되는 동안에 상기 제1 전위 전압을 공급하는 스윙 전압 공급라인;

제 2 노드 상의 전압에 응답하여 제 1 노드와 상기 스윙 전압 공급라인 사이에 흐르는 전류량을 제어하는 제 2 스위치 소자;

외부로부터의 정전류를 전달하는 전류공급라인; 및

제 2 게이트라인의 활성화에 따라 상기 전류공급라인과 상기 제2 스위치 소자와의 전류 통로를 선택적으로 형성하여 상기 제 2 스위치 소자의 문턱전압을 초기설정값으로 회복시키는 스위치 회로를 포함하는 것을 특징으로 하는 화소 회로.

청구항 2

제 1항에 있어서,

상기 제1 전위 전압이 고 전위 전압이고 상기 제2 전위 전압이 저 전위 전압인 것을 특징으로 하는 화소 회로.

청구항 3

제 2항에 있어서,

상기 스윙전압 공급라인에 고 전위 전압이 공급되는 동안에는 상기 제 2 노드와 상기 스윙전압 공급라인 사이에는 네가티브 바이어스 전압이 인가되는 것을 특징으로 하는 화소회로.

청구항 4

제 1항에 있어서,

상기 전류공급라인은 제2 스위치 소자의 문턱전압이 초기설정값보다 낮은 경우에 상기 문턱전압을 상승시키는 포지티브 전압을 전달하는 것을 특징으로 하는 화소회로.

청구항 5

제 4항에 있어서,

상기 스위치 회로는 상기 제2 게이트 라인이 활성화되는 동안 상기 제2 스위치 소자가 다이오드의 동작으로 수행하게 함과 아울러 다이오드 동작의 제2 스위치 소자에 상기 전류공급라인을 접속시키는 것을 특징으로 하는 화소회로.

청구항 6

제 1 스캔신호에 응답하는 다수의 제 1 군의 게이트라인;

상기 다수의 제 1 군의 게이트라인과 평행하게 배열되며 제 2 스캔신호의 응답하는 다수의 제 2 군의 게이트라인;

상기 다수의 제 1 및 제 2 군의 게이트라인과 교차하는 다수의 데이터라인;

상기 다수의 제 1 및 제 2 군의 게이트 라인과 상기 다수의 데이터 라인들에 의하여 구분된 화소영역들 각각에 형성된 화소회로를 포함하고,

상기 화소회로는 제 1 노드와 제1 전위 전압용 전압라인 사이에 접속된 유기발광 다이오드, 제 1 게이트라인의 활성화에 따라 데이터라인으로부터의 데이터 신호 및 블랙 데이터 신호 중 어느 하나의 제2 노드로의 출력을 제

어하는 제 1 스위치 소자, 상기 데이터라인에 데이터 신호가 인가되는 동안에 제2 전위 전압을 공급하고 상기 데이터라인에 블랙 데이터 신호가 인가되는 동안에 상기 제1 전위 전압을 공급하는 스윙전압 공급라인, 제 2 노드 상의 제어 전압에 응답하여 제 1 노드와 상기 스윙전압 공급라인 사이에 흐르는 전류량을 제어하는 제 2 스위치 소자, 정전류를 전달하는 전류공급라인, 및 제 2 게이트라인의 활성화에 따라 상기 전류공급라인과 상기 제2 스위치 소자와의 전류 통로를 선택적으로 형성하여 상기 제 2 스위치 소자의 문턱전압을 초기설정값으로 회복시키는 스위치 회로를 포함하는 것을 특징으로 하는 표시패널.

청구항 7

제 6항에 있어서,

상기 전류 공급 라인에 상기 다수의 데이터라인과 대응하게 형성되고,

상기 전류공급라인들 각각에 접속되어 상기 제 2 스위치 소자의 문턱전압이 상기 초기 설정값 보다 작은가를 감시하여 전류원으로부터의 정전류가 해당 전류공급라인에 선택적으로 공급되게 하는 문턱전압 회복부를 추가로 포함하는 것을 특징으로 하는 표시패널.

청구항 8

제 6항에 있어서,

상기 제1 전위 전압이 고 전위 전압이고 상기 제2 전위 전압이 저 전위 전압인 것을 특징으로 하는 표시패널.

청구항 9

제 8항에 있어서,

상기 스윙전압 공급라인에 고 전위 전압이 공급되는 동안에는 상기 제 2 노드와 상기 스윙전압 공급라인 사이에는 네가티브 바이어스 전압이 인가되는 것을 특징으로 하는 표시패널.

청구항 10

제 6항에 있어서,

상기 전류공급라인은 제2 스위치 소자의 문턱전압이 초기설정값보다 낮은 경우에 상기 문턱전압을 상승시키는 포지티브 전압을 전달하는 것을 특징으로 하는 표시패널.

청구항 11

제 10항에 있어서,

상기 스위치 회로는 상기 제2 게이트 라인이 활성화되는 동안 상기 제2 스위치 소자가 다이오드의 동작으로 수행하게 함과 아울러 다이오드 동작의 제2 스위치 소자에 상기 전류공급라인을 접속시키는 것을 특징으로 하는 표시패널.

청구항 12

제 1 스캔신호에 응답하는 다수의 제 1 군의 게이트라인과, 상기 다수의 제 1 군의 게이트라인과 평행하게 배열되며 제 2 스캔신호에 응답하는 다수의 제 2 군의 게이트라인과, 상기 다수의 제 1 및 제 2 군의 게이트라인과 교차하는 다수의 데이터라인과, 상기 다수의 제 1 및 제 2 군의 게이트 라인과 상기 다수의 데이터 라인들에 의하여 구분된 화소영역들 각각에 형성된 화소회로를 포함하고, 상기 화소회로는 제 1 노드와 제1 전위 전압용 전압라인 사이에 접속된 유기발광 다이오드와, 제 1 게이트라인의 활성화에 따라 데이터라인으로부터의 데이터 신호 및 블랙 데이터 신호 중 어느 하나의 제2 노드로의 출력을 제어하는 제 1 스위치 소자와, 상기 데이터라인에 데이터 신호가 인가되는 동안에 제2 전위 전압을 공급하고 상기 데이터라인에 블랙 데이터 신호가 인가되는 동안에 상기 제1 전위 전압을 공급하는 스윙전압 공급라인과, 제 2 노드 상의 제어 전압에 응답하여 제 1 노드와 상기 스윙전압 공급라인 사이에 흐르는 전류량을 제어하는 제 2 스위치 소자와, 제 2 게이트라인의 활성화에 따라 상기 전류공급라인과 상기 제2 스위치 소자와의 전류 통로를 선택적으로 형성하여 상기 제 2 스위치 소자의 문턱전압을 초기설정값으로 회복시키는 스위치 회로를 포함하는 표시패널;

상기 다수의 제 1 군의 게이트라인에 제 1 스캔신호를 공급하는 제 1 스캔 드라이버;

상기 다수의 제 2 군의 게이트라인 중 하나의 제 2 군의 게이트라인에 한 프레임에 한번씩 제 2 스캔신호를 공급하는 제 2 스캔 드라이버;

상기 다수의 데이터라인에 데이터 신호 및 블랙 데이터 신호 중 어느 하나의 데이터 신호를 선택적으로 공급하는 데이터 드라이버; 및

상기 표시패널에 제1 및 제2 전위 전압을 일정한 주기마다 번갈아가며 공급하는 스윙전압 생성부를 포함하는 것을 특징으로 하는 표시장치.

명 세 서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 유기발광 다이오드를 구비한 화소회로에 있어서, 특히 구동 스위치소자의 문턱전압의 변화를 방지하여 제품의 신뢰성을 향상시키고 화질을 개선할 수 있는 화소회로와 이를 구비한 표시패널 및 표시장치에 관한 것이다.

배 경 기 술

- <2> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시장치들이 개발되고 있다. 이러한 평판표시장치는 액정표시장치(Liquid Crystal Display device), 전계발광표시장치(Field Emission Display), 플라스마 디스플레이 패널(Plasma Display Panel) 및 전계발광(Electro-Luminescence) 표시장치 등이 있다.
- <3> 최근에 이와 같은 평판표시장치의 표시품질을 높이고 대화면화를 시도하는 연구들이 활발히 진행되고 있다. 이들 중 전계발광표시장치는 스스로 발광하는 자발광 소자이다. 전계발광표시장치는 전자 및 정공 등의 캐리어를 이용하여 형광물질을 여기시킴으로써 비디오 영상을 표시하게 된다. 상기 전계발광표시장치는 사용하는 재료에 따라 무기 전계발광표시장치와 유기 전계발광표시장치로 크게 나뉘어진다. 상기 유기 전계발광표시장치는 100 ~ 200V의 높은 전압을 필요로 하는 무기 전계발광표시장치에 비해 5 ~ 20V 정도의 낮은 전압으로 구동됨으로써 직류 저전압 구동이 가능하다. 또한, 유기 전계발광표시장치는 넓은 시야각, 고속 응답성, 고 콘트라스트비(Contrast ratio) 등의 뛰어난 특징을 갖고 있으므로, 그래픽 디스플레이의 픽셀(pixel), 텔레비전 영상 디스플레이나 표면 광원(Surface Light Source)의 픽셀로서 사용될 수 있으며, 얇고 가벼우며 색감이 좋기 때문에 차세대 평면 디스플레이로서 적합하다.
- <4> 한편, 이러한 유기 전계발광표시장치의 구동방식으로는 별도의 박막트랜지스터를 구비하지 않는 패시브 매트릭스 방식(Passive matrix type)이 주로 이용되고 있다. 그러나, 상기 패시브 매트릭스 방식은 해상도나 소비전력, 수명 등에 많은 제한적인 요소를 가지고 있기 때문에, 고해상도나 대화면을 요구하는 차세대 디스플레이 제조를 위한 액티브 매트릭스형 전계발광표시장치가 연구/개발되고 있다.
- <5> 도 1은 종래의 액티브 매트릭스형 유기 전계발광표시장치의 기본 화소구조를 나타낸 도면이다.
- <6> 도 1에 도시된 바와 같이, 종래의 액티브 매트릭스형 유기 전계발광표시장치의 기본 화소 구조는 일방향으로 배열된 게이트라인(GL)과, 상기 게이트라인(GL)과 수직한 방향으로 배열된 데이터라인(DL)과, 상기 게이트라인(GL)과 상기 데이터라인(DL)에 의해서 정의되는 각 화소에 형성되는 유기발광다이오드(OLED)와, 상기 유기발광다이오드(OLED)의 애노드에 전원 전압(Vdd)을 공급하기 위한 전원공급라인(도시하지 않음)과, 상기 게이트라인(GL)에 게이트 단자가 연결되고 상기 데이터라인(DL)에 드레인 단자가 연결된 제 1 박막트랜지스터(TFT-1)와, 상기 제 1 박막트랜지스터(TFT-1)의 소스 단자에 게이트 단자가 연결되고 상기 유기발광다이오드(OLED)의 캐소드에 드레인 단자가 연결되며 접지단자에 소스 단자가 연결된 제 2 박막트랜지스터(TFT-2)와, 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 소스 단자 사이에 연결된 스토리지 캐패시터(Cst)를 구비하여 구성된다.
- <7> 한편, 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에는 일정극성(정극성)의 데이터 전압이 인가되며, 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자는 접지되어 있기 때문에 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 소스 단자 사이의 전압(Vgs)은 정극성을 갖게 된다. 이로 인해, 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)이 계속적으로 한쪽 극성(정극성)으로 상승하는 문제점이 발생하게 된다. 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)의 상승은 상기 유기발광다이오드(OLED)에 공급되는 전류를 감소시키는 원인이 되며,

이는 결국 상기 유기발광다이오드(OLED)의 휘도를 떨어뜨리게 되어 화상의 품질을 저하시키는 원인이 된다.

발명의 내용

해결 하고자하는 과제

- <8> 본 발명은 구동 스위치 소자의 문턱전압의 변화를 방지할 수 있는 화소회로와 이를 구비한 표시패널 및 표시장치를 제공함에 그 목적이 있다.
- <9> 또한, 본 발명은 제품의 신뢰성을 향상시킬 수 있는 화소회로 및 이를 구비한 표시패널 및 표시장치를 제공함에 그 목적이 있다.
- <10> 또한, 본 발명은 화질을 향상시킬 수 있는 화소회로와 이를 구비한 표시패널 및 표시장치를 제공함에 그 목적이 있다.

과제 해결수단

- <11> 상기 목적을 달성하기 위한 본 발명에 따른 화소회로는, 제 1 노드와 제1 전위 전압용 전압라인 사이에 접속된 유기 발광 다이오드; 제 1 게이트라인의 활성화에 따라 데이터라인으로부터의 데이터 신호 및 블랙 데이터 신호 중 어느 하나의 제2 노드로의 출력을 제어하는 제 1 스위치 소자; 상기 데이터라인에 데이터 신호가 인가되는 동안에 제2 전위 전압을 공급하고 상기 데이터라인에 블랙 데이터 신호가 인가되는 동안에 상기 제1 전위 전압을 공급하는 스윙 전압 공급라인; 제 2 노드 상의 전압에 응답하여 제 1 노드와 상기 스윙 전압 공급라인 사이에 흐르는 전류량을 제어하는 제 2 스위치 소자; 외부로부터의 정전류를 전달하는 전류공급라인; 및 제 2 게이트라인의 활성화에 따라 상기 전류공급라인과 상기 제2 스위치 소자와의 전류 통로를 선택적으로 형성하여 상기 제 2 스위치 소자의 문턱전압을 초기설정값으로 회복시키는 스위치 회로를 구비한다.
- <12> 상기 목적을 달성하기 위한 본 발명에 따른 표시패널은, 제 1 스캔신호에 응답하는 다수의 제 1 군의 게이트라인; 상기 다수의 제 1 군의 게이트라인과 평행하게 배열되며 제 2 스캔신호의 응답하는 다수의 제 2 군의 게이트라인; 상기 다수의 제 1 및 제 2 군의 게이트라인과 교차하는 다수의 데이터라인; 상기 다수의 제 1 및 제 2 군의 게이트 라인과 상기 다수의 데이터 라인들에 의하여 구분된 화소영역들 각각에 형성된 화소회로를 구비하고, 상기 화소회로는, 제 1 노드와 제1 전위 전압용 전압라인 사이에 접속된 유기발광 다이오드, 제 1 게이트라인의 활성화에 따라 데이터라인으로부터의 데이터 신호 및 블랙 데이터 신호 중 어느 하나의 제2 노드로의 출력을 제어하는 제 1 스위치 소자, 상기 데이터라인에 데이터 신호가 인가되는 동안에 제2 전위 전압을 공급하고 상기 데이터라인에 블랙 데이터 신호가 인가되는 동안에 상기 제1 전위 전압을 공급하는 스윙전압 공급라인, 제 2 노드 상의 제어 전압에 응답하여 제 1 노드와 상기 스윙전압 공급라인 사이에 흐르는 전류량을 제어하는 제 2 스위치 소자, 정전류를 전달하는 전류공급라인, 및 제 2 게이트라인의 활성화에 따라 상기 전류공급라인과 상기 제2 스위치 소자와의 전류 통로를 선택적으로 형성하여 상기 제 2 스위치 소자의 문턱전압을 초기 설정값으로 회복시키는 스위치 회로를 구비한다.
- <13> 상기 목적을 달성하기 위한 본 발명에 따른 표시장치는, 제 1 스캔신호에 응답하는 다수의 제 1 군의 게이트라인과, 상기 다수의 제 1 군의 게이트라인과 평행하게 배열되며 제 2 스캔신호의 응답하는 다수의 제 2 군의 게이트라인과, 상기 다수의 제 1 및 제 2 군의 게이트라인과 교차하는 다수의 데이터라인과, 상기 다수의 제 1 및 제 2 군의 게이트 라인과 상기 다수의 데이터 라인들에 의하여 구분된 화소영역들 각각에 형성된 화소회로를 포함하고, 상기 화소회로는 제 1 노드와 제1 전위 전압용 전압라인 사이에 접속된 유기발광 다이오드와, 제 1 게이트라인의 활성화에 따라 데이터라인으로부터의 데이터 신호 및 블랙 데이터 신호 중 어느 하나의 제2 노드로의 출력을 제어하는 제 1 스위치 소자와, 상기 데이터라인에 데이터 신호가 인가되는 동안에 제2 전위 전압을 공급하고 상기 데이터라인에 블랙 데이터 신호가 인가되는 동안에 상기 제1 전위 전압을 공급하는 스윙전압 공급라인과, 제 2 노드 상의 제어 전압에 응답하여 제 1 노드와 상기 스윙전압 공급라인 사이에 흐르는 전류량을 제어하는 제 2 스위치 소자와, 제 2 게이트라인의 활성화에 따라 상기 전류공급라인과 상기 제2 스위치 소자와의 전류 통로를 선택적으로 형성하여 상기 제 2 스위치 소자의 문턱전압을 초기설정값으로 회복시키는 스위치 회로를 포함하는 표시패널; 상기 다수의 제 1 군의 게이트라인에 제 1 스캔신호를 공급하는 제 1 스캔 드라이버; 상기 다수의 제 2 군의 게이트라인 중 하나의 제 2 군의 게이트라인에 한 프레임에 한번씩 제 2 스캔신호를 공급하는 제 2 스캔 드라이버; 상기 다수의 데이터라인에 데이터 신호 및 블랙 데이터 신호 중 어느 하나의 데이터 신호를 선택적으로 공급하는 데이터 드라이버; 및 상기 표시패널에 제1 및 제2 전위 전압을 일정한 주기마다 번갈아가며 공급하는 스윙전압 생성부를 구비한다.

효 과

- <14> 상기한 구성에 따른 본 발명에 따른 표시장치는 네가티브(Negative) 바이어스 전압을 인가한 후 정전류를 이용하여 포지티브(Positive) 바이어스 전압을 인가해주어 유기발광다이오드(OLED)를 구동하는 구동 박막트랜지스터의 문턱전압(V_{th})의 변동을 방지함으로써 제품의 신뢰성을 향상시킬 수 있다. 이로인해, 본 발명의 제 3 실시예에 따른 표시장치는 원하는 화상을 표시하여 화질을 향상시킬 수 있다.
- <15> 상기 목적들 외에 본 발명의 다른 목적들, 다른 특징들 및 다른 이점들은 첨부한 도면과 결부된 실시예의 상세한 설명을 통하여 명백하게 드러나게 될 것이다.

발명의 실시를 위한 구체적인 내용

- <16> 이하, 본 발명의 실시예가 첨부된 도면들과 결부되어 상세하게 설명될 것이다.
- <17> 도 2는 본 발명의 제 1 실시예에 따른 표시장치를 나타낸 도면이다.
- <18> 도 2에 도시된 바와 같이, 본 발명의 제 1 실시예에 따른 표시장치는 영상을 표시하는 표시패널(102)과, 상기 표시패널(102)을 구동하는 스캔 드라이버(104) 및 데이터 드라이버(106)와, 상기 스캔 드라이버(104) 및 데이터 드라이버(106)를 제어하는 타이밍 컨트롤러(108)와, 상기 타이밍 컨트롤러(108)에 의해 제어되며 일정한 주기마다 상기 표시패널(102)로 저전위와 고전위의 스윙전압(V_{ss})을 번갈아가며 공급하는 스윙전압(V_{ss}) 생성부(110)를 포함한다.
- <19> 상기 표시패널(102)은 다수의 게이트라인($GL1 \sim GL_n$)과 상기 다수의 게이트라인($GL1 \sim GL_n$)과, 교차하는 다수의 데이터라인($DL1 \sim DL_m$)과, 도시하지 않은 전원전압(V_{dd}) 공급라인과 및 상기 스윙전압(V_{ss}) 생성부(110)로부터의 스윙전압(V_{ss})이 공급되는 스윙전압(V_{ss}) 공급라인(도시하지 않음)을 포함한다. 또한, 상기 표시패널(102)의 단위 화소에는 유기발광다이오드(OLED)와 제 1 및 제 2 박막트랜지스터(TFT-1, TFT-2)를 포함한다.
- <20> 상기 유기발광다이오드(OLED)는 상기 다수의 게이트라인($GL1 \sim GL_n$)과 다수의 데이터라인($DL1 \sim DL_m$)에 의해 정의된 단위 화소 각각에 형성된다.
- <21> 상기 제 1 박막트랜지스터(TFT-1)는 대응하는 게이트라인(GL)에 접속된 게이트 단자와, 대응하는 데이터라인(DL)에 접속된 드레인 단자 및 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 접속된 소스 단자로 구성된다. 상기 제 2 박막트랜지스터(TFT-2)는 상기 제 1 박막트랜지스터(TFT-1)의 소스 단자와 접속된 게이트 단자와, 상기 유기발광다이오드(OLED)의 캐소드에 접속된 드레인 단자 및 스윙전압(V_{ss})이 공급된 소스 단자로 구성된다. 상기 제 1 박막트랜지스터(TFT-1)의 소스 단자와 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자 사이에는 제 1 노드($Nd1$)가 위치하게 되는데, 상기 제 1 노드($Nd1$)와 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에 상기 스토리지 캐패시터(C_{st})가 형성된다.
- <22> 상기 제 1 박막트랜지스터(TFT-1)는 상기 게이트라인(GL)으로부터의 스캔신호(scan)에 응답하여 턴-온(turn-on)됨으로써 소스 단자와 드레인 단자 사이에 전류패스를 형성시킴과 아울러, 상기 게이트라인(GL) 상의 전압이 문턱전압(V_{th}) 이하일때, 턴-오프(turn-off)를 유지하게 된다. 상기 제 1 박막트랜지스터(TFT-1)의 턴-온(turn-on) 타임 기간에 상기 데이터라인(DL)으로부터의 데이터 전압은 상기 제 1 박막트랜지스터(TFT-1)의 드레인 단자를 통해 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 인가된다.
- <23> 상기 제 2 박막트랜지스터(TFT-2)는 게이트 단자에 인가된 데이터 전압에 따라 턴-온(turn-on)되어 소스 단자와 드레인 단자 사이에 흐르는 전류의 양을 조절하여 상기 데이터 전압에 대응하는 밝기로 상기 유기발광다이오드(OLED)를 발광시킨다.
- <24> 상기 스토리지 캐패시터(C_{st})는 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 인가되는 데이터 전압을 한 프레임 동안 일정하게 유지함과 아울러 상기 유기발광다이오드(OLED)에 인가되는 전류를 한 프레임 동안 일정하게 유지시킨다.
- <25> 상기 스캔 드라이버(104)는 상기 타이밍 컨트롤러(108)로부터 공급된 제 1 타이밍 신호에 따라 스캔신호를 순차적으로 상기 다수의 게이트라인($GL1 \sim GL_n$)에 공급하여 상기 다수의 게이트라인($GL1 \sim GL_n$)이 구동되도록 한다.
- <26> 상기 데이터 드라이버(106)는 상기 타이밍 컨트롤러(108)로부터 공급된 제 2 타이밍 신호에 따라 외부의 시스템으로부터 입력된 데이터를 상기 다수의 데이터라인($DL1 \sim DL_m$)으로 공급하여 상기 표시패널(102) 상에 상기 입력된 데이터에 대응된 화상이 표시되도록 한다.

- <27> 상기 타이밍 컨트롤러(108)는 외부의 시스템으로부터 공급된 동기신호와, 데이터 클럭신호(DCLK) 및 데이터 이네이블(DE) 신호를 이용해서 상기 스캔 드라이버(104) 및 데이터 드라이버(106)의 타이밍을 제어하는 제 1 및 제 2 타이밍 신호를 생성한다. 또한, 상기 타이밍 컨트롤러(108)는 상기 스윙전압(Vss) 생성부(110)의 타이밍을 제어한다.
- <28> 상기 스윙전압(Vss) 생성부(110)는 상기 타이밍 컨트롤러(108)로부터의 제 3 타이밍 신호에 따라 1 프레임의 절반 프레임 동안에는 저전위 스윙전압(Vss-Low)(예를 들면, 0V)을 상기 표시패널(102)로 출력하고 나머지 절반 프레임 동안에는 고전위 스윙전압(Vss-High)(예를 들면, 15V)을 상기 표시패널(102)로 출력한다. 상기 스윙전압(Vss) 생성부(110)에서 생성된 스윙전압(Vss)은 일정한 주기마다 저전위 스윙전압(Vss-Low)에서 고전위 스윙전압(Vss-High)으로 바뀌는 교류전압과 같은 형태를 갖는다.
- <29> 도 3은 도 2의 본 발명의 제 1 실시예에 따른 표시장치의 구동전압을 나타낸 파형도이다.
- <30> 도 2 및 도 3에 도시된 바와 같이, 상기 스캔 드라이버(104)는 제 1 프레임의 제 1 수평구간(1H) 동안 스캔신호(scan)를 생성하여 대응되는 게이트라인(GL)에 상기 스캔신호(scan)를 공급한다. 상기 스캔신호(scan)가 게이트라인(GL)에 공급되면 상기 게이트라인(GL)과 접속된 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 된다.
- <31> 이와 동시에 상기 데이터 드라이버(106)는 표시패널(102)에 형성된 데이터라인(DL1 ~ DLm)으로 데이터 전압(Vdata)을 공급한다. 상기 데이터 전압(Vdata)은 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 됨에 따라 상기 제 1 박막트랜지스터(TFT-1)를 통해 제 2 박막트랜지스터(TFT-2)의 게이트 단자로 공급되어 상기 제 2 박막트랜지스터(TFT-2)를 턴-온(turn-on) 시킨다. 상기 제 2 박막트랜지스터(TFT-2)가 턴-온(turn-on) 됨에 따라 소스 단자와 드레인 단자 사이에 흐르는 전류의 양을 조절하여 상기 데이터 전압에 대응하는 밝기로 상기 유기 발광다이오드(OLED)를 발광시킨다.
- <32> 상기 스캔 드라이버(104)에서 생성된 스캔신호(scan)가 대응되는 게이트라인(GL)에 공급되는 동안에 상기 스윙전압(Vss) 생성부(110)는 상기 스캔신호(scan)에 동기되어 저전위 스윙전압(Vss-Low)(예를 들면, 0V)을 상기 제 1 프레임의 절반 프레임(1/2 프레임) 동안 상기 표시패널(102) 내의 단위 화소 내로 각각 공급한다.
- <33> 상기 유기발광다이오드(OLED)가 구동되어 발광하는 구간을 Emission 구간이라고 하며 상기 Emission 구간동안에 상기 표시패널(102) 상에는 상기 데이터 전압(Vdata)에 대응되는 화상이 표시된다.
- <34> 상기 제 1 프레임의 절반 프레임(1/2 프레임) 이후에 나머지 절반 프레임(1/2 프레임) 동안 상기 스윙 전압(Vss) 생성부(110)는 고전위 스윙전압(Vss-High)(예를 들면, 15V)을 생성하여 상기 고전위 스윙전압(Vss-High)을 상기 표시패널(102) 내의 단위 화소 내로 공급한다. 상기 표시패널(102) 내의 단위 화소 내로 상기 고전위 스윙전압(Vss-High)이 공급됨에 따라 상기 단위 화소 내의 제 1 노드(도 2의 Nd1)와 상기 고전위 스윙전압(Vss-High)이 공급되는 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에는 네가티브(Negative) 바이어스 전압이 인가된다. 이때, 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 인가된 고전위 스윙전압(Vss-High)이 화소내의 전원전압 공급라인으로 공급되는 전원전압(Vdd) 만큼 높기 때문에 상기 유기발광다이오드(OLED)는 자동으로 턴-오프(turn-off) 된다.
- <35> 상기 네가티브(Negative) 바이어스 전압이 상기 제 1 노드(Nd1)와 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에 걸리게 됨으로써 상기 Emission 구간 동안에 상기 제 2 박막트랜지스터(TFT-2)의 변동된 문턱전압(Vth)이 보상된다.
- <36> 구체적으로, 상기 Emission 구간 동안에 상기 데이터 전압(Vdata)에 의해 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)이 증가하게 되는데, 상기 Emission 구간 후에 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 고전위 스윙전압(Vss-High)을 인가한다. 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 고전위 스윙전압(Vss-High)이 인가되면, 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 소스 단자 사이에는 네가티브(Negative) 바이어스 전압이 걸리게 되어 상기 증가된 문턱전압(Vth)을 감소시킬 수 있다. 이로인해, 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)을 보상할 수 있다.
- <37> 상기 Emission 구간동안 상기 제 1 노드(Nd1)에는 데이터 전압(Vdata)이 인가되고, 상기 고전위 스윙전압(Vss-High)이 인가되는 구간동안에 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 소스 단자 사이에는 상기 고전위 스윙전압(Vss-High)에서 상기 데이터 전압(Vdata)의 차이값에 해당되는 네가티브(Negative) 바이어스 전압이 걸리게 된다. 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 소스 단자 사이에 걸리는 네가티브(Negative) 바이어스 전압의 레벨에 클수록 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)의 신속하게 감소

될 수 있다.

- <38> 결국, 상기 네가티브(Negative) 바이어스 전압의 레벨에 따라 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})이 초기 상태에 근접한 상태로 보상되지 않는 문제점이 있다.
- <39> 도 4는 본 발명의 제 2 실시예에 따른 표시장치를 나타낸 도면이다.
- <40> 도 4에 도시된 본 발명의 제 2 실시예에 따른 표시장치에 대한 상세한 설명 중 본 발명의 제 1 실시예에 따른 표시장치와 동일한 부분에 대한 설명은 도 2를 통해서 상술한 바, 그 중복되는 상세한 설명은 간략히 하도록 한다.
- <41> 도 4에 도시된 바와같이, 본 발명의 제 2 실시예에 따른 표시장치는 영상을 표시하는 표시패널(102)과, 상기 표시패널(102)을 구동하는 스캔 드라이버(204) 및 데이터 드라이버(106)와, 상기 스캔 드라이버(204) 및 데이터 드라이버(106)를 제어하는 타이밍 컨트롤러(108)와, 상기 타이밍 컨트롤러(108)에 의해 제어되며 상기 표시패널(102)로 일정한 주기에 따라 저전위와 고전위의 전압을 번갈아가며 공급하는 스윙전압(V_{ss}) 생성부(110)와, 블랙 데이터 전압을 생성하는 블랙 데이터 전압 생성부(212) 및 상기 블랙 데이터 전압 생성부(212)에서 생성된 블랙 데이터 전압과 상기 데이터 드라이버(106)로부터 공급된 데이터 전압(V_{data}) 중 어느 하나의 전압을 선택하여 상기 표시패널(102)로 공급하는 데이터 전압 선택부(214)를 포함한다.
- <42> 상기 스캔 드라이버(204)는 상기 타이밍 컨트롤러(108)로부터 공급된 제 1 타이밍 신호에 따라 스캔신호를 순차적으로 상기 다수의 게이트라인($GL1 \sim GLn$)에 공급하여 상기 다수의 게이트라인($GL1 \sim GLn$)이 구동되도록 한다. 이때, 상기 스캔 드라이버(204)는 1 프레임동안 두번의 스캔신호(scan)를 생성하여 상기 다수의 게이트라인($GL1 \sim GLn$)으로 공급한다. 상기 스캔 드라이버(204)는 1 프레임 중 절반 프레임($1/2$ 프레임)이 시작되는 1 수평구간(1H) 동안 스캔신호(scan)를 생성하여 상기 다수의 게이트라인($GL1 \sim GLn$)을 공급하고, 상기 1 프레임의 나머지 절반 프레임($1/2$ 프레임)이 시작되는 1 수평구간(1H) 동안 또 한번의 스캔신호(scan)를 생성하여 상기 다수의 게이트라인($GL1 \sim GLn$)으로 공급한다.
- <43> 상기 블랙 데이터 전압 생성부(212)는 블랙 데이터 전압(예를 들면, 0V)를 생성하여 상기 데이터 선택부(214)로 공급한다. 상기 블랙 데이터 생성부(212)는 상기 데이터 드라이버(106) 내부에 포함될 수도 있다.
- <44> 상기 데이터 전압 선택부(214)는 상기 타이밍 컨트롤러(108)로부터 공급된 타이밍 신호에 따라 상기 데이터 드라이버(106)로부터의 데이터 전압(V_{data})과 상기 블랙 데이터 전압 생성부(212)로부터의 블랙 데이터 전압(0V) 중 어느 하나의 데이터 전압을 선택하여 상기 선택된 데이터 전압을 상기 표시패널(102)의 다수의 데이터라인($DL1 \sim DLm$)으로 공급한다. 상기 데이터 전압 선택부(214)에는 상기 다수의 데이터라인($DL1 \sim DLm$)과 각각 접속된 다수의 스위치 소자($SW1 \sim SWm$)가 구비되어 있다. 상기 데이터 전압 선택부(214)는 1 프레임의 절반 프레임($1/2$ 프레임) 동안 상기 데이터 드라이버(106)로부터의 데이터 전압(V_{data})을 선택해서 상기 표시패널(102)의 다수의 데이터라인($DL1 \sim DLm$)으로 상기 데이터 전압(V_{data})을 공급한다. 또한, 상기 데이터 전압 선택부(214)는 나머지 절반 프레임($1/2$ 프레임) 동안 상기 블랙 데이터 전압 생성부(212)로부터의 블랙 데이터 전압(0V)을 선택해서 상기 다수의 데이터라인($DL1 \sim DLm$)으로 상기 블랙 데이터 전압(0V)을 공급한다.
- <45> 도 5는 도 4의 본 발명의 제 2 실시예에 따른 표시장치의 구동전압을 나타낸 파형도이다.
- <46> 도 4 및 도 5에 도시된 바와 같이, 상기 스캔 드라이버(204)는 제 1 프레임의 제 1 및 제 2 절반 프레임 중 제 1 절반 프레임($1/2$ 프레임)의 제 1 수평구간(1H) 동안 첫번째 스캔신호(scan)를 생성하여 대응되는 게이트라인(GL)에 상기 첫번째 스캔신호(scan)를 공급한다. 상기 첫번째 스캔신호(scan)가 게이트라인(GL)에 공급되면 상기 게이트라인(GL)과 접속된 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 된다.
- <47> 이와 동시에 상기 데이터 전압 선택부(214)는 상기 데이터 드라이버(106)로부터의 데이터 전압(V_{data})을 선택하여 다수의 데이터라인($DL1 \sim DLm$)으로 상기 데이터 전압(V_{data})을 공급한다. 상기 데이터 전압(V_{data})은 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 됨에 따라 상기 제 1 박막트랜지스터(TFT-1)를 통해 제 2 박막트랜지스터(TFT-2)의 게이트 단자로 공급되어 상기 제 2 박막트랜지스터(TFT-2)를 턴-온(turn-on) 시킨다. 상기 제 2 박막트랜지스터(TFT-2)가 턴-온(turn-on) 됨에 따라 소스 단자와 드레인 단자 사이에 흐르는 전류의 양을 조절하여 상기 데이터 전압에 대응하는 밝기로 상기 유기발광다이오드(OLED)를 발광시킨다.
- <48> 상기 첫번째 스캔신호(scan)가 대응되는 게이트라인(GL)에 공급되는 동안에 상기 스윙전압(V_{ss}) 생성부(110)는 상기 스캔신호(scan)에 동기되어 저전위 스윙전압(V_{ss-Low})(예를 들면, 0V)을 상기 제 1 절반 프레임($1/2$ 프레임) 동안 상기 표시패널(102) 내의 단위 화소 내로 각각 공급한다.

- <49> 이때, 상기 유기발광다이오드(OLED)가 구동되어 발광하는 구간을 Emission 구간이라고 하며 상기 Emission 구간 동안에 상기 표시패널(102) 상에는 상기 데이터 전압(Vdata)에 대응되는 화상이 표시된다.
- <50> 상기 제 1 프레임의 제 1 절반 프레임(1/2 프레임) 이후에 나머지 절반 프레임인 제 2 절반 프레임(1/2 프레임)이 시작되는 1 수평구간(1H) 동안 상기 스캔 드라이버(204)는 두번째 스캔신호(scan)를 상기 게이트라인(GL)으로 공급한다. 상기 두번째 스캔신호(scan)가 상기 게이트라인(GL)으로 공급됨으로써 상기 첫번째 스캔신호(scan)가 게이트라인(GL)에 공급되어 상기 게이트라인(GL)과 접속된 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 된다.
- <51> 이와 동시에 상기 데이터 전압 선택부(214)는 상기 블랙 데이터 전압 생성부(212)로부터의 블랙 데이터 전압(0V)을 선택하여 다수의 데이터라인(DL1 ~ DLm)으로 상기 블랙 데이터 전압(0V)을 공급한다. 상기 블랙 데이터 전압(0V)은 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 됨에 따라 상기 제 1 박막트랜지스터(TFT-1)를 통해 제 1 노드(도 4의 Nd1)에 인가된다.
- <52> 상기 다수의 데이터라인(DL1 ~ DLm)에 블랙 데이터 전압(0V)이 인가되는 동안에 상기 스윙 전압(Vss) 생성부(110)는 고전위 스윙전압(Vss-High)(예를 들면, 15V)을 생성하여 상기 고전위 스윙전압(Vss-High)을 상기 표시패널(102) 내의 단위 화소 내로 공급한다. 상기 표시패널(102) 내의 단위 화소 내로 상기 고전위 스윙전압(Vss-High)이 공급됨에 따라 상기 단위 화소 내의 상기 제 1 노드(Nd1)와 상기 고전위 스윙전압(Vss-High)이 공급되는 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에는 네가티브(Negative) 바이어스 전압이 인가된다.
- <53> 이때, 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 인가된 고전위 스윙전압(Vss-High)이 화소내의 전원전압 공급라인으로 공급되는 전원전압(Vdd) 만큼 높기 때문에 상기 유기발광다이오드(OLED)는 자동으로 턴-오프(turn-off) 된다.
- <54> 상기 네가티브(Negative) 바이어스 전압이 상기 제 1 노드(Nd)와 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에 걸리게 되어 상기 Emission 구간 동안에 상기 제 2 박막트랜지스터(TFT-2)의 변동된 문턱전압(Vth)이 보상된다. 다시 말하면, 상기 네가티브(Negative) 바이어스 전압은 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 소스 단자 사이에 걸리게 된다.
- <55> 구체적으로, 상기 Emission 구간 동안에 상기 데이터 전압(Vdata)에 의해 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)이 증가하게 되는데, 상기 Emission 구간 후에 상기 제 1 노드(Nd1)에 강제적으로 블랙 데이터 전압(0V)을 인가하고 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 고전위 스윙전압(Vss-High)을 인가한다. 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 고전위 스윙전압(Vss-High)이 인가되면 상기 제 1 노드(Nd1)와 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에는 네가티브(Negative) 바이어스 전압이 걸리게 되어 상기 증가된 문턱전압(Vth)을 감소시킬 수 있다. 이로인해, 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)을 보상할 수 있다.
- <56> 상기 Emission 구간 동안 상기 제 1 노드(Nd1)에는 데이터 전압(Vdata)이 인가되어 있고, 상기 고전위 스윙전압(Vss-High)이 인가되는 구간 동안에 상기 제 1 노드(Nd1)에는 블랙 데이터 전압(0V)이 강제적으로 인가되기 때문에 상기 제 1 노드(Nd1)와 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에는 걸리게 되는 네가티브(Negative) 바이어스 전압은 본 발명의 제1 실시예에 따른 표시장치에 비해 증가하게 된다.
- <57> 결국, 상기 Emission 구간 동안 증가된 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)이 상기 블랙 데이터 전압(0V)과 상기 고전위 스윙전압(Vss-High)이 인가되는 구간 동안에 네가티브(Negative) 바이어스 전압에 의해 신속하게 감소되어 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)을 보상할 수 있다. 위의 실시예에 따르면, 상기 블랙 데이터 전압(0V)을 강제적으로 인가하게 되어 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)이 원래의 문턱전압(Vth) 보다 더 감소되는 문제점이 발생할 수 있다.
- <58> 도 6은 본 발명의 제 3 실시예에 따른 표시장치를 나타낸 도면이다.
- <59> 도 6에 도시된 본 발명의 제 3 실시예에 따른 표시장치에 대한 상세한 설명 중 본 발명의 제 1 및 제 2 실시예에 따른 표시장치와 동일한 부분에 대한 설명은 도 2 및 도 4를 통해서 상술한 바, 그 중복되는 상세한 설명은 간략히 하도록 한다.
- <60> 도 6에 도시된 바와 같이, 본 발명의 제 3 실시예에 따른 표시장치는 영상을 표시하는 표시패널(302)과, 상기 표시패널(302)을 구동하는 제 1 및 제 2 스캔 드라이버(304a, 304b)와 데이터 드라이버(106)와, 상기 제 1 및 제 2 스캔 드라이버(304a, 304b)와 데이터 드라이버(106)를 제어하는 타이밍 컨트롤러(108)와, 상기 타이밍 컨

트롤러(108)에 의해 제어되며 일정한 주기마다 상기 표시패널(302)로 저전위와 고전위의 스윙전압(V_{ss})을 번갈아가며 공급하는 스윙전압(V_{ss}) 생성부(110)와, 블랙 데이터 전압을 생성하는 블랙 데이터 전압 생성부(212) 및 상기 블랙 데이터 전압 생성부(212)에서 생성된 블랙 데이터 전압과 상기 데이터 드라이버(106)로부터 공급된 데이터 전압(V_{data}) 중 어느 하나의 전압을 선택하여 상기 표시패널(102)로 공급하는 데이터 전압 선택부(214)를 포함한다.

- <61> 상기 표시패널(302)은 상기 제 1 스캔 드라이버(304a)와 접속되어 상기 제 1 스캔 드라이버(304a)로부터의 제 1 스캔신호(scan1)에 의해 구동되는 다수의 제 1 군의 게이트라인($GL1(1) \sim GL1(n)$)과, 상기 제 2 스캔 드라이버(304b)로부터의 제 2 스캔신호(scan2)에 의해 구동되는 다수의 제 2 군의 게이트라인($GL2(1) \sim GL2(n)$)과, 상기 제 1 및 제 2 군의 게이트라인($GL1(1) \sim GL1(n)$, $GL2(1) \sim GL2(n)$)과 교차하는 다수의 데이터라인($DL1 \sim DLm$)과, 도시하지 않은 전원전압(V_{dd}) 공급라인과 및 상기 스윙전압(V_{ss}) 생성부(110)로부터의 스윙전압(V_{ss})이 공급되는 스윙전압(V_{ss}) 공급라인(도시하지 않음)을 포함한다. 상기 표시패널(102)의 단위 화소에는 도 7에 도시된 바와 같이, 유기발광다이오드(OLED)와 제 1 내지 제 4 박막트랜지스터(TFT-1 ~ TFT-4)를 포함한다.
- <62> 또한, 상기 표시패널(302)에는 상기 다수의 데이터라인($DL1 \sim DLm$)과 대응되는 다수의 전류공급라인(CL) 및 상기 전류공급라인(CL)에 전류를 공급해서 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})을 원하는 문턱전압(V_{th})이 될때까지 회복시키기 위한 문턱전압 회복부(316)를 더 포함한다. 상기 문턱전압 회복부(316)는 다수의 데이터라인($DL1 \sim DLm$)과 대응되는 갯수만큼 상기 표시패널(302) 상에 구비된다.
- <63> 상기 제 1 박막트랜지스터(TFT-1)는 대응하는 제 1 군의 게이트라인($GL1(k)$)에 접속된 게이트 단자와, 대응하는 데이터라인(DL)에 접속된 드레인 단자 및 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 접속된 소스 단자로 구성된다.
- <64> 상기 제 2 박막트랜지스터(TFT-2)는 상기 제 1 박막트랜지스터(TFT-1)의 소스 단자와 접속된 게이트 단자와, 상기 유기발광다이오드(OLED)의 캐소드에 접속된 드레인 단자 및 스윙전압(V_{ss})이 공급된 소스 단자로 구성된다.
- <65> 상기 제 3 박막트랜지스터(TFT-3)는 대응하는 제 2 군의 게이트라인($GL2(k)$)에 접속된 게이트 단자와, 대응하는 전류공급라인(CL)에 접속된 드레인 단자 및 상기 유기발광다이오드(OLED)의 캐소드에 접속된 소스 단자로 구성된다.
- <66> 상기 제 4 박막트랜지스터(TFT-4)는 대응하는 제 2 군의 게이트라인($GL2(k)$)에 접속된 게이트 단자와, 대응하는 전류공급라인(CL)에 접속된 소스 단자 및 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 접속된 드레인 단자로 구성된다.
- <67> 상기 제 1 박막트랜지스터(TFT-1)의 소스 단자와 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자 및 상기 제 4 박막트랜지스터(TFT-4)의 드레인 단자는 제 1 노드($Nd1$)에 접속되는데, 상기 제 1 노드($Nd1$)와 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에 상기 스토리지 캐패시터(C_{st})가 형성된다.
- <68> 상기 문턱전압(V_{th}) 회복부(316)는 상기 표시패널(302)의 비표시영역 상에 구비되고 전류를 공급하는 전류원(318)과, 상기 전류원(318)과 상기 전류공급라인(CL) 사이에 구비된 스위치 소자(SW) 및 상기 전류공급라인(CL)으로부터 공급된 전압과 기준전압(V_{ref})을 비교하여 상기 스위치 소자(SW)의 턴-온/오프(turn-on/off)를 제어하는 비교부(320)를 포함한다.
- <69> 상기 제 1 박막트랜지스터(TFT-1)는 상기 제 1 군의 게이트라인($GL1(k)$)으로부터의 제 1 스캔신호(scan1)에 응답하여 턴-온(turn-on) 됨으로써 소스 단자와 드레인 단자 사이에 전류 패스를 형성시킴과 아울러, 상기 제 1 군의 게이트라인($GL1(k)$) 상의 전압이 문턱전압(V_{th}) 이하일때, 턴-오프(turn-off) 된다. 상기 제 1 박막트랜지스터(TFT-1)의 턴-온(turn-on) 타임 기간에 상기 데이터라인(DL)으로부터의 데이터 전압은 상기 제 1 박막트랜지스터(TFT-1)의 드레인 단자를 통해 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 인가된다.
- <70> 상기 제 2 박막트랜지스터(TFT-2)는 게이트 단자에 인가된 데이터 전압에 따라 턴-온(turn-on) 되어 소스 단자와 드레인 단자 사이에 흐르는 전류의 양을 조절하여 상기 데이터 전압에 대응하는 밝기로 상기 유기발광다이오드(OLED)를 발광시킨다.
- <71> 상기 제 3 및 제 4 박막트랜지스터(TFT-3, TFT-4)는 상기 제 2 군의 게이트라인($GL2(k)$)으로부터의 제 2 스캔신호(scan2)에 응답하여 턴-온(turn-on) 된다. 상기 제 3 및 제 4 박막트랜지스터(TFT-3, TFT-4)가 턴-온(turn-on) 될때에는 상기 제 1 박막트랜지스터(TFT-1)는 턴-오프(turn-off) 된다.
- <72> 상기 스토리지 캐패시터(C_{st})는 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 인가되는 데이터 전압을 한

프레임 동안 일정하게 유지함과 아울러 상기 유기발광다이오드(OLED)에 인가되는 전류를 한 프레임 동안 일정하게 유지시킨다.

- <73> 상기 표시패널(302) 내의 단위 화소에 대한 구체적인 동작 설명은 도 8을 참조하여 설명하기로 한다.
- <74> 상기 제 1 스캔 드라이버(304a)는 상기 타이밍 컨트롤러(108)로부터 공급된 타이밍 신호에 따라 제 1 스캔신호(scan1)를 순차적으로 상기 다수의 제 1 군의 게이트라인(GL1(1) ~ GL1(n))에 공급하여 상기 다수의 제 1 군의 게이트라인(GL1(1) ~ GL1(n))이 구동되도록 한다. 이때, 상기 제 1 스캔 드라이버(304a)는 1 프레임동안 두번의 제 1 스캔신호(scan1)를 생성하여 상기 다수의 제 1 군의 게이트라인(GL1(1) ~ GL1(n))으로 공급한다. 상기 제 1 스캔 드라이버(304a)는 1 프레임의 제 1 절반 프레임(1/2 프레임)이 시작되는 1 수평구간(1H) 동안 첫번째 제 1 스캔신호(scan1)를 생성하여 상기 다수의 제 1 군의 게이트라인(GL1(1) ~ GL1(n))을 공급하고, 상기 1 프레임의 제 2 절반 프레임(1/2 프레임)이 시작되는 1 수평구간(1H) 동안 두번째 제 1 스캔신호(scan1)를 생성하여 상기 다수의 제 1 군의 게이트라인(GL1(1) ~ GL1(n))으로 공급한다.
- <75> 상기 제 2 스캔 드라이버(304b)는 상기 타이밍 컨트롤러(108)로부터 공급된 타이밍 신호에 따라 제 2 스캔신호(scan2)를 생성하여 상기 다수의 제 2 군의 게이트라인(GL2(1) ~ GL2(n))에 공급하여 상기 다수의 제 2 군의 게이트라인(GL2(1) ~ GL2(n))이 구동되도록 한다. 상기 제 2 스캔 드라이버(304b)는 상기 두번째 제 1 스캔신호(scan1)가 상기 다수의 제 1 군의 게이트라인(GL1(1) ~ GL1(n))에 공급될때 제 2 절반 프레임(1/2 프레임) 동안 상기 다수의 제 2 군의 게이트라인(GL2(1) ~ GL2(n)) 중 대응하는 제 2 군의 게이트라인(GL2(k))으로 제 2 스캔신호(scan2)를 공급된다. 상기 제 2 스캔 드라이버(304b)에서 생성된 제 2 스캔신호(scan2)는 1 프레임의 제 1 절반 프레임(1/2 프레임) 동안에는 로우(Low) 상태였다가 제 2 절반 프레임(1/2 프레임) 동안에 하이(High) 상태가 된다.
- <76> 상기 스윙전압(Vss) 생성부(110)는 상기 타이밍 컨트롤러(108)로부터의 타이밍 신호에 따라 1 프레임의 제 1 절반 프레임(1/2 프레임) 동안에는 저전위 스윙전압(Vss-Low)을 상기 표시패널(302)로 출력하고 나머지 제 2 절반 프레임(1/2 프레임) 동안에는 고전위 스윙전압(Vss-High)을 상기 표시패널(302)로 출력한다. 상기 스윙전압(Vss) 생성부(110)에서 생성된 저전위 스윙전압(Vss-Low)은 상기 제 2 스캔신호(scan2)가 로우(Low) 상태일때 상기 표시패널(302)로 공급되고, 고전위 스윙전압(Vss-High)은 상기 제 2 스캔신호(scan2)가 하이(High) 상태일때 상기 표시패널(302)로 공급된다.
- <77> 도 8은 도 7의 본 발명의 제 3 실시예에 따른 표시장치의 구동전압을 나타낸 파형도이다.
- <78> 도 7 및 도 8에 도시된 바와 같이, 상기 제 1 스캔 드라이버(304a)는 제 1 프레임의 제 1 절반 프레임(1/2 프레임)의 제 1 수평구간(1H) 동안 첫번째 제 1 스캔신호(scan1)를 생성하여 대응되는 제 1 군의 게이트라인(GL1(k))에 상기 첫번째 제 1 스캔신호(scan1)를 공급한다. 상기 첫번째 제 1 스캔신호(scan1)가 상기 제 1 군의 게이트라인(GL1(k))에 공급되면 상기 제 1 군의 게이트라인(GL1(k))에 접속된 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 된다.
- <79> 이와 동시에 상기 데이터 전압 선택부(214)는 상기 데이터 드라이버(106)로부터의 데이터 전압(Vdata)을 선택하여 상기 다수의 데이터라인(DL1 ~ DLm)으로 상기 데이터 전압(Vdata)을 공급한다. 상기 데이터 전압(Vdata)은 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 됨에 따라 상기 제 1 박막트랜지스터(TFT-1)를 통해 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자로 공급되어 상기 제 2 박막트랜지스터(TFT-2)를 턴-온(turn-on) 시킨다. 상기 제 2 박막트랜지스터(TFT-2)가 턴-온(turn-on) 됨에 따라 소스 단자와 드레인 단자 사이에 흐르는 전류의 양을 조절하여 상기 데이터 전압에 대응하는 밝기로 상기 유기발광다이오드(OLED)를 발광시킨다. 이때, 상기 제 3 및 제 4 박막트랜지스터(TFT-3, TFT-4)는 턴-오프(turn-off) 되어 있다.
- <80> 상기 첫번째 제 1 스캔신호(scan1)가 대응되는 제 1 군의 게이트라인(GL1(k))에 공급되는 동안에 상기 스윙전압(Vss) 생성부(110)는 상기 첫번째 제 1 스캔신호(scan1)에 동기되어 저전위 스윙전압(Vss-Low)(예를 들면, 0V)을 상기 제 1 프레임의 절반 프레임(1/2 프레임) 동안 상기 표시패널(302) 내의 단위 화소 내로 각각 공급한다.
- <81> 이때, 상기 유기발광다이오드(OLED)가 구동되어 발광하는 구간을 Emission 구간이라고 하며 상기 Emission 구간 동안에 상기 표시패널(302) 상에는 상기 데이터 전압(Vdata)에 대응되는 화상이 표시된다.
- <82> 상기 제 1 프레임의 제 1 절반 프레임(1/2 프레임) 이후에 나머지 제 2 절반 프레임(1/2 프레임)이 시작되는 1 수평구간(1H) 동안 상기 제 1 스캔 드라이버(304a)는 두번째 제 1 스캔신호(scan1)를 상기 제 1 군의 게이트라인(GL1(k))으로 공급한다. 이와 동시에 상기 데이터 전압 선택부(214)는 상기 블랙 데이터 전압 생성부(212)로부터의 블랙 데이터 전압(0V)을 선택하여 다수의 데이터라인(DL1 ~ DLm)으로 상기 블랙 데이터 전압(0V)을 공급

한다. 상기 블랙 데이터 전압(0V)은 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 됨에 따라 상기 제 1 박막트랜지스터(TFT-1)를 통해 제 1 노드(도 4의 Nd1)에 인가된다.

<83> 또한, 상기 다수의 데이터라인(DL1 ~ DLm)에 블랙 데이터 전압(0V)이 인가되는 동안에 상기 스윙 전압(Vss) 생성부(110)는 고전위 스윙전압(Vss-High)(예를 들면, 15V)을 생성하여 상기 고전위 스윙전압(Vss-High)을 상기 표시패널(302) 내의 단위 화소 내로 공급한다. 상기 표시패널(302) 내의 단위 화소 내로 상기 고전위 스윙전압(Vss-High)이 공급됨에 따라 상기 단위 화소 내의 상기 제 1 노드(Nd1)와 상기 고전위 스윙전압(Vss-High)이 공급되는 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에는 네가티브(Negative) 바이어스 전압이 인가된다. 이때, 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 인가된 고전위 스윙전압(Vss-High)이 화소내의 전원전압 공급라인으로 공급되는 전원전압(Vdd) 만큼 높기 때문에 상기 유기발광다이오드(OLED)는 자동으로 턴-오프(turn-off) 된다.

<84> 상기 네가티브(Negative) 바이어스 전압이 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에 걸리게 되어 상기 Emission 구간 동안에 데이터 전압(Vdata)에 의해 상승된 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)은 감소하게 된다.

<85> 위의 구간에서는 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 낮은전압(블랙 데이터 전압, 0V)을 인가하고 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 높은 전압(고전위 스윙전압(Vss-High), 15V)을 인가함으로써 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)을 초기 상태에 설정된 초기값 이하로 강제로 감소시킨다.

<86> 이어, 상기 제 2 스캔 드라이버(304b)는 제 2 스캔신호(scan2)를 대응되는 제 2 군의 게이트라인(GL2(k))으로 공급한다. 이때, 스윙전압(Vss) 생성부(110)는 고전위 스윙전압(Vss-High)을 상기 표시패널(302) 내의 단위 화소로 공급한다. 상기 제 2 스캔신호(scan2)에 의해 상기 표시패널(302) 내의 단위 화소 내에 구비된 제 3 및 제 4 박막트랜지스터(TFT-1, TFT-3, TFT-4)는 동시에 턴-온(turn-on) 된다.

<87> 상기 제 3 및 제 4 박막트랜지스터(TFT-3, TFT-4)가 턴-온(turn-on) 되면, 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 드레인 단자는 서로 연결되고, 상기 문턱전압(Vth) 회복부(316)의 스위치 소자(SW)는 상기 전류원(318)과 접속된다. 이로인해, 상기 전류원(318)으로부터의 정전류가 대응하는 전류공급라인(CL)으로 공급되어 상기 제 2 박막트랜지스터(TFT-2)의 게이트단자에 포지티브(Positive) 바이어스 전압이 인가되므로 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)이 증가하게 된다. 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)은 상기 전류공급라인(CL)을 통해 상기 문턱전압(Vth) 회복부(316)의 비교부(320)로 공급된다.

<88> 상기 비교부(320)는 상기 제 2 박막트랜지스터(TFT-2)로부터 제공받은 문턱전압(Vth)과 기준값(Vref)(예를 들어, 초기에 설정된 문턱전압(Vth))과 비교하여 그 비교결과에 해당되는 비교신호를 생성하여 상기 스위치 소자(SW)를 턴-온/오프(turn-on/off) 시킨다. 상기 제 2 박막트랜지스터(TFT-2)로부터 제공받은 문턱전압(Vth)이 상기 기준값(Vref) 보다 작은 경우에 상기 비교부(320)는 기저논리(예를 들어, Low)의 비교신호를 생성한다. 또한, 상기 제 2 박막트랜지스터(TFT-2)로부터 제공받은 문턱전압(Vth)이 상기 기준값(Vref)와 동일한 경우에 상기 비교부(320)는 특정논리(예를 들어, High)의 비교신호를 생성한다. 상기 비교부(320)에서 생성된 기저논리(Low) 및 특정논리(High)의 비교신호는 상기 스위치 소자(SW)로 공급된다.

<89> 상기 스위치 소자(SW)는 상기 비교부(320)로부터 공급된 비교신호에 따라 상기 전류원(318)과 상기 전류공급라인(CL)을 선택적으로 차폐시키는 역할을 한다. 상기 비교부(320)로부터 기저논리(Low)의 비교신호가 공급되면 상기 스위치 소자(SW)는 턴-온(turn-on) 상태를 유지하여 상기 전류원(318)으로부터의 정전류가 지속적으로 상기 전류공급라인(CL)으로 공급되도록 한다. 또한, 상기 비교부(320)의 특정논리(High)의 비교신호가 공급되면 상기 스위치 소자(SW)는 턴-오프(turn-off) 상태를 유지하여 상기 전류원(318)으로부터의 정전류가 더이상 상기 전류공급라인(CL)에 공급되지 않도록 한다.

<90> 결국, 상기 제 2 스캔 드라이버(304b)에서 상기 제 2 군의 게이트라인(GL2(k))에 제 2 스캔신호(scan2)를 공급하여 상기 네가티브(Negative) 바이어스전압이 인가된 구간 동안에 감소된 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)을 증가시켜 초기 상태에 설정된 문턱전압(Vth)으로 보상되도록 한다.

<91> 본 발명의 제 3 실시예에 따른 표시장치에서는 Emission 구간 동안에 데이터 전압(Vdata)에 의해 증가된 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)을 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 강제로 블랙 데이터 전압(0V)을 인가하고 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 고전위 스윙전압(Vss-High)을 인가함으로써 상기 증가된 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)을 초기 상태에 설정된 문턱전압(Vth) 이하로 감소시킨다. 또한, 제 2 스캔 드라이버(304b)로부터의 제 2 스캔신호(scan2)를 이용해서 제 3 및 제 4 박막트랜

지스터(TFT-3, TFT-4)를 턴-온(turn-on) 되도록 하여 상기 초기 상태에 설정된 문턱전압(V_{th}) 이하로 감소된 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})을 초기 상태로 회복시킨다.

<92> 결국, 본 발명의 제 3 실시예에 따른 표시장치는 유기발광다이오드(OLED)가 발광하는 Emission 구간과 상기 제 2 박막트랜지스터(TFT-2)에 네가티브(Negative) 바이어스 전압을 인가하는 구간 및 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})을 회복시키는 구간으로 나뉘어 상기 표시패널(302)을 구동한다.

<93> 이때, 상기 전류원(318)으로부터의 정전류를 이용해서 포지티브(Positive) 바이어스 전압을 인가하면서 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})을 측정/제어하는 기간은 1 프레임 당 1 라인씩 순차적으로 수행되되 상기 제 2 박막트랜지스터(TFT-2)에 네가티브(Negative) 바이어스 전압이 인가된 구간을 이용할 수 있다.

<94> 본 발명의 제 3 실시예에 따른 표시장치에서는 네가티브(Negative) 바이어스 전압을 인가한 후 정전류를 이용해서 포지티브(Positive) 바이어스 전압을 인가해주어 유기발광다이오드(OLED)를 구동하는 구동 박막트랜지스터의 문턱전압(V_{th})의 변동을 방지함으로써 제품의 신뢰성을 향상시킬 수 있다. 이로인해, 본 발명의 제 3 실시예에 따른 표시장치는 원하는 화상을 표시하여 화질을 향상시킬 수 있다.

<95> 도 9는 도 6의 표시장치의 다른 화소구조를 갖는 표시패널을 나타낸 도면이다.

<96> 도 9에 도시된 표시패널에 대한 상세한 설명 중 도 6의 표시패널과 동일한 부분에 대한 설명은 도 6를 통해서 상술한 바, 그 중복되는 상세한 설명은 간략히 하도록 한다.

<97> 도 6 및 도 9에 도시된 바와 같이, 표시패널(402)에는 도 6에 도시된 제 1 스캔 드라이버(도 6의 304a)와 접속되어 상기 제 1 스캔 드라이버(304a)로부터의 제 1 스캔신호(scan1)에 의해 구동되는 제 1 군의 게이트라인(GL1(k))과, 도 6에 도시된 제 2 스캔 드라이버(도 6의 304b)로부터의 제 2 스캔신호(scan2)에 의해 구동되는 제 2 군의 게이트라인(GL2(k))과, 상기 제 1 및 제 2 군의 게이트라인(GL1(k), GL2(k))과 교차하는 전류공급라인(CL)과, 도시하지 않은 전원전압(V_{dd}) 공급라인과 및 도 6에 도시된 스윙전압(V_{ss}) 생성부(도 6의 110)로부터의 스윙전압(V_{ss})이 공급되는 스윙전압(V_{ss}) 공급라인(도시하지 않음)을 포함한다. 또한, 상기 표시패널(402)에는 유기발광다이오드(OLED)와 제 1 내지 제 4 박막트랜지스터(TFT-1 ~ TFT-4)를 포함한다.

<98> 또한, 상기 표시패널(402)에는 상기 제 1 내지 제 4 박막트랜지스터(TFT-1 ~ TFT-4) 중 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})을 원하는 문턱전압(V_{th})이 될때까지 회복시키기 위한 문턱전압(V_{th}) 회복부(316)를 포함한다. 상기 문턱전압(V_{th}) 회복부(316)는 전류를 공급하는 전류원(318)과, 상기 전류원(318)과 상기 전류공급라인(CL) 사이에 구비된 제 1 스위치 소자(SW) 및 상기 전류공급라인(CL)으로부터 공급된 전압과 기준전압(V_{ref})을 비교하여 상기 스위치 소자(SW)의 턴-온/오프(turn-on/off)를 제어하는 비교부(320)를 포함한다.

<99> 이때, 상기 표시패널(402) 상의 전류공급라인(CL)과 도 6에 도시된 데이터 전압 선택부(도 6의 214) 사이에는 제 2 스위치 소자(SW2)가 구비되어 있어 상기 제 2 스위치 소자(SW2)의 차폐 여부에 따라 상기 데이터 전압 선택부(214)로부터의 데이터 전압이 상기 전류공급라인(CL)으로 공급된다.

<100> 결국, 상기 전류공급라인(CL)이 상기 제 1 스위치 소자(SW1)와 접속되면, 상기 전류원(318)으로부터의 정전류가 상기 표시패널(402) 내로 공급되도록 한다. 또한, 상기 전류공급라인(CL)이 상기 제 2 스위치 소자(SW2)와 접속되면, 상기 데이터 전압 선택부(214)로부터의 선택된 데이터 전압이 상기 표시패널(402) 내로 공급되도록 한다. 다시 말하면, 상기 데이터 전압 선택부(214)로부터 선택된 데이터 전압이 인가되는 라인과 상기 전류원(318)으로부터 정전류가 인가되는 라인을 공용으로 사용하며 상기 공용으로 사용되는 라인은 상기 전류공급라인(CL)이 된다.

<101> 상기 제 1 박막트랜지스터(TFT-1)는 대응하는 제 1 군의 게이트라인(GL1(k))에 접속된 게이트 단자와, 대응하는 전류공급라인(CL)에 접속된 드레인 단자 및 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 접속된 소스 단자로 구성된다. 상기 제 2 박막트랜지스터(TFT-2)는 상기 제 1 박막트랜지스터(TFT-1)의 소스 단자와 접속된 게이트 단자와, 상기 유기발광다이오드(OLED)의 캐소드에 접속된 드레인 단자 및 스윙전압(V_{ss})이 공급된 소스 단자로 구성된다. 상기 제 3 박막트랜지스터(TFT-3)는 대응하는 제 2 군의 게이트라인(GL2(k))에 접속된 게이트 단자와, 대응하는 전류공급라인(CL)에 접속된 드레인 단자 및 상기 유기발광다이오드(OLED)의 캐소드에 접속된 소스 단자로 구성된다. 상기 제 4 박막트랜지스터(TFT-4)는 대응하는 제 2 군의 게이트라인(GL2(k))에 접속된 게이트 단자와, 대응하는 전류공급라인(CL)에 접속된 소스 단자 및 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 접속된 드레인 단자로 구성된다.

<102> 상기 제 1 박막트랜지스터(TFT-1)의 소스 단자와 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자 및 상기 제 4

박막트랜지스터(TFT-4)의 드레인 단자는 제 1 노드(Nd1)에 접속되는데, 상기 제 1 노드(Nd1)와 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에 상기 스토리지 캐패시터(Cst)가 형성된다.

- <103> 상기 제 1 스위치 소자(SW1)는 상기 비교부(320)로부터 출력된 비교신호에 따라 차폐 여부가 결정되고, 상기 제 2 스위치 소자(SW2)는 도 6에 도시된 타이밍 컨트롤러(도 6의 108)로부터의 제어신호(Control Signal, C/S)에 따라 차폐 여부가 결정된다. 상기 제 1 스위치 소자(SW1)가 턴-온(turn-on) 되면 상기 제 2 스위치 소자(SW2)는 턴-오프(turn-off) 되고, 마찬가지로 상기 제 2 스위치 소자(SW2)가 턴-온(turn-on) 되면 상기 제 1 스위치 소자(SW1)는 턴-오프(turn-off) 된다.
- <104> 도 10은 도 9에 도시된 화소구조를 구비한 본 발명의 제 4 실시예에 따른 표시장치의 구동전압을 나타낸 파형도이다.
- <105> 도 9 및 도 10에 도시된 바와 같이, 상기 제 1 스캔 드라이버(도 6의 304a)는 제 1 프레임 동안 두번의 제 1 스캔신호(scan1)를 생성하고 상기 제 1 스캔 드라이버(304a)에서 생성된 두번의 제 1 스캔신호(scan1)는 상기 제 1 군의 게이트라인(GL1(k))으로 공급된다. 상기 두번의 제 1 스캔신호(scan1)는 상기 제 1 프레임의 제 1 절반 프레임(1/2 프레임) 동안에 상기 제 1 군의 게이트라인(GL1(k))으로 공급된다. 상기 두번의 제 1 스캔신호(scan1) 중 첫번째 스캔신호(scan1)는 상기 제 1 절반 프레임(1/2 프레임)의 제 1 수평구간(1H) 동안 제 1 군의 게이트라인(GL1(k))에 공급되고, 이로 인해 상기 제 1 군의 게이트라인(GL1(k))에 접속된 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 된다.
- <106> 상기 타이밍 컨트롤러(108)는 도 9의 제 2 스위치 소자(도 9의 SW2)로 하이(High) 레벨의 제어신호(C/S)를 공급하여 상기 제 2 스위치 소자(SW2)와 상기 전류공급라인(CL)이 전기적으로 연결되도록 한다. 상기 제 2 스위치 소자(SW2)와 상기 전류공급라인(CL)이 전기적으로 연결되어 상기 데이터 전압 선택부(214)는 상기 데이터 드라이버(106)로부터의 데이터 전압(Vdata)을 상기 전류공급라인(CL)으로 공급한다. 상기 데이터 전압(Vdata)은 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 됨에 따라 상기 제 1 박막트랜지스터(TFT-1)를 통해 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자로 공급되어 상기 제 2 박막트랜지스터(TFT-2)를 턴-온(turn-on) 시킨다. 상기 제 2 박막트랜지스터(TFT-2)가 턴-온(turn-on) 됨에 따라 소스 단자와 드레인 단자 사이에 흐르는 전류의 양을 조절하여 상기 데이터 전압에 대응하는 밝기로 상기 유기발광다이오드(OLED)를 발광시킨다. 이와 동시에, 도 6에 도시된 스윙전압(Vss) 생성부(도 6의 110)는 상기 첫번째 제 1 스캔신호(scan1)에 동기되어 저전위 스윙전압(Vss-Low)(예를 들면, 0V)을 상기 표시패널(402) 내에 공급한다.
- <107> 이때, 상기 유기발광다이오드(OLED)가 구동되어 발광하는 구간을 Emission 구간이라고 하며 상기 Emission 구간 동안에 상기 표시패널(402) 상에는 상기 데이터 전압(Vdata)에 대응되는 화상이 표시된다.
- <108> 상기 첫번째 제 1 스캔신호(scan1)가 공급된 이후에 상기 제 1 절반 프레임(1/2 프레임)이 지나가기 전에 1 수평구간(1H) 동안 상기 제 1 스캔 드라이버(304a)는 두번의 제 1 스캔신호(scan1) 중 두번째 제 1 스캔신호(scan1)를 상기 제 1 군의 게이트라인(GL1(k))으로 공급한다. 상기 제 1 군의 게이트라인(GL1(k))으로 공급된 두번째 제 1 스캔신호(scan1)로 인해 상기 제 1 군의 게이트라인(GL1(k))과 접속된 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 된다. 위의 구간에서도 상기 타이밍 컨트롤러(108)는 도 9의 제 2 스위치 소자(도 9의 SW2)로 하이(High) 레벨의 제어신호(C/S)를 공급하여 상기 제 2 스위치 소자(SW2)와 상기 전류공급라인(CL)이 전기적으로 연결되도록 한다.
- <109> 이와 동시에 상기 데이터 전압 선택부(214)는 상기 블랙 데이터 전압 생성부(212)로부터의 블랙 데이터 전압(0V)을 선택하여 상기 전류공급라인(CL)으로 상기 블랙 데이터 전압(0V)을 공급한다. 상기 블랙 데이터 전압(0V)은 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 됨에 따라 상기 제 1 박막트랜지스터(TFT-1)를 통해 제 1 노드(도 9의 Nd1)에 인가된다. 또한, 상기 전류공급라인(CL)에 블랙 데이터 전압(0V)이 인가되는 동안에 상기 스윙 전압(Vss) 생성부(110)는 고전위 스윙전압(Vss-High)(예를 들면, 15V)을 생성하여 상기 고전위 스윙전압(Vss-High)을 상기 표시패널(402) 내의 단위 화소 내로 공급한다.
- <110> 상기 표시패널(402)로 상기 고전위 스윙전압(Vss-High)이 공급됨에 따라 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 소스 단자 사이에는 네가티브(Negative) 바이어스 전압이 인가된다. 이때, 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 인가된 고전위 스윙전압(Vss-High)이 화소내의 전원전압 공급라인으로 공급되는 전원전압(Vdd) 만큼 높기 때문에 상기 유기발광다이오드(OLED)는 자동으로 턴-오프(turn-off) 된다.
- <111> 위의 구간에서는 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 낮은전압(블랙 데이터 전압, 0V)을 인가하고 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 높은 전압(고전위 스윙전압(Vss-High), 15V)을 인가함으로써

써 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})을 초기 상태에 설정된 초기값 이하로 강제로 감소시킨다.

- <112> 이어, 상기 제 2 스캔 드라이버(304b)는 제 2 절반 프레임(1/2 프레임)의 중간에 제 2 스캔신호(scan2)를 대응되는 제 2 군의 게이트라인($GL2(k)$)으로 공급한다. 이때, 스윙전압(V_{ss}) 생성부(110)는 고전위 스윙전압($V_{ss-High}$)을 상기 표시패널(302) 내의 단위 화소로 공급한다. 이와 동시에 상기 타이밍 컨트롤러(108)는 로우(Low) 상태의 제어신호(C/S)를 상기 제 2 스위치 소자(SW2)로 공급한다. 상기 제 2 스위치 소자(SW2)에 로우(Low) 상태의 제어신호(C/S)가 공급되면 상기 제 2 스위치 소자(SW2)는 턴-오프(turn-off) 된다. 상기 제 2 스캔신호(scan2)에 의해 상기 표시패널(402) 내의 제 3 및 제 4 박막트랜지스터(TFT-1, TFT-3, TFT-4)는 동시에 턴-온(turn-on) 된다.
- <113> 상기 제 3 및 제 4 박막트랜지스터(TFT-3, TFT-4)가 턴-온(turn-on) 되면, 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 드레인 단자는 서로 연결되고, 상기 문턱전압(V_{th}) 회복부(316)의 제 1 스위치 소자(SW1)는 턴-온(turn-on) 되어 상기 전류원(318)과 상기 전류공급라인(CL)은 서로 전기적으로 연결된다. 이로인해, 상기 전류원(318)으로부터의 정전류가 상기 전류공급라인(CL)으로 공급되어 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 포지티브(Positive) 바이어스 전압이 인가되므로 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})이 증가하게 된다. 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})은 상기 전류공급라인(CL)을 통해 상기 문턱전압(V_{th}) 회복부(316)의 비교부(320)로 공급된다.
- <114> 상기 비교부(320)는 상기 제 2 박막트랜지스터(TFT-2)로부터 제공받은 문턱전압(V_{th})과 기준값(V_{ref})(예를 들어, 초기에 설정된 문턱전압(V_{th}))과 비교하여 그 비교결과에 해당하는 비교신호를 생성하여 상기 제 1 스위치 소자(SW1)를 턴-온/오프(turn-on/off) 시킨다.
- <115> 결국, 상기 제 2 스캔 드라이버(304b)에서 상기 제 2 군의 게이트라인($GL2(k)$)에 제 2 스캔신호(scan2)를 공급하여 상기 네가티브(Negative) 바이어스전압이 인가된 구간 동안에 감소된 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})을 초기 상태에 설정된 문턱전압(V_{th})으로 보상되도록 한다.
- <116> 본 발명에 따른 표시장치에서는 네가티브(Negative) 바이어스 전압을 인가한 후 정전류를 이용해서 포지티브(Positive) 바이어스 전압을 인가해주어 유기발광다이오드(OLED)를 구동하는 구동 박막트랜지스터의 문턱전압(V_{th})의 변동을 방지함으로써 제품의 신뢰성을 향상시킬 수 있다. 이로인해, 본 발명에 따른 표시장치는 원하는 화상을 표시하여 화질을 향상시킬 수 있다. 또한, 본 발명에 따른 표시장치는 데이터 전압이 인가되는 라인과 문턱전압(V_{th})을 보상해주기 위한 정전류가 인가되는 라인을 공통으로 사용함으로써 표시패널 상에 배열된 라인 수를 감소시킬 수 있다.
- <117> 도 11은 도 6의 표시장치의 또 다른 화소구조를 갖는 표시패널을 나타낸 도면이다.
- <118> 도 11에 도시된 표시패널에 대한 상세한 설명 중 도 6 및 도 9의 표시패널과 동일한 부분에 대한 설명은 도 6 및 도 9를 통해서 상술한 바, 그 중복되는 상세한 설명은 간략히 하도록 한다.
- <119> 도 6 및 도 10에 도시된 바와 같이, 표시패널(502)에는 제 1 및 제 2 군의 게이트라인($GL1(k)$, $GL2(k)$)과, 상기 제 1 및 제 2 군의 게이트라인($GL1(k)$, $GL2(k)$)과 교차된 전류공급라인(CL)과, 도시하지 않은 전원전압(V_{dd}) 공급라인과 및 도 6의 스윙전압(V_{ss}) 생성부(도 6의 110)로부터의 스윙전압(V_{ss})이 공급되는 스윙전압(V_{ss}) 공급라인(도시하지 않음)을 포함한다. 또한, 상기 표시패널(502)에는 유기발광다이오드(OLED)와 제 1 내지 제 3 박막트랜지스터(TFT-1 ~ TFT-3)를 포함한다. 또한, 상기 표시패널(502)에는 상기 제 1 내지 제 3 박막트랜지스터(TFT-1 ~ TFT-3) 중 제 2 박막트랜지스터(TFT-2)의 문턱전압(V_{th})을 회복시키기 위한 문턱전압(V_{th}) 회복부(316)를 포함한다.
- <120> 상기 제 1 박막트랜지스터(TFT-1)는 대응하는 제 1 군의 게이트라인($GL1(k)$)에 접속된 게이트 단자와, 대응하는 전류공급라인(CL)에 접속된 드레인 단자 및 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 접속된 소스 단자로 구성된다. 상기 제 2 박막트랜지스터(TFT-2)는 상기 제 1 박막트랜지스터(TFT-1)의 소스 단자와 접속된 게이트 단자와, 상기 유기발광다이오드(OLED)의 캐소드에 접속된 드레인 단자 및 스윙전압(V_{ss})이 공급된 소스 단자로 구성된다. 상기 제 3 박막트랜지스터(TFT-3)는 대응하는 제 2 군의 게이트라인($GL2(k)$)에 접속된 게이트 단자와, 대응하는 전류공급라인(CL)에 접속된 드레인 단자 및 상기 유기발광다이오드(OLED)의 캐소드에 접속된 소스 단자로 구성된다.
- <121> 상기 제 1 박막트랜지스터(TFT-1)의 소스 단자와 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자는 제 1 노드($Nd1$)에 접속되는데, 상기 제 1 노드($Nd1$)와 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자 사이에 상기 스토리

지 캐패시터(Cst)가 형성된다.

- <122> 도 12은 도 11에 도시된 화소구조를 구비한 본 발명의 제 5 실시예에 따른 표시장치의 구동전압을 나타낸 파형도이다.
- <123> 도 11 및 도 12에 도시된 바와 같이, 상기 제 1 스캔 드라이버(도 6의 304a)는 제 1 프레임 동안 세번의 제 1 스캔신호(scan1)를 생성하고 상기 제 1 스캔 드라이버(304a)에서 생성된 세번의 제 1 스캔신호(scan1)는 상기 제 1 군의 게이트라인(GL1(k))으로 공급된다. 상기 세번의 제 1 스캔신호(scan1) 중 첫번째와 두번째 제 1 스캔신호(scan1)는 상기 제 1 프레임의 제 1 절반 프레임(1/2 프레임) 동안에 상기 제 1 군의 게이트라인(GL1(k))으로 공급된다. 나머지 세번째 제 1 스캔신호(scan1)는 상기 제 1 프레임의 나머지 절반 프레임인 제 2 절반 프레임(1/2 프레임) 동안에 상기 제 1 군의 게이트라인(GL1(k))으로 공급된다.
- <124> 상기 세번의 제 1 스캔신호(scan1) 중 첫번째 스캔신호(scan1)는 상기 제 1 절반 프레임(1/2 프레임)이 시작되는 제 1 수평구간(1H) 동안 상기 제 1 군의 게이트라인(GL1(k))에 공급되고, 이로인해, 상기 제 1 군의 게이트라인(GL1(k))에 접속된 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 된다.
- <125> 이때, 상기 타이밍 컨트롤러(108)는 도 11의 제 2 스위치 소자(도 11의 SW2)로 하이(High) 레벨의 제어신호(C/S)를 공급하여 상기 제 2 스위치 소자(SW2)와 상기 전류공급라인(CL)이 전기적으로 연결되도록 한다. 상기 제 2 스위치 소자(SW2)와 상기 전류공급라인(CL)이 전기적으로 연결되면, 상기 데이터 전압 선택부(214)는 상기 데이터 드라이버(106)로부터의 데이터 전압(Vdata)을 상기 전류공급라인(CL)으로 공급한다. 상기 데이터 전압(Vdata)은 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 됨에 따라 상기 제 1 박막트랜지스터(TFT-1)를 통해 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자로 공급되어 상기 제 2 박막트랜지스터(TFT-2)를 턴-온(turn-on) 시킨다. 상기 제 2 박막트랜지스터(TFT-2)가 턴-온(turn-on) 됨에 따라 소스 단자와 드레인 단자 사이에 흐르는 전류의 양을 조절하여 상기 데이터 전압에 대응하는 밝기로 상기 유기발광다이오드(OLED)를 발광시킨다. 이와 동시에, 도 6에 도시된 스윙전압(Vss) 생성부(도 6의 110)는 상기 첫번째 제 1 스캔신호(scan1)에 동기되어 저전위 스윙전압(Vss-Low)(예를 들면, 0V)을 상기 표시패널(402) 내에 공급한다.
- <126> 이때, 상기 유기발광다이오드(OLED)가 구동되어 발광하는 구간을 Emission 구간이라고 하며 상기 Emission 구간 동안에 상기 표시패널(402) 상에는 상기 데이터 전압(Vdata)에 대응되는 화상이 표시된다.
- <127> 상기 첫번째 제 1 스캔신호(scan1)가 공급된 이후에 상기 제 1 절반 프레임(1/2 프레임)이 지나가기 전에 1 수평구간(1H) 동안 상기 제 1 스캔 드라이버(304a)는 세번의 제 1 스캔신호(scan1) 중 두번째 제 1 스캔신호(scan1)를 상기 제 1 군의 게이트라인(GL1(k))으로 공급한다. 상기 제 1 군의 게이트라인(GL1(k))으로 공급된 두번째 제 1 스캔신호(scan1)로 인해 상기 제 1 군의 게이트라인(GL1(k))와 접속된 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 된다. 위의 구간에서도 상기 타이밍 컨트롤러(108)는 도 9의 제 2 스위치 소자(도 9의 SW2)로 하이(High) 레벨의 제어신호(C/S)를 공급하여 상기 제 2 스위치 소자(SW2)와 상기 전류공급라인(CL)이 전기적으로 연결되도록 한다.
- <128> 이와 동시에 상기 데이터 전압 선택부(214)는 상기 블랙 데이터 전압 생성부(212)로부터의 블랙 데이터 전압(0V)을 선택하여 상기 전류공급라인(CL)으로 상기 블랙 데이터 전압(0V)을 공급한다. 상기 블랙 데이터 전압(0V)은 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 됨에 따라 상기 제 1 박막트랜지스터(TFT-1)를 통해 제 1 노드(도 11의 Nd1)에 인가된다. 또한, 상기 전류공급라인(CL)에 블랙 데이터 전압(0V)이 인가되는 동안에 상기 스윙 전압(Vss) 생성부(110)는 고전위 스윙전압(Vss-High)(예를 들면, 15V)을 생성하여 상기 고전위 스윙전압(Vss-High)을 상기 표시패널(502) 내의 단위 화소 내로 공급한다.
- <129> 상기 표시패널(502)로 상기 고전위 스윙전압(Vss-High)이 공급됨에 따라 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 소스 단자 사이에는 네가티브(Negative) 바이어스 전압이 인가된다. 이때, 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 인가된 고전위 스윙전압(Vss-High)이 화소내의 전원전압 공급라인으로 공급되는 전원전압(Vdd) 만큼 높기 때문에 상기 유기발광다이오드(OLED)는 자동으로 턴-오프(turn-off) 된다.
- <130> 위의 구간에서는 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 낮은전압(블랙 데이터 전압, 0V)을 인가하고 상기 제 2 박막트랜지스터(TFT-2)의 소스 단자에 높은 전압(고전위 스윙전압(Vss-High), 15V)을 인가함으로써 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)을 초기 상태에 설정된 초기값 이하로 강제로 감소시킨다.
- <131> 이어, 상기 제 1 스캔 드라이버(304a)는 제 1 프레임의 제 2 절반 프레임(1/2 프레임) 중간쯤에 세번의 제 1 스캔신호(scan1) 중 세번째 제 1 스캔신호(scan1)를 상기 제 1 군의 게이트라인(GL1(k))으로 공급하고, 이와 동시에 상기 제 2 스캔 드라이버(304b)는 제 2 스캔신호(scan2)를 대응되는 제 2 군의 게이트라인(GL2(k))으로 공급

한다.

- <132> 이때, 스윙전압(Vss) 생성부(110)는 고전위 스윙전압(Vss-High)을 상기 표시패널(502)로 공급한다. 이와 동시에 상기 타이밍 컨트롤러(108)는 로우(Low) 상태의 제어신호(C/S)를 상기 제 2 스위치 소자(SW2)로 공급한다. 상기 제 2 스위치 소자(SW2)에 로우(Low) 상태의 제어신호(C/S)가 공급되면 상기 제 2 스위치 소자(SW2)는 턴-오프(turn-off) 된다. 상기 세번째 제 1 스캔신호(scan1)로 인해, 상기 제 1 박막트랜지스터(TFT-1)가 턴-온(turn-on) 되고 상기 제 2 스캔신호(scan2)로 인해 상기 제 3 박막트랜지스터(TFT-3)가 턴-온(turn-on) 된다.
- <133> 상기 제 1 및 제 3 박막트랜지스터(TFT-1, TFT-3)가 턴-온(turn-on) 되면, 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자와 드레인 단자는 서로 연결되고, 상기 문턱전압(Vth) 회복부(316)의 제 1 스위치 소자(SW1)는 턴-온(turn-on) 되어 상기 전류원(318)과 상기 전류공급라인(CL)은 서로 전기적으로 연결된다. 이로 인해, 상기 전류원(318)으로부터의 정전류가 상기 전류공급라인(CL)으로 공급되어 상기 제 2 박막트랜지스터(TFT-2)의 게이트 단자에 포지티브(Positive) 바이어스 전압이 인가되고 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)이 증가하게 된다. 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)은 상기 전류공급라인(CL)을 통해 상기 문턱전압(Vth) 회복부(316)의 비교부(320)로 공급된다.
- <134> 상기 비교부(320)는 상기 제 2 박막트랜지스터(TFT-2)로부터 제공받은 문턱전압(Vth)과 기준값(Vref)(예를 들어, 초기에 설정된 문턱전압(Vth))을 비교하여 그 비교결과에 해당되는 비교신호를 생성하여 상기 제 1 스위치 소자(SW1)를 턴-온/오프(turn-on/off) 시킨다. 결국, 상기 제 2 스캔 드라이버(304b)에서 상기 제 2 군의 게이트 라인(GL2(k))에 제 2 스캔신호(scan2)를 공급하여 상기 네가티브(Negative) 바이어스전압이 인가된 구간 동안에 감소된 상기 제 2 박막트랜지스터(TFT-2)의 문턱전압(Vth)을 초기 상태에 설정된 문턱전압(Vth)으로 보상되도록 한다.
- <135> 본 발명에 따른 표시장치에서는 네가티브(Negative) 바이어스 전압을 인가한 후 정전류를 이용해서 포지티브(Positive) 바이어스 전압을 인가해주어 유기발광다이오드(OLED)를 구동하는 구동 박막트랜지스터의 문턱전압(Vth)의 변동을 방지함으로써 제품의 신뢰성을 향상시킬 수 있다. 이로 인해, 본 발명에 따른 표시장치는 원하는 화상을 표시하여 화질을 향상시킬 수 있다. 또한, 본 발명에 따른 표시장치는 제 1 스캔신호(scan1)를 변형하여 하나의 박막트랜지스터(TFT)를 제거하여 개구율을 향상시킬 수 있을 뿐만 아니라 데이터 전압이 인가되는 라인과 문턱전압(Vth)을 보상해주기 위한 정전류가 인가되는 라인을 공통으로 사용함으로써 표시패널 상에 배열된 라인 수를 감소시킬 수 있다.

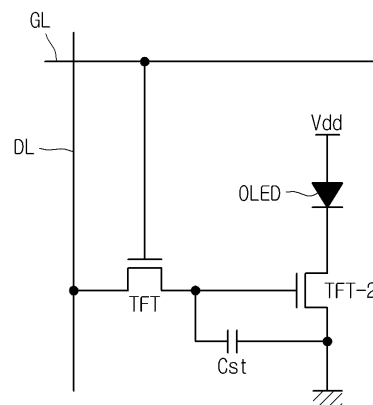
도면의 간단한 설명

- <136> 도 1은 종래의 액티브 매트릭스형 유기 전계발광표시장치의 기본 화소구조를 나타낸 도면.
- <137> 도 2는 본 발명의 제 1 실시예에 따른 표시장치를 나타낸 도면.
- <138> 도 3은 도 2의 본 발명의 제 1 실시예에 따른 표시장치의 구동전압을 나타낸 파형도.
- <139> 도 4는 본 발명의 제 2 실시예에 따른 표시장치를 나타낸 도면.
- <140> 도 5는 도 4의 본 발명의 제 2 실시예에 따른 표시장치의 구동전압을 나타낸 파형도.
- <141> 도 6은 본 발명의 제 3 실시예에 따른 표시장치를 나타낸 도면.
- <142> 도 7은 도 6의 표시패널의 화소구조를 상세히 나타낸 도면.
- <143> 도 8은 도 7의 본 발명의 제 3 실시예에 따른 표시장치의 구동전압을 나타낸 파형도.
- <144> 도 9는 도 6의 표시장치의 다른 화소구조를 갖는 표시패널을 나타낸 도면.
- <145> 도 10은 도 9에 도시된 화소구조를 구비한 본 발명의 제 4 실시예에 따른 표시장치의 구동전압을 나타낸 파형도.
- <146> 도 11은 도 6의 표시장치의 또 다른 화소구조를 갖는 표시패널을 나타낸 도면.
- <147> 도 12은 도 11에 도시된 화소구조를 구비한 본 발명의 제 5 실시예에 따른 표시장치의 구동전압을 나타낸 파형도.
- <148> <도면의 주요부분에 대한 간단한 설명>

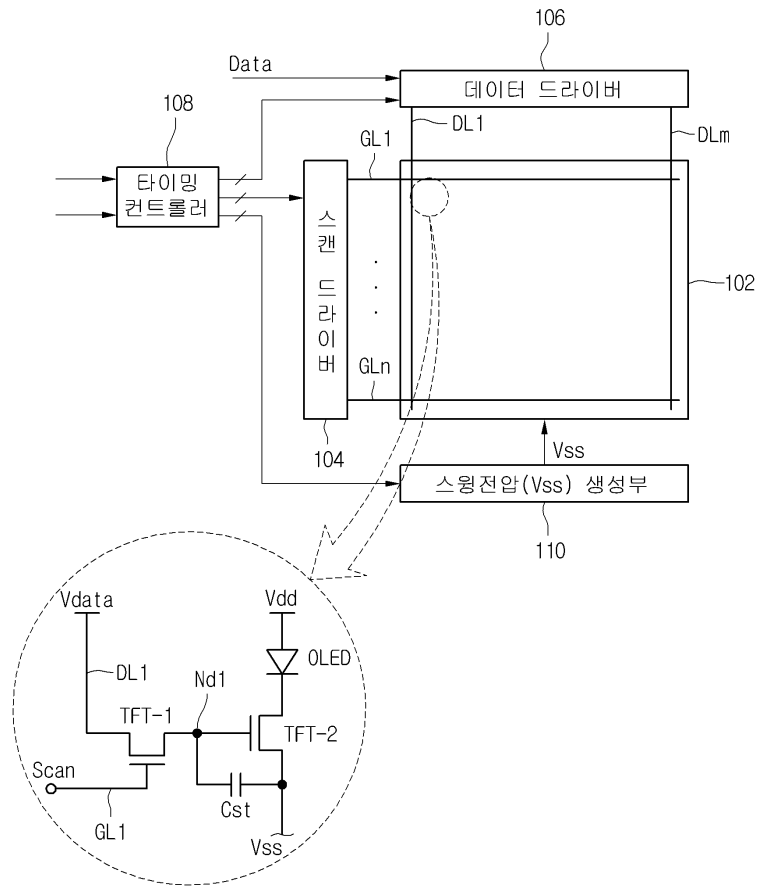
<149>	102, 202, 302, 402, 502:표시패널	104, 204:스캔 드라이버
<150>	106:데이터 드라이버	108:타이밍 컨트롤러
<151>	110:스윙전압(Vss) 생성부	212:블랙 데이터 전압 생성부
<152>	214:데이터 전압 선택부	
<153>	304a, 304b:제 1 및 제 2 스캔 드라이버	
<154>	316:문턱전압(Vth) 회복부	318:전류원
<155>	320:비교부.	

도면

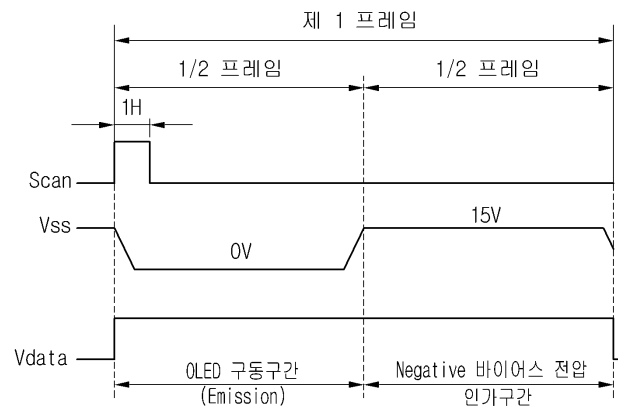
도면1



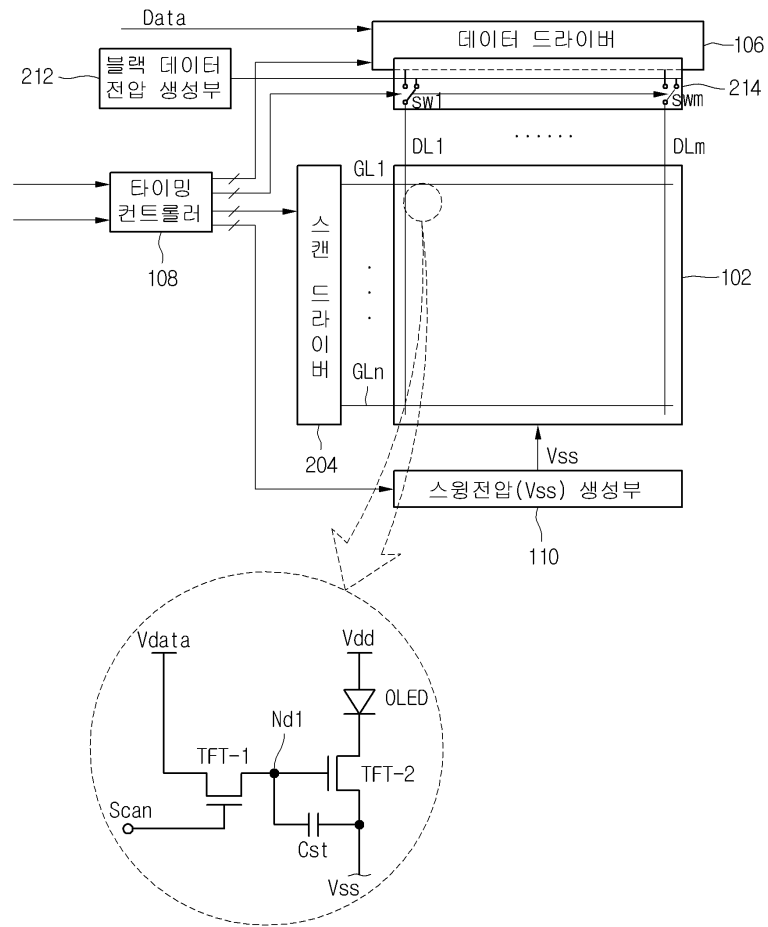
도면2



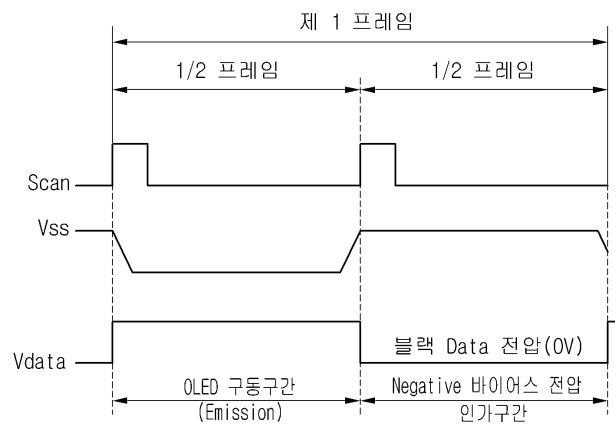
도면3



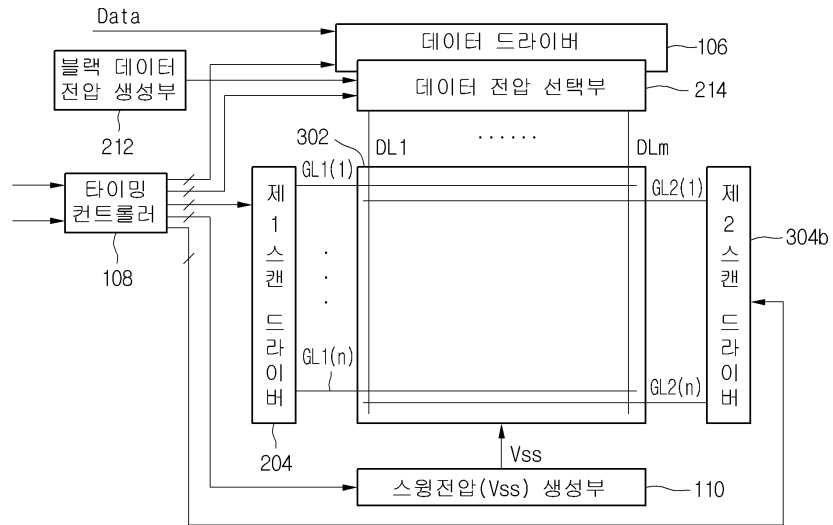
도면4



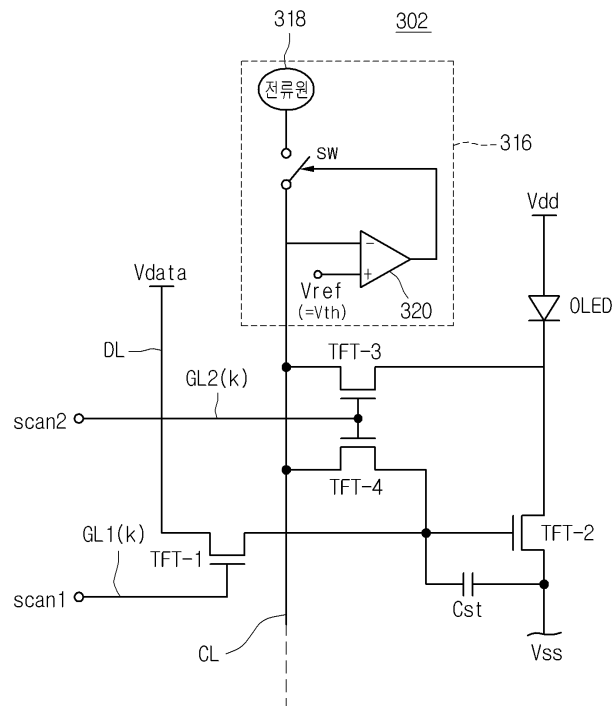
도면5



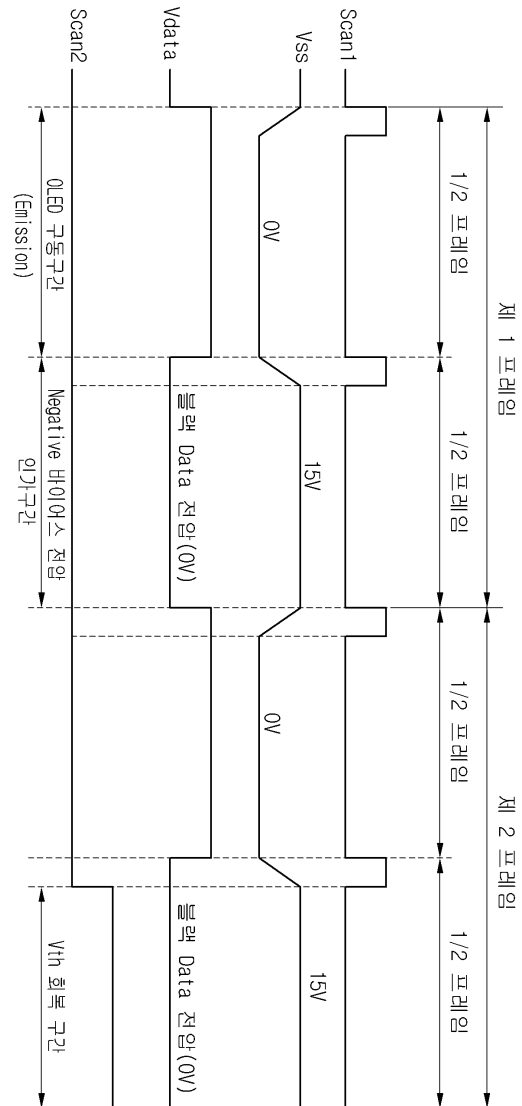
도면6



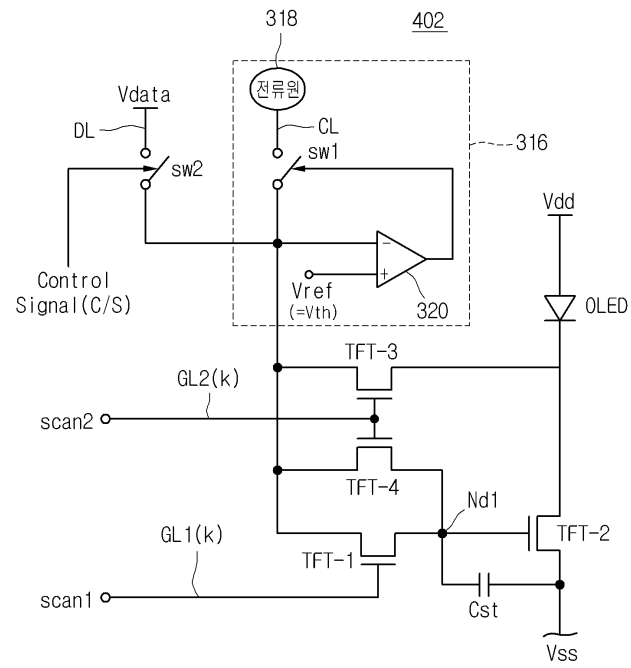
도면7



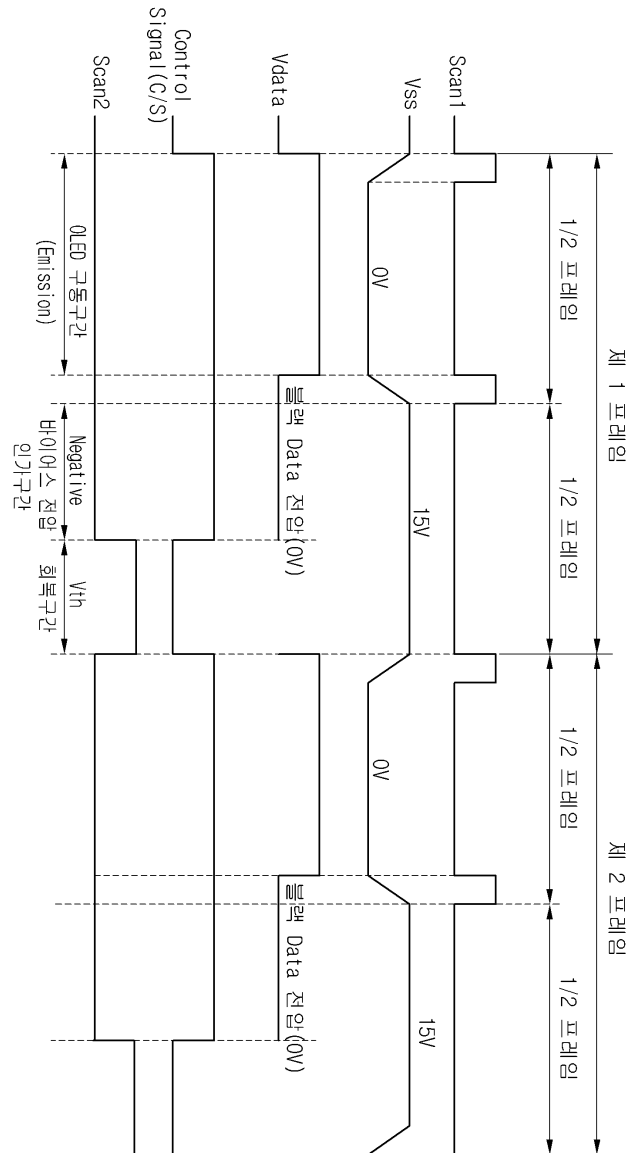
도면8



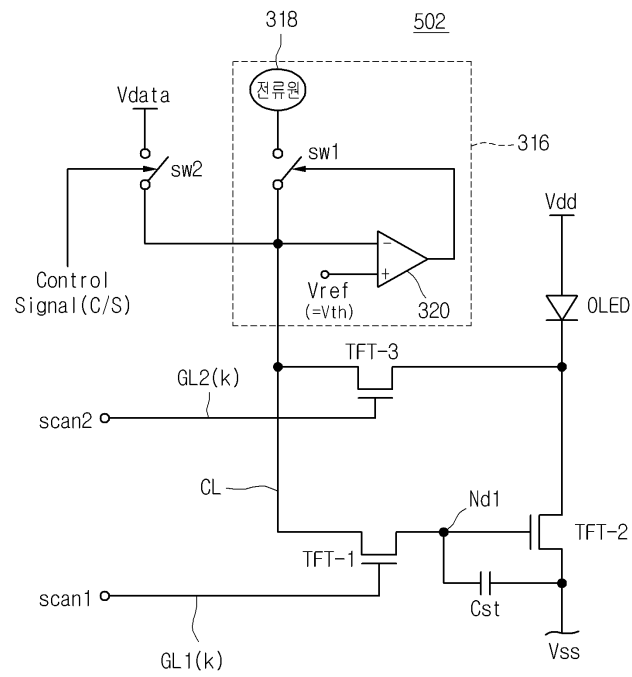
도면9



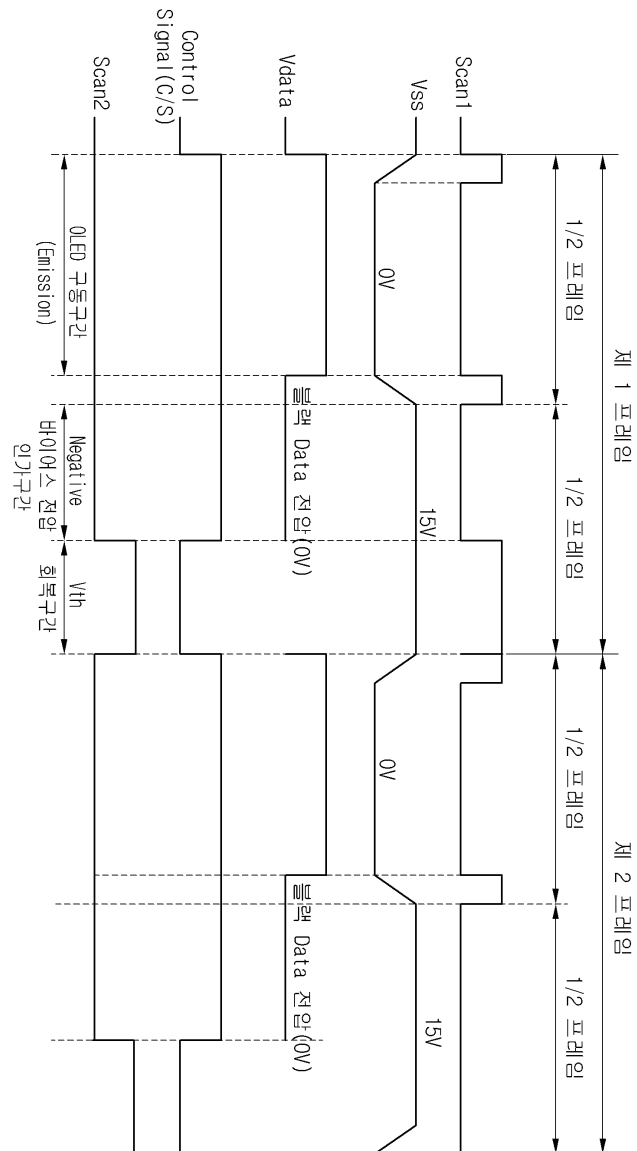
도면10



도면11



도면12



专利名称(译)	像素电路，显示面板和具有该像素电路的显示装置		
公开(公告)号	KR1020090015460A	公开(公告)日	2009-02-12
申请号	KR1020070079788	申请日	2007-08-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO JUHN SUK		
发明人	YOO, JUHN SUK		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
外部链接	Espacenet		

摘要(译)

公开了一种能够提高可靠性并改善图像质量的像素电路。根据本发明的像素电路包括连接在第一节点和用于第一电位电压的电压线之间的有机发光二极管，用于控制第二节点的输出，用于提供第二电位的电压摆动的第一开关元件，而数据线、数据信号和同时施加黑色数据信号提供给数据线提供第一电压电势电压供给线，并以控制电压的第一节点与上述摆动电压电源和用于控制的线，其通过从所述节点上的外部电流供给线的恒定电流之间流动的电流的量的第二开关元件的第二响应；以及第二根据栅极线的激活选择性地形成电流供给线和第二开关元件之间的电流路径，的开关电路用于回收位置元件的阈值电压为默认设置。

