



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0113998
(43) 공개일자 2008년12월31일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0063127

(22) 출원일자 2007년06월26일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김인환

서울 강북구 미아8동 314번지 41호

변승찬

인천 남동구 만수6동 남동아파트 105동 1308호

이정윤

경기 수원시 장안구 율전동 삼성아파트 205동 203호

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 8 항

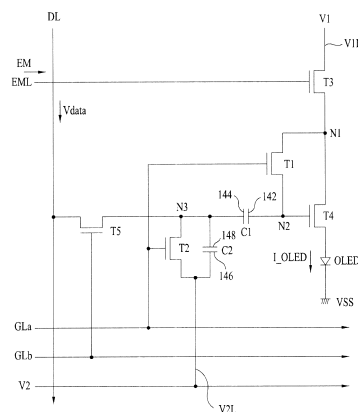
(54) 액티브 매트릭스 유기 발광 표시 장치 및 그의 구동 방법

(57) 요약

본 발명은, 액티브 매트릭스 유기 발광 표시 장치에 있어서, 트랜지스터 각각이 공정 편차 등에 의하여 표시 패널 전면에서 걸쳐 그 특성이 균일하지 않아짐과 아울러 잔류 DC 차지에 의하여 화질이 저하되는 문제를 해결하기 위하여,

화소셀이 인가되는 전류에 의해 대응하여 빛을 방출하는 발광 소자와, 제 1 게이트 라인으로부터 공급되는 스캔 신호에 의하여 제어되며 제 1 노드와 제 2 노드 사이에 접속된 제 1 트랜지스터와, 상기 제 1 게이트 라인으로부터 공급되는 스캔 신호에 의하여 제어되며 제 3 노드와 제 2 전압 공급 라인 사이에 연결된 제 2 트랜지스터와, 발광 제어 라인으로부터 공급되는 발광 제어 신호에 의하여 제어되며 제 1 전압 공급 라인과 제 1 노드 사이에 접속된 제 3 트랜지스터와, 게이트 전극이 제 2 노드에 접속되며 상기 제 1 노드와 상기 발광 소자 사이에 접속된 제 4 트랜지스터와, 제 2 게이트 라인으로부터 공급되는 스캔 신호에 의하여 제어되며 상기 데이터 라인과 상기 제 3 노드 사이에 접속된 제 5 트랜지스터와, 상기 제 2 노드 및 제 3 노드 사이에 접속된 제 1 커패시터를 포함하는 액티브 매트릭스 유기 발광 표시 장치를 제공한다.

대표도 - 도5



특허청구의 범위

청구항 1

복수의 제 1 게이트 라인 및 제 2 게이트 라인과, 상기 제 1 게이트 라인 및 제 2 게이트 라인과 교차하여 화소 영역을 정의하는 복수의 데이터 라인과, 제 1 전압을 공급하는 복수의 제 1 전압 공급 라인 및 제 2 전압을 공급하는 복수의 제 2 전압 공급 라인과, 상기 화소 영역마다 구비된 복수의 화소셀과, 각각의 화소셀에 접속되는 복수의 발광 제어 라인을 가지며,

상기 화소셀은 인가되는 전류에 의해 대응하여 빛을 방출하는 발광 소자;

상기 제 1 게이트 라인으로부터 공급되는 스캔 신호에 의하여 제어되며 제 1 노드와 제 2 노드 사이에 접속된 제 1 트랜지스터;

상기 제 1 게이트 라인으로부터 공급되는 스캔 신호에 의하여 제어되며 제 3 노드와 제 2 전압 공급 라인 사이에 연결된 제 2 트랜지스터;

상기 발광 제어 라인으로부터 공급되는 발광 제어 신호에 의하여 제어되며, 제 1 전압 공급 라인과 제 1 노드 사이에 접속된 제 3 트랜지스터;

상기 제 2 노드에 게이트 전극이 접속되며, 상기 제 1 노드와 상기 발광 소자 사이에 접속된 제 4 트랜지스터;

상기 제 2 게이트 라인으로부터 공급되는 스캔 신호에 의하여 제어되며 상기 데이터 라인과 상기 제 3 노드 사이에 접속된 제 5 트랜지스터;

제 1 전극이 상기 제 2 노드에 접속되고 제 2 전극이 상기 제 3 노드에 접속된 제 1 커패시터를 포함하여 구성되는 것을 특징으로 하는 액티브 매트릭스 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 제 1 커패시터는 턴-온된 제 1 트랜지스터를 통해 공급되는 제 1 전압과, 제 2 전압 공급 라인을 통하여 상기 제 1 전압과 동일한 크기의 제 2 전압을 공급받아 리셋되는 것을 특징으로 하는 액티브 매트릭스 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 제 1 커패시터가 리셋된 후, 상기 제 2 전압 공급 라인으로 기저 전위가 공급됨과 아울러 상기 제 1 커패시터에 상기 제 4 트랜지스터의 문턱 전압이 저장되는 것을 특징으로 하는 액티브 매트릭스 유기 발광 표시 장치.

청구항 4

제 1 항에 있어서,

상기 제 2 전압 공급 라인과 제 3 노드 사이에 접속되며, 상기 제 2 트랜지스터와 병렬로 연결된 제 2 커패시터를 더 포함하는 것을 특징으로 하는 액티브 매트릭스 유기 발광 표시 장치.

청구항 5

제 4 항에 있어서,

상기 제 1 커패시터 및 제 2 커패시터는 턴-온된 제 1 트랜지스터를 통해 공급되는 제 1 전압과, 제 2 전압 공급 라인을 통하여 상기 제 1 전압과 동일한 크기의 제 2 전압을 공급받아 리셋되는 것을 특징으로 하는 액티브 매트릭스 유기 발광 표시 장치.

청구항 6

발광 제어 라인들과 복수의 제 1 게이트 라인 및 제 2 게이트 라인과 상기 제 1 및 제 2 게이트 라인과 교차하

여 화소 영역을 정의하는 복수의 데이터 라인과 제 1 및 제 2 전압 공급 라인과 발광 소자를 구비하고 상기 화소 영역에 구비된 복수의 화소셀 및 상기 화소셀을 구동하기 위한 화소 회로를 포함하는 액티브 매트릭스 유기 발광 표시 장치의 구동 방법에 있어서,

상기 제 1 전압 공급 라인을 통해 공급되는 제 1 전압과, 상기 제 2 전압 공급 라인을 통해 공급되며 상기 제 1 전압과 동일한 크기의 제 2 전압을 이용하여 상기 화소 회로에 구비된 커패시터를 리셋시키는 단계;

상기 제 2 전압을 기저 전압으로 천이시킴과 아울러, 상기 화소 회로에 구비된 커패시터에 상기 발광 소자를 구동하는 트랜지스터의 문턱 전압을 저장하는 단계;

상기 커패시터에 데이터 전압을 더 저장하는 단계;

상기 커패시터에 저장된 전압을 이용하여 한 프레임동안 상기 발광 소자를 발광시키는 단계를 포함하여 구성되는 것을 특징으로 하는 액티브 매트릭스 유기 발광 표시 장치의 구동 방법.

청구항 7

제 6 항에 있어서,

상기 제 1 전압은, 상기 발광 제어 라인을 통해 공급되는 발광 제어 신호에 따라 제어되어 상기 화소 회로로 공급되는 것을 특징으로 하는 액티브 매트릭스 유기 발광 표시 장치의 구동 방법.

청구항 8

제 7 항에 있어서,

상기 커패시터에 문턱 전압을 저장한 이후에 상기 발광 제어 신호의 논리 상태가 제 1 논리 상태에서 제 2 논리 상태로 변환함과 아울러,

상기 커패시터에 데이터 전압을 더 저장한 이후에 상기 발광 제어 신호의 논리 상태를 다시 제 1 논리 상태로 변환시키는 것을 특징으로 하는 액티브 매트릭스 유기 발광 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <24> 본 발명은 액티브 매트릭스형 유기 발광 표시 장치(AMOLED : Active Matrix Organic Light Emitting Diode Display Device)에 관한 것으로, 보다 자세히는 트랜지스터의 문턱전압에 기인한 화질 저하를 방지한 액티브 매트릭스형 유기 발광 표시 장치 및 그의 구동방법에 관한 것이다.
- <25> 정보화 사회의 발전에 따라, 종래의 CRT(Cathode Ray Tube)가 가지는 무거운 중량과 큰 부피와 같은 단점들을 개선한, 새로운 영상 표시 장치의 개발이 요구되고 있으며,
- <26> 이에 따라, LCD(Liquid Crystal Display Device, 액정 표시 장치), 유기 발광 표시 장치(OLED : Organic Light Emitting Diode Display Device), PDP(Plasma Panel Display Device), SED(Surface-conduction Electron-emitter Display Device)등과 같은 여러 가지 평판 표시 장치들이 주목받고 있다.
- <27> 그 중 유기 발광 표시 장치는 전자와 정공의 재결합(recombination)으로 형광체를 발광시키는 자발광 소자인 유기 발광 다이오드를 이용한 것으로, 콘트라스트 비(Contrast Ratio)와 응답 속도(response time) 등의 표시 특성이 우수하며, 플렉서블 디스플레이(Flexible Display)의 구현이 용이하여 가장 이상적인 차세대 디스플레이로 주목받고 있다.
- <28> 유기 발광 표시 장치는 구동 방식에 따라, 행과 열로 이루어진 전극의 행렬 단위로 픽셀을 제어하는 패시브 매트릭스(Passive Matrix) 방식과, 각 셀마다 구비된 스위칭 소자를 이용하여 픽셀을 제어하는 액티브 매트릭스(Active Matrix) 방식으로 구분되며,
- <29> 특히, 고해상도를 구현하기 위하여서는 액티브 매트릭스 유기 발광 표시 장치가 패시브 매트릭스 유기 발광 표

시 장치에 비하여 유리한 점을 가지고 있다.

- <30> 도1은 종래의 액티브 매트릭스 유기 발광 표시 장치의 구성을 나타낸 블록도이다.
- <31> 도1과 같이 종래의 액티브 매트릭스 유기 발광 표시 장치는 복수의 게이트 라인(GL1 내지 GLn) 및 상기 게이트 라인과 교차하여 화소 영역(12)을 정의하는 복수의 데이터 라인(DL1 내지 DLm)과, 상기 화소 영역(12)에 구비된 복수의 화소셀(PXL)을 가지는 표시 패널(10)과, 상기 게이트 라인(GL1 내지 GLn)들을 구동하기 위한 스캔 신호를 공급하는 게이트 드라이버(20)과, 상기 데이터 라인(DL1 내지 DLm)으로 데이터 신호를 공급하는 데이터 드라이버(30)를 포함하여 구성된다.
- <32> 상기 화소셀(PXL) 각각은 상기 게이트 라인 및 데이터 라인에 접속되며, 상기 게이트 라인으로부터 공급되는 스캔 신호에 따라 상기 데이터 라인으로부터 데이터 신호를 공급받아 상기 화소셀(PXL)을 구동하여 화상을 구현한다.
- <33> 상기 화소셀(PXL)은 도2에 도시된 바와 같이, 구동전압(VDD)을 공급하는 구동전압 공급라인(VDL)과, 기저전압(VSS)에 연결된 기저전압 공급라인(VSL) 사이에 접속된 발광소자(OLED)와, 상기 발광소자(OLED)를 구동하기 위한 화소회로(40)를 구비한다.
- <34> 상기 발광소자(OLED)는, 애노드(anode) 전극이 상기 화소회로(40)에 전기적으로 접속되고 캐소드(cathode) 전극은 기저전압 공급라인(VSL)에 전기적으로 접속되며, 화소회로(40)로부터 공급된 데이터 신호에 대응되는 전류에 따라 발광하게 된다.
- <35> 화소회로(40)는 자신의 게이트 전극과 소스 전극 간의 전압에 따라 데이터 신호에 대응되는 전류를 발광소자(OLED)로 공급하는 구동 트랜지스터(T_{DR})와, 게이트 라인(GL)에 공급되는 스캔 펄스에 따라 데이터 라인(DL) 상의 데이터 신호를 구동 트랜지스터(T_{DR})의 게이트 전극에 공급하는 스위칭 트랜지스터(T_{SW})와, 구동 트랜지스터(T_{DR})의 게이트-소스간에 접속되어 스위칭 트랜지스터(T_{SW})로부터 공급되는 데이터 신호에 대응되는 전압을 저장하는 커패시터(Cst)를 구비한다.
- <36> 여기서, 구동 트랜지스터(T_{DR}) 및 스위칭 트랜지스터(T_{SW})는 P타입 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal Oxide Semiconductor Field Effect Transistor)이다.
- <37> 스위칭 트랜지스터(T_{SW})의 소스 전극은 데이터 라인(DL)에 전기적으로 접속되고, 스위칭 트랜지스터(T_{SW})의 드레인 전극은 구동 트랜지스터(T_{DR})의 게이트 전극에 전기적으로 접속된다. 또한, 스위칭 트랜지스터(T_{SW})의 게이트 전극은 게이트 라인(GL)에 전기적으로 접속된다.
- <38> 구동 트랜지스터(T_{DR})의 소스 전극은 구동전압 공급라인(VDL)에 전기적으로 접속되고, 드레인 전극은 발광소자(OLED)의 애노드 전극에 전기적으로 접속된다. 또한, 구동 트랜지스터(T_{DR})의 게이트 전극은 스위칭 트랜지스터(T_{SW})의 드레인 전극에 전기적으로 접속된다. 이러한, 구동 트랜지스터(T_{DR})는 게이트 전극으로 공급되는 데이터 신호에 응답하여 구동전압 공급라인(VDL)으로부터 발광소자(OLED)에 공급되는 전류량(I_{OLED})을 제어함으로써 발광소자(OLED)의 발광량을 조절한다.
- <39> 상기 커패시터(Cst)는 구동 트랜지스터(T_{DR})의 게이트 전극과 스위칭 트랜지스터(T_{SW})의 드레인 전극에 접속된 제 1 노드(N1)와 구동전압 공급라인(VDL)간에 전기적으로 접속된다. 이러한 커패시터(Cst)는, 게이트 라인(GL)에 스캔 펄스가 공급되는 구간에 스위칭 트랜지스터(T_{SW})를 경유하여 상기 제 1 노드(N1)상에 공급되는 데이터 신호에 대응되는 전압을 저장한 후, 스위칭 트랜지스터(T_{SW})가 턴-오프(turn-off)되면 저장된 전압을 이용하여 구동 트랜지스터(T_{DR})의 턴-온 상태를 한 프레임동안 유지시킨다.
- <40> 이와 같은 화소셀(PXL)의 구동방법을 설명하면 다음과 같다.
- <41> 먼저, 게이트 라인(GL)에 공급되는 로우 상태의 스캔 펄스에 의해 스위칭 트랜지스터(T_{SW})가 턴-온됨으로서 데이터 라인(DL) 상의 데이터 신호가 스위칭 트랜지스터(T_{SW})를 경유하여 제 1 노드(N1) 상에 공급된다.
- <42> 다음으로, 제 1 노드(N1)에 공급된 데이터 신호에 의해 구동 트랜지스터(T_{DR})가 턴-온되어지고, 구동전압 공급라인

인(VDL)으로부터 데이터 신호에 대응되는 전류가 구동 트랜지스터(T_{DR})를 경유하여 발광소자(OLED)에 공급된다.

<43> 이에 따라, 발광소자(OLED)는 구동 트랜지스터(T_{DR})로부터 공급되는 전류에 상응하는 밝기로 발광하게 된다. 이와 동시에, 커패시터(Cst)는 제 1 노드($N1$) 상에 공급된 데이터 신호에 대응되는 전압을 저장한다.

<44> 다음으로, 게이트 라인(GL)에 공급되는 로우 상태의 스캔 펄스가 하이 상태로 천이됨으로써 스위칭 트랜지스터(T_{SW})가 턴-오프 된다. 스위칭 트랜지스터(T_{SW})가 턴-오프되면 커패시터(Cst)는 저장된 데이터 신호에 대응되는 전압을 이용하여 구동 트랜지스터(T_{DR})의 턴-온 상태를 한 프레임동안 유지시키게 된다. 이에 따라, 발광소자(OLED)는 커패시터(Cst)에 의해 턴-온 상태가 유지되는 구동 트랜지스터(T_{DR})를 통해 구동전압 공급라인(VDL)으로부터 공급되는 전류에 의하여 한 프레임동안 발광하게 된다.

발명이 이루고자 하는 기술적 과제

<45> 그러나, 이와 같은 종래의 액티브 매트릭스 유기 발광 표시 장치는 공정간 발생하는 편차로 인하여, 구동 트랜지스터 및 스위칭 트랜지스터 각각의 문턱 전압(V_{th} :Threshold Voltage)이나 전하 캐리어 이동도(charge carrier mobility), 누설 전류(leakage current) 및 디바이스 안정성(device stability) 등과 같은 특성들이 표시 패널 전면에 걸쳐 균일하지 않아서 화질이 불균일해지는 문제점이 있었다.

<46> 또한, 잔류 DC 차지(residue of DC charge)에 의하여, 구동 트랜지스터가 열화(degradation)됨과 아울러 잔상(image sticking)이 발생하는 문제점이 있었다.

<47> 또한, 잔류 DC 차지때문에 구동 트랜지스터에 흐르는 전류가 공급되는 전압에 대하여 선형성(linearity)을 가지지 못하여, 구동 트랜지스터를 정밀하게 제어하는 것이 곤란하다는 문제점이 있었다.

<48> 본 발명은 이와 같은 문제점을 해결하기 위하여 안출된 것으로서, 각 화소셀의 발광소자를 구동시키는 구동 트랜지스터의 문턱 전압을 보상함과 아울러, 각 화소셀에 존재하는 잔류 DC 차지를 제거할 수 있는 액티브 매트릭스 유기 발광 다이오드 및 그의 구동방법을 제공하는 것을 기술적 과제로 한다.

발명의 구성 및 작용

<49> 상기의 기술적 과제를 달성하기 위하여, 본 발명의 제 1 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치는,

<50> 복수의 제 1 게이트 라인 및 제 2 게이트 라인과, 상기 제 1 게이트 라인 및 제 2 게이트 라인과 교차하여 화소 영역을 정의하는 복수의 데이터 라인과, 제 1 전압을 공급하는 복수의 제 1 전압 공급 라인 및 제 2 전압을 공급하는 복수의 제 2 전압 공급 라인과, 상기 화소 영역마다 구비된 복수의 화소셀과, 각각의 화소셀에 접속되는 복수의 발광 제어 라인을 가지며,

<51> 상기 화소셀은 인가되는 전류에 의해 대응하여 빛을 방출하는 발광 소자와, 상기 제 1 게이트 라인으로부터 공급되는 스캔 신호에 의하여 제어되며 제 1 노드와 제 2 노드 사이에 접속된 제 1 트랜지스터와, 상기 제 1 게이트 라인으로부터 공급되는 스캔 신호에 의하여 제어되며 제 3 노드와 제 2 전압 공급 라인 사이에 연결된 제 2 트랜지스터와, 상기 발광 제어 라인으로부터 공급되는 발광 제어 신호에 의하여 제어되며, 제 1 전압 공급 라인과 제 1 노드 사이에 접속된 제 3 트랜지스터와, 게이트 전극이 제 2 노드에 접속되며 상기 제 1 노드와 상기 발광 소자 사이에 접속된 제 4 트랜지스터와, 상기 제 2 게이트 라인으로부터 공급되는 스캔 신호에 의하여 제어되며 상기 데이터 라인과 상기 제 3 노드 사이에 접속된 제 5 트랜지스터와, 제 1 전극이 상기 제 2 노드에 접속되고 제 2 전극이 상기 제 3 노드에 접속된 제 1 커패시터를 포함하여 구성되는 것을 특징으로 한다.

<52> 또한, 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치는, 제 1 전극이 상기 제 2 전압 공급 라인에 접속되며 제 2 전극이 상기 제 3 노드에 접속되어 상기 제 2 트랜지스터와 병렬로 연결된 제 2 커패시터를 더 포함하여 구성되는 것을 특징으로 한다.

<53> 즉, 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치는, 상기 제 2 트랜지스터와 병렬로 연결된 제 2 커패시터를 더 구비하여 한 프레임동안 안정적으로 발광 소자에 전류가 공급될 수 있도록 하는 효과를 가진다.

<54> 다음으로, 첨부된 도면을 참조로 하여 본 발명의 제 1 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치에 대하여 설명하기로 한다.

- <55> 도3은 본 발명의 제 1 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치에서 화소셀(PXL)을 나타낸 회로도이다.
- <56> 또한, 도4는 본 발명의 제 1 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치의 타이밍 차트(Timing Chart)이다.
- <57> 도3에 나타난 바와 같이, 본 발명의 제 1 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치는,
- <58> 복수의 제 1 게이트 라인(GLa) 및 제 2 게이트 라인(GLb)과, 상기 제 1 게이트 라인(GLa) 및 제 2 게이트 라인(GLb)과 교차하여 화소 영역을 정의하는 복수의 데이터 라인(DL)과, 제 1 전압(V1)을 공급하는 복수의 제 1 전압 공급 라인(V1L) 및 제 2 전압(V2)을 공급하는 복수의 제 2 전압 공급 라인(V2L)과, 상기 화소 영역마다 구비된 복수의 화소셀(PXL)과, 각각의 화소셀(PXL)에 접속되는 복수의 발광 제어 라인(EML)을 가지며,
- <59> 상기 화소셀(PXL)은 인가되는 전류에 의해 대응하여 빛을 방출하는 발광 소자(OLED)와, 상기 제 1 게이트 라인(GLa)으로부터 공급되는 스캔 신호에 의하여 제어되며 제 1 노드(N1)와 제 2 노드(N2) 사이에 접속된 제 1 트랜지스터(T1)와, 상기 제 1 게이트 라인(GLa)으로부터 공급되는 스캔 신호에 의하여 제어되며 제 3 노드(N3)와 제 2 전압 공급 라인(V2L) 사이에 연결된 제 2 트랜지스터(T2)와, 상기 발광 제어 라인(EML)으로부터 공급되는 발광 제어 신호(EM)에 의하여 제어되며, 제 1 전압 공급 라인(V1L)과 제 1 노드(N1) 사이에 접속된 제 3 트랜지스터(T3)와, 게이트 전극이 제 2 노드(N2)에 접속되며 상기 제 1 노드(N1)와 상기 발광 소자(OLED) 사이에 접속된 제 4 트랜지스터(T4)와, 상기 제 2 게이트 라인(GLb)으로부터 공급되는 스캔 신호에 의하여 제어되며 상기 데이터 라인(DL)과 상기 제 3 노드(N3) 사이에 접속된 제 5 트랜지스터(T5)와, 제 1 전극(142)이 상기 제 2 노드(N2)에 접속되고 제 2 전극(144)이 상기 제 3 노드(N3)에 접속된 제 1 커패시터(C1)를 포함하여 구성된다.
- <60> 다음에서 도3 및 도4를 참조로 하여 본 발명의 제 1 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치에서 화소셀(PXL)의 동작에 대하여 설명하기로 한다.
- <61> 먼저, 제 1 게이트 라인(GLa)에 제 1 논리 상태의 스캔 신호를 공급하여 제 1 트랜지스터(T1) 및 제 2 트랜지스터(T2)를 턴-온함과 동시에, 발광 제어 라인(EML)을 통해 공급되는 제 1 논리 상태의 발광 제어 신호(EM)에 응답하여 제 3 트랜지스터(T3)를 턴-온한다.
- <62> 이 때, 제 1 전압(V1)이 제 3 트랜지스터(T3)를 통해 제 1 노드(N1)에 공급되고, 상기 제 1 노드(N1)에 공급된 전압은 제 1 트랜지스터(T1)를 통해 제 2 노드(N2)에 공급된다.
- <63> 동시에, 제 2 전압 공급 라인(V2L)을 통해 상기 제 1 전압과 동일한 값을 가지는 제 2 전압(V2)이 제 2 트랜지스터(T2)를 통해 제 3 노드(N3)에 공급되도록 한다.
- <64> 즉, 제 1 커패시터(C1)의 제 1 전극(142)은 제 2 노드(N2)에 접속되어 제 1 전압이 가해지고, 제 1 커패시터(C1)의 제 2 전극(144)은 제 3 노드(N3)와 접속되어 상기 제 1 전압과 동일한 값을 가지는 제 2 전압이 가해지므로, 양 전극에 걸리는 전압이 동일하여 리셋(reset) 상태가 된다.
- <65> 이와 같이, 제 1 커패시터(C1)가 리셋된 후, 다음으로 상기 제 2 전압 공급 라인(V2L)을 통해 기저 전압(VSS)으로 천이된 제 2 전압을 공급한다.
- <66> 이 때, 제 4 트랜지스터(T4)는 다이오드 연결 상태가 되므로, 기저 전압을 공급받은 제 3 노드(N3)에 제 1 커패시터(C1)의 제 2 전극이 접속되므로, 상기 제 4 트랜지스터(T4)의 문턱 전압(V_{th_T4})이 상기 제 1 커패시터(C1) 저장된다.
- <67> 다음으로, 제 1 게이트 라인으로 공급되는 스캔 신호가 제 2 논리 상태가 되면 제 1 트랜지스터(T1) 및 제 2 트랜지스터(T2)가 턴-오프됨과 아울러, 발광 제어 라인을 통해 공급되는 제 2 논리 상태의 발광 제어 신호에 응답하여 제 3 트랜지스터 역시 턴-오프된다.
- <68> 다음으로, 제 2 게이트 라인에 제 1 논리 상태의 스캔 신호가 입력되면 이에 응답하여 제 5 트랜지스터(T5)가 턴-온 되고, 데이터 라인(DL)에서 공급되는 데이터 신호가 상기 제 5 트랜지스터(T5)를 통해 제 3 노드(N3)에 공급된다.
- <69> 이 때, 상기 제 1 커패시터(C1)에는 상기 데이터 신호에 대응되는 데이터 전압(V_{data})이 추가로 저장되며, 이 때 저장된 전압은 다음 식과 같이 표현된다.

수학식 1

$$V_{Cst} = V_{th}(T4) + V_{data}$$

<70>

<71>

다음으로, 제 2 게이트 라인을 통해 제 2 논리 상태의 스캔 신호가 입력되면 제 5 트랜지스터(T5)는 턴-오프됨과 아울러, 다시 발광 제어 라인을 통해 공급되는 제 1 논리 상태의 발광 제어 신호에 의하여 제 3 트랜지스터가 다시 턴-온 된다.

<72>

이와 같이, 턴-온된 제 3 트랜지스터를 통해 공급되는 제 1 전압은, 상기 제 1 커패시터에 저장된 전압에 의하여 한 프레임동안 구동되는 제 4 트랜지스터(T4)를 통해 상기 발광소자(OLED)에 전류를 공급하여 한 프레임동안 발광하게 된다.

<73>

이와 같이, 본 발명의 제 1 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치는, 제 1 커패시터를 리셋시킨 후 화소셀(PXL)을 구동하므로, 이전 구동 단계에서 화소셀에 남아 있던 잔류 DC 차지를 제거하여 구동함으로써,

<74>

잔류 DC 차지에 의하여 잔상이 남는 문제를 해결할 수 있는 효과를 제공한다.

<75>

다음으로 도5를 참조로 하여 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치에 대하여 설명하기로 한다.

<76>

도5는 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치의 구성을 나타낸 회로도이다.

<77>

도5에 도시된 바와 같이, 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치는,

<78>

복수의 제 1 게이트 라인(GLa) 및 제 2 게이트 라인(GLb)과, 상기 제 1 게이트 라인(GLa) 및 제 2 게이트 라인(GLb)과 교차하여 화소 영역을 정의하는 복수의 데이터 라인(DL)과, 제 1 전압(V1)을 공급하는 복수의 제 1 전압 공급 라인(V1L) 및 제 2 전압(V2)을 공급하는 복수의 제 2 전압 공급 라인(V2L)과, 상기 화소 영역마다 구비된 복수의 화소셀(PXL)과, 각각의 화소셀(PXL)에 접속되는 복수의 발광 제어 라인(EML)을 가지며,

<79>

상기 화소셀(PXL)은 인가되는 전류에 의해 대응하여 빛을 방출하는 발광 소자(OLED)와, 상기 제 1 게이트 라인(GLa)으로부터 공급되는 스캔 신호에 의하여 제어되며 제 1 노드(N1)와 제 2 노드(N2) 사이에 접속된 제 1 트랜지스터(T1)와, 상기 제 1 게이트 라인(GLa)으로부터 공급되는 스캔 신호에 의하여 제어되며 제 3 노드(N3)와 제 2 전압 공급 라인(V2L) 사이에 연결된 제 2 트랜지스터(T2)와, 상기 발광 제어 라인(EML)으로부터 공급되는 발광 제어 신호(EM)에 의하여 제어되며, 제 1 전압 공급 라인(V1L)과 제 1 노드(N1) 사이에 접속된 제 3 트랜지스터(T3)와, 게이트 전극이 제 2 노드(N2)에 접속되며 상기 제 1 노드(N1)와 상기 발광 소자(OLED) 사이에 접속된 제 4 트랜지스터(T4)와, 상기 제 2 게이트 라인(GLb)으로부터 공급되는 스캔 신호에 의하여 제어되며 상기 데이터 라인(DL)과 상기 제 3 노드(N3) 사이에 접속된 제 5 트랜지스터(T5)와, 제 1 전극(142)이 상기 제 2 노드(N2)에 접속되고 제 2 전극(144)이 상기 제 3 노드(N3)에 접속된 제 1 커패시터(C1)와, 제 1 전극(146)이 상기 제 2 전압 공급 라인(V2L)에 접속되며 제 2 전극(148)이 상기 제 3 노드(N3)에 접속되어 상기 제 2 트랜지스터(T2)와 병렬로 연결된 제 2 커패시터(C2)를 포함하여 구성된다.

<80>

다음으로, 본 발명의 제 2 실시예에 따른 액티브 매트릭스 발광 표시 장치에서 화소셀(PXL)의 동작에 대하여 설명하기로 한다.

<81>

먼저, 제 1 게이트 라인(GLa)에 제 1 논리 상태의 스캔 신호를 공급하여 제 1 트랜지스터(T1) 및 제 2 트랜지스터(T2)를 턴-온함과 동시에, 발광 제어 라인(EML)에 공급되는 제 1 논리 상태의 발광 제어 신호(EM)에 응답하여 제 3 트랜지스터(T3)를 턴-온한다.

<82>

이 때, 제 1 전압(V1)이 제 3 트랜지스터(T3)를 통해 제 1 노드(N1)에 공급되고, 상기 제 1 노드(N1)에 공급된 전압은 제 1 트랜지스터(T1)를 통해 제 2 노드(N2)에 공급된다.

<83>

동시에, 제 2 전압 공급 라인(V2L)을 통해 상기 제 1 전압과 동일한 값을 가지는 제 2 전압(V2)이 제 2 트랜지스터(T2)를 통해 제 3 노드(N3)에 공급되도록 한다.

<84>

즉, 제 1 커패시터(C1)의 제 1 전극(142)은 제 2 노드(N2)에 접속되어 제 1 전압이 가해지고, 제 1 커패시터(C1)의 제 2 전극(144)은 제 3 노드(N3)와 접속되어 상기 제 1 전압과 동일한 값을 가지는 제 2 전압이 가해지므로, 양 전극에 걸리는 전압이 동일하여 리셋(reset) 상태가 된다.

- <85> 또한, 상기 제 2 트랜지스터(T2)와 병렬로 연결된 제 2 커패시터(C2) 역시, 제 2 전압 공급 라인(V2L)에 접속된 제 1 전극(146)에는 제 2 전압이 가해지고, 제 3 노드(N3)에 접속된 제 2 전극(148)에도 제 2 전압이 가해지므로 역시 양 전극에 걸리는 전압이 동일하여 리셋 상태가 된다.
- <86> 이와 같이, 제 1 커패시터(C1) 및 제 2 커패시터(C2)가 리셋된 후, 다음으로 상기 제 2 전압 공급 라인(V2L)을 통해 기저 전압(VSS)으로 천이된 제 2 전압을 공급한다.
- <87> 이 때, 제 4 트랜지스터(T4)는 다이오드 연결 상태가 되므로, 기저 전압을 공급받은 제 3 노드(N3)에 제 1 커패시터(C1)의 제 2 전극이 접속되므로, 상기 제 4 트랜지스터(T4)의 문턱 전압(V_{th_T4})이 상기 제 1 커패시터(C1)에 저장된다.
- <88> 다음으로, 제 1 게이트 라인으로 공급되는 스캔 신호가 제 2 논리 상태가 되면 제 1 트랜지스터(T1) 및 제 2 트랜지스터(T2)가 턴-오프됨과 아울러, 발광 제어 라인을 통해 공급되는 제 2 논리 상태의 발광 제어 신호에 응답하여 제 3 트랜지스터 역시 턴-오프된다.
- <89> 다음으로, 제 2 게이트 라인에 제 1 논리 상태의 스캔 신호가 입력되면 이에 응답하여 제 5 트랜지스터(T5)가 턴-온 되고, 데이터 라인(DL)에서 공급되는 데이터 신호가 상기 제 5 트랜지스터(T5)를 통해 제 3 노드(N3)에 공급된다.
- <90> 이 때, 상기 제 1 커패시터(C1)에는 상기 데이터 신호에 대응되는 데이터 전압(Vdata)이 추가로 저장되며, 상기 제 2 커패시터(C2)에는 상기 데이터 전압(Vdata)가 저장된다.
- <91> 다음으로, 제 2 게이트 라인을 통해 제 2 논리 상태의 스캔 신호가 입력되면 제 5 트랜지스터(T5)는 턴-오프됨과 아울러, 다시 발광 제어 라인을 통해 공급되는 제 1 논리 상태의 발광 제어 신호에 의하여 제 3 트랜지스터가 다시 턴-온 된다.
- <92> 이와 같이, 턴-온된 제 3 트랜지스터를 통해 공급되는 제 1 전압은, 상기 제 1 커패시터 및 제 2 커패시터에 저장된 전압에 의하여 한 프레임동안 구동되는 제 4 트랜지스터(T4)를 통해 상기 발광소자(OLED)에 전류를 공급하여 한 프레임동안 발광하게 된다.
- <93> 이와 같이, 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치는 제 2 트랜지스터와 병렬로 연결된 제 2 커패시터를 더 구비하여 제 5 트랜지스터가 턴-오프되었을 때 보다 안정적으로 한 프레임동안 제 4 트랜지스터를 구동할 수 있는 효과를 제공한다.
- <94> 도6은 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치와 종래의 액티브 매트릭스 유기 발광 표시 장치에서, 입력 전압에 따른 발광 소자의 출력 전류를 비교한 그래프이다.
- <95> 도6에 도시된 바와 같이, 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치의 경우 종래의 액티브 매트릭스 유기 발광 표시 장치보다 입력 전압에 따른 발광 소자의 출력 전류가 보다 선형적(linear)인 관계를 가지는 것을 알 수 있다.
- <96> 이와 같이, 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치는 입력 전압에 따른 발광 소자의 출력 전류가 근사(近似)한 선형적 관계를 가지기 때문에, 보다 안정적으로 소자를 구동할 수 있게 되어서, 소자의 수명을 연장시키고 신뢰성을 향상시키는 효과를 제공한다.
- <97> 또한, 본 발명에 따른 액티브 매트릭스 유기 발광 표시 장치에서 상기 제 1 트랜지스터 내지 제 5 트랜지스터는 N형 트랜지스터 또는 P형 트랜지스터 중 어느 것으로도 구현하는 것이 가능할 것이다.
- <98> 또한, 상기 제 1 트랜지스터 내지 제 5 트랜지스터는 비정질 실리콘 또는 폴리 실리콘(polysilicon)이나, 유기 반도체 물질로 반도체층이 형성될 수 있을 것이다.
- <99> 한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

- <100> 이와 같이, 본 발명에 따른 액티브 매트릭스 유기 발광 표시 장치는, 제 1 커패시터를 리셋시킨 후 화소셀(Pixel)을 구동하여, 잔류 DC 차지에 의하여 잔상이 남는 문제를 해결할 수 있는 효과를 제공한다.

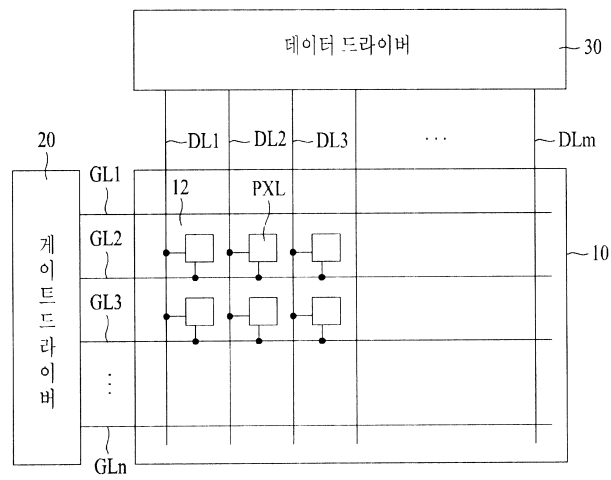
<101> 또한, 본 발명에 따른 액티브 매트릭스 유기 발광 표시 장치는, 입력 전압에 따른 발광 소자의 출력 전류가 근사(近似)한 선형적 관계를 가지기 때문에, 보다 안정적으로 소자를 구동할 수 있게 되어서, 소자의 수명을 연장시키고 신뢰성을 향상시키는 효과를 제공한다.

도면의 간단한 설명

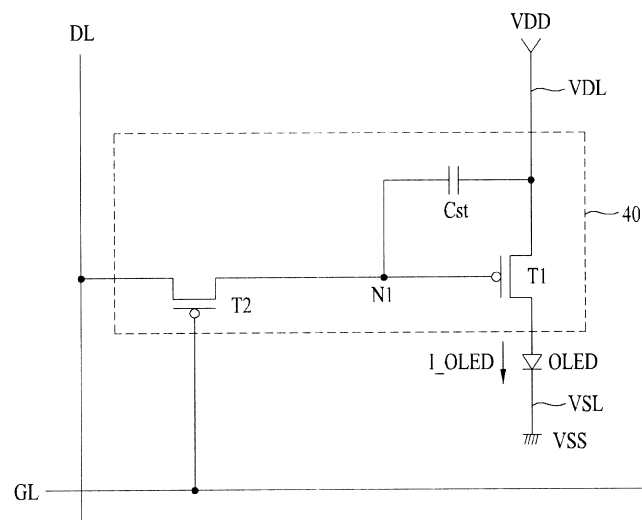
- <1> 도1은 종래의 액티브 매트릭스 유기 발광 표시 장치의 구성을 나타낸 구성도.
- <2> 도2는 종래의 액티브 매트릭스 유기 발광 표시 장치에서 화소셀의 구성을 나타낸 회로도.
- <3> 도3은 본 발명의 제 1 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치의 구성을 나타낸 회로도.
- <4> 도4는 본 발명의 제 1 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치의 타이밍 차트.
- <5> 도5는 본 발명의 제 2 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치의 구성을 나타낸 회로도.
- <6> 도6은 종래의 액티브 매트릭스 유기 발광 표시 장치와 본 발명의 실시예에 따른 액티브 매트릭스 유기 발광 표시 장치의 입력 전압에 따른 발광 소자의 출력 전류를 도시한 그래프.
- <7> < 도면의 주요 부분에 대한 부호의 설명 >
- <8> GL1 내지 GLn : 게이트 라인 DL1 내지 DLm : 데이터 라인
- <9> PXL : 화소셀 OLED : 발광 소자
- <10> 12 : 화소 영역 20 : 게이트 드라이버
- <11> 30 : 데이터 드라이버 VDD : 구동 전압
- <12> VSS : 기저 전압 VDL : 구동 전압 공급 라인
- <13> VSL : 기저 전압 공급 라인 T_{DR} : 구동 트랜지스터
- <14> T_{SW} : 스위칭 트랜지스터 Cst : 커패시터
- <15> GLa : 제 1 게이트 라인 GLb : 제 2 게이트 라인
- <16> DL : 데이터 라인 V1L : 제 1 전압 공급 라인
- <17> V2L : 제 2 전압 공급 라인 EML : 발광 제어 라인
- <18> T1 내지 T5 : 제 1 내지 제 5 트랜지스터
- <19> N1 내지 N3 : 제 1 내지 제 3 노드
- <20> Vth_T4 : 제 4 트랜지스터의 문턱 전압
- <21> I_OLED : 발광소자에 흐르는 전류 EM : 발광 제어 신호
- <22> 142 : 제 1 커패시터의 제 1 전극 144 : 제 1 커패시터의 제 2 전극
- <23> 146 : 제 2 커패시터의 제 1 전극 148 : 제 2 커패시터의 제 2 전극

도면

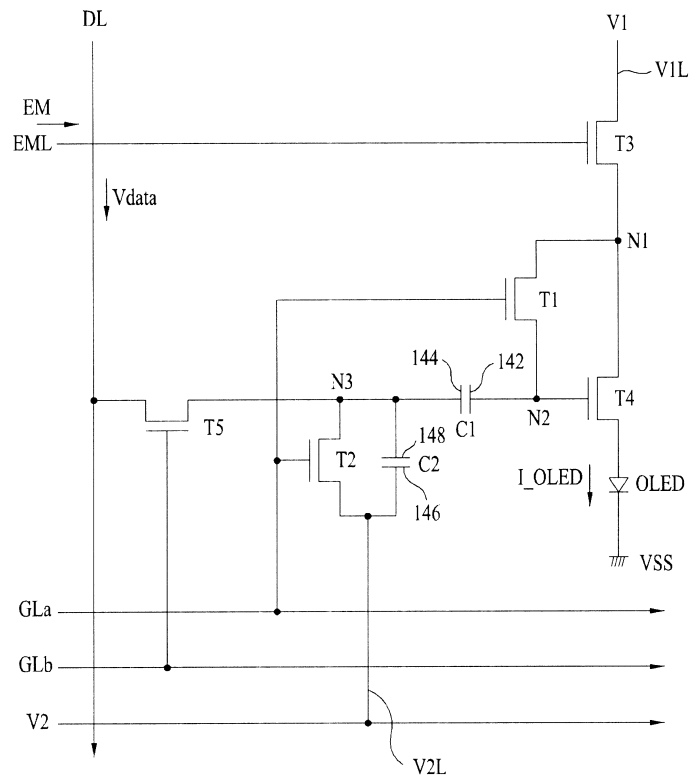
도면1



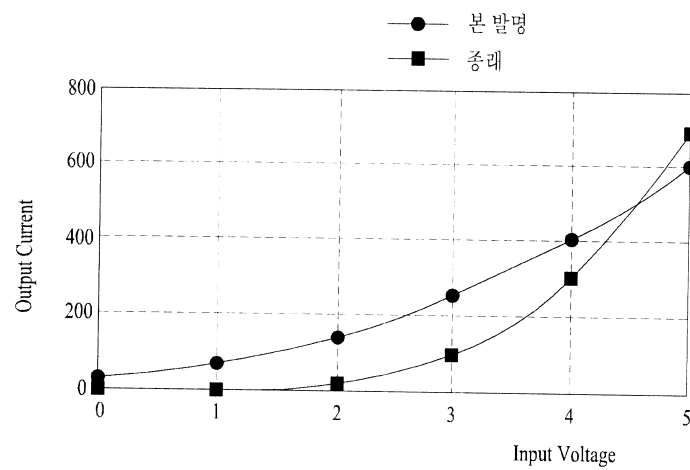
도면2



도면5



도면6



专利名称(译)	有源矩阵有机发光显示器及其驱动方法		
公开(公告)号	KR1020080113998A	公开(公告)日	2008-12-31
申请号	KR1020070063127	申请日	2007-06-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM IN HWAN 김인환 BYUN SEUNG CHAN 변승찬 YI JUNG YOON 이정윤		
发明人	김인환 변승찬 이정윤		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
CPC分类号	G09G3/3225 G09G2300/0426 G09G2320/0214 G09G2320/0257 G09G2320/043 H03K19/00346		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

提供一种有源矩阵有机发光二极管显示装置及其驱动方法，用于补偿驱动晶体管的阈值电压并去除像素单元中的残留DC电荷。有源矩阵有机发光二极管显示装置及其驱动方法，连接在第一节点（N1）和第二节点（N2）之间的第一节点（N1）由扫描信号控制。连接在第三节点（N3）和第二电压供应线（V2L）之间的第二晶体管（T2）由扫描信号控制。连接在第一电压供应线（V1L）和第一节点之间的第三晶体管（T3）由从发光控制线提供的发光控制信号（EM）控制。

