



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0112621
(43) 공개일자 2008년12월26일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0061234

(22) 출원일자 2007년06월21일

심사청구일자 2007년06월21일

(71) 출원인

재단법인서울대학교산학협력재단

서울특별시 관악구 봉천7동 산4의 2번지

(72) 발명자

한민구

서울 강남구 압구정동 현대아파트 85동 201호

박현상

경기 성남시 분당구 구미동 무지개마을청구아파트
511동 1402호

(74) 대리인

서만규, 서경민

전체 청구항 수 : 총 16 항

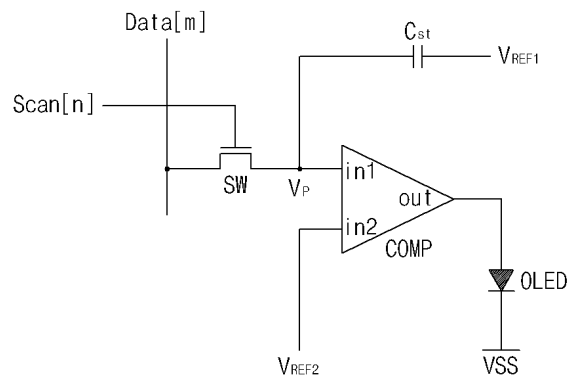
(54) 유기 전계 발광 표시 장치

(57) 요약

본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 해결하고자 하는 기술적 과제는 구동 트랜지스터의 문턱전압에 영향 받지 않고 발광 시간으로써 그레이 스케일을 표현함과 동시에 그레이 스케일 역전 등의 화질 열화 현상을 제거 하며 또한 어드레싱 회수를 반감함으로써 고해상도 및 고휘도를 구현 하는 데 있다.

이를 위해 본 발명은 주사선에 제어전극이 전기적으로 연결되고, 데이터선과 제1기준 전압선 사이에 전기적으로 연결된 스위칭 소자와, 스위칭 소자와 제1기준 전압선 사이에 전기적으로 연결된 용량성 소자와, 스위칭 소자와 제2기준 전압선에 전기적으로 연결되어 스위칭 소자에서 전달되는 전압과 제2기준 전압선에서 인가되는 전압을 비교하여 출력하는 비교기 및 비교기와 제1전원전압선 사이에 전기적으로 연결된 유기 전계 발광 소자를 포함하는 유기 전계 발광 표시 장치를 개시한다.

대표도 - 도2



특허청구의 범위

청구항 1

주사선에 제어전극이 전기적으로 연결되고, 데이터선과 제1기준 전압선 사이에 전기적으로 연결된 스위칭 소자;
 상기 스위칭 소자와 상기 제1기준 전압선 사이에 전기적으로 연결된 용량성 소자;
 상기 스위칭 소자와 제2기준 전압선에 전기적으로 연결되어, 상기 스위칭 소자에서 전달되는 전압과 상기 제2기준 전압선에서 인가되는 전압을 비교하여 출력하는 비교기; 및
 상기 비교기와 제1전원전압선 사이에 전기적으로 연결된 유기 전계 발광 소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 2

제 1 항에 있어서,
 상기 스위칭 소자는 제1전극이 상기 데이터선에 전기적으로 연결되고, 제2전극이 상기 용량성 소자의 제1전극과 상기 비교기의 제1입력단자에 전기적으로 연결되며, 제어전극이 상기 주사선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 3

제 1 항에 있어서,
 상기 용량성소자는 제1전극이 상기 비교기의 제1입력단자와 상기 스위칭 소자의 제2전극에 전기적으로 연결되고, 제2전극은 상기 제1기준 전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 4

제 1 항에 있어서,
 상기 비교기는 제1입력단자가 상기 용량성소자의 제1전극과 상기 스위칭 소자의 제2전극 사이에 전기적으로 연결되고, 제2입력단자가 상기 제2기준 전압선에 전기적으로 연결되며, 출력단자가 상기 유기 전계 발광 소자의 애노드전극에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 5

제 1 항에 있어서,
 상기 유기 전계 발광 소자는 애노드 전극이 상기 비교기의 출력단자에 전기적으로 연결되고, 캐소드전극이 상기 제1전원전압선에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 6

제 1 항에 있어서,
 상기 비교기는
 상기 제2기준 전압선과 상기 유기 전계 발광 소자의 애노드 전극 사이에 전기적으로 연결된 N형 트랜지스터; 및
 상기 N형 트랜지스터와 제2전원전압선 사이에 전기적으로 연결된 P형 트랜지스터를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 7

제 6 항에 있어서,
 상기 N형 트랜지스터는 제1전극이 상기 유기 전계 발광 소자의 애노드전극과 상기 P형 트랜지스터의 제2전극 사이에 전기적으로 연결되고, 제2전극이 상기 제2기준 전압선에 전기적으로 연결되며, 제어전극이 상기 용량성소자의 제1전극과 상기 스위칭 소자의 제2전극 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

시 장치.

청구항 8

제 6 항에 있어서,

상기 P형 트랜지스터는 제1전극이 상기 제2전원전압선에 전기적으로 연결되고, 제2전극이 유기 전계 발광 소자의 애노드전극과 상기 N형 트랜지스터의 제1전극 사이에 전기적으로 연결되며, 제어전극이 상기 용량성소자의 제1전극과 상기 스위칭 소자의 제2전극 및 상기 N형 트랜지스터의 제어전극 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 9

제 1 항에 있어서,

상기 비교기와 상기 유기 전계 발광 소자 사이에 전기적으로 연결된 구동 트랜지스터를 더 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 10

제 9 항에 있어서,

상기 구동 트랜지스터는 제1전극이 제2전원전압선에 전기적으로 연결되고, 제2전극이 상기 유기 전계 발광 소자의 애노드전극에 전기적으로 연결되며, 제어전극이 상기 비교기의 출력단자에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 11

제 1 항에 있어서,

상기 제1기준 전압선은 제2전원전압선에 전기적으로 연결되어 제2전원전압을 인가받고, 상기 제2기준 전압선은 제2기준 전압을 인가받는데, 상기 제2기준 전압은 폭을 세단계로 가지는 전압으로서, 각각의 전압의 폭에 대해서 진폭이 각각 다른 세개의 전압레벨로 나뉘어 지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 12

제 11 항에 있어서,

상기 제2기준 전압의 폭은 제1펄스폭, 제2펄스폭 및 제3펄스폭을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 13

제 12 항에 있어서,

상기 제2펄스폭은 상기 제1펄스폭의 4배의 폭을 가지고, 상기 제3펄스폭은 상기 제2펄스폭의 4배의 폭을 갖는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 14

제 11 항에 있어서,

상기 제2기준 전압의 진폭이 다른 전압레벨은 제1전압레벨, 제2전압레벨 및 제3전압레벨을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 15

제 14 항에 있어서,

상기 제1전압레벨은 상기 제1전원전압선의 제1전원전압과 동일한 전압이고, 상기 제3전압레벨은 상기 제2전원전압선의 제2전원전압과 동일한 전압이고, 상기 제2전압레벨은 상기 제1전압레벨과 상기 제3전압레벨 사이에 두 전압레벨의 중심이 되는 지점의 전압이 되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 16

제 1 항에 있어서,

상기 제1기준 전압선은 제1기준 전압을 인가받는데, 상기 제1기준 전압은 폭을 세단계로 가지는 전압으로서, 각각의 전압의 폭에 대해서 진폭이 각각 다른 세개의 전압레벨로 나뉘어 지고, 상기 제2기준 전압선은 제1전원전압선에 전기적으로 연결되어 제1전원전압을 인가받는 것을 특징으로 하는 유기 전계 발광 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <20> 본 발명은 유기 전계 발광 표시 장치에 관한 것으로서, 보다 자세하게는 구동 트랜지스터의 문턱전압에 영향 받지 않고 발광 시간으로써 그레이 스케일을 표현함과 동시에 그레이 스케일 역전 등의 화질 열화 현상을 제거하며 또한 어드레싱 회수를 반감함으로써 고해상도 및 고 휘도를 구현 할 수 있는 유기 전계 발광 표시 장치에 관한 것이다.
- <21> 종래의 유기 전계 발광 표시 장치는 형광 또는 인광 유기 화합물을 전기적으로 여기 시켜 발광시키는 표시장치로서, N×M개의 유기전계발광소자들을 구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기전계발광소자는 애노드, 유기박막, 캐소드의 구조로 되어 있다. 유기 박막은 전자와 정공의 결합을 통해 빛을 발광하는 발광층(emitting layer, EML), 전자를 수송하는 전자 수송 층(electron transport layer, ETL) 및 정공을 수송하는 정공수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자를 주입하는 전자 주입층(electron injecting layer, EIL)과 정공을 주입하는 정공주입층(hole injecting layer, HIL)층을 포함할 수 있다.
- <22> 이와 같이 이루어지는 유기전계발광소자를 구동하는 방식에는 단순매트릭스(passive matrix, PM) 방식과 MOS형(Metal Oxide Silicon)박막 트랜지스터(thin film transistor, TFT) 능동 구동(active matrix, AM) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하여 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 박막 트랜지스터와 커패시터를 각 화소 전극에 접속하여 커패시터 용량에 의해 전압을 유지하도록 하는 구동 방식이다. 이때, 데이터 드라이버에서 인가하는 신호가 전압 혹은 전류인가에 따라 전압 기입(voltage programming) 방식과 전류 기입(current programming) 방식으로 구분된다.
- <23> 그리고 유기 전계 발광 표시 패널에 데이터신호를 공급하는 방식에는 아날로그 구동방식과 디지털 구동 방식으로 구분된다. 아날로그 구동방식은 진폭변조(Pulse Amplitude Modulation, 이하 'PAM')방식으로 표시하고자 하는 화상에 비례하는 전류 또는 전압을 유기 전계 발광 소자(OLED)에 공급하고, 유기 전계 발광 소자(OLED)는 공급된 전류 또는 전압의 크기에 비례하는 밝기로 발광함으로써 유기 전계 발광 표시 패널에 화상을 구현하게 된다. 이때, 각각의 데이터 신호가 유기 전계 발광 소자(OLED)에 공급되는 시간은 동일하다. 디지털 구동방식은 펄스폭변조(Pulse Width Modulation, 이하 'PWM')방식으로 데이터신호의 전류 또는 전압의 진폭은 같으나 그 표시하고자 하는 화상에 비례하여, 유기 전계 발광 소자(OLED)에 데이터신호가 공급되는 시간을 조절하고, 유기 전계 발광 소자(OLED)가 공급된 데이터신호의 시간에 비례하는 밝기로 발광함으로써 유기 전계 발광 표시 패널에 화상을 구현하게 된다. 즉 펄스폭을 변조하여 이에 대응하는 밝기로 유기 전계 발광 소자(OLED)를 점등시키는 방법이다.
- <24> 상기 PAM방식은 PWM 방식과 달리 어드레싱 구간 동안의 점멸이 반드시 필요하지 않고 프레임당 한번의 어드레싱으로 각 화소의 계조 표현이 가능하기 때문에, 고해상도 및 고 휘도 구현에 이점을 가지고 있다. 그러나 저계조의 화상 구현시 저계조의 화상에 대응하는 적은 양의 전류 또는 전압이 각각의 데이터라인을 통해 유기 전계 발광 소자(OLED)에 공급됨에 따라 저계조의 화상 구현이 자연스럽지 못하고, 구동 트랜지스터의 문턱전압이 동일하지 않아서 동일 전류 또는 전압에 대해 각각의 유기 전계 발광 소자(OLED)의 휘도가 다르다는 문제점을 가진다.
- <25> 반면, PWM방식에서 한 프레임은 총 그레이 스케일 비트 수 만큼의 서브프레임으로 나뉘고, 각 서브프레임은 해당 계조를 갖는 화소에 데이터를 기입하기 위한 어드레싱 구간을 필요로 한다. 그리고 이 구간 동안에는 정확한

그레이 레벨을 표현하기 위하여 통상적으로 유기전계 발광 소자(OLED)가 점멸하게 된다. 따라서 주사 회수가 많은 PWM방식은 상대적으로 구동 IC의 전력 소모 증가를 야기할 수 있고, 프레임 당 최대 발광 시간이 감소하여 고해상도 및 고휘도 구현에 약점을 가지고 있다. 또한 데이터 신호의 변화의 폭이 크기 때문에 서브프레임 구간이 길거나 스위칭 소자의 누설 전류가 클 경우 이로 인한 화상 신호 왜곡이 PAM보다 심화될 수 있고, 따라서 낮은 그레이 레벨이 입력되었음에도 유기 전계 발광 소자(OLED)가 높은 그레이 레벨이 입력되었을 때보다 더 밝게 출력되는 그레이 스케일 역전(Gray Scale Inversion) 현상이 발생하게 된다.

발명이 이루고자 하는 기술적 과제

- <26> 본 발명은 상술한 종래의 문제점을 극복하기 위한 것으로서, 본 발명의 목적은 구동트랜지스터의 문턱전압에 영향을 받지 않고, 각 화소회로의 유기 전계 발광 소자가 동일한 데이터 신호에 동일한 휘도로 발광 할 수 있는 유기 전계 발광 표시 장치를 제공하는데 있다.
- <27> 또한, 본 발명의 다른 목적은 유기 전계 발광 소자(OLED)에 동일한 전압레벨의 구동 전류를 인가하는 시간이 길어질수록 누설전류가 발생량이 커지게 되어 낮은 그레이 레벨이 입력되었음에도 유기 전계 발광 소자가 높은 그레이 레벨이 입력되었을 때보다 더 밝게 출력되는 그레이 스케일 역전(Gray Scale Inversion) 현상이 발생하게 되는데, 전압레벨을 여러 단계로 두고 유기 전계 발광 소자(OLED)에 인가되는 전압 폭을 조절하여 그레이 스케일 역전(Gray Scale Inversion) 현상을 제거할 수 있는 유기 전계 발광 표시 장치를 제공하는데 있다.
- <28> 또한, 본 발명의 다른 목적은 데이터 기입기간 동안 유기 전계 발광 소자(OLED)가 발광하지 않게 되어 유기 전계 발광 표시 패널의 휘도를 저하 하게 되는데, 종래의 디지털 구동방식에 비하여 데이터 기입기간을 1/2로 줄여서 유기 전계 발광 소자(OLED)의 휘도가 증가하는 유기 전계 발광 표시 장치를 제공하는데 있다.

발명의 구성 및 작용

- <29> 상기한 목적을 달성하기 위해 본 발명에 의한 유기 전계 발광 표시 장치는 주사선에 제어전극이 전기적으로 연결되고, 데이터선과 제1기준 전압선 사이에 전기적으로 연결된 스위칭 소자와, 상기 스위칭 소자와 상기 제1기준 전압선 사이에 전기적으로 연결된 용량성 소자와, 상기 스위칭 소자와 제2기준 전압선에 전기적으로 연결되어, 상기 스위칭 소자에서 전달되는 전압과 상기 제2기준 전압선에서 인가되는 전압을 비교하여 출력하는 비교기 및 상기 비교기의 출력과 제1전원전압선 사이에 전기적으로 연결된 유기 전계 발광 소자를 포함할 수 있다.
- <30> 상기 스위칭 소자는 제1전극이 상기 데이터선에 전기적으로 연결되고, 제2전극이 상기 용량성 소자의 제1전극과 상기 비교기의 제1입력단자에 전기적으로 연결되며, 제어전극이 상기 주사선에 전기적으로 연결될 수 있다.
- <31> 상기 용량성소자는 제1전극이 상기 비교기의 제1입력단자와 상기 스위칭 소자의 제2전극에 전기적으로 연결되고, 제2전극은 상기 제1기준 전압선에 전기적으로 연결될 수 있다.
- <32> 상기 비교기는 제1입력단자가 상기 용량성소자의 제1전극과 상기 스위칭 소자의 제2전극 사이에 전기적으로 연결되고, 제2입력단자가 상기 제2기준 전압선에 전기적으로 연결되며, 출력단자가 상기 유기 전계 발광 소자의 애노드전극에 전기적으로 연결될 수 있다.
- <33> 상기 유기 전계 발광 소자는 애노드 전극이 상기 비교기의 출력단자에 전기적으로 연결되고, 캐소드전극이 상기 제1전원전압선에 전기적으로 연결될 수 있다.
- <34> 상기 비교기는 상기 제2기준 전압선과 상기 유기 전계 발광 소자의 애노드 전극 사이에 전기적으로 연결된 N형 트랜지스터 및 상기 N형 트랜지스터와 제2전원전압선 사이에 전기적으로 연결된 P형 트랜지스터를 포함할 수 있다.
- <35> 상기 N형 트랜지스터는 제1전극이 상기 유기 전계 발광 소자의 애노드전극과 상기 P형 트랜지스터의 제2전극 사이에 전기적으로 연결되고, 제2전극이 상기 제2기준 전압선에 전기적으로 연결되며, 제어전극이 상기 용량성소자의 제1전극과 상기 스위칭 소자의 제2전극 사이에 전기적으로 연결될 수 있다.
- <36> 상기 P형 트랜지스터는 제1전극이 상기 제2전원전압선에 전기적으로 연결되고, 제2전극이 유기 전계 발광 소자의 애노드전극과 상기 N형 트랜지스터의 제1전극 사이에 전기적으로 연결되며, 제어전극이 상기 용량성소자의 제1전극과 상기 스위칭 소자의 제2전극 및 상기 N형 트랜지스터의 제어전극 사이에 전기적으로 연결될 수 있다.
- <37> 상기 비교기와 상기 유기 전계 발광 소자 사이에 전기적으로 연결된 구동 트랜지스터를 더 포함할 수 있다.
- <38> 상기 구동 트랜지스터는 제1전극이 제2전원전압선에 전기적으로 연결되고, 제2전극이 상기 유기 전계 발광 소자

의 애노드전극에 전기적으로 연결되며, 제어전극이 상기 비교기의 출력단자에 전기적으로 연결될 수 있다.

- <39> 상기 제1기준 전압선은 제2전원전압선에 전기적으로 연결되어 제2전원전압을 인가받고, 상기 제2기준 전압선은 제2기준 전압을 인가받는데, 상기 제2기준 전압은 폭을 세단계로 가지는 전압으로서, 각각의 전압의 폭에 대해서 진폭이 각각 다른 세개의 전압레벨로 나뉘어 질 수 있다.
- <40> 상기 제2기준 전압의 폭은 제1펄스폭, 제2펄스폭 및 제3펄스폭을 포함할 수 있다.
- <41> 상기 제2펄스폭은 상기 제1펄스폭의 4배의 폭을 가지고, 상기 제3펄스폭은 상기 제2펄스폭의 4배의 폭을 가질 수 있다.
- <42> 상기 제2기준 전압의 진폭이 다른 전압레벨은 제1전압레벨, 제2전압레벨 및 제3전압레벨을 포함할 수 있다.
- <43> 상기 제1전압레벨은 상기 제1전원전압선의 제1전원전압과 동일한 전압이고, 상기 제3전압레벨은 상기 제2전원전압선의 제2전원전압과 동일한 전압이고, 상기 제2전압레벨은 상기 제1전압레벨과 상기 제3전압레벨 사이에 두 전압레벨의 중심이 되는 지점의 전압일 수 있다.
- <44> 상기 제1기준 전압선은 제1기준 전압을 인가받는데, 상기 제1기준 전압은 폭을 세단계로 가지는 전압으로서, 각각의 전압의 폭에 대해서 진폭이 각각 다른 세개의 전압레벨로 나뉘어 지고, 상기 제2기준 전압선은 제1전원전압선에 전기적으로 연결되어 제1전원전압을 인가받을 수 있다.
- <45> 상기와 같이 하여 본 발명에 의한 유기 전계 발광 표시 장치는 각 화소회로의 유기 전계 발광 소자에 인가되는 구동전류가 구동트랜지스터의 문턱전압에 영향을 받지 않아 유기 전계 발광 표시 패널의 화소회로는 동일한 데이터 신호가 인가될 때, 동일한 휘도로 발광 할 수 있는 유기 전계 발광 표시 장치를 제공한다.
- <46> 또한, 유기 전계 발광 소자(OLED)에 동일한 전압레벨의 구동 전류를 인가하는 시간이 길어질수록 누설전류가 발생량이 커지게 되어 낮은 그레이 레벨이 입력되었음에도 유기 전계 발광 소자(OLED)가 높은 그레이 레벨이 입력되었을 때보다 더 밝게 출력되는 그레이 스케일 역전(Gray Scale Inversion) 현상이 발생하게 되는데, 입력된 디지털 신호를 직접 저장하지 않고 비교기를 거쳐 최종 출력 전류를 생성하게 함으로써 누설전류와는 무관하게 디지털 신호를 유지하여 그레이 스케일 역전(Gray Scale Inversion) 현상을 제거 할 수 있는 유기 전계 발광 표시 장치를 제공한다.
- <47> 또한, 데이터 기입기간 동안 유기 전계 발광 소자(OLED)가 발광하지 않게 되어 유기 전계 발광 표시 패널의 휘도를 저하 하게 되는데, 종래의 디지털 구동방식에 비하여 데이터 기입기간을 1/2로 줄여서 유기 전계 발광 소자(OLED)의 휘도가 증가 할 수 있는 유기 전계 발광 표시 장치를 제공한다.
- <48> 이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명하면 다음과 같다.
- <49> 여기서, 명세서 전체를 통하여 유사한 구성 및 동작을 갖는 부분에 대해서는 동일한 도면 부호를 붙였다. 또한, 어떤 부분이 다른 부분과 전기적으로 연결(electrically coupled)되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐만 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다.
- <50> 도 1을 참조하면, 본 발명에 의한 유기 전계 발광 표시 장치의 구성을 나타내는 블록도가 도시되어 있다.
- <51> 도 1에서 도시된 바와 같이 유기 전계 발광 표시 장치(100)는 주사구동부(110), 데이터구동부(120) 및 유기 전계 발광 표시 패널(이하, 패널 (130))를 포함 할 수 있다.
- <52> 상기 주사 구동부(110)는 주사선(Scan[1], Scan[2], ..., Scan[n])을 통하여 상기 패널(130)에 주사신호를 순차적으로 공급할 수 있다.
- <53> 상기 데이터 구동부(120)는 데이터선 (Data[1], Data[2], ..., Data[m])을 통하여 상기 패널(130)에 데이터 전압을 공급할 수 있다.
- <54> 또한 상기 패널(130)은 행 방향으로 배열되어 있는 다수의 주사선(Scan[1], Scan[2], ..., Scan[n])과, 열 방향으로 배열되는 다수의 데이터선(Data[1], Data[2], ..., Data[m])과, 상기의 다수의 주사선(Scan[1], Scan[2], ..., Scan[n]) 및 데이터선 (Data[1], Data[2], ..., Data[m])에 의해 정의되는 화소 회로(131, Pixel)를 포함 할 수 있다.
- <55> 여기서 상기 화소 회로(Pixel)는 이웃하는 두 주사선과 이웃하는 두 데이터선에 의해 정의 되는 화소 영역에 형성될 수 있다. 물론, 상술한 바와 같이 상기 주사선(Scan[1], Scan[2], ..., Scan[n])에는 상기 주사 구동부(110)로

부터 주사신호가 공급되고, 상기 데이터선 (Data[1],Data[2],...,Data[m])에는 상기의 데이터 구동부(120)로부터 데이터 전압이 공급될 수 있다. 상기 패널(130)은 외부로부터 제1전원전압(VSS), 제2전원전압(VDD), 제1기준전압(V_{REF1}) 및 제2기준 전압(V_{REF2})을 공급받아 각각의 화소회로(131)로 공급한다. 상기 제1전원전압(VSS), 제2전원전압(VDD), 제1기준 전압(V_{REF1}) 및 제2기준 전압(V_{REF2})을 공급받은 화소회로(131)는 각각의 데이터전압에 대응하여 패널에 영상을 표시한다.

- <56> 도 2를 참조하면, 본 발명의 일실시예에 따른 유기 전계 발광 표시 장치의 화소 회로의 회로도가 도시되어 있다. 이하에서 설명하는 화소 회로는 모두 도 1에 개시된 유기 전계 발광 표시 장치(100)중 하나의 화소 회로(Pixel)를 의미한다. 그리고 도 2의 스위칭 소자는 N형 트랜지스터로 도시하였으나, 동일 또는 유사한 기능을 하는 다른 스위칭 소자로 이루어질 수 있다.
- <57> 도 2에 도시된 바와 같이 유기 전계 발광 표시 장치의 화소회로는 주사선(Scan[n]), 데이터선(Data[m]), 제1전원 전압선(VSS), 제1기준 전압선(V_{REF1}), 제2기준 전압선(V_{REF2}), 스위칭 소자(Sw), 용량성소자(Cst), 비교기(COMP) 및 유기 전계 발광 소자(OLED)를 포함한다.
- <58> 상기 주사선(Scan[n])은 발광 시키고자 하는 유기 전계 발광 소자(OLED)를 선택하는 주사신호를 상기 스위칭 소자(Sw)의 제어 전극에 공급하는 역할을 한다. 물론, 이러한 주사선(Scan[n])은 주사신호를 생성하는 주사 구동부(110, 도 1 참조)에 전기적으로 연결될 수 있다.
- <59> 상기 데이터선(Data[m])은 발광 휘도에 비례하는 데이터 전압을 상기 용량성소자(Cst)의 제1전극 및 비교기(COMP)의 제1입력단자(in1)에 공급하는 역할을 한다. 물론, 이러한 데이터선(Data[m])은 데이터 전압을 생성하는 데이터 구동부(120, 도 1 참조)에 전기적으로 연결될 수 있다.
- <60> 상기 제1전원 전압선(VSS)은 제1전원전압이 유기 전계 발광 소자(OLED)에 공급되도록 한다.
- <61> 상기 제1기준 전압선(V_{REF1})은 제1기준전압이 용량성소자(Cst)의 제2전극에 공급되도록 한다.
- <62> 상기 제2기준 전압선(V_{REF2})은 제2기준전압이 비교기(COMP)의 제2입력단자(in2)에 공급되도록 한다.
- <63> 상기 스위칭 소자(Sw)는 제1전극(드레인 전극 또는 소스 전극)이 상기 데이터선(Data[m])에 전기적으로 연결되고, 제2전극(소스 전극 또는 드레인 전극)이 비교기(COMP)의 제1입력단자(in1)와 용량성소자(Cst)의 제1전극 사이에 전기적으로 연결되며, 제어 전극이 주사선(Scan[n])에 전기적으로 연결된다. 상기 스위칭 소자(Sw)는 제어 전극에 하이레벨의 주사신호가 인가되면 턴온되어 데이터 전압을 용량성소자(Cst)의 제1전극과 비교기(COMP)의 제1입력단자(in1)에 인가하고, 제어전극에 로우레벨의 주사신호가 인가되면 턴오프되어 데이터 전압이 비교기(COMP)로 전달되는 것을 차단한다.
- <64> 상기 용량성소자(Cst)는 제1전극이 스위칭 소자(Sw)의 제2전극과 상기 비교기(COMP)의 제1입력단자(in1)에 전기적으로 연결되고, 제2전극이 제1기준 전압선(V_{REF1})에 전기적으로 연결된다. 상기 용량성소자(Cst)는 제1전극과 제2전극 사이에 전위차를 저장하고 상기 저장된 전압을 비교기(COMP)의 제1입력단자(in1)로 전달한다.
- <65> 상기 비교기(COMP)는 제1입력단자(in1)가 용량성소자(Cst)의 제1전극과 스위칭 소자(Sw)의 제2전극 사이에 전기적으로 연결되고, 제2입력단자(in2)가 제2기준 전압선(V_{REF2})에 전기적으로 연결된다. 상기 비교기(COMP)는 제1입력단자(in1)와 제2입력단자(in2)의 전압을 비교하여 차이를 증폭시켜 제1전원전압(VSS)과 제2전원전압(VDD)으로 표현되는 디지털 신호로 변환하여 출력단자(out)로 출력함으로써 유기 전계 발광 소자(OLED)를 턴온 혹은 턴오프시킨다.
- <66> 상기 유기 전계 발광 소자(OLED)는 애노드가 비교기(COMP)의 출력단자(out)에 전기적으로 연결되고, 캐소드가 제1전원전압선(VSS)에 전기적으로 연결될 수 있다. 이러한 유기 전계 발광 소자(OLED)는 상기 비교기(COMP)의 출력단자(out)에서 인가되는 구동전압에 의해 소정 밝기로 발광하는 역할을 한다.
- <67> 상기 화소회로는 비교기에 의해 출력된 디지털 신호로 구동되므로 종래의 아날로그 구동방식으로 동작하는 화소 회로에서 발생하는 구동트랜지스터의 문턱전압에 영향을 받지 않고, 각 화소회로의 유기 전계 발광 소자에 동일한 데이터 신호가 인가되었을 때, 각각의 유기 전계 발광 소자(OLED)는 구동 트랜지스터의 문턱전압에 영향을 받지 않으므로 동일한 휘도로 발광 할 수 있다.
- <68> 도 3a와 도 3b는 도 2의 화소 회로의 비교기의 예를 도시한 회로도이다. 도 3a와 도 3b에서 비교기

(COMP)는 인버터로 도시하였으나, 동일 또는 유사한 기능을 하는 다른 비교기로 이루어 질 수 있다. 상기 인버터는 비교기 동작을 하는 하나의 예로 도시한 것이며, 비교기를 인버터로 사용하는 것으로 본 발명을 한정하는 것은 아니다.

- <69> 도 3a와 도 3b에 도시된 바와 같이 유기 전계 발광 표시 장치의 화소회로는 도 2의 화소회로와 동일한 소자로 구성되며, 비교기를 인버터를 이용하여 구성할 수 있다. 도 3a에 도시된 바와 같이 화소회로의 제2기준 전압선(V_{REF2} , 도 2 참조)이 제1전원전압선(VSS)과 전기적으로 연결되어 제2기준 전압선(V_{REF2})은 제1전원전압을 인가받고, 도 3b에 도시된 바와 같이 화소회로의 제1기준 전압선(V_{REF1} , 도 2 참조)이 제2전원전압선(VDD)과 전기적으로 연결되어 제1기준 전압선(V_{REF1})은 제2전원전압을 인가받는다.
- <70> 우선, 비교기는 P형 트랜지스터(MP)와 N형 트랜지스터(MN)를 포함하며, 상기 P형 트랜지스터(MP)는 제1전극이 제2전원전압선(VDD)에 전기적으로 연결되고, 제2전극이 N형 트랜지스터(MN)의 제1전극과 유기 전계 발광 소자(OLED)의 애노드 전극 사이에 전기적으로 연결되며, 제어전극이 용량성소자(Cst)의 제1전극과 스위칭 소자(Sw)의 제2전극 사이에 전기적으로 연결된다.
- <71> 상기 N형 트랜지스터(MN)는 제1전극이 상기 P형 트랜지스터(MP)의 제2전극과 유기 전계 발광 소자(OLED)의 애노드 전극 사이에 전기적으로 연결되고, 제2전극이 제1전원전압선(VSS) 또는 제2기준 전압선(V_{REF2})에 전기적으로 연결되며, 제어전극이 용량성소자(Cst)의 제1전극과 스위칭 소자(Sw)의 제2전극 사이에 전기적으로 연결된다.
- <72> 상기 N형 트랜지스터(MN)의 제어전극과 P형 트랜지스터(MP)의 제어전극에 인가되는 전압(V_p)이, 하이레벨의 전압이 인가되면 N형 트랜지스터(MN)가 턴온이 되고 P형 트랜지스터(MP)는 턴오프되어 제1전원전압선(VSS)에서 인가되는 제1전원전압 또는 제2기준 전압선(V_{REF2})에서 인가되는 제2기준 전압을 유기 전계 발광 소자(OLED)의 애노드 전극에 인가되고, 로우레벨의 전압이 인가되면 P형 트랜지스터(MP)가 턴온이 되고 N형 트랜지스터(MN)는 턴오프되어 제2전원전압선(VDD)에서 인가되는 제2전원전압이 유기 전계 발광 소자(OLED)의 애노드 전극에 인가된다.
- <73> 여기서, 하이레벨의 전압과 로우레벨의 전압이란, 인버터 양단에 인가되는 전압차의 1/2에 해당하는 전압을 기준으로, 이보다 크면 하이레벨 이보다 작으면 로우레벨로 볼 수 있다. 도 3a는 제2전원전압선(VDD)에서 인가되는 제2전원전압과제1전원전압선(VSS)에서 인가되는 제1전원전압 차의 1/2 보다 크면 하이레벨, 제2전원전압선(VDD)에서 인가되는 제2전원전압과 제1전원전압선(VSS)에서 인가되는 제1전원전압 차의 1/2 보다 작으면 로우레벨로 볼 수 있다. 도 3b는 제2전원전압선(VDD)에서 인가되는 제2전원전압과 제2기준 전압선(V_{REF2})에서 인가되는 제2기준 전압의 차의 1/2 보다 크면 하이레벨, 제2전원전압선(VDD)에서 인가되는 제2전원전압과 제2기준 전압선(V_{REF2})에서 인가되는 제2기준 전압의 차의 1/2 보다 작으면 로우레벨로 볼 수 있다.
- <74> 도 3a는 제1기준 전압선(V_{REF1})에 제1기준 전압이 인가되고, 제2기준 전압선(V_{REF2})은 제1전원전압선(VSS)과 전기적으로 연결되어 고정된 전압인 제1전원전압을 인가받아도 상기 화소회로는 동작 가능하다. 그리고 도 3b는 제2기준 전압선(V_{REF2})에 제2기준 전압이 인가되고 제1기준 전압선(V_{REF1})이 제2전원전압선(VDD)에 전기적으로 연결되어 고정된 전압이 제2전원전압을 인가받아도 상기 화소회로는 동작 가능하다. 즉, 제1기준 전압선(V_{REF1})과 제2기준 전압선(V_{REF2})에서 어느 하나의 기준 전압선에 기준 전압이 인가된다면, 나머지 하나의 기준 전압선은 고정된 제1전원전압선(VSS) 또는 제2전원전압선(VDD)과 전기적으로 연결되어 고정된 전압을 인가받아도 화소회로는 동일하게 동작가능하다.
- <75> 도 4a와 도4b는 각각 도 3a와 도 3b의 화소 회로의 타이밍도가 도시되어 있다. 상기 화소회로의 타이밍도는 데이터선(Data[m])에서 인가되는 데이터신호, 주사선(Scan[n])에서 인가되는 주사신호 및 제1기준 전압선(V_{REF1}) 또는 제2기준 전압선(V_{REF2})에서 인가되는 기준 전압을 포함한다.
- <76> 상기 데이터선(Data[m])에서 인가되는 데이터 전압은 6비트로 64계조(0부터 63까지)를 표현하기 위해서 4진수의 3자릿수로 이루어진다. 그리고 데이터 전압이 4진수 이므로 4단계의 전압레벨을 가지며, 각각의 자릿수에 따른 데이터 신호가 화소회로에 인가된다. 즉, 데이터 전압이 3자릿수 이므로 한프레임에 3번의 데이터 전압이 화소회로에 인가되고 각각의 데이터전압은 4단계의 전압레벨(DL1 내지 D4)을 갖는다. 여기서 각각의 데이터 전압이 인가될 때를 하나의 서브프레임으로 본다. 즉 한 프레임은 세 개의 서브프레임으로 이루어진다. 상기 데이터 전압의 64계조는 표 1과 같다.

표 1

<77>

	4^0	4^1	4^2		4^0	4^1	4^2		4^0	4^1	4^2		4^0	4^1	4^2
0	0	0	0	16	0	0	1	32	0	0	2	48	0	0	3
1	1	0	0	17	1	0	1	33	1	0	2	49	1	0	3
2	2	0	0	18	2	0	1	34	2	0	2	50	2	0	3
3	3	0	0	19	3	0	1	35	3	0	2	51	3	0	3
4	0	1	0	20	0	1	1	36	0	1	2	52	0	1	3
5	1	1	0	21	1	1	1	37	1	1	2	53	1	1	3
6	2	1	0	22	2	1	1	38	2	1	2	54	2	1	3
7	3	1	0	23	3	1	1	39	3	1	2	55	3	1	3
8	0	2	0	24	0	2	1	40	0	2	2	56	0	2	3
9	1	2	0	25	1	2	1	41	1	2	2	57	1	2	3
10	2	2	0	26	2	2	1	42	2	2	2	58	2	2	3
11	3	2	0	27	3	2	1	43	3	2	2	59	3	2	3
12	0	3	0	28	0	3	1	44	0	3	2	60	0	3	3
13	1	3	0	29	1	3	1	45	1	3	2	61	1	3	3
14	2	3	0	30	2	3	1	46	2	3	2	62	2	3	3
15	3	3	0	31	3	3	1	47	3	3	2	63	3	3	3

<78>

표 1에 보는 바와 같이 상기 데이터 전압은 3자릿수로 4^0 의 자리, 4^1 의 자리 및 4^2 의 자리를 포함하고, 각각의 자릿수는 4단계(0 내지 3)의 전압레벨을 갖게 되므로 데이터 전압은 3자릿수와 4단계의 전압레벨로 64계조($000_{(4)}$ 내지 $333_{(4)}$)를 표현한다.

<79>

상기 주사선(Scan[n])에서 인가되는 주사신호는 각각의 데이터 전압이 인가 될 때 화소회로에 인가된다. 즉, 상기 주사신호는 데이터 전압과 동일하게 한프레임에 화소회로에 3번 인가되며 이는 각각의 서브프레임에 한번씩 인가된다.

<80>

상기 제1기준 전압선(V_{REF1}) 또는 제2기준 전압선(V_{REF2})에서 인가되는 제1기준전압과 제2기준전압(이하, 기준전압)은 폭이 다른 제1펄스폭, 제2펄스폭 및 제3펄스폭을 포함하고, 기준 전압의 각각의 폭은 3단계(제1전압레벨, 제2전압레벨 및 제3전압레벨)의 전압레벨을 포함한다. 이때 제1기준전압의 전압레벨은 제1전압레벨(VL11), 제2전압레벨(VL12) 및 제3전압레벨(VL13)을 포함하며, 제2기준전압의 전압레벨은 제1전압레벨(VL21), 제2전압레벨(VL22) 및 제3전압레벨(VL23)을 포함한다. 상기 기준 전압은 한 프레임이 데이터 전압과 주사신호와 같이 세 개의 서브프레임으로 나뉘고, 각각의 서브프레임 동안 펄스폭에 따른 3단계의 전압레벨이 변환되면서 인가된다. 즉, 각각의 서브프레임에 3단계의 전압레벨이 순차적으로 인가된다. 이때, 각각의 서브프레임의 펄스폭은 각기 다르며, 각각의 펄스폭은 제1서브프레임이 제2서브프레임의 1/4이고 제2서브프레임이 제3서브프레임의 1/4이다. 즉, 기준전압의 제2서브프레임의 펄스폭(제2펄스폭)은 제1서브프레임의 펄스폭(제1펄스폭)의 4배이고, 제3서브프레임의 펄스폭(제3펄스폭)은 제2서브프레임의 펄스폭(제2펄스폭)의 4배이다.

<81>

도 4a에 도시된 바와 같이 화소회로의 타이밍도를 한프레임으로 도시하였고, 한프레임은 제1서브프레임(1SF), 제2서브프레임(2SF), 제3서브프레임(3SF)를 포함한다.

<82>

상기 제1서브프레임(1SF)은 제1데이터기입기간(D1)과 제1발광기간(E1)을 포함한다.

<83>

상기 제1데이터기입기간(D1)은 주사선(Scan[n])에 하이레벨의 주사신호가 인가되면 턴온되어 데이터선(Data[m])에서 인가되는 데이터 전압을 용량성소자(Cst)의 제1전극에 전달한다. 상기 용량성소자(Cst)는 제1전극과 제2전극의 전위차에 해당하는 전압을 저장한다. 즉, 제1기준 전압선(V_{REF1})의 제1기준 전압과 데이터선(Data[m])에서 인가된 데이터 전압의 전위차를 저장하게 된다. 이때, 데이터선(Data[m])에서 인가되는 데이터 전압은 4단계의 전압레벨(DL1 내지 DL4) 중 한 단계의 전압레벨일수 있다.

<84>

상기 제1발광기간(E1)은 주사선(Scan[n])에서 인가되는 주사신호가 로우레벨이 되어 스위칭 소자(Sw)가 턴오프되어 데이터선(Data[m])에서 데이터 전압이 인가되는 것이 차단되고, 제1기준 전압선(V_{REF1})에서 인가되는 제1기

준전압이 3단계의 전압레벨(제1전압레벨(VL11), 제2전압레벨(VL12) 및 제3전압레벨(VL13))을 변환하며 N형 트랜지스터(MN)와 P형 트랜지스터(MP)의 제어전극(Vp)에 인가된다.

<85> 상기 제1기준 전압선(V_{REF1})에서 인가되는 제1기준전압이 3단계의 전압레벨(VL11 내지 VL13)을 변환할 때, 용량성소자(Cst)에 저장되어 있던 데이터 전압은 이전의 전위에서 기준전압레벨 만큼 더해져서 N형 트랜지스터(MN)와 P형 트랜지스터(MP)의 제어전극에 전달된다. 즉, N형 트랜지스터(MN)와 P형 트랜지스터(MP)의 제어전극에 인가되는 전압(Vp)은 제1발광기간(E1)에 제1기준 전압선(V_{REF1})의 제1기준전압에서 제1데이터기입기간(D1)에 용량성소자(Cst)에 저장된 데이터 전압만큼 상승된 전압이 된다.

<86> 이때, N형 트랜지스터(MN)와 P형 트랜지스터(MP)의 제어전극에 인가되는 전압(Vp)이 하이레벨(N형 트랜지스터(MN)의 제1전극의 제2전원전압과 P형 트랜지스터(MP)의 제2전극의 제1전원전압 차의 1/2 보다 클 경우)이 되면 유기 전계 발광 소자(OLED)는 턴오프된다. 그리고 N형 트랜지스터(MN)와 P형 트랜지스터(MP)의 제어전극에 인가되는 전압(Vp)이 로우레벨(N형 트랜지스터(MN)의 제1전극의 제2전원전압과 P형 트랜지스터(MP)의 제2전극의 제1전원전압 차의 1/2 보다 작을 경우)이 되면 유기 전계 발광 소자(OLED)는 턴온 되어 발광하게 된다.

<87> 상기 제2서브프레임(2SF)과 제3서브프레임(3SF)은 제1서브프레임(1SF)과 동일하게 동작하지만, 이때 제1기준전압이 3단계로 변환하는 시간이 다르므로 같은 데이터 전압이 인가되어도 유기 전계 발광 소자(OLED)가 발광하는 시간이 다르게 된다. 상기 제1서브프레임(1SF) 내지 제3서브프레임(3SF)에 동일한 데이터 전압이 화소 회로에 인가되어도, 제1서브프레임(1SF) 내지 제3서브프레임(3SF)에 화소회로에 인가되는 제1기준전압이 3단계로 변환하는 시간이 다르므로, 제3서브프레임(3SF)에 유기 전계 발광 소자(OLED)가 발광하는 것은 제2서브프레임(2SF)의 4배가 되고, 제2서브프레임(2SF)에 유기 전계 발광 소자(OLED)가 발광하는 것은 제1서브프레임(1SF)의 4배가 된다. 즉, 화소회로의 유기 전계 발광 소자(OLED)의 발광시간은 기준전압이 3단계로 변환하는 시간과 데이터 전압으로 결정된다.

<88> 상기 데이터 기입기간(D1 내지 D3) 동안에는 제1전원전압선(VSS)의 제1전원전압이 제2전원전압과 동일한 하이레벨이 되거나, 제2기준 전압선(V_{REF2})의 제2기준전압이 하이레벨이 되어 유기 전계 발광 소자(OLED)가 발광하는 것을 차단하게 된다. 본 발명의 화소회로는 6비트의 데이터 전압을 인가하는 데이터 기입기간이 3회가 되는데, 종래의 디지털 구동방식은 6비트의 데이터 전압이 인가될 때는 6번의 데이터 기입기간이 필요했었다. 즉, 데이터기입기간을 종래에 비하여 1/2로 줄이게 되어 유기 전계 발광 표시 패널의 휘도는 증가하게 된다.

<89> 그리고 종래의 6비트의 데이터 전압이 인가될 때, 최상비트의 데이터 전압이 기입되고 발광하는 시간(전압폭)은 최하비트에 비하여 32배가 되는데, 이때 데이터전압 인가될 때 데이터 전압이 기입되고 발광하는 시간이 길어질수록 누설전류가 발생량이 증가하게 되어 낮은 그레이 레벨이 입력되었음에도 유기 전계 발광 소자(OLED)가 높은 그레이 레벨이 입력되었을 때보다 휘도가 더 높아지는 그레이 스케일 역전 (Gray Scale Inversion) 현상이 발생하게 된다. 그러나 본 발명은 입력된 디지털 신호를 직접 저장하지 않고 비교기를 거쳐 최종 출력 전류를 생성하게 함으로써 누설전류와는 무관하게 디지털 신호를 유지하여 그레이 스케일 역전(Gray Scale Inversion) 현상이 발생하는 것을 방지할 수 있다.

<90> 도 4b의 타이밍도는 제1서브프레임(1SF) 내지 제3서브프레임(3SF)을 포함하며, 도 3b의 화소회로 동작은 도 3a의 화소회로와 거의 유사하게 동작한다. 도 3a에서는 제1기준전압이 용량성소자(Cst)의 제2전극에 연결되어 N형 트랜지스터(MN)와 P형 트랜지스터(MP)의 제어전극(Vp)에 전압을 3단계의 전압레벨을 변환하며 인가되지만, 도 3b의 화소회로는 용량성소자(Cst)의 제2전극은 제2전원전압선(VDD)에 고정되고 N형 트랜지스터(MN)의 제2전극이 제2전원전압선에 전기적으로 연결되어 3단계의 전압레벨을 변환하며 인가된다.

<91> 이는 N형 트랜지스터(MN)와 P형 트랜지스터(MP)의 제어전극에 인가되는 전압은 데이터 전압으로 고정되지만, N형 트랜지스터(MN)와 P형 트랜지스터(MP)를 온/오프 시키는 하이/로우레벨을 결정하게 되는 전압값이 변하게 되므로 도 3a의 화소회로와 동일하게 동작할 수 있다. 이때 하이/로우레벨은 P형 트랜지스터(MP)의 제1전극과 N형 트랜지스터(MN)의 제2전극의 전압차의 1/2보다 크게되면 하이레벨이 되고 작게되면 로우레벨이된다. 즉, 제2전원전압선(VDD)과 제2기준 전압선(V_{REF2})에서 인가되는 전압 차로 인하여 N형 트랜지스터(MN)와 P형 트랜지스터(MP)를 온/오프 시키는 하이/로우레벨을 결정하게 된다.

<92> 도 5는 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로의 회로도가 도시되어 있다.

<93> 도 5에 도시된 바와 같이 화소 회로는 도 2의 화소 회로에서 구동 트랜지스터(M_{Dr})를 제외하고는 동일한 구조로

이루어져 있다. 도 2와 다른점을 위주로 상세하게 설명하면, 상기 구동 트랜지스터(M_{DR})는 제어전극이 비교기 (COMP)의 출력단자(Out)에 전기적으로 연결되고, 제1전극이 제2전원전압선(VDD)에 전기적으로 연결되며, 제2전 극이 유기 전계 발광 소자(OLED)의 애노드 전극에 전기적으로 연결된다. 이러한 구동 트랜지스터(M_{DR})는 제2전 원전압선(VDD)으로부터 일정량의 전압을 유기 전계 발광 소자(OLED) 쪽으로 공급하는 역할을 한다.

<94> 도 5에서 구동 트랜지스터(M_{DR})를 P형 트랜지스터로 도시하였지만, N형 트랜지스터를 이용하여도 무방하며 본 발명에서 트랜지스터의 채널 도핑이 N형으로 되었는지 P형으로 되었는지에 관하여 한정하는 것은 아니다.

<95> 상기 비교기(COMP)는 도 3a와 도 3b와 같이 N형 트랜지스터(MN)와 P형 트랜지스터(MP)로 이루어 질수 있으며, 도 5의 화소 회로의 동작은 도 4a와 도4b의 타이밍도와 같이 동작할 수 있다.

<96> 상기 화소회로는 구동 트랜지스터(M_{DR})를 포함하지만, 제1기준 전압선(V_{REF1})에서 인가되는 제1기준전압과 제2기준 전압선(V_{REF2})에서 인가되는 제2기준 전압이 3단계의 전압레벨을 가지므로, 화소회로의 휘도는 구동 트랜지스터(M_{DR})의 문턱전압에 영향을 받지 않게 된다. 종래의 아날로그 구동방식의 화소회로에서 구동 트랜지스터(M_{DR})는 제어전극에 인가되는 전압이 유기 전계 발광 소자(OLED)에 인가되는 전류량을 조절하여 유기 전계 발광 소자(OLED)의 휘도를 조절했다. 그러나 본발명의 구동 트랜지스터(M_{DR})는 제어전극에 인가되는 전압은 종래와 다르게 구동 트랜지스터(M_{DR})의 턴온/턴오프를 조절하고 기준 전압의 각 단계의 전압레벨이 구동 트랜지스터(M_{DR})의 문턱 전압보다 크므로, 유기 전계 발광 소자(OLED)의 휘도는 구동 트랜지스터(M_{DR})의 문턱전압은 영향을 받지 않는다.

발명의 효과

<97> 상술한 바와 같이, 본 발명에 의한 유기 전계 발광 표시 장치는 구동트랜지스터의 문턱전압에 영향을 받지 않고, 각 화소회로의 유기 전계 발광 소자가 동일한 데이터 신호에 동일한 휘도로 발광 할 수 있게 된다.

<98> 또한 상기와 같이 하여 본명에 의한 유기 전계 발광 표시 장치는 입력된 디지털 신호를 직접 저장하지 않고 비교기를 거쳐 최종 출력 전류를 생성하게 함으로써 누설전류와는 무관하게 디지털 신호를 유지하여 그레이 스케일 역전(Gray Scale Inversion) 현상이 발생하는 것을 방지할 수 있다.

<99> 또한 상기와 같이 하여 본명에 의한 유기 전계 발광 표시 장치는 데이터 기입기간 동안 유기 전계 발광 소자(OLED)가 발광하지 않게 되어 유기 전계 발광 표시 패널의 휘도를 저하 하게 되는데, 종래의 디지털 구동방식에 비하여 데이터 기입기간을 1/2로 줄여서 유기 전계 발광 소자(OLED)의 휘도가 증가 할 수 있게 된다.

<100> 이상에서 설명한 것은 본 발명에 의한 유기 전계 발광 표시 장치를 실시하기 위한 하나의 실시예에 불과한 것으로서, 본 발명은 상기한 실시예에 한정되지 않고, 이하의 특허청구범위에서 청구하는 바와 같이 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능한 범위까지 본 발명의 기술적 정신이 있다고 할 것이다.

도면의 간단한 설명

<1> 도 1은 본 발명에 의한 유기 전계 발광 표시 장치의 구성을 나타내는 블록도이다.

<2> 도 2는 본 발명의 일실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.

〈3〉 도 3a와 도 3b는 도 2의 화소 회로의 비교기의 예를 도시한 회로도이다.

<4> 도 4a와 도4b는 각각 도 3a와 도 3b의 화소 회로의 타이밍도이다.

<5> 도 5는 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 화소 회로를 도시한 회로도이다.

<6> < 도면의 주요 부분에 대한 부호의 설명 >

<7> 100; 유기 전계 발광 표시 장치 110; 주사 구동부

<8> 120; 데이터 구동부 130; 유기 전계 발광 표시 패널

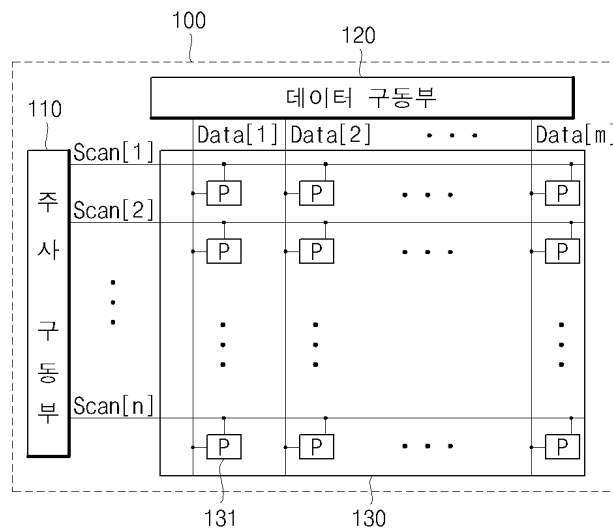
131; 화소회로 Data[m]; 데이터 선

<10> Scan[n]; 주사선 V_{REF1} ; 제1기준 전압선

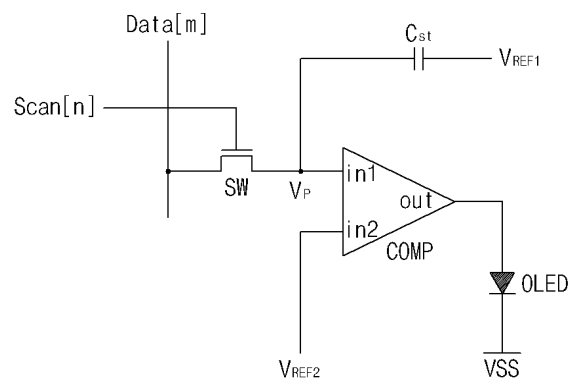
- <11> V_{REF2} ; 제2기준 전압선 COMP; 비교기
- <12> Sw; 스위칭 소자 Cst; 용량성소자
- <13> OLED; 유기 전계 발광 소자 MN; N형 트랜지스터
- <14> MP; P형 트랜지스터
- <15> DL1; 데이터 전압의 제1전압레벨 DL2; 데이터 전압 제2전압레벨
- <16> DL3; 데이터 전압의 제3전압레벨 DL4; 데이터 전압 제4전압레벨
- <17> VL11; 제1기준 전압의 제1전압레벨 VL12; 제1기준 전압 제2전압레벨
- <18> VL13; 제1기준 전압의 제3전압레벨 VL21; 제2기준 전압 제1전압레벨
- <19> VL22; 제2기준 전압의 제2전압레벨 VL23; 제2기준 전압 제3전압레벨

도면

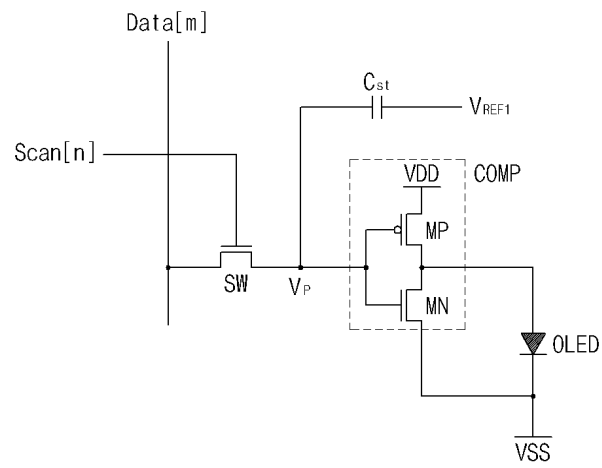
도면1



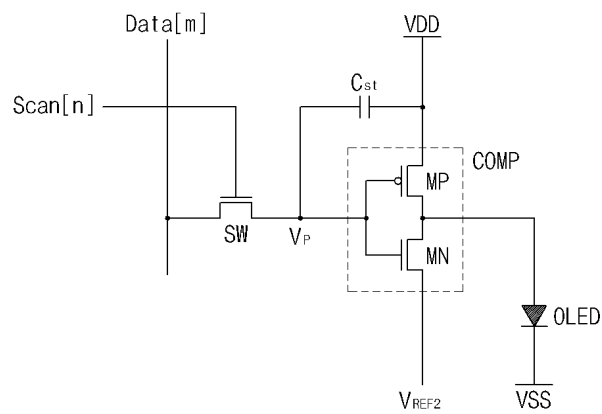
도면2



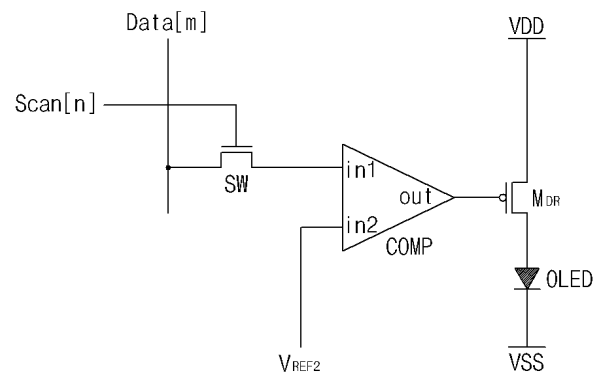
도면3a



도면3b



도면5



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020080112621A	公开(公告)日	2008-12-26
申请号	KR1020070061234	申请日	2007-06-21
[标]申请(专利权)人(译)	首尔大学校产学协力团		
申请(专利权)人(译)	首尔国立大学产学合作基金会基金会		
当前申请(专利权)人(译)	首尔国立大学产学合作基金会基金会		
[标]发明人	HAN MIN KOO 한민구 PARK HYUN SANG 박현상		
发明人	한민구 박현상		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
CPC分类号	G09G3/3258 G09G3/3266 G09G3/3275 G09G2300/0426 G09G2320/0233 G09G2330/021 G09G2330/045 H03K7/08		
其他公开文献	KR100894196B1		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光显示装置。而且，此外，寻址收集减少了一半，同时消除了包括灰度级反转等在内的分辨率劣化现象，并解决了技术问题，以解决不受驱动晶体管的阈值电压影响并将灰度表示为发光时间要实现高分辨率和高亮度。为此，本发明公开了一种有机电致发光显示装置，用于包括在比较器之间电连接的有机电致发光器件，其比较数据线，控制电极在扫描线中电连接到传送到开关元件的电压。电容元件中电连接，电连接在开关元件之间，电连接在第一常规电压线和开关元件之间，第一常规电压线和开关元件以及第二地电平电压线和施加在第二地电平的电压电压线，输出比较器和第一电源电压线。比较器，有机电致发光器件，数字，模拟，参考电压。

