



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0066343
(43) 공개일자 2008년07월16일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/26 (2006.01)

(21) 출원번호 10-2007-0003658

(22) 출원일자 2007년01월12일

심사청구일자 없음

(71) 출원인

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

안정남

경기 안양시 동안구 달안동 셋별한양아파트 204동 403호

이성은

서울 서초구 우면동 동양고속아파트 103동 503호

장재원

서울 송파구 석촌동 153-11

(74) 대리인

특허법인로알

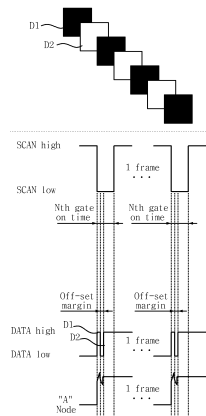
전체 청구항 수 : 총 19 항

(54) 전계발광표시장치 및 그 구동방법

(57) 요약

본 발명은, 제1전원 배선, 제2전원 배선, 스캔 배선 및 데이터 배선을 포함하는 신호 배선들; 신호 배선들에 각기 전기적으로 연결된 둘 이상의 트랜지스터와, 커패시터와, 발광 다이오드를 포함하는 서브 픽셀을 포함하는 표시부; 서브 픽셀에 전기적으로 연결된 스캔 배선에 스캔 신호를 공급하는 스캔 구동부; 및 서브 픽셀에 전기적으로 연결된 데이터 배선에 초기화 신호를 공급하고, 데이터 신호를 공급하는 데이터 구동부를 포함하는 전계발광표시장치를 제공한다.

대표도 - 도4a



특허청구의 범위

청구항 1

제1전원 배선, 제2전원 배선, 스캔 배선 및 데이터 배선을 포함하는 신호 배선들;

상기 신호 배선들에 각기 전기적으로 연결된 둘 이상의 트랜지스터와, 커패시터와, 발광 다이오드를 포함하는 서브 픽셀을 포함하는 표시부;

상기 서브 픽셀에 전기적으로 연결된 상기 스캔 배선에 스캔 신호를 공급하는 스캔 구동부; 및

상기 서브 픽셀에 전기적으로 연결된 상기 데이터 배선에 초기화 신호를 공급하고, 데이터 신호를 공급하는 데이터 구동부를 포함하는 전계발광표시장치.

청구항 2

제1항에 있어서, 상기 초기화 신호는,

상기 데이터 신호를 공급하기 전 매 프레임(1 프레임) 또는 n개의 프레임마다 공급하는 것을 특징으로 하는 전계발광표시장치.

청구항 3

제1항에 있어서, 상기 초기화 신호는,

n개의 프레임을 하나의 주기로 설정하고, 설정된 주기마다 하나 이상 공급하는 것을 특징으로 하는 전계발광표시장치.

청구항 4

제1항에 있어서, 상기 둘 이상의 트랜지스터는,

스위칭 트랜지스터와 구동 트랜지스터를 포함하며,

상기 초기화 신호는 상기 구동 트랜지스터의 히스테리시스(Hysteresis) 정도에 따라 프레임 단위로 구분하여 공급하며,

상기 히스테리시스 정도는, 상기 히스테리시스에 의한 구동 트랜지스터의 전류차 ΔI_{ds} 인 (드레인과 소스 간의 전류차)인 것을 특징으로 하는 전계발광표시장치.

청구항 5

제4항에 있어서, 상기 초기화 신호는,

상기 구동 트랜지스터의 문턱 전압(V_{th})보다 히스테리시스 정도가 클 경우 매 프레임마다 공급하고,

상기 구동 트랜지스터의 문턱 전압(V_{th})보다 히스테리시스 정도가 작을 경우 n개의 프레임마다 공급하는 것을 특징으로 하는 전계발광표시장치.

청구항 6

제1항에 있어서, 상기 초기화 신호는,

계조상 완전 블랙(fully black)에 해당하는 전압인 것을 특징으로 하는 전계발광표시장치.

청구항 7

제6항에 있어서, 상기 초기화 신호는,

제1전원 - 문턱 전압(V_{th}) - 알파(α)의 수식을 참조하여 생성하며,

상기 제1전원은 상기 제1전원 배선을 통해 공급되는 전원값이고,

상기 문턱 전압(V_{th})은 상기 구동 트랜지스터의 문턱 전압값이며,

상기 알파(α)는 ($0.01 < \alpha < 0.9$) 범위를 갖는 상수값인 것을 특징으로 하는 전계발광표시장치.

청구항 8

제4항에 있어서, 상기 데이터 배선은,

상기 초기화 신호를 공급하는 제1데이터 배선과, 상기 데이터 신호를 공급하는 제2 데이터 배선을 포함하는 것을 특징으로 하는 전계발광표시장치.

청구항 9

제8항에 있어서, 상기 제1데이터 배선은,

상기 서브 픽셀들의 외부 영역 또는 상기 데이터 구동부에 위치한 스위치를 포함하며, 상기 스위치가 턴온되면 상기 초기화 신호가 공급되는 것을 특징으로 하는 전계발광표시장치.

청구항 10

제8항에 있어서, 상기 서브 픽셀은,

상기 스캔 배선에 게이트가 연결되고 상기 제1 및 제2데이터 배선에 제1전극이 공통으로 연결된 스위칭 트랜지스터와,

상기 스위칭 트랜지스터의 제2전극에 게이트가 연결되고 상기 제1전원 배선에 제1전극이 연결된 구동 트랜지스터와,

상기 구동 트랜지스터의 게이트와 상기 제1전원 배선 사이에 연결된 커패시터와,

상기 구동 트랜지스터의 제2전극과 상기 제2전원 배선 사이에 연결된 발광 다이오드를 포함하며,

상기 둘 이상의 트랜지스터는 유기박막 트랜지스터(Organic Thin Film Transistor; OTFT)이며, 상기 발광 다이오드는 유기 발광다이오드인 전계발광표시장치.

청구항 11

제1전원 배선, 제2전원 배선, 스캔 배선 및 데이터 배선을 포함하는 신호 배선들에 각기 전기적으로 연결된 둘 이상의 트랜지스터와, 커패시터와, 발광 다이오드를 포함하는 서브 픽셀을 포함하는 표시부에 전기적으로 연결된 상기 스캔 배선에 스캔 신호를 공급하는 단계와;

상기 서브 픽셀에 전기적으로 연결된 상기 데이터 배선에 초기화 신호를 공급하고, 데이터 신호를 공급하는 단계를 포함하는 전계발광표시장치의 구동방법.

청구항 12

제11항에 있어서, 상기 초기화 신호는,

상기 데이터 신호를 공급하기 전 매 프레임(1 프레임) 또는 n개의 프레임마다 공급하는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 13

제11항에 있어서, 상기 초기화 신호는,

n개의 프레임을 하나의 주기로 설정하고, 설정된 주기마다 하나 이상 공급하는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 14

제11항에 있어서, 둘 이상의 트랜지스터는,

스위칭 트랜지스터와 구동 트랜지스터를 포함하며,

상기 초기화 신호는 상기 구동 트랜지스터의 히스테리시스(Hysteresis) 정도에 따라 프레임 단위로 구분하여 공

급하며,

상기 히스테리시스 정도는, 상기 히스테리시스에 의한 구동 트랜지스터의 전류차 ΔI_{ds} 인 (드레인과 소스 간의 전류차)인 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 15

제12항에 있어서, 상기 초기화 신호는,

상기 구동 트랜지스터의 문턱 전압(V_{th})보다 히스테리시스 정도가 클 경우 매 프레임마다 공급하고,

상기 구동 트랜지스터의 문턱 전압(V_{th})보다 히스테리시스 정도가 작을 경우 n개의 프레임마다 공급하는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 16

제11항에 있어서, 상기 초기화 신호는,

계조상 완전 블랙(fully black)에 해당하는 전압인 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 17

제15항에 있어서, 상기 초기화 신호는,

제1전원(V_{DD}) - 문턱 전압(V_{th}) - 알파(α)의 수식을 참조하여 생성하며,

상기 제1전원(V_{DD})은 상기 제1전원 배선에 공급되는 전원값이고,

상기 문턱 전압(V_{th})은 상기 구동 트랜지스터의 문턱 전압값이며,

상기 알파(α)는 ($0.01 < \alpha < 0.9$) 범위를 갖는 상수값인 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 18

제14항에 있어서, 상기 데이터 배선은,

상기 초기화 신호를 공급하는 제1데이터 배선과, 상기 데이터 신호를 공급하는 제2 데이터 배선을 포함하는 것을 특징으로 하는 전계발광표시장치의 구동방법.

청구항 19

제11항에 있어서,

상기 둘 이상의 트랜지스터는 유기박막 트랜지스터(Organic Thin Film Transistor; OTFT)이며,

상기 발광 다이오드는, 유기 발광다이오드인 것을 특징으로 하는 전계발광표시장치의 구동방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<18> 본 발명은 전계발광표시장치 및 그 구동방법에 관한 것이다.

<19> 최근, 평판표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정 디스플레이(Liquid Crystal Display: LCD), 플라스마 디스플레이 패널(Plasma Display Panel: PDP), 전계발광표시장치(Field Emission Display: FED), 유기전계발광표시장치(Organic Light Emitting Device) 등과 같은 여러 가지의 평면형 디스플레이가 실용화되고 있다.

<20> 이들 중 유기전계발광표시장치는 경량 박형 및 유연한 표시장치(Flexible display)로서의 구현이 가능하며, 저 전력 소모는 물론 응답속도가 빠르다는 장점 등이 있다.

- <21> 그러나 유연한 표시장치는 자체가 가진 유연성 및 경량 박형 등의 장점 대비 각 가지 화질 불량문제들을 동반하고 있었다. 이중 잔상 불량 문제는 화질의 가장 큰 문제점으로 인식되어 지고 있었다. 잔상은 보통 이미지 구현 시 이전 프레임(Frame) 즉, 몇 초 전의 이미지가 사라지지 않고 새 이미지에 삽입되어 보이는 현상으로 설명될 수 있다.
- <22> 이러한 문제들은 원래 이미지로의 복원이 불가능한 비 복원성 잔상과, 일정 시간이 지나고 나면 복원이 가능한 복원성 잔상으로 구분될 수 있다. 여기서, 비 복원성 잔상은 근원적인 물질 개선이 필요하며, 복원성 잔상은 트랜지스터의 Hysteresis에 기인하는 것으로서 트랜지스터의 Hysteresis를 최소화 또는 일정한 경계(문턱 전압의 경계) 이하로 줄여주면 이와 같은 문제를 해결할 수 있게 된다.
- <23> 설명을 덧붙이면, 일정한 경계 이하로 줄여주는 방법으로는 트랜지스터의 문턱 전압(V_{th})의 변동폭을 제조 공정 상에서 해결하는 방법이 있는데 이는 공정 수율에 의존되기 때문에 이를 해결하기 위해서는 많은 시간을 투자해야 하는 어려움이 따른다.

발명이 이루고자 하는 기술적 과제

- <24> 상술한 문제점을 해결하기 위한 본 발명의 목적은, 표시품질을 향상시킬 수 있는 전계발광표시장치 및 그 구동 방법을 제공하는 것이다.

발명의 구성 및 작용

- <25> 상술한 과제를 해결하기 위한 본 발명은, 제1전원 배선, 제2전원 배선, 스캔 배선 및 데이터 배선을 포함하는 신호 배선들; 신호 배선들에 각기 전기적으로 연결된 둘 이상의 트랜지스터와, 커패시터와, 발광 다이오드를 포함하는 서브 픽셀을 포함하는 표시부; 서브 픽셀에 전기적으로 연결된 스캔 배선에 스캔 신호를 공급하는 스캔 구동부; 및 서브 픽셀에 전기적으로 연결된 데이터 배선에 초기화 신호를 공급하고, 데이터 신호를 공급하는 데이터 구동부를 포함하는 전계발광표시장치를 제공한다.
- <26> 초기화 신호는, 데이터 신호를 공급하기 전 매 프레임(1 프레임) 또는 n개의 프레임마다 공급할 수 있다.
- <27> 초기화 신호는, n개의 프레임을 하나의 주기로 설정하고, 설정된 주기마다 하나 이상 공급할 수 있다.
- <28> 둘 이상의 트랜지스터는, 스위칭 트랜지스터와 구동 트랜지스터를 포함하며, 초기화 신호는 구동 트랜지스터의 히스테리시스(Hysteresis) 정도에 따라 프레임 단위로 구분하여 공급하며, 히스테리시스 정도는, 히스테리시스에 의한 구동 트랜지스터의 전류차 ΔI_{ds} 인 (드레인과 소스 간의 전류차)일 수 있다.
- <29> 초기화 신호는, 구동 트랜지스터의 문턱 전압(V_{th})보다 히스테리시스 정도가 클 경우 매 프레임마다 공급하고, 구동 트랜지스터의 문턱 전압(V_{th})보다 히스테리시스 정도가 작을 경우 n개의 프레임마다 공급할 수 있다.
- <30> 초기화 신호는, 제조상 완전 블랙(fully black)에 해당하는 전압일 수 있다.
- <31> 초기화 신호는, 제1전원 - 문턱 전압(V_{th}) - 알파(α)의 수식을 참조하여 생성하며, 제1전원은 제1전원 배선을 통해 공급되는 전원값이고, 문턱 전압(V_{th})은 구동 트랜지스터의 문턱 전압값이며, 알파(α)는 $(0.01 < \alpha < 0.9)$ 범위를 갖는 상수값일 수 있다.
- <32> 데이터 배선은, 초기화 신호를 공급하는 제1데이터 배선과, 데이터 신호를 공급하는 제2 데이터 배선을 포함할 수 있다.
- <33> 제1데이터 배선은, 서브 픽셀들의 외부 영역 또는 데이터 구동부에 위치된 스위치를 포함하며, 스위치가 턴온되면 초기화 신호가 공급될 수 있다.
- <34> 서브 픽셀은, 스캔 배선에 게이트가 연결되고 제1 및 제2데이터 배선에 제1전극이 공통으로 연결된 스위칭 트랜지스터와, 스위칭 트랜지스터의 제2전극에 게이트가 연결되고 제1전원 배선에 제1전극이 연결된 구동 트랜지스터와, 구동 트랜지스터의 게이트와 제1전원 배선 사이에 연결된 커패시터와, 구동 트랜지스터의 제2전극과 제2전원 배선 사이에 연결된 발광 다이오드를 포함하며, 발광 다이오드는 유기 발광다이오드일 수 있다.
- <35> 한편, 또 다른 측면에서 본 발명은, 제1전원 배선, 제2전원 배선, 스캔 배선 및 데이터 배선을 포함하는 신호 배선들에 각기 전기적으로 연결된 둘 이상의 트랜지스터와, 커패시터와, 발광 다이오드를 포함하는 서브 픽셀을 포함하는 표시부에 전기적으로 연결된 스캔 배선에 스캔 신호를 공급하는 단계와; 서브 픽셀에 전기적으로 연결된 데이터 배선에 초기화 신호를 공급하고, 데이터 신호를 공급하는 단계를 포함하는 전계발광표시장치의 구동

방법을 제공한다.

- <36> 초기화 신호는, 데이터 신호를 공급하기 전 매 프레임(1 프레임) 또는 n개의 프레임마다 공급할 수 있다.
- <37> 초기화 신호는, n개의 프레임을 하나의 주기로 설정하고, 설정된 주기마다 하나 이상 공급할 수 있다.
- <38> 둘 이상의 트랜지스터는, 스위칭 트랜지스터와 구동 트랜지스터를 포함하며, 초기화 신호는 구동 트랜지스터의 히스테리시스(Hysteresis) 정도에 따라 프레임 단위로 구분하여 공급하며, 히스테리시스 정도는, 히스테리시스에 의한 구동 트랜지스터의 전류차 ΔI_{ds} 인 (드레인과 소스 간의 전류차)일 수 있다.
- <39> 초기화 신호는, 구동 트랜지스터의 문턱 전압(V_{th})보다 히스테리시스 정도가 클 경우 매 프레임마다 공급하고, 구동 트랜지스터의 문턱 전압(V_{th})보다 히스테리시스 정도가 작을 경우 n개의 프레임마다 공급할 수 있다.
- <40> 초기화 신호는, 계조상 완전 블랙(fully black)에 해당하는 전압일 수 있다.
- <41> 초기화 신호는, 제1전원 - 문턱 전압(V_{th}) - 알파(α)의 수식을 참조하여 생성하며, 제1전원은 제1전원 배선을 통해 공급되는 전원값이고, 문턱 전압(V_{th})은 구동 트랜지스터의 문턱 전압값이며, 알파(α)는 ($0.01 < \alpha < 0.9$) 범위를 갖는 상수값일 수 있다.
- <42> 데이터 배선은, 초기화 신호를 공급하는 제1데이터 배선과, 데이터 신호를 공급하는 제2 데이터 배선을 포함할 수 있다.
- <43> 발광 다이오드는, 유기 발광다이오드일 수 있다.
- <44> <일 실시예>
- <45> 본 발명은 전계발광표시장치의 표시부 내에 위치하는 서브 픽셀에 포함된 트랜지스터의 히스테리시스(Hysteresis) 현상을 보상해주기 위한 것이다. 본 발명의 실시예의 설명에 앞서 트랜지스터의 히스테리시스 현상에 대해 개략적으로 설명한다.
- <46> 도 1은 유기박막 트랜지스터의 히스테리시스 경향의 예시도 이다.
- <47> 도 1을 참조하면, 유기박막 트랜지스터의 히스테리시스 현상은 트랜지스터가 오프(Off)에서 온(On)으로 구동했을 때 형성되는 클록 와이즈(Clock Wise)와 카운터 클록 와이즈(Counter Clock Wise) 현상 등이 있다.
- <48> 여기서, 클록 와이즈 히스테리시스는 트랜지스터의 문턱 전압(V_{th})가 점점 커져가는 형태로서 트랜지스터를 구성하는 절연막과 활성층 사이에 인터페이스 트랩(Interface Trap) 현상 때문이다. 이는 계면 문제로 인하여 트랜지스터의 차지(charge)가 드레인(drain) 쪽으로 이동되지 못하여 문턱 전압(V_{th})이 상승하는 문제를 발생시키는 것으로 정의될 수 있다.
- <49> 반면, 카운터 클록 와이즈 히스테리시스는 트랜지스터의 문턱 전압(V_{th})가 점점 감소하는 형태로서 트랜지스터를 구성하는 절연막 내 모바일 차지 영향(mobile charge effect) 현상 때문이다.
- <50> 이는 트랜지스터가 오프(Off)에서 온(On)으로 구동했을 때와 절연막 내에 축적된 모바일 차지가 트랜지스터의 온(On)에서 오프(off) 구동시 소스(source) 쪽으로 빠져나가기 때문에 문턱 전압(V_{th})이 하강하는 문제를 발생시키는 것으로 정의될 수 있다.
- <51> 그러나 두 히스테리시스 현상은 모두 시간이 지나면 트랩(Trap) 되어 있던 차지들이 디 트랩(De trap) 되면서 초기 상태로 복원되게 되고 결국 화면의 잔상은 없어지게 된다.
- <52> 따라서, 본 발명은 이와 같은 트랜지스터의 히스테리시스 특성 또는 정도에 따라 최적화된 데이터 신호를 공급받을 수 있도록 초기화 신호를 공급하고, 이후 데이터 신호를 공급할 수 있는 전계발광표시장치를 하기와 같이 제공한다.
- <53> 도 2는 본 발명의 일 실시예에 따른 전계발광표시장치의 개략적 구성도이다.
- <54> 도 2를 참조하면, 본 발명의 일 실시예에 따른 전계발광표시장치는 표시부(P)와 스캔 구동부(SD)와 데이터 구동부(DD)를 포함한다.
- <55> 표시부(P)에 포함된 서브 픽셀(SP)은 제1전원 배선(VDD), 제2전원 배선(GND), 스캔 배선(SCAN) 및 데이터 배선(DATA)을 포함하는 신호 배선들에 각기 전기적으로 연결된 둘 이상의 트랜지스터와, 커패시터와, 발광 다이오드를 포함한다.

- <56> 이는 이하의 도 3a와 도3b를 참조하여 더욱 자세히 설명한다. 여기서, 표시부(P)에 포함된 서브 픽셀(SP)은 기판 상에서 매트릭스 형태로 다수 형성될 수 있다.
- <57> 스캔 구동부(SD)는 서브 픽셀(SP)에 전기적으로 연결되어 스캔 배선(SCAN)을 통해 표시부(P)에 스캔 신호를 공급하고, 데이터 구동부(DD)는 서브 픽셀(SP)에 전기적으로 연결되어 데이터 배선(DATA)을 통해 초기화 신호를 공급하고, 데이터 신호를 공급한다. 여기서, 도시되어 있진 않지만, 스캔 구동부(SD)와 데이터 구동부(DD)는 제어부를 통해 공급된 제어신호에 의해 제어되어 스캔 신호와 데이터 신호를 표시부(P)에 공급한다.
- <58> 본 발명은 도 3a와 같이 종래 구조의 설계변경 없이 초기화 신호와 데이터 신호를 공급할 수 있는 구조와 도 3b와 같이 데이터 배선을 분할하여 초기화 신호와 데이터 신호를 각각 공급할 수 있는 구조를 제공한다.
- <59> 도 3a는 도 2의 표시부에 포함된 서브 픽셀 구조의 일 예시도 이고, 도 3b는 도 2의 표시부에 포함된 서브 픽셀 구조의 다른 예시도 이다.
- <60> 먼저, 도 3a를 참조하면, 서브 픽셀은 스캔 배선(SCAN)에 게이트가 연결되고 데이터 배선(DATA)에 제1전극이 공통으로 연결된 스위칭 트랜지스터(TFT1)와, 스위칭 트랜지스터(TFT1)의 제2전극에 게이트가 연결되고 제1전원 배선(VDD)에 제1전극이 연결된 구동 트랜지스터(TFT2)와, 구동 트랜지스터(TFT2)의 게이트와 제1전원 배선(VDD) 사이에 연결된 커패시터(C)와, 구동 트랜지스터(TFT2)의 제2전극과 제2전원 배선(GND) 사이에 연결된 발광 다이오드(D)를 포함한다.
- <61> 한편, 도 3b는 데이터 배선(DATA)을 제1데이터 배선(DATA1)과 제2 데이터 배선(DATA2)로 구분하여, 제1데이터 배선(DATA1)에는 초기화 신호를 공급하고, 제2 데이터 배선(DATA2)에는 데이터 신호를 공급할 수 있도록 한다.
- <62> 이 경우, 제1데이터 배선(DATA1) 사이에는 스위치(S/W)가 포함된다. 이는 서브 픽셀의 외부 영역 또는 데이터 구동부(DD)에 위치될 수 있으며, 스위치(S/W)는 초기화 신호가 공급될 수 있도록 제1데이터 배선(DATA1)을 활성화한다. 이때, 스위치(S/W)는 아날로그 형태의 소자를 이용할 수 있으며, 이 스위치(S/W)는 초기화 신호를 프레임 단위로 공급할 때, 제어할 수 있도록 제어부 등으로부터 제어신호를 공급받을 수 있다.
- <63> 앞서, 도 3a 및 도 3b에 설명한 스위칭 트랜지스터(TFT1)와 구동 트랜지스터(TFT2)는 유기박막 트랜지스터(Organic Thin Film Transistor; OTFT)이며, 발광 다이오드(D)는 유기 발광다이오드일 수 있다.
- <64> 단, 도면에 도시된 서브 픽셀의 구조는 이에 한정되지 않으며, 이들의 회로적 전기적 연결관계는 특히, 트랜지스터들(TFT1,TFT2)의 종류(P-mos 또는 N-mos)에 따라 설계가 변경됨을 참조한다.
- <65> 한편, 초기화 신호는 데이터 신호를 공급하기 전 매 프레임(1 프레임) 또는 n개의 프레임마다 공급할 수 있다. 초기화 신호는 구동 트랜지스터(TFT2)의 히스테리시스(Hysteresis) 정도에 따라 프레임 단위로 구분하여 공급하며, 히스테리시스 정도는, 히스테리시스에 의한 구동 트랜지스터(TFT2)의 전류차 ΔI_{ds} 인 (드레인과 소스 간의 전류차)일 수 있다.
- <66> 이와 같은 초기화 신호는, 구동 트랜지스터(TFT2)의 문턱 전압(V_{th})보다 히스테리시스 정도가 클 경우 매 프레임마다 공급하고, 구동 트랜지스터(TFT2)의 문턱 전압(V_{th})보다 히스테리시스 정도가 작을 경우 n개의 프레임마다 공급할 수 있다.
- <67> 또한, 초기화 신호는 n개의 프레임을 하나의 주기로 설정하고, 설정된 주기마다 하나 이상 공급할 수 있다. 즉, 설정된 주기가 5개의 프레임이라고 하면, 5개의 프레임 내의 어느 하나 이상에 초기화 신호를 공급할 수 있게 된다.
- <68> 여기서, 히스테리시스 정도의 크고 작음은 공급된 전압 또는 전류에 따라 구동 트랜지스터(TFT2)에 나타나는 상태를 그래프로 산출하고 이를 수치적으로 산정하여 얻은 데이터를 기반으로 판단될 수 있음을 참고한다. 또한, 히스테리시스 정도의 기준치는 패널의 스펙(Spec)에 기인하여 그 기준치의 폭은 변동될 수도 있음을 참고한다.
- <69> 먼저, 도 4a와 도 4b를 참조하여, 도 3a 및 도 3b와 같은 구조에 초기화 신호를 매 프레임마다(1 프레임) 공급할 수 있는 실시예를 설명한다.
- <70> 도 4a는 도 3a에 매 프레임마다 초기화 신호가 공급되는 타이밍도 이고, 도 4b는 도 3b에 매 프레임마다 초기화 신호가 공급되는 타이밍도 이다.
- <71> 도 3a의 경우, 종래 구조의 설계변경 없이 초기화 신호와 데이터 신호를 공급하기 위해서는 도 4a에 도시된 바와 같이 데이터 배선에 초기화 신호(D1)를 매 프레임마다 공급하고, 데이터 신호(D2)를 공급한다.

- <72> 이때, 스캔 배선(SCAN)을 통해 공급된 스캔 신호에 따라 초기화 신호(D1)가 먼저 공급되고, 이후 데이터 신호(D2)가 공급된다. 이에 따라, 도 3a의 노드(node) "A"는 도 4a와 같은 신호가 형성된다.
- <73> 도 3b의 경우, 데이터 배선을 분할하여 초기화 신호와 데이터 신호를 각각 공급하기 위해서는 도 4b에 도시된 바와 같이 제1데이터 배선(DATA1)에 초기화 신호(D1)를 매 프레임마다 공급하고, 제2 데이터 배선(DATA2)에 데이터 신호(D2)를 공급한다.
- <74> 이때, 스캔 배선(SCAN)을 통해 공급된 스캔 신호에 따라 초기화 신호(D1)가 먼저 공급되고, 이후 데이터 신호(D2)가 공급된다. 이에 따라, 도 3b의 노드(node) "A"는 도 4b와 같은 신호가 형성된다.
- <75> 여기서, 도시된 도 4a 및 4b에서 스캔 신호가 스캔 로우(SCAN low)로 떨어질 때, n개의 스위칭 트랜지스터(TFT1) 게이트(Nth gate on time)가 열린다는 것과, 초기화 신호(D1)이 입력되는 오프셋 마진(Off-set margin)은 가 설정된 것임을 참고한다.
- <76> 한편, 도 5a와 도 5b를 참조하여, 도 3a 및 도 3b와 같은 구조에 초기화 신호를 n개의 프레임마다 공급할 수 있는 실시예를 설명한다.
- <77> 도 5a는 도 3a에 n개의 프레임마다 초기화 신호가 공급되는 타이밍도 이고, 도 5b는 도 3b에 n개의 프레임마다 초기화 신호가 공급되는 타이밍도 이다.
- <78> 도 3a의 경우, 종래 구조의 설계변경 없이 초기화 신호와 데이터 신호를 공급하기 위해서는 도 5a에 도시된 바와 같이 데이터 배선에 초기화 신호(D1)를 선택된 n개의 프레임마다 공급하고, 데이터 신호(D2)를 공급한다.
- <79> 이때, 스캔 배선(SCAN)을 통해 공급된 스캔 신호에 따라 초기화 신호(D1)가 먼저 공급되고, 이후 데이터 신호(D2)가 공급된다. 이에 따라, 도 3a의 노드(node) "A"는 도 5a와 같은 신호가 형성된다.
- <80> 도 3b의 경우, 데이터 배선을 분할하여 초기화 신호와 데이터 신호를 각각 공급하기 위해서는 도 5b에 도시된 바와 같이 제1데이터 배선(DATA1)에 초기화 신호(D1)를 n개의 프레임마다 공급하고, 제2 데이터 배선(DATA2)에 데이터 신호(D2)를 공급한다.
- <81> 이때, 스캔 배선(SCAN)을 통해 공급된 스캔 신호에 따라 초기화 신호(D1)가 먼저 공급되고, 이후 데이터 신호(D2)가 공급된다. 이에 따라, 도 3b의 노드(node) "A"는 도 5b와 같은 신호가 형성된다.
- <82> 여기서, 도시된 도 5a 및 5b에서 스캔 신호가 스캔 로우(SCAN low)로 떨어질 때, n번째의 스위칭 트랜지스터(TFT1) 게이트(Nth gate on time)가 열린다는 것과, 초기화 신호(D1)이 입력되는 오프셋 마진(Off-set margin)은 가 설정된 것임을 참고한다.
- <83> 이상, 도 4a, 4b와 같이 매 프레임마다 또는 5a 및 도 5b와 같이 n개의 프레임마다 초기화 신호(D1)를 공급하는 경우, 구동 트랜지스터(TFT2)의 히스테리시스가 문턱 전압(V_{th})보다 클 경우이며, 이때 문턱 전압의 " ΔV_{th} "는 $= -1V$ 일 수 있다.
- <84> 덧붙여, 이때 스캔 배선(SCAN)을 통해 공급된 스캔 하이(SCAN high) 신호는 대략 10V ~ 60V 사이의 임의의 전압 범위를 가질 수 있고, 스캔 로우(SCAN low) 신호는 대략 0V ~ -60V 사이의 임의의 전압 범위를 가질 수 있다.
- <85> 또한, 제1전원 배선(VDD)에 공급되는 제1전원은 스캔 하이(SCAN high) 신호 전압 범위의 - Δ 값을 가질 수 있는데, 이때 Δ 는 1V ~ 5V 사이의 임의의 전압 범위를 가질 수 있다.
- <86> 또한, 데이터 배선(DATA)(도 3b의 경우 제2데이터 배선)을 통해 공급된 초기화 신호(D1)는 제조상 완전 블랙(fully black)에 해당되는 전압일 수 있다.
- <87> 초기화 신호는, 제1전원 - 문턱 전압(V_{th}) - 알파(α)의 수식을 참조하여 생성한다. 여기서, 제1전원은 제1전원 배선(VDD)을 통해 공급되는 전원값이고, 문턱 전압(V_{th})은 구동 트랜지스터의 문턱 전압값이며, 알파(α)는 ($0.01 < \alpha < 0.9$) 범위를 갖는 상수값일 수 있음을 참조한다.
- <88> 또한, 데이터 배선(DATA)(도 3b의 경우 제1데이터 배선)을 통해 공급된 데이터 신호(D2)는 0V ~ 60V 사이의 임의의 제조 표현 전압일 수 있다.
- <89> 이상 본 발명은 종래 구조의 설계변경 없이 초기화 신호를 매 프레임마다 또는 n개의 프레임마다 공급할 수 있음은 물론, 하나의 데이터 배선을 더 추가하여 초기화 신호를 선택적으로도 공급할 수 있게 된다.
- <90> 이와 같이 초기화 신호를 공급하게 되면, 구동 트랜지스터에 의한 비복원 잔상이 일어나는 문제를 해결할 수 있

는데, 이를 자세히 설명하면 다음과 같다.

- <91> 먼저 비복원 잔상이 일어나는 문제를 설명한다.
- <92> 첫 번째 프레임에 데이터 신호의 "Vdata1" 값이 특정 화소에 공급되었다고 가정하면, 화소 내 커패시터(C)는 해당 프레임 기간 동안 "Vdata1" 값을 유지하게 되는데, 이것이 구동 트랜지스터(TFT2)의 Vgs(게이트와 소스간의 전압차)가 된다.
- <93> 두 번째 프레임 기간이 되면서 화소에는 또 다른 데이터 신호의 "Vdata2" 값이 커패시터(C)에 공급되는데, 이때 구동 트랜지스터(TFT2)의 히스테리시스가 존재할 수도 있게 된다. 이 경우, 첫 번째 프레임 기간 동안 발생했던 트랩(Trap) 현상 때문에 두 번째 프레임 때 구동 트랜지스터(TFT2)는 정상 곡선이 아닌 이동된 특성곡선을 갖게 되어 왜곡된 전류를 방출하게 된다. 이로 인해 전 프레임과 비슷한 데이터 신호 값에 해당되는 전류에 의한 이미지 잔영이 존재하게 된다.
- <94> 도 6은 계조 변환시 발생하는 동작점의 변화 예시도 이다.
- <95> 도 3a 또는 도 3b와 도 6을 함께 참조하면, 계조 변환시 발생하는 동작점의 변화는 구동 트랜지스터(TFT2)의 히스테리시스에 의한 전류차 ΔI_{ds} (드레인과 소스간의 전류차)에 의해 발생함을 설명할 수 있다.
- <96> 종래 전계발광표시장치의 경우, 도 6의 (a)와 같이 계조 변환시 동작점의 이동 폭(e1)이 매우 넓게 형성되어 있음을 알 수 있다. 즉, I_{ds} 와 Vgs의 동작점이 불균일하여 Vx에서 동작점의 변화가 크게 일어난다.
- <97> 그러나 본 발명에 따른 전계발광표시장치의 경우, 도 6의 (b)와 같이 계조 변환시 동작점의 이동 폭(e2)이 매우 좁게 형성되어 있음을 알 수 있다. 즉, I_{ds} 와 Vgs의 동작점이 안정되어 Vx에서 동작점의 변화가 작게 일어난다.
- <98> 따라서, 본 발명은 데이터 신호를 공급하기 전에 구동 트랜지스터의 히스테리시스에 따른 영향을 최소화할 수 있도록 초기화 신호 때 프레임마다(1 프레임) 또는 n개의 프레임마다(선택된 프레임) 공급하여 왜곡된 전류 방출에 따른 이미지 잔영 등에 의한 화질 불량 문제를 해결하여 표시품질을 향상시킬 수 있게 된다.
- <99> 이를 좀더 구체적으로 설명하면, 본 발명은 전계발광표시장치의 잔상 불량을 회로적으로 또는 구동방법적으로 해결할 수 있는 효과가 있다. 특히, 공정상에서 소자의 히스테리시스에 의한 잔상 발생문제를 데이터 신호의 변형 방법을 통하여 개선 또는 해결할 수 있게 된다.
- <100> 이에 따르면, 실제 데이터 신호를 공급하기 전 특정 프레임마다 히스테리시스를 초기화시킬 수 있는 초기화 신호를 표시부에 공급함으로써 잔상을 해결할 수 있게 된다.
- <101> 일반적으로 제조공정상의 잔상 발생 문제는 공정 수율에 의존하기 때문에 이를 해결하기 위해서는 많은 시간이 소모되나, 본 발명을 적용하게 되면, 제조공정상의 변동에 상관없이 수율을 안정화시킬 수 있음은 물론, 추가적인 보상회로 없이 종래의 구동방식에 신호(초기화 신호)를 추가함으로 비용의 절감을 꾀할 수 있게 된다.
- <102> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

발명의 효과

- <103> 상술한 바와 같이 본 발명은, 전계발광표시장치에서 나타나는 잔상 문제를 회로적으로 또는 구동방법적으로 해결하여 표시품질을 향상시킬 수 있는 효과가 있다.

도면의 간단한 설명

- <1> 도 1은 유기박막 트랜지스터의 히스테리시스 경향의 예시도.
- <2> 도 2는 본 발명의 일 실시예에 따른 전계발광표시장치의 개략적 구성도.
- <3> 도 3a는 도 2의 표시부에 포함된 서브 픽셀 구조의 일 예시도.
- <4> 도 3b는 도 2의 표시부에 포함된 서브 픽셀 구조의 다른 예시도.

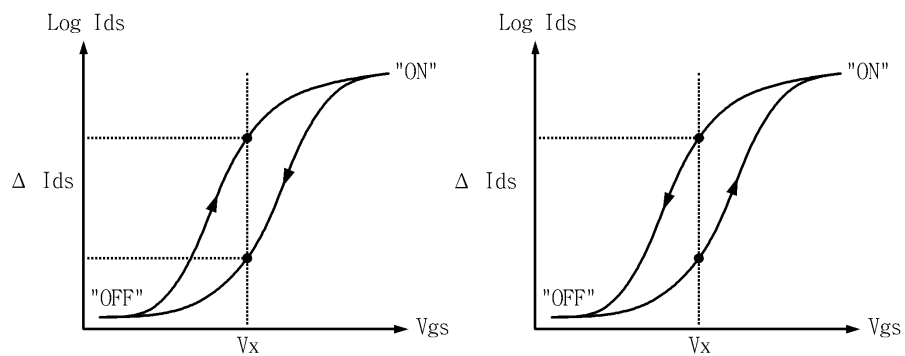
- <5> 도 4a는 도 3a에 매 프레임마다 초기화 신호가 공급되는 타이밍도.
- <6> 도 4b는 도 3b에 매 프레임마다 초기화 신호가 공급되는 타이밍도.
- <7> 도 5a는 도 3a에 n개의 프레임마다 초기화 신호가 공급되는 타이밍도.
- <8> 도 5b는 도 3b에 n개의 프레임마다 초기화 신호가 공급되는 타이밍도.
- <9> 도 6은 계조 변환시 발생하는 동작점의 변화 예시도.

<10> <도면의 주요 부분에 관한 부호의 설명>

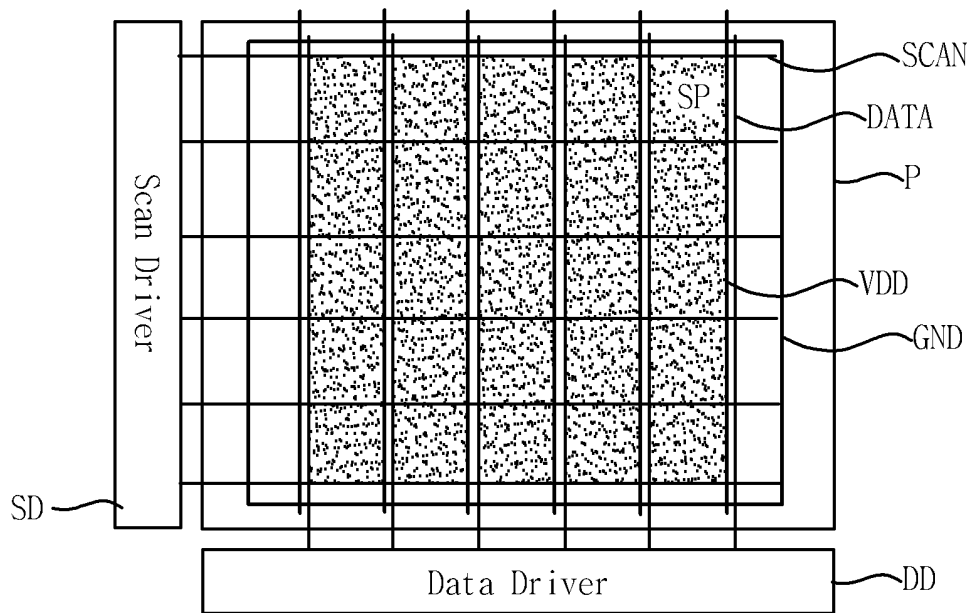
- <11> P: 표시부 SD: 스캔 구동부
- <12> DD: 데이터 구동부 SCAN: 스캔 배선
- <13> DATA: 데이터 배선 VDD: 제1전원 배선
- <14> GND: 제2전원 배선 SP: 서브 픽셀
- <15> TFT1: 스위칭 트랜지스터 TFT2: 구동 트랜지스터
- <16> C: 커패시터 D: 발광 다이오드
- <17> DATA1: 제1데이터 배선 DATA2: 제2데이터 배선

도면

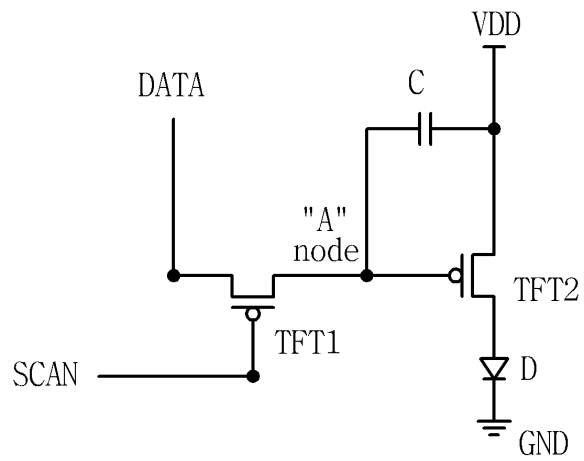
도면1



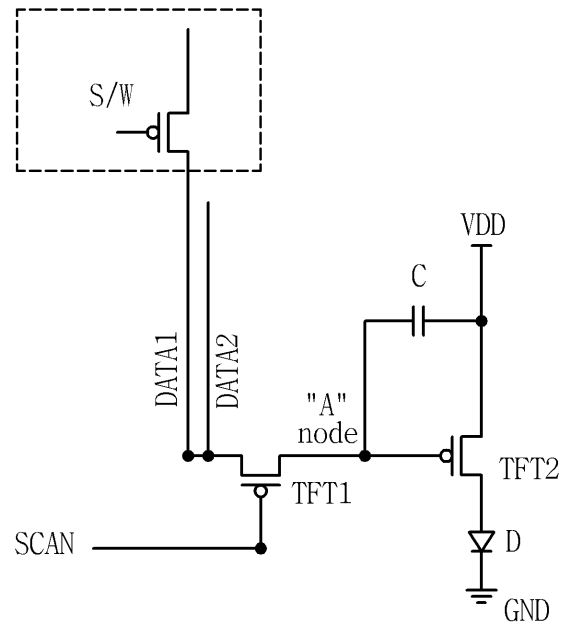
도면2



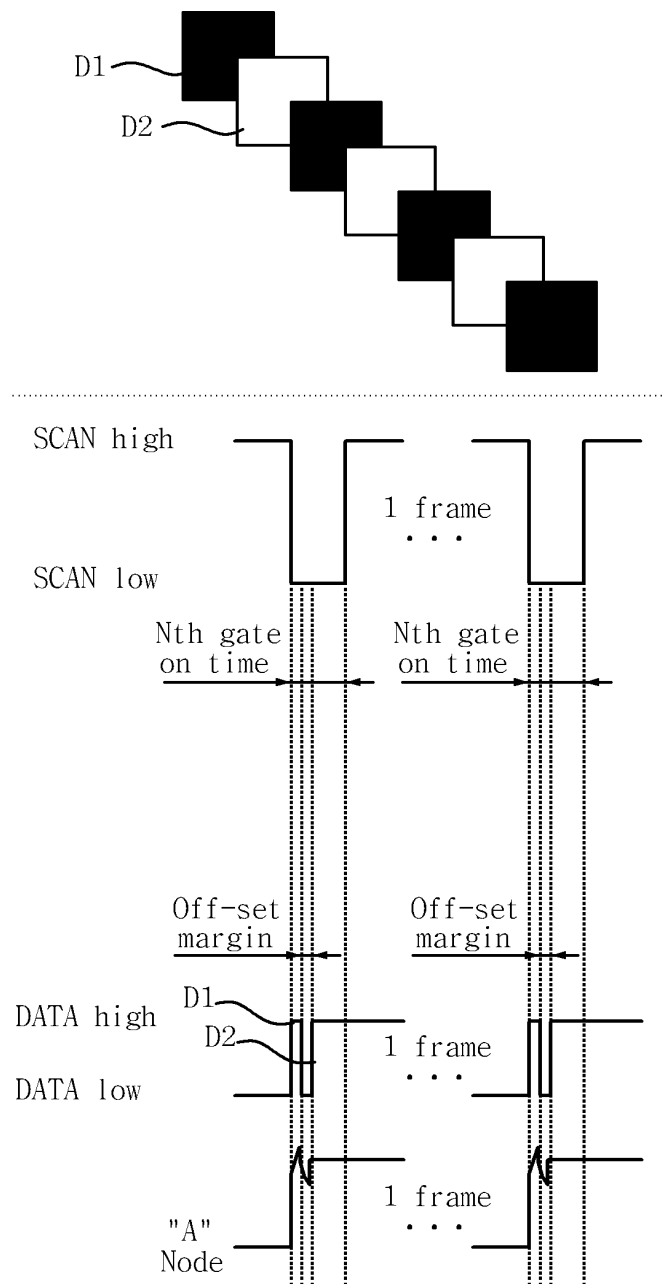
도면3a



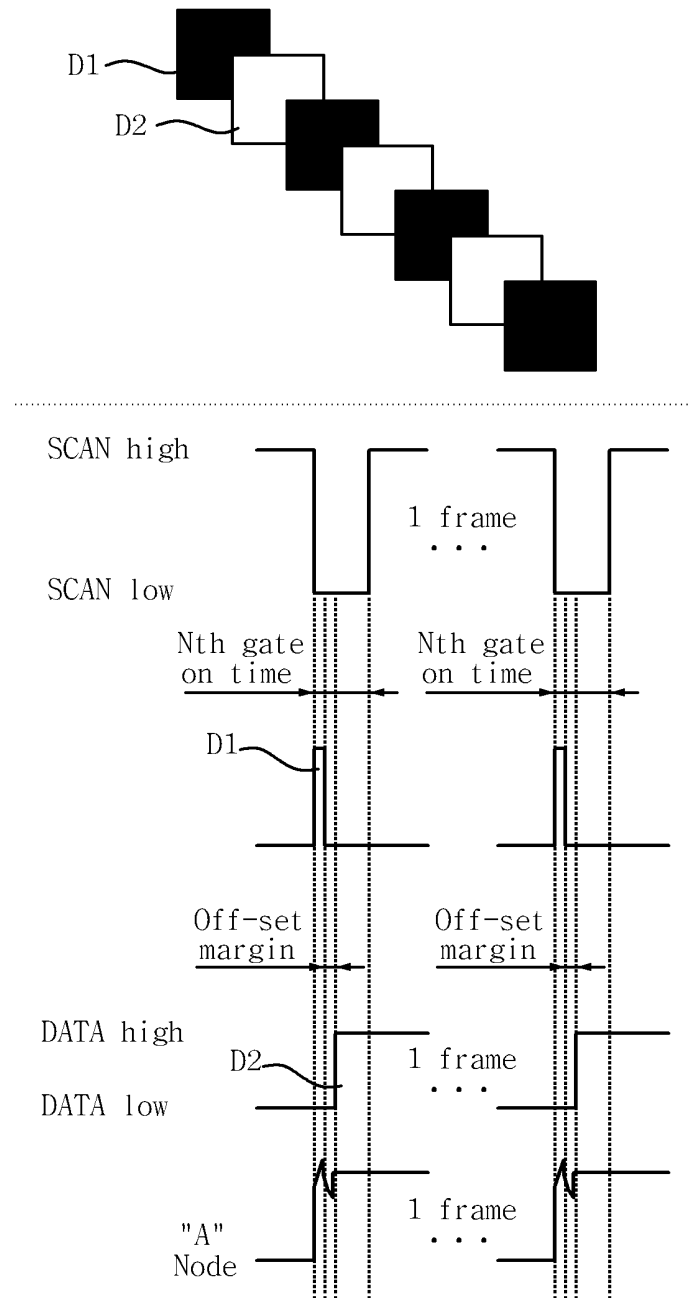
도면3b



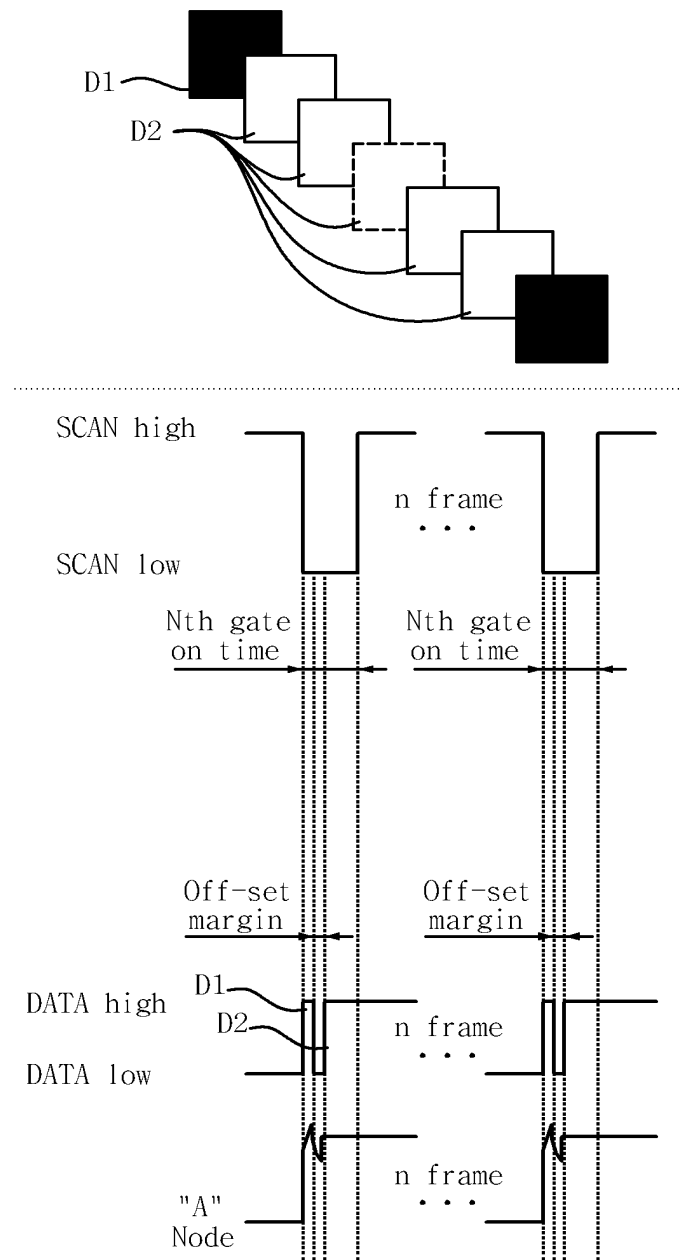
도면4a



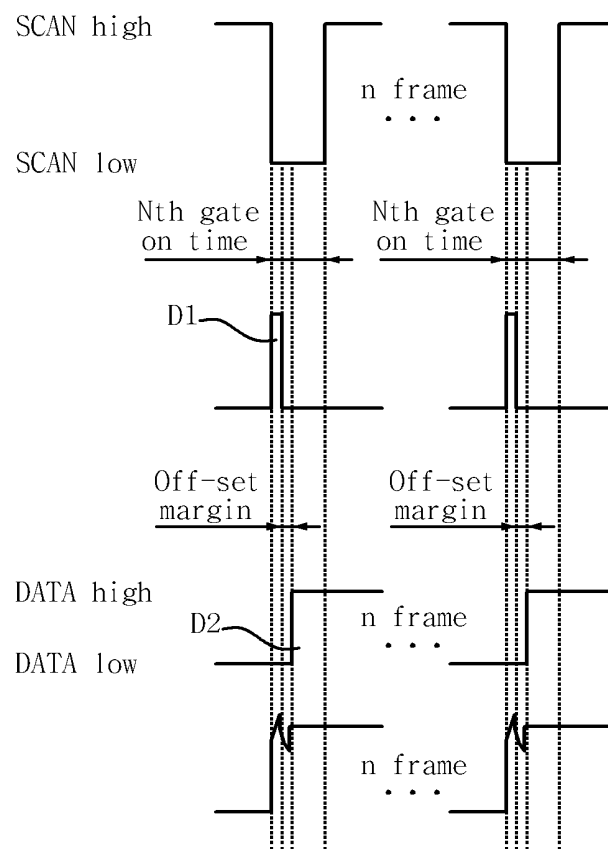
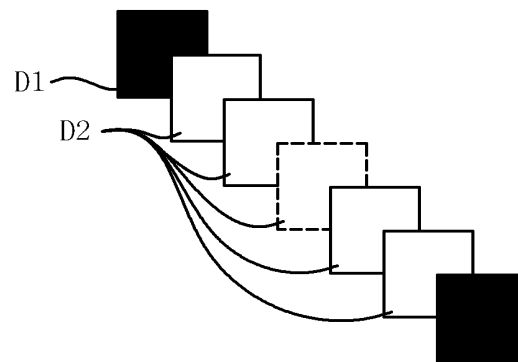
도면4b



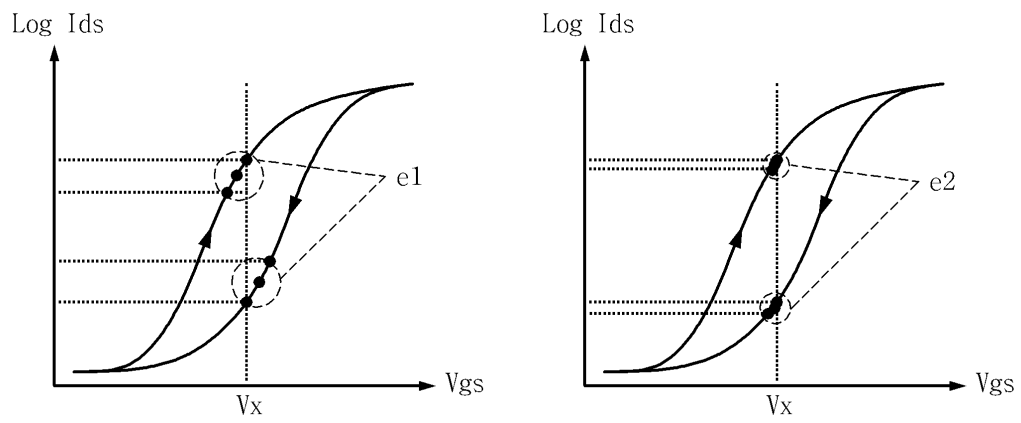
도면5a



도면5b



도면6



专利名称(译)	电致发光显示器及其驱动方法		
公开(公告)号	KR1020080066343A	公开(公告)日	2008-07-16
申请号	KR1020070003658	申请日	2007-01-12
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	AN JUNG NAM 안정남 LEE SUNG EUN 이성은 CHANG JAE WON 장재원		
发明人	안정남 이성은 장재원		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/26		
外部链接	Espacenet		

摘要(译)

本发明提供一种电致发光显示器，包括信号布线，分别在信号布线中电连接的两个或更多个晶体管，扫描驱动器和包括第一电源布线，第二电源线以及扫描布线和数据线的驱动器。扫描驱动器在显示单元中提供扫描信号：在包括包括电容器的子像素和发光二极管的子像素中电连接的扫描布线。数据驱动器提供数据信号，初始化信号被提供给在子像素中电连接的数据线。电致发光显示器，驱动晶体管和滞后。

