

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0073691
G09G 3/30 (2006.01) (43) 공개일자 2006년06월28일

(21) 출원번호 10-2004-0112527
(22) 출원일자 2004년12월24일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 최상무
경기도 수원시 영통구 영통동 1027-5번지 303호
권오경
서울특별시 송파구 신천동 7번지 장미아파트 14동 1102호

(74) 대리인 신영무

심사청구 : 있음

(54) 데이터집적회로 및 이를 이용한 발광 표시장치

요약

본 발명은 데이터 집적회로 및 이를 이용한 발광 표시장치에 관한 것으로, 샘플링 신호에 대응하여 상기 데이터를 상기 전압 디지털-아날로그 변환부와 상기 전류 디지털-아날로그 변환부에 입력하도록 하는 래치부, 순차적으로 상기 샘플링 신호를 생성하여 상기 래치부에 전달하는 쉬프트 레지스터부, 데이터에 대응되어 계조전압을 생성하는 전압 디지털-아날로그 변환부, 상기 데이터에 대응되어 계조전류를 생성하는 전류 디지털-아날로그 변환부, 상기 계조전압에 대응하여 화소들에서 흐르는 픽셀전류를 피드백 받아 제 1 캐패시터에 충전된 전류량을 증감하여 상기 전류량의 증감에 따라 상기 제 1 캐패시터에 인가되어 있는 전압레벨이 가변되어 상기 화소들로 공급되는 상기 계조전압의 전압레벨이 가변되는 전압 조정블록 및 제 1 동작과 제 2 동작을 스위칭하며 상기 제 1 동작에서 상기 화소에 상기 계조전압을 전달하고 상기 제 2 동작에서 상기 화소에서 상기 픽셀전류를 상기 전압 조정블록으로 피드백하는 스위칭블록을 구비하는 데이터 집적회로 및 이를 이용한 발광 표시장치를 제공하는 것이다.

대표도

도 5

색인어

피드백, 유기EL, 데이터구동부

명세서

도면의 간단한 설명

도 1은 종래의 발광 표시장치를 나타내는 도면이다.

도 2는 본 발명의 실시예에 의한 발광 표시장치를 나타내는 도면이다.

도 3은 도 2에 도시된 데이터 집적회로의 제 1 실시예를 나타내는 도면이다.

도 4는 도 2에 도시된 데이터 집적회로의 제 1 실시예를 나타내는 도면이다.

도 5는 본 발명에 따른 발광 표시장치에서 채용된 전압조정블럭을 상세히 나타내는 도면이다.

도 6은 도 5에 도시되어 있는 화소의 제 2 실시예를 나타내는 회로도이다.

도 7은 도 5에 도시되어 있는 전압조정블럭과 화소에 입력되는 신호의 파형도이다.

도면의 주요부분에 대한 부호 설명

10,110 : 주사 구동부 20,120 : 데이터 구동부

30,130 : 화상 표시부 40,140 : 화소

50,150 : 타이밍 제어부 129 : 데이터 집적회로

200 : 쉬프트 레지스터부 210 : 샘플링 래치부

220 : 홀딩 래치부 230 : 전압 디지털-아날로그 변환부

240 : 전류 디지털-아날로그 변환부 250 : 전압 조정부

251 : 전류증감부 252 : 비교부

253 : 제어부 260 : 버퍼부

270 : 레벨 쉬프터부 280 : 스위칭부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 데이터 집적회로 및 이를 이용한 발광 표시장치에 관한 것으로, 특히 원하는 휘도의 영상을 표시할 수 있도록 한 데이터 집적회로 및 이를 이용한 발광 표시장치에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 발광 표시장치(Light Emitting Display) 등이 있다.

평판표시장치 중 발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 자발광소자이다. 이러한, 발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다. 일반적인 발광 표시장치는 화소마다 형성되는 트랜지스터를 이용하여 데이터신호에 대응되는 전류를 발광소자로 공급함으로써 발광소자에서 빛이 발광되게 한다.

도 1은 종래의 발광 표시장치를 나타내는 도면이다. 도 1을 참조하면, 종래의 발광 표시장치는 주사선들(S1 내지 Sn) 및 데이터선들(D1 내지 Dm)에 의하여 구획된 영역에 형성되는 화소들(40)을 포함하는 화상 표시부(30)와, 주사선들(S1 내지 Sn)을 구동하기 위한 주사 구동부(10)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(20)와, 주사 구동부(10) 및 데이터 구동부(20)를 제어하기 위한 타이밍 제어부(50)를 구비한다.

타이밍 제어부(50)는 외부로부터 공급되는 동기신호들에 대응하여 데이터 구동제어신호(DCS) 및 주사 구동제어신호(SCS)를 생성한다. 타이밍 제어부(50)에서 생성된 데이터 구동제어신호(DCS)는 데이터 구동부(20)로 공급되고, 주사 구동제어신호(SCS)는 주사 구동부(10)로 공급된다. 그리고, 타이밍 제어부(50)는 외부로부터 공급되는 데이터(Data)를 데이터 구동부(20)로 공급한다.

주사 구동부(10)는 타이밍 제어부(50)로부터 주사 구동제어신호(SCS)를 공급받는다. 주사 구동제어신호(SCS)를 공급받은 주사 구동부(10)는 주사신호를 생성하고, 생성된 주사신호를 주사선들(S1 내지 Sn)로 순차적으로 공급한다.

데이터 구동부(20)는 타이밍 제어부(50)로부터 데이터 구동제어신호(DCS)를 공급받는다. 데이터 구동제어신호(DCS)를 공급받은 데이터 구동부(20)는 데이터신호를 생성하고, 생성된 데이터신호를 주사신호와 동기되도록 데이터선들(D1 내지 Dm)로 공급한다.

화상 표시부(30)는 외부로부터 제 1전원(VDD) 및 제 2전원(VSS)을 공급받아 각각의 화소들(40)로 공급한다. 제 1전원(VDD) 및 제 2전원(VSS)을 공급받은 화소들(40) 각각은 데이터신호에 대응하여 제 1전원(VDD)으로부터 발광소자(OLED)를 경유하여 제 2전원(VSS)으로 흐르는 전류를 제어함으로써 데이터신호에 대응되는 빛을 생성한다.

즉, 종래의 발광 표시장치에서 화소들(40) 각각은 데이터신호에 대응되어 소정 휘도의 빛을 생성한다. 하지만, 종래에는 화소들(40) 각각에 포함되는 트랜지스터의 문턱전압 불균일 등에 의하여 원하는 휘도의 빛이 생성되지 못한다. 그리고, 종래에는 데이터신호에 대응하여 화소들(40) 각각에서 실제 흐르는 전류를 측정 및 제어할 수 있는 방법이 없었다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기 종래 기술의 문제점을 해결하기 위하여 창출된 것으로, 본 발명의 목적은 원하는 휘도의 영상을 표시할 수 있도록 한 데이터 집적회로 및 이를 이용한 발광 표시장치를 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 기술적 수단으로서 본 발명의 제 1 측면은, 샘플링 신호에 대응하여 상기 데이터를 상기 전압 디지털-아날로그 변환부와 상기 전류 디지털-아날로그 변환부에 입력하도록 하는 래치부, 순차적으로 상기 샘플링신호를 생성하여 상기 래치부에 전달하는 쉬프트 레지스터부, 데이터에 대응되어 계조전압을 생성하는 전압 디지털-아날로그 변환부, 상기 데이터에 대응되어 계조전류를 생성하는 전류 디지털-아날로그 변환부, 상기 계조전압에 대응하여 화소들에서 흐르는 픽셀전류를 피드백 받아 제 1 캐패시터에 충전된 전류량을 증감하여 상기 전류량의 증감에 따라 상기 제 1 캐패시터에 인가되어 있는 전압레벨이 가변되어 상기 화소들로 공급되는 상기 계조전압의 전압레벨이 가변되는 전압 조정블록 및 제 1 동작과 제 2 동작을 스위칭하며 상기 제 1 동작에서 상기 화소에 상기 계조전압을 전달하고 상기 제 2 동작에서 상기 화소에서 상기 픽셀전류를 상기 전압 조정블록으로 피드백하는 스위칭블록을 구비하는 데이터 집적회로를 제공하는 것이다.

본 발명의 제 2 측면은 복수의 주사선과 복수의 데이터선과 및 상기 복수의 주사선과 상기 복수의 데이터선에 접속되는 복수의 화소를 포함하는 화상 표시부, 상기 복수의 주사선으로 주사신호와 발광제어신호를 순차적으로 공급하기 위한 주사 구동부 및 상기 복수의 데이터선과 접속되며 데이터신호로써 계조전압을 상기 복수의 데이터선으로 공급하기 위한 데이터 구동부를 구비하며, 상기 데이터 구동부는 상기 제 1 내지 제 9 항 중 어느 한 항에 의한 데이터 집적회로를 포함하는 발광 표시장치를 제공하는 것이다.

이하, 본 발명의 실시예를 첨부한 도면을 참조하여 설명하면 다음과 같다.

도 2는 본 발명의 실시예에 의한 발광 표시장치를 나타내는 도면이다. 도 2를 참조하면, 도 2를 참조하면, 본 발명의 실시예에 의한 발광 표시장치는 제 1주사선들(S11 내지 S1n), 제 2주사선들(S21 내지 S2n), 발광 제어선들(E1 내지 En) 및 데이터선들(D1 내지 Dm)에 의하여 구획된 영역에 형성되는 화소들(140)을 포함하는 화상 표시부(130)와, 제 1주사선들(S11 내지 S1n), 제 2주사선들(S21 내지 S2n) 및 발광 제어선들(E1 내지 En)을 구동하기 위한 주사 구동부(110)와, 데이터선들(D1 내지 Dm)을 구동하기 위한 데이터 구동부(120)와, 주사 구동부(110) 및 데이터 구동부(120)를 제어하기 위한 타이밍 제어부(150)를 구비한다.

화상 표시부(130)는 제 1주사선들(S11 내지 S1n), 제 2주사선들(S21 내지 S2n), 발광 제어선들(E1 내지 En) 및 데이터선들(D1 내지 Dm)에 의하여 구획된 영역에 형성되는 화소들(140)을 구비한다. 화소들(140)은 외부로부터 제 1전원(VDD) 및 제 2전원(VSS)을 공급받는다. 제 1전원(VDD) 및 제 2전원(VSS)을 공급받은 화소들(140) 각각은 데이터선(D)으로부터 공급되는 데이터신호에 대응하여 제 1전원(VDD)으로부터 발광소자를 경유하여 제 2전원(VSS)으로 흐르는 픽셀전류를 제어한다. 그리고, 화소들(140)은 1 수평기간의 일부기간 동안 픽셀전류를 데이터선(D)을 경유하여 데이터 구동부(120)로 공급한다.

타이밍 제어부(150)는 외부로부터 공급되는 동기신호들에 대응하여 데이터 구동제어신호(DCS) 및 주사 구동제어신호(SCS)를 생성한다. 타이밍 제어부(150)에서 생성된 데이터 구동제어신호(DCS)는 데이터 구동부(120)로 공급되고, 주사 구동제어신호(SCS)는 주사 구동부(110)로 공급된다. 그리고, 타이밍 제어부(150)는 외부로부터 공급되는 데이터(Data)를 데이터 구동부(120)로 공급한다.

주사 구동부(110)는 타이밍 제어부(150)로부터 주사 구동제어신호(SCS)를 공급받는다. 주사 구동제어신호(SCS)를 공급받은 주사 구동부(110)는 주사신호를 생성하고, 생성된 주사신호를 주사선들(S1 내지 Sn)로 순차적으로 공급한다.

데이터 구동부(120)는 타이밍 제어부(150)로부터 데이터 구동제어신호(DCS)를 공급받는다. 데이터 구동제어신호(DCS)를 공급받은 데이터 구동부(120)는 데이터신호를 생성하고, 생성된 데이터신호를 주사신호와 동기되도록 데이터선들(D1 내지 Dm)로 공급한다. 여기서, 데이터 구동부(120)는 데이터신호로써 소정의 계조전압을 데이터선들(D)로 공급한다.

그리고, 데이터 구동부(120)는 1수평기간 중 제 2기간의 일부기간 동안 화소들(140)로부터 픽셀전류를 공급받고, 공급받은 픽셀전류가 데이터(Data)에 대응되는 전류값을 갖는지 체크한다. 예를 들어, 데이터(Data)의 비트수(또는 계조값)에 대응하여 화소(140)에서 흘러야 하는 픽셀전류가 $10\mu\text{A}$ 인 경우 데이터 구동부(120)는 자신에게 공급되는 픽셀전류가 $10\mu\text{A}$ 인지 체크한다. 여기서, 화소들(140) 각각에서 원하는 전류가 공급되지 않는 경우 데이터 구동부(120)는 화소들(140) 각각에서 원하는 전류가 흐를 수 있도록 계조전압을 변경한다. 이를 위해, 데이터 구동부(120)는 j (j 는 자연수)개의 채널로 구성되는 적어도 하나 이상의 데이터 집적회로(129)를 구비한다. 데이터 집적회로(129)의 상세한 구성은 후술하기로 한다.

도 3은 도 2에 도시된 데이터 집적회로의 제 1 실시예를 나타내는 도면이다. 도 3을 참조하면, 데이터 집적회로(129)는 샘플링 신호를 순차적으로 생성하기 위한 쉬프트 레지스터부(200)와, 샘플링 신호에 응답하여 데이터(Data)를 순차적으로 저장하기 위한 샘플링 래치부(210)와, 샘플링 래치부(210)의 데이터(Data)들을 일시 저장함과 아울러 저장된 데이터(Data)들을 전압 디지털-아날로그 변환부(이하, "VDAC부"라 함)(230) 및 전류 디지털-아날로그 변환부(이하 "IDAC부"라 함)(240)로 공급하기 위한 홀딩 래치부(220)와, 데이터(Data)의 계조값에 대응하여 계조전압(Vdata)을 생성하는 VDAC부(230)와, 데이터(Data)의 계조값에 대응하여 계조전류(Idata)를 생성하는 IDAC부(240)와, 데이터선들(D1 내지 Dj)로부터 공급되는 픽셀전류(Ipixel)에 대응하여 계조전압(Vdata)을 변경시키기 위한 전압 조정블록(250)과, 전압 조정블록(250)으로부터 공급되는 계조전압(Vdata)을 데이터선들(D1 내지 Dj)로 공급하기 위한 버퍼부(260)와, 데이터선들(D1 내지 Dj)을 버퍼부(260) 및 전압 조정블록(250) 중 어느 하나와 선택적으로 접속시키기 위한 스위치블록(280)을 구비한다.

쉬프트 레지스터부(200)는 타이밍 제어부(150)로부터 소스 쉬프트 클럭(SSC) 및 소스 스타트 펄스(SSP)를 공급받는다. 소스 쉬프트 클럭(SSC) 및 소스 스타트 펄스(SSP)를 공급받은 쉬프트 레지스터부(200)는 소스 쉬프트 클럭(SSC)의 1주기마다 소스 스타트 펄스(SSP)를 쉬프트 시키면서 순차적으로 j 개의 샘플링신호를 생성한다. 이를 위해, 쉬프트 레지스터부(200)는 j 개의 쉬프트 레지스터(2001 내지 200j)를 구비한다.

샘플링 래치부(210)는 쉬프트 레지스터(200)로부터 순차적으로 공급되는 샘플링신호에 응답하여 데이터(Data)를 순차적으로 저장한다. 여기서, 샘플링 래치부(210)는 j 개의 데이터(Data)를 저장하기 위하여 j 개의 샘플링 래치(2101 내지 210j)를 구비한다. 그리고, 각각의 샘플링 래치들(2101 내지 210j)은 데이터(Data)의 비트수에 대응되는 크기를 갖는다. 예를 들어, 데이터(Data)들이 k 비트로 구성되는 경우 샘플링 래치(2101 내지 210j) 각각은 k 비트의 크기로 설정된다.

홀딩 래치부(220)는 소스 출력 인에이블(SOE) 신호가 입력될 때 샘플링 래치부(210)로부터 데이터(Data)를 입력받아 저장한다. 그리고, 홀딩 래치부(220)는 소스 출력 인에이블(SOE) 신호가 입력될 때 자신에게 저장된 데이터(Data)를 VDAC부(230) 및 IDAC부(240)로 공급한다. 이를 위해, 홀딩 래치부(220)는 k 비트로 설정된 j 개의 홀딩 래치(2201 내지 220j)를 구비한다.

VDAC부(230)는 데이터(Data)의 비트값(즉, 계조값)에 대응하여 계조전압(Vdata)을 생성하고, 생성된 계조전압(Vdata)을 전압 조정블록(250)으로 공급한다. 여기서, VDAC부(230)는 홀딩 래치부(220)로부터 공급되는 j개의 데이터(Data)에 대응하여 j개의 계조전압(Vdata)을 생성한다. 이를 위해, VDAC부(230)는 j개의 전압 생성부(2301 내지 230j)를 구비한다. 이후, 설명의 편의성을 위하여 VDAC부(230)에서 생성된 계조전압(Vdata)을 제 1 계조전압(Vdata)이라 부르기로 한다.

IDAC부(240)는 데이터(Data)의 비트값에 대응하여 계조전류(Idata)를 생성하고, 생성된 계조전류(Idata)를 전압 조정블록(250)로 공급한다. 여기서, IDAC부(240)는 홀딩 래치부(220)로부터 공급되는 j개의 데이터(Data)에 대응하여 j개의 계조전류(Idata)를 생성한다. 이를 위해, IDAC부(240)는 j개의 전류 생성부(2401 내지 240j)를 구비한다.

전압 조정블록(250)은 제 1 계조전압(Vdata), 계조전류(Idata) 및 픽셀전류(Ipixel)를 공급받는다. 제 1 계조전압(Vdata), 계조전류(Idata) 및 픽셀전류(Ipixel)를 공급받은 전압 조정블록(250)은 계조전류(Idata)와 픽셀전류(Ipixel)의 전류차를 비교하고, 비교된 전류차에 대응되어 제 1 계조전압(Vdata)의 전압값을 재조정한다. 이후, 설명의 편의성을 위하여 전압 조정블록(250)에서 재조정된 제 1 계조전압(Vdata)을 제 2 계조전압으로 부르기로 한다. 이상적으로 전압 조정블록(250)은 계조전류(Idata)와 픽셀전류(Ipixel)가 동일한 값으로 설정될 수 있도록 제 2 계조전압의 전압값을 제어한다. 이를 위하여, 전압 조정블록(250)은 j개의 전압 조정부(2501 내지 250j)를 구비한다.

버퍼부(260)는 전압 조정블록(250)으로부터 공급되는 제 1 계조전압(Vdata) 또는 제 2 계조전압을 j개의 데이터선들(D1 내지 Dj)로 공급한다. 이를 위해, 버퍼부(260)는 j개의 버퍼(2601 내지 260j)를 구비한다.

스위치블록(280)은 1 수평기간(1H)을 제 1 기간과 제 2 기간으로 구분하여 스위칭동작을 수행하며 제 1 기간에서는 데이터선들(D1 내지 Dj)을 버퍼부(260j)에 접속시키며 제 2 기간에서는 버퍼부(260j)와 전압 조정블록(250)을 선택적으로 접속시킨다. 이를 위해, 스위치블록(280)은 j개의 스위치부(2801 내지 280j)를 구비한다. 제 1 기간에서는 화소에 충분한 전압이 인가될 수 있도록 소정의 시간을 갖도록 한다.

한편, 본 발명의 데이터 집적회로는 도 4와 같이 홀딩 래치부(220)와 VDAC부(230) 및 IDAC부(240)의 사이에 레벨 쉬프터부(270)를 더 포함할 수 있다. 레벨 쉬프터부(270)는 홀딩 래치부(220)로부터 공급되는 데이터(Data)의 전압레벨을 상승시켜 VDAC부(230) 및 IDAC부(240)로 공급한다. 외부 시스템으로부터 데이터 집적회로(129)로 높은 전압레벨을 가지는 데이터(Data)가 공급되면 전압레벨에 대응되는 회로 부품들이 설치되어야 하기 때문에 제조비용이 증가된다. 따라서, 데이터 집적회로(129)외부에서는 낮은 전압레벨을 가지는 데이터(Data)를 공급하고, 이 낮은 전압레벨을 가지는 데이터(Data)를 레벨 쉬프터부(270)에서 높은 전압레벨로 승압시킨다.

도 5는 본 발명에 따른 발광 표시장치에서 채용된 전압조정블럭을 상세히 나타내는 도면이다. 도 5에서는 설명의 편의성을 위하여 j번째 전압 조정부(250j)와 j번째 전압조정부(250j)에 연결되어 있는 화소를 도시하기로 한다. 도 5를 참조하여 설명하면, 전압조정부(250j)는 본 발명의 전압 조정부(250j)는 전류증감부(251), 비교부(252), 제어부(253), 제 1 캐패시터(C1) 및 제 1 스위칭소자(SW1)를 구비하며 스위치부(280j)를 통해 화소(140)와 연결된다. 화소(140)는 화소회로 및 발광소자(OLED)를 포함하며, 화소회로는 제 1 내지 제 4 트랜지스터(M4) 및 제 2 캐패시터(C2)를 구비한다.

전압조정부(250j)를 설명하면, 제 1 스위칭소자(SW1)는 VDAC와 전류증감부(251) 사이에 설치된다. 이와 같은 스위칭소자(SW1)는 제어부(253)의 제어에 의하여 턴-온 또는 턴-오프된다. 실제로, 제 1 스위칭소자(SW1)는 도 7과 같이 1 수평기간 중 제 1 기간(데이터신호 공급기간)에만 턴-온되고, 제 2 기간(피드백 기간)에는 턴-오프된다.

전류증감부(251)는 제 2 내지 제 5 스위칭소자(SW2 내지 SW5)로 구성되며, 제 2 스위칭소자(SW2), 제 4 스위칭소자(SW4) 및 제 5 스위칭소자(SW5)는 P 모스 트랜지스터로 구현되고 제 3 스위칭소자(SW3)는 N 모스 트랜지스터로 구현된다.

제 2 내지 제 5 스위칭소자(SW5)는 각각 소스와 드레인이 연결되어 배열되며, 제 2 스위칭소자(SW2)의 게이트와 제 3 스위칭소자(SW3)의 게이트는 연결되고 제 4 스위칭소자(SW4)의 게이트와 제 5 스위칭소자(SW5)의 게이트는 연결된다. 그리고, 제 2 스위칭소자(SW2)의 게이트와 제 3 스위칭소자(SW3)의 게이트는 비교부(252)의 출력단에 연결되어 비교부의 출력신호에 따라 제 2 스위칭소자(SW2)와 제 3 스위칭소자(SW3)의 스위칭동작이 결정된다.

제 4 스위칭소자(SW4)의 게이트와 제 5 스위칭소자(SW5)의 게이트에 스위칭신호선(CSW)이 연결되어 스위칭신호선(CSW)을 통해 스위칭신호(csw)를 전달받는다. 스위칭신호선은 제어부(253)로부터 스위칭신호를 전달하며, 제 4 스위칭소자(SW4)와 제 5 스위칭소자(SW5)의 온오프 동작을 결정한다.

그리고, 제 2 스위칭소자(SW2)의 한쪽 단에는 제 1 전원(VDD)가 연결되고 제 3 스위칭소자(SW3)의 한쪽 단에는 제 2 전원(VSS)가 연결되며 제 1 전원(VDD)은 제 2 전원(VSS)보다 높은 전압을 갖도록 하여 제 1 전원(VDD)에서 제 2 전원(VSS)으로 전류가 흐르도록 한다.

비교부(252)는 IDAC부(240)로부터 계조전류(Idata)를 공급받고, 화소(140)로부터 픽셀전류(Ipixel)를 공급받는다. 여기서, 픽셀전류(Ipixel)는 현재 데이터신호가 공급되는 화소(140)로부터 공급된다. 픽셀전류(Ipixel) 및 계조전류(Idata)를 공급받은 비교부(252)는 계조전류(Idata)와 픽셀전류(Ipixel)를 비교하고, 비교된 결과에 대응하는 제어신호를 전류증감부(251)에 전달한다. 이때, 계조전류(Idata)와 픽셀전류(Ipixel)의 차이에 따라 비교부(252)에서 출력되는 제어신호는 다양한 전압값을 갖게 된다. 즉, 계조전류(Idata)와 픽셀전류(Ipixel)의 차이가 크면 제어신호의 전압레벨의 절대값은 커지게 되고 계조전류(Idata)와 픽셀전류(Ipixel)의 차이가 작으면 제어신호의 전압레벨의 절대값은 작아지게 되어 제어신호의 전압레벨의 크기에 따라 제 2 스위칭소자(SW2)와 제 3 스위칭소자(SW3)를 통해 흐르는 전류량이 달라지게 된다.

제어부(253)는 1 수평기간(1H) 중 데이터신호 공급기간 동안 제 1 스위칭소자(SW1)를 턴-온시키고, 피드백기간 동안 제 1 스위칭소자(SW1)를 턴-오프시킨다.

또한, 제어부(253)는 전류증감부(251)의 제 4 스위칭소자(SW4)와 제 5 스위칭소자(SW5)를 제어하도록 스위칭신호선(CSW)을 통해 스위칭신호(csw)를 전달하여 제 1 스위칭소자(SW1)이 턴-온된 상태이면 제 4 스위칭소자(SW4)와 제 5 스위칭소자(SW5)는 턴-오프가 되도록 하여 VDAC를 통해 전달받는 계조전압이 제 1 노드(N1)에 전달되도록 하고, 제 1 스위칭소자(SW1)이 턴-오프된 상태이면 제 4 스위칭소자(SW4)와 제 5 스위칭소자(SW5)는 턴-온되도록 하여 제 2 스위칭소자(SW2)와 제 3 스위칭소자(SW3) 사이에 전류패스가 형성되도록 한다.

제 1 캐패시터(C1)는 제 1 노드(N1)에 연결되며, 전류증감부(251)를 통해 VDAC(230)에서 공급되는 계조전압을 저장하며, 제 2 스위칭소자(SW2)에 의해 전류가 유입되거나 제 3 스위칭소자(SW3)에 의해 충전된 전류가 제 2 전원(VSS) 쪽으로 흘러나가도록 하여 제 1 캐패시터(C1)에 저장되는 계조전압이 변하도록 한다.

그리고, 계조전압을 버퍼(260j)에 전달하여 계조전압의 전류구동능력이 커지도록 하여 화소(140)에 전달한다. 이때, 제 1 캐패시터(C1)는 데이터선의 기생캐패시터(C1)일 수도 있다.

스위치부(280j)는 제 1 스위치(T1)와 제 2 스위치(T2)로 구분되며, 제 1 스위치(T1)는 버퍼(260j)와 화소(140) 사이에 연결되어 버퍼(260j)에서 출력되는 계조전압을 화소(140)에 선택적으로 전달하며, 제 2 스위치(T2)는 데이터선과 비교부(252) 사이에 연결되며 제 2 트랜지스터(M2)를 통해 전달되는 픽셀전류(Ipixel)를 선택적으로 비교부(252)에 전달한다.

제 1 스위치(T1)와 제 2 스위치(T2)는 게이트에 제 1 주사선(S1)이 연결되어 제 1 주사선(S1)을 통해 전달되는 제 1 주사신호(s1)에 따라 스위칭동작을 수행하며 제 1 스위치(T1)는 P 모스 트랜지스터로 구현되고 제 2 스위치(T2)는 N 모스 트랜지스터로 구현되어 서로 다른 상태를 유지하게 된다. 따라서, 제 1 스위치(T1)는 온 상태가 되면 화소에 계조전압(Vdata)이 전달되고 이때 제 2 스위치(T2)는 오프상태가 되어 비교부(252)에 계조전압(Vdata)이 전달되는 것을 방지하고 제 2 스위치(T2)가 온 상태가 되면 화소에서 발생된 픽셀전류(Ipixel)가 비교부(252)에 전달되고 제 1 스위치가 오프 상태가 되어 버퍼(260j)로 픽셀전류(Ipixel)가 전달되는 것을 방지한다.

화소를 설명하면, 제 1 트랜지스터(M1)는 소스는 화소전원(ELVDD)에 연결되고 드레인은 제 2 노드(N2)에 연결되며, 게이트는 제 3 노드(N3)에 연결되어 픽셀전류(Ipixel)를 생성하며 제 3 노드(N3)의 전압에 따라 픽셀전류(Ipixel)의 계조값을 표현한다.

제 2 트랜지스터(M2)는 소스는 제 2 노드(N2)에 연결되고 드레인은 데이터선에 연결되며 게이트는 제 2 주사선(S2)에 연결되어 제 1 트랜지스터(M1)에 의해 형성된 픽셀전류(Ipixel)를 데이터선에 전달한다.

제 3 트랜지스터(M3)는 소스는 제 2 노드(N2)에 연결되고 드레인은 발광소자(OLED)에 연결되며 게이트는 발광제어선(E)에 연결되어 발광제어선(E)을 통해 입력되는 발광제어신호(e)에 의해 스위칭동작을 하여 제 2 노드(N2)에 흐르는 픽셀 전류(Ipixel)의 크기가 계조전류(Idata)의 크기와 동일하게 되면 발광소자(OLED)에 전달하여 발광소자(OLED)가 발광하도록 한다.

제 4 트랜지스터(M4)는 주사신호에 따라 버퍼(260j)를 통과한 전압을 스위칭하여 제 3 노드(N3)에 전달하도록 하여 제 1 트랜지스터(M1)에서 제 3 노드(N3)에 전달된 전압에 따라 전류를 생성하도록 한다. 이때, 제 4 트랜지스터(M4)의 게이트는 제 1 주사선(S1)에 연결되어 제 1 주사신호(s1)에 따라 스위칭동작을 한다.

따라서, 제 1 주사신호(s1)가 온신호일 때 화소(140)에 계조전압(Vdata)을 전달하고 제 2 주사신호(s2)가 온신호일 때 픽셀전류(Ipixel)를 피드백하며 발광제어신호(e)가 온신호일때 픽셀전류(Ipixel)를 발광소자(OLED)에 전달한다.

또한, 도 6과 같이 제 1 내지 제 4 트랜지스터(M4)를 N 모스 형태의 트랜지스터로 구현을 하여 화소를 구성하는 것도 가능하다.

도 7은 도 5에 도시되어 있는 전압조정블럭과 화소에 입력되는 신호의 파형도이다. 도 7을 참조하여 도 5의 전압조정블럭과 화소의 동작과정을 상세히 설명하면, 먼저 제어부(253)는 1 수평기간(1H) 중 제 1 기간(데이터신호 공급기간) 동안 제 1 스위칭소자(SW1)를 턴-온시킨다. 제 1 스위칭소자(SW1)가 턴-온되면 VDAC부(230)로부터 공급되는 계조전압(Vdata)이 버퍼(260j)를 경유하여 출력된다. 이때, 제 1 주사신호(s1)에 의해 제 1 스위치(T1)가 턴-온되어 계조전압(Vdata)을 데이터선(Dj)으로 공급된다. 데이터선(Dj)으로 공급된 계조전압(Vdata)은 데이터신호로써 제 1 주사신호(s1)에 의해 선택된 화소(140)로 공급된다. 데이터신호를 공급받은 화소(140)는 데이터신호에 대응되는 픽셀전류(Ipixel)를 생성한다.

이후, 1 수평기간(1H) 중 제 2 기간 동안 제어부(253)는 제 1 스위칭소자(SW1)를 턴-오프 시킨다. 제 1 스위칭소자(SW1)가 턴-오프되면 제 1 노드(N1)가 플로팅된다. 이때, 제 1 노드(N1)는 제 1 캐패시터(C1)에 의하여 계조전압(Vdata)의 전압을 유지한다. 이때, 제 1 캐패시터(C1)는 데이터선의 기생캐패시터로 구현될 수도 있다.

그리고, 제 1 스위칭소자(SW1)가 턴-오프될 때, 제 1 주사신호(s1)에 의해 제 1 스위치(T1)는 턴-오프되고 제 2 스위치(T2)가 턴-온되며 제 2 주사신호(s2)에 의해 제 2 트랜지스터(M2)가 턴-온된다. 이때, 화소(140)에서 생성된 픽셀전류(Ipixel)는 제 2 트랜지스터(M2)를 통해 데이터선에 전달되고 데이터선은 제 2 스위치(T2)를 통해 비교부(252)와 연결되어 화소(140)에 흐르는 픽셀전류(Ipixel)는 데이터선을 경유하여 비교부(252)에 전달된다.

그리고, 비교부(252)는 IDAC부(240)로부터 공급되는 계조전류(Idata)를 전달받아 계조전류(Idata)와 픽셀전류(Ipixel)를 비교한다. 여기서, 계조전류(Idata)는 데이터(data)에 대응하여 화소(140)에서 실제로 흘러야되는 이상적인 전류값이고, 픽셀전류(Ipixel)는 화소(140)에서 실제 흐르는 전류값이다.

비교부(252)는 픽셀전류(Ipixel) 및 계조전류(Idata)를 비교한 결과에 대응하여 제어신호를 생성하여 전류증감부(251)로 공급하여 전류증감부(251)에서 제 1 캐패시터(C1)에 인가되어 있는 계조전압(Vdata)을 변동시킨다. 그리고, 다시 제 1 주사신호(s1)에 의해 제 1 스위치(T1)는 턴-온되고 제 2 스위치(T2)는 턴-오프되며 제 2 주사신호(s2)에 의해 제 2 트랜지스터(M2)가 턴-오프되면, 제 1 캐패시터(C1)는 변동된 계조전압값을 다시 화소(140)에 전달하며 화소(140)에서 보정된 픽셀전류(Ipixel)를 다시 생성하도록 한다.

피드백 구간에서 전압조정블럭과 화소(140)는 상기와 같은 동작을 반복 수행하여 계조전압(Vdata)을 보정하여 화소(140)에 생성되는 전류는 제 1 트랜지스터(M1)의 문턱전압과 관계없이 피드백과정을 거쳐 계조전류(Idata)와 동일한 크기를 갖는 픽셀전류(Ipixel)를 생성하도록 하여 발광소자(OLED)에 전달할 수 있게 된다.

전류증감부(251)의 동작을 상세히 설명하면, 비교부(252)에서 픽셀전류(Ipixel)와 데이터전류비를 비교하여 생성한 제어신호가 전류증감부(251)의 제 2 스위칭소자(SW2)와 제 3 스위칭소자(SW3)의 게이트에 전달되어 제어신호의 전압에 따라 제 2 스위칭소자(SW2) 또는 제 3 스위칭소자(SW3) 중 하나의 스위칭소자가 온 상태가 된다. 제 2 스위칭소자(SW2)와 제 3 스위칭소자(SW3)의 게이트에 인가되는 전압에 따라 제 2 스위칭소자(SW2)를 통해 데이터선에 전달되는 전류의 양과 제 3 스위칭소자(SW3)를 통해 데이터선으로부터 흘러나가는 전류의 양이 결정된다.

이때, 전류가 데이터선에 전달되거나 전류가 데이터선으로부터 흘러나가게 되면, 제 1 캐패시터(C1)에 충전되어 있는 전류의 양에 변화가 생겨 제 1 캐패시터(C1)에 저장되어 있는 소정의 전압값이 변하게 된다. 이 변화된 전압은 버퍼(260i)를 경유하여 화소(140)로 공급된다.

또한, 피드백기간 동안 제어부(253)는 비교부(252)에서 출력되는 신호에 따라 스위칭신호선(CSW)을 통해 스위칭신호(csw)를 전달하여 전류증감부(251)의 제 4 스위칭소자(SW4)와 제 5 스위칭소자(SW5)를 제어한다. 스위칭신호(csw)는 피드백 기간 동안 온오프동작을 반복하여 제 1 스위칭소자(SW1)가 턴-온 되었을 때 게조전압이 제 1 전원(VDD) 또는 제 2 전원(VSS)에 의해 변동되는 것을 방지하며 제 1 캐패시터(C1)로 전달한다. 그러면, 화소(140)에서는 제 1 캐패시터(C1)에 의해 전달된 소정의 전압에 대응하여 픽셀전류(Ipixel)를 생성한다.

화소의 동작을 살펴보면, 먼저 제 1 주사신호(s1)에 의해 제 4 트랜지스터(M4)가 온상태가 되어 제 1 트랜지스터(M1)는 픽셀전류(Ipixel)를 생성하여 제 2 노드(N2)로 흘러가게 한다. 제 1 트랜지스터(M1)는 제 3 노드(N3)에 전달된 전압에 의해 픽셀전류(Ipixel)의 양이 결정된다. 이때, 제 1 주사신호(s1)에 의해 제 2 트랜지스터(M2)가 온상태가 되고 발광제어신호(e)에 의해 제 3 트랜지스터(M3)가 오프상태가 되어 픽셀전류(Ipixel)를 비교부(252)로 피드백된다. 그리고, 피드백과정을 거쳐 최종적으로 픽셀전류(Ipixel)와 게조전류(Idata)가 동일해지면 제 2 캐패시터(C2)에 픽셀전류를 흐르게 하는 전압이 저장되며, 발광제어신호(e)에 의해 제 3 트랜지스터(M3)가 온상태가 되어 픽셀전류(Ipixel)가 발광소자(OLED)로 흐르게 되어 제 1 트랜지스터(M1)의 문턱전압에 관계없이 게조전류와 동일한 크기를 갖는 픽셀전류가 발광소자(OLED)로 흐르게 된다.

실제로, 본 발명에서는 제 2 기간 동안 이와 같은 과정을 반복하면서 화소(140)에 흐르는 픽셀전류(Ipixel)를 대략 게조전류(Idata)와 동일하도록 제어한다.

본 발명의 바람직한 실시예가 특정 용어들을 사용하여 기술되어 왔지만, 그러한 기술은 단지 설명을 하기 위한 것이며, 다음의 청구범위의 기술적 사상 및 범위로부터 이탈되지 않고 여러 가지 변경 및 변화가 가해질 수 있는 것으로 이해되어져야 한다.

발명의 효과

본 발명에 따른 데이터 집적회로 및 그를 이용한 발광 표시장치는 데이터에 대응하는 게조전류와 화소에서 흐르는 픽셀전류를 비교하고, 비교된 결과에 대응하여 픽셀전류가 게조전류와 유사한 전류값으로 변화되도록 게조전압(데이터신호)을 변경함으로써 원하는 휘도의 영상을 표시할 수 있다.

특히, 본 발명에서는 화소들 각각으로부터 픽셀전류를 피드백받아 게조전압을 변경시키기 때문에 화소들 각각에 포함된 트랜지스터들의 불균일과 무관하게 원하는 휘도의 영상을 표시할 수 있다.

(57) 청구의 범위

청구항 1.

샘플링 신호에 대응하여 상기 데이터를 상기 전압 디지털-아날로그 변환부와 상기 전류 디지털-아날로그 변환부에 입력하도록 하는 래치부;

순차적으로 상기 샘플링신호를 생성하여 상기 래치부에 전달하는 쉬프트 레지스터부;

데이터에 대응되어 게조전압을 생성하는 전압 디지털-아날로그 변환부;

상기 데이터에 대응되어 게조전류를 생성하는 전류 디지털-아날로그 변환부;

상기 게조전압에 대응하여 화소들에서 흐르는 픽셀전류를 피드백 받아 제 1 캐패시터에 충전된 전류량을 증감하여 상기 전류량의 증감에 따라 상기 제 1 캐패시터에 인가되어 있는 전압레벨이 가변되어 상기 화소들로 공급되는 상기 게조전압의 전압레벨이 가변되는 전압 조정블록; 및

제 1 동작과 제 2 동작을 스위칭하며 상기 제 1 동작에서 상기 화소에 상기 계조전압을 전달하고 상기 제 2 동작에서 상기 화소에서 상기 픽셀전류를 상기 전압 조정블록으로 피드백하는 스위칭블록을 구비하는 데이터 집적회로.

청구항 2.

제 1 항에 있어서,

상기 스위칭블록은 복수의 스위치부를 구비하며 상기 스위치부 각각은,

상기 버퍼부와 상기 데이터선 사이에 접속되며 상기 제 1 동작에서 턴-온 되는 제 1 스위치; 및

상기 데이터선과 상기 전압 조정블록 사이에 접속되어 상기 제 2 동작에서 턴-온 되는 제 2 스위치를 구비하는 데이터 집적회로.

청구항 3.

제 2 항에 있어서,

상기 스위치부는 1 수평기간의 제 1 기간 동안 상기 제 1 동작을 하고 상기 제 1 기간 이외의 기간인 제 2 기간 동안 상기 제 1 동작과 제 2 동작을 반복하는 데이터 집적회로.

청구항 4.

제 1 항에 있어서,

상기 제 1 캐패시터는 데이터선의 기생 캐패시터 및 별도로 연결된 캐패시터 중 적어도 하나의 캐패시터인 데이터 집적회로.

청구항 5.

제 1 항에 있어서,

상기 전압 조정블록은 상기 픽셀전류와 상기 계조전류를 비교하고, 비교된 결과에 대응하여 상기 제 1 캐패시터에 저장되는 전압을 증가 또는 감소시키는 데이터 집적회로.

청구항 6.

제 5 항에 있어서,

상기 전압 조정블록은 j (j 는 자연수)개의 계조전압을 제어하기 위하여 j 개의 전압 조정부를 구비하는 데이터 집적회로.

청구항 7.

제 6 항에 있어서,

상기 전압 조정부는

상기 전압 디지털-아날로그 변환부와 제 1 노드 사이에 설치되는 제 1 스위칭소자;

상기 픽셀전류와 상기 계조전류를 비교하기 위한 비교부;

상기 비교부의 제어에 의하여 상기 제 1 캐패시터에 공급되는 전류량을 증감하는 전류 증감부; 및

상기 스위칭소자를 제어하기 위한 제어부를 구비하는 데이터 집적회로.

청구항 8.

제 7 항에 있어서,

상기 제어부는 1 수평기간 동안 제 1 기간 동안 상기 제 1 스위칭소자를 턴-온시키고, 상기 제 1 기간을 제외한 제 2 기간 동안 상기 스위칭소자를 턴-오프시키는 데이터 집적회로.

청구항 9.

제 7 항에 있어서,

상기 전류 증감부는

제 1 전극은 제 1 전원에 연결되고 제 2 전극은 제 1 노드에 연결되며 게이트는 상기 비교부의 출력단에 연결되는 제 2 스위칭소자; 및

제 1 전극은 제 2 전원에 연결되고 제 2 전극은 상기 제 1 노드에 연결되며 게이트는 상기 비교부의 상기 출력단에 연결되는 제 3 스위칭소자를 포함하며,

상기 제 2 스위칭소자와 상기 제 3 스위칭소자는 상기 비교부의 출력에 의해 서로 다른 시간에 온 상태가 되며 상기 제 2 스위칭소자는 상기 데이터선에 전류를 전달하고 상기 제 3 스위칭소자는 상기 데이터선에 충전된 전류를 감소시키는 데이터 집적회로.

청구항 10.

복수의 주사선과 복수의 데이터선과 및 상기 복수의 주사선과 상기 복수의 데이터선에 접속되는 복수의 화소를 포함하는 화상 표시부;

상기 복수의 주사선으로 주사신호와 발광제어신호를 순차적으로 공급하기 위한 주사 구동부; 및

상기 복수의 데이터선과 접속되며 데이터신호로써 계조전압을 상기 복수의 데이터선으로 공급하기 위한 데이터 구동부를 구비하며,

상기 데이터 구동부는 상기 제 1 내지 제 9 항 중 어느 한 항에 의한 데이터 집적회로를 포함하는 발광표시장치.

청구항 11.

제 10 항에 있어서,

상기 화소는

발광소자;

게이트에 인가된 전압에 따라 제 3 전원을 전달받아 픽셀전류를 흐르게 하는 제 1 트랜지스터;

선택적으로 상기 픽셀전류를 전달받아 데이터선에 전달하는 제 2 트랜지스터;

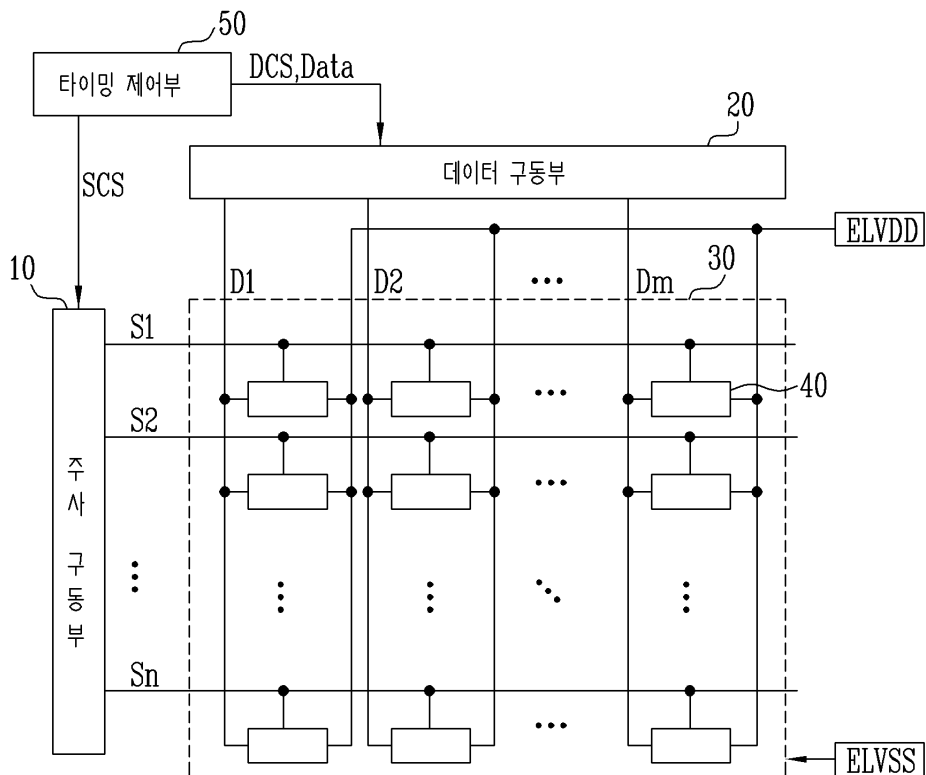
선택적으로 상기 픽셀전류를 상기 발광소자로 흐르도록 하는 제 3 트랜지스터;

상기 버퍼부에서 출력된 계조전압을 상기 주사신호에 따라 선택적으로 상기 제 1 트랜지스터의 게이트에 전달하는 상기 제 4 트랜지스터; 및

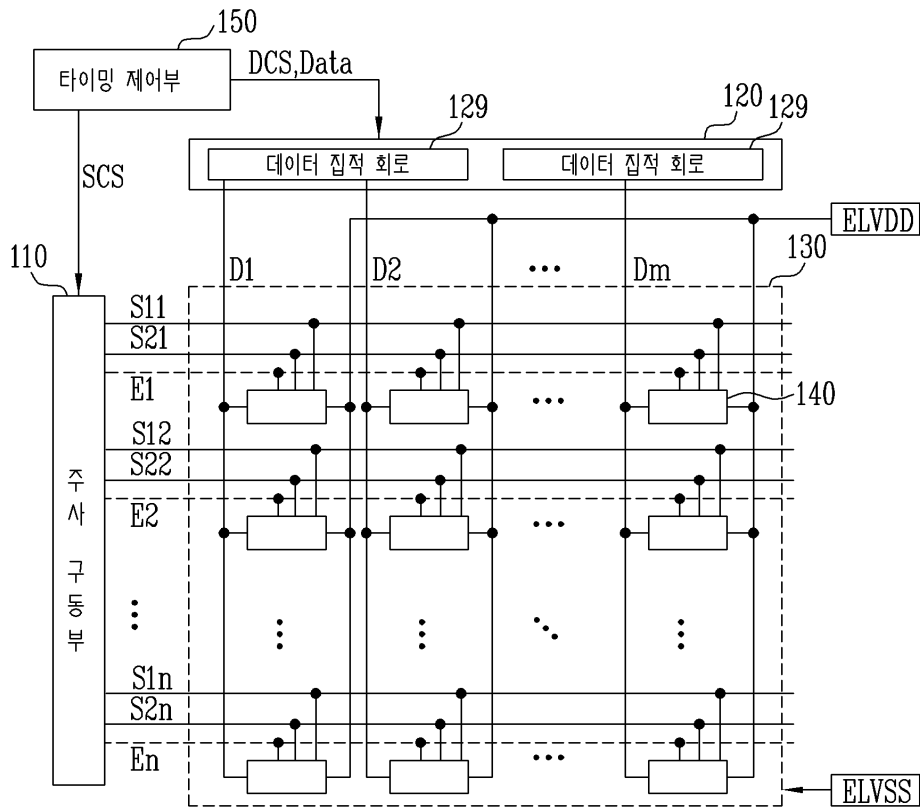
상기 제 1 트랜지스터의 게이트에 전달되는 전압을 일정시간 동안 유지하는 제 2 캐패시터를 포함하는 발광 표시장치.

도면

도면1

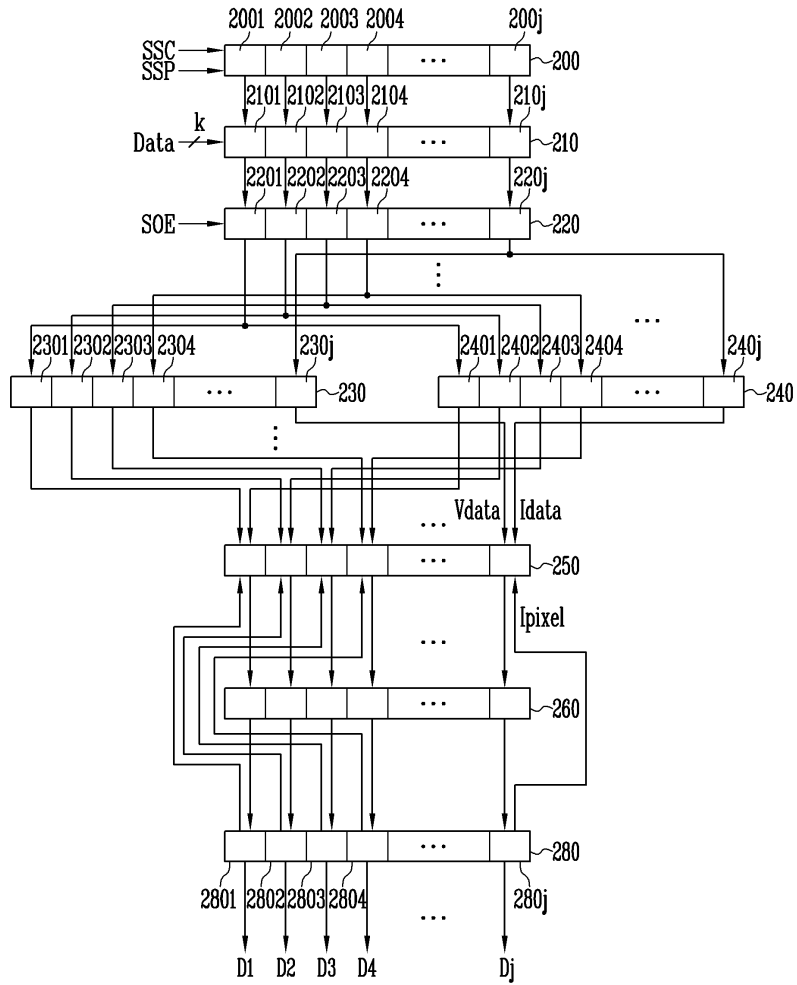


도면2

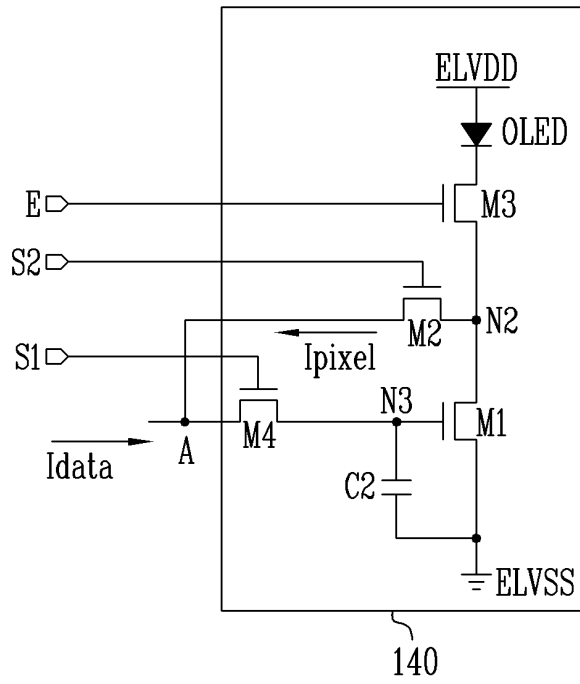


도면3

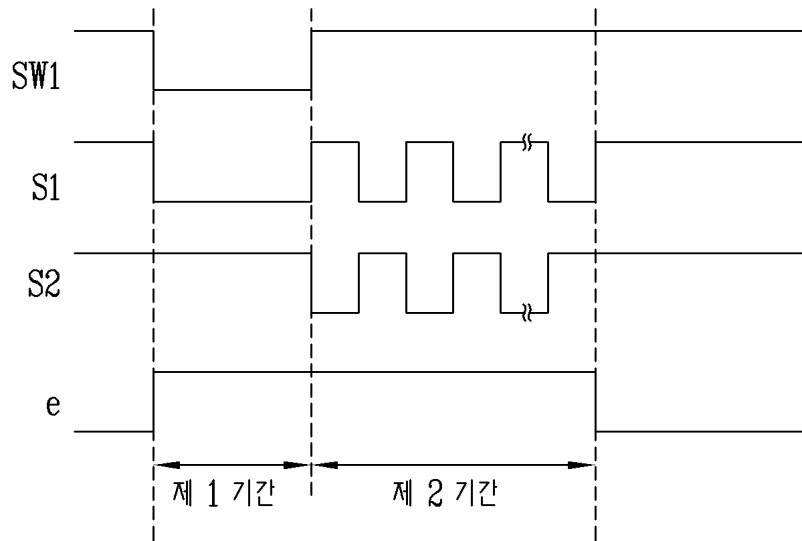
129



도면6



도면7



专利名称(译)	数据集成电路和使用它的发光显示器		
公开(公告)号	KR1020060073691A	公开(公告)日	2006-06-28
申请号	KR1020040112527	申请日	2004-12-24
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	CHOI SANGMOO 최상무 KWON OHKYONG 권오경		
发明人	최상무 권오경		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3233 G09G3/3291 G09G2310/0286 G09G2310/0289 G09G2320/0233		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR100611913B1		
外部链接	Espacenet		

摘要(译)

本发明涉及数据集成电路和使用该数据集成电路的发光显示装置，提供数据集成电路和使用该数据集成电路的发光显示装置，包括电压调整块，其中灰度电压的电压电平被提供给像素电压数字-模拟转换部分和锁存单元，输入到电流数模转换部分的移位晶体管部分，它将移位晶体管部分传递给锁存单元，产生采样信号电压数字-模拟转换部分，创建灰度电压电压数模转换部分，对应数据当前数字-模拟转换部分，产生灰度当前数字-模拟转换部分对应于数据，并且根据第一电容器中的电流量的敏感性施加的电压电平增加并减小第一电容器充电的电流。电压电平以像素为单位反馈到流动像素电流，电压电平对应于灰度电压，数据变化对应于采样信号变化，以及切换块，其在第一操作中将灰度电压传递给像素，同时切换第一像素电压操作和第二操作将像素中的第二操作中的像素电流反馈到电压调整块。反馈，有机EL和数据司机。

