

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) 。 Int. Cl.⁷
G09G 3/30(11) 공개번호 10-2005-0036042
(43) 공개일자 2005년04월20일(21) 출원번호 10-2003-0071497
(22) 출원일자 2003년10월14일(71) 출원인 엘지전자 주식회사
서울특별시 영등포구 여의도동 20번지
(72) 발명자 김학수
대구광역시수성구지산동시영3단지301동1507호
하원규
경상북도영덕군강구면오포2리49-8번지

(74) 대리인 김영호

심사청구 : 있음

(54) 일렉트로 루미네센스 표시장치

요약

본 발명은 일정한 크기의 기관 상에 형성되는 화상표시부의 면적을 최대화시킬 수 있도록 한 일렉트로-루미네센스 표시장치에 관한 것이다.

본 발명의 실시 예에 따른 일렉트로-루미네센스 표시장치는 기관과, 상기 기관 상에 형성되는 게이트 라인들과 데이터 라인들의 교차로 정의된 영역마다 배열되어진 화소들을 가지는 일렉트로 루미네센스 표시부와, 상기 일렉트로 루미네센스 표시부의 좌측에 인접한 상기 기관 상의 좌측영역에 형성되어 상기 게이트 라인들 중 기수번째 게이트 라인들을 구동하는 제 1 게이트 드라이버와, 상기 일렉트로 루미네센스 표시부의 우측에 인접한 상기 기관 상의 우측영역에 형성되어 상기 게이트 라인들 중 우수번째 게이트 라인들을 구동하는 제 2 게이트 드라이버와, 상기 일렉트로 루미네센스 표시부의 상측 및 하측 중 어느 하나에 인접한 상기 기관 상에 형성되어 상기 데이터 라인들을 구동하는 데이터 드라이버를 구비하는 것을 특징으로 한다.

이러한, 본 발명은 해상도에 따라 일정한 크기를 가지는 기관 상에 형성되는 일렉트로-루미네센스 표시부의 면적을 최대화시킬 수 있다.

대표도

도 3

명세서

도면의 간단한 설명

도 1은 종래의 일렉트로 루미네센스 패널을 나타내는 평면도.

도 2는 도 1에 도시된 게이트 드라이버의 쉬프트 레지스터를 나타내는 도면.

도 3은 본 발명의 실시 예에 따른 일렉트로 루미네센스 표시장치를 나타내는 평면도.

도 4는 도 3에 도시된 2개의 박막트랜지스터로 구성되는 화소들을 등가적으로 나타내는 회로도.

도 5는 도 3에 도시된 4개의 박막트랜지스터로 구성되는 화소들을 등가적으로 나타내는 회로도.

도 6은 도 3에 도시된 제 1 및 제 2 게이트 드라이버의 쉬프트 레지스터를 나타내는 도면.

도 7은 본 발명의 다른 실시 예에 따른 일렉트로 루미네센스 표시장치를 나타내는 평면도.

< 도면의 주요 부분에 대한 부호의 설명 >

10, 110 : 기판 12, 112 : EL 표시부

22, 122a, 122b : 게이트 드라이버 23, 123 : 쉬프트 레지스터

24, 124 : 데이터 드라이버 28, 128 : 화소들

30, 130 : 실링제 62 : 더미공간

135, 235 : 발광셀 구동회로

발명의 상세한 설명**발명의 목적****발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 일렉트로-루미네센스 표시장치에 관한 것으로, 특히 일정한 크기의 기판 상에 형성되는 화상표시부의 면적을 최대화시킬 수 있도록 한 일렉트로-루미네센스 표시장치에 관한 것이다.

음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시 장치들이 대두되고 있다. 이러한 평판 표시 장치로는 액정 표시 장치(Liquid Crystal Display), 전계 방출 표시 장치(Field Emission Display), 플라스마 표시 패널(Plasma Display Panel) 및 일렉트로-루미네센스(Electro-Luminescence : 이하, "EL"이라 함) 표시 장치 등이 있다.

이들 중 EL 표시 장치는 전자와 정공의 재결합으로 형광체를 발광시키는 자발광 소자로, 그 형광체로 무기 화합물을 사용하는 무기 EL과 유기 화합물을 사용하는 유기 EL로 대별된다. 이러한 EL 표시 장치는 저전압 구동, 자기발광, 박막형, 넓은 시야각, 빠른 응답속도, 높은 콘트라스트 등의 많은 장점을 가지고 있어 차세대 표시 장치로 기대되고 있다.

유기 EL 소자는 통상 음극과 양극 사이에 적층된 전자 주입층, 전자 수송층, 발광층, 정공 수송층, 정공 주입층으로 구성된다. 이러한 유기 EL 소자에서는 양극과 음극 사이에 소정의 전압을 인가하는 경우 음극으로부터 발생된 전자가 전자 주입층 및 전자 수송층을 통해 발광층 쪽으로 이동하고, 양극으로부터 발생된 정공이 정공 주입층 및 정공 수송층을 통해 발광층 쪽으로 이동한다. 이에 따라, 발광층에서는 전자 수송층과 정공 수송층으로부터 공급되어진 전자와 정공이 재결합함에 의해 빛을 방출하게 된다.

도 1을 참조하면, 종래의 EL 표시장치는 기판(10)과, 기판(10) 상에 형성되어 게이트 라인들(GL)과 데이터 라인들(DL)의 교차로 정의된 영역마다 배열되어진 화소들(28)을 포함하는 EL 표시부(12)와, 기판(10) 상의 일측에 형성되어 EL 표시부(12)의 게이트 라인들(GL)을 구동하는 게이트 드라이버(22)와, 기판(10) 상의 하단에 형성되어 EL 표시부(12)의 데이터 라인들(DL)을 구동하는 데이터 드라이버(24)를 구비한다.

화소들(28) 각각은 게이트 라인(GL)에 게이트 펄스가 공급될 때 데이터 라인(DL)으로부터의 데이터 신호를 공급받아 그 데이터 신호에 상응하는 빛을 발생하게 된다. 이러한, 화소들(28)로 구성되는 EL 표시부(12)는 해상도에 따라 일정한 면적 및 폭(W1)을 가지도록 기판(10) 상에 형성된다.

게이트 드라이버(22)는 EL 표시부(12)의 일측에 소정 거리를 두고 기판(10) 상에 형성되어 게이트 라인들(GL) 각각에 접속된다. 이러한, 게이트 드라이버(22)는 게이트 라인들(GL)에 게이트 펄스를 공급하여 게이트 라인들(GL)을 순차적으로 구동하게 된다. 이 때, 게이트 드라이버(22)는 도 2에 도시된 바와 같이 게이트 라인들(GL) 각각을 구동하기 위한 다수의 게이트 쉬프트 레지스터들(23)로 인하여 소정 폭(GW)을 가지도록 형성된다.

다수의 게이트 쉬프트 레지스터들(23) 각각은 입력되는 클럭신호(CLK)에 따라 외부로부터 입력단자(IN)로 입력되는 스타트 펄스(SP)를 쉬프트시켜 게이트 펄스를 생성하고, 출력단자(OUT)를 통해 생성된 게이트 펄스를 게이트 라인(GL)에 공급하게 된다. 이 때, 다수의 게이트 쉬프트 레지스터들(23) 각각은 스타트 펄스(SP)를 쉬프트시켜 게이트 펄스를 생성하기 위한 도시하지 않은 다수의 박막 트랜지스터들을 포함하는 회로소자들로 구성된다. 이러한, 다수의 게이트 쉬프트 레지스터들(23) 각각의 회로소자들은 인접한 게이트 라인(GL) 간의 간격으로 인하여 수평방향으로 길게, 즉 직사각형 형태의 면적을 가지도록 형성된다. 즉, 다수의 게이트 쉬프트 레지스터들(23) 각각의 회로소자들은 인접한 게이트 라인(GL) 간격이 좁기 때문에 게이트 라인들(GL) 각각의 측방 공간에만 형성된다. 이에 따라, 게이트 드라이버(22)의 폭(GW)은 하나의 게이트 라인(GL)을 구동하는 게이트 쉬프트 레지스터(23)의 회로소자들에 의해 X축 방향으로 길어지게 된다.

데이터 드라이버(24)는 EL 표시부(12)의 하측에 소정 거리를 두고 데이터 라인들(DL) 각각에 접속된다. 이러한, 데이터 드라이버(24)는 외부로부터 입력된 디지털 데이터 신호를 감마 전압을 이용하여 아날로그 데이터 신호로 변환한다. 그리고, 데이터 드라이버(24)는 아날로그 데이터 신호를 게이트 펄스가 공급될 때마다 데이터 라인들(DL)에 공급하게 된다.

또한, EL 표시장치는 EL 표시부(12)를 산소 및 수분으로 보호하기 위하여 기판(10)과 합착되는 도시하지 않은 패키징판을 구비한다. 이러한, 패키징판과 기판(10)을 합착하기 위하여 게이트 드라이버(22)와 데이터 드라이버(24) 및 EL 표시부(12) 외곽에는 소정의 폭(SW)을 가지는 실링제(20)가 도포된다.

한편, 종래의 EL 표시장치는 제조공정시 공정마진을 확보하기 위하여 게이트 드라이버(22)와 EL 표시부(12) 사이의 제 1 갭(G1)과, 게이트 드라이버(22)와 실링제(30) 사이의 제 2 갭(G2)과, EL 표시장치를 기판(10) 상에서 분리하기 위한 스크라이빙 라인과 실링제(30) 사이의 제 3 갭(G3)을 포함하게 된다. 또한, EL 표시장치는 완성된 EL 표시장치의 EL 표시부(12)가 기판(10)의 중앙부에 위치하도록 EL 표시부(12)와 실링제(30) 사이(게이트 드라이버(22)가 형성되지 않는 EL 표시부(12)의 우측과 실링제(30)에 마련되는 더미공간(62)을 더 구비한다. 더미공간(62)의 폭은 게이트 드라이버(22)의 폭(GW), 제 1 및 제 2 갭(G1, G2)과 대응된다.

따라서, 종래의 EL 표시장치는 EL 표시부(12)의 해상도에 따라 기판(10) 상에 일정한 크기로 형성되기 때문에 게이트 드라이버(22)의 폭(GW), 제 1 내지 제 3 갭(G1, G2, G3)과, 더미공간(62)으로 인하여 EL 표시부(12)의 면적으로 증가시킬 수 없다. 또한, 종래의 EL 표시장치는 일정한 해상도를 가지는 EL 표시부(12)의 면적으로 증가시킬 경우 기판(10)의 크기를 증가시켜야만 한다.

한편, 종래의 EL 표시장치는 일정한 기판(10) 상에 형성되는 EL 표시부(12)의 해상도를 증가시킬 경우 게이트 드라이버(22)의 폭(GW)이 증가함으로써 기판(10)의 크기를 증가시켜야만 하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 일정한 크기의 기판 상에 형성되는 화상표시부의 면적을 최대화시킬 수 있도록 한 일렉트로-루미네센스 표시장치를 제공하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 일렉트로-루미네센스 표시장치는 기판과, 상기 기판 상에 형성되는 게이트 라인들과 데이터 라인들의 교차로 정의된 영역마다 배열되어진 화소들을 가지는 일렉트로 루미네센스 표시부와, 상기 일렉트로 루미네센스 표시부의 좌측에 인접한 상기 기판 상의 좌측영역에 형성되어 상기 게이트 라인들 중 기수번째 게이트 라인들을 구동하는 제 1 게이트 드라이버와, 상기 일렉트로 루미네센스 표시부의 우측에 인접한 상기 기판 상의 우측영역에 형성되어 상기 게이트 라인들 중 우수번째 게이트 라인들을 구동하는 제 2 게이트 드라이버와, 상기 일렉트로 루미네센스 표시부의 상측 및 하측 중 어느 하나에 인접한 상기 기판 상에 형성되어 상기 데이터 라인들을 구동하는 데이터 드라이버를 구비하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시장치는 상기 게이트 드라이버, 상기 일렉트로 루미네센스 표시부 및 상기 데이터 드라이버의 외곽에 도포되는 실링제를 구비하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시장치에서 상기 제 1 및 제 2 게이트 드라이버 각각은 스타트 펄스를 순차적으로 쉬프트시켜 상기 게이트 라인들을 순차적으로 구동시키기 위한 게이트 펄스를 생성하는 다수의 쉬프트 레지스터들을 구비하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시장치에서 상기 제 1 게이트 드라이버의 쉬프트 레지스터들 각각은 상기 기수 게이트 라인의 측방 공간과 그 위 또는 아래에 배치된 우수 게이트 라인의 측방 공간에 형성되는 회로소자들을 포함하는 것을 특징으로 한다.

상기 일렉트로 루미네센스 표시장치에서 상기 제 2 게이트 드라이버의 쉬프트 레지스터들 각각은 상기 우수 게이트 라인의 측방 공간과 그 위 또는 아래에 배치된 기수 게이트 라인의 측방 공간에 형성되는 회로소자들을 포함하는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 3 내지 도 6을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

도 3을 참조하면, 본 발명의 실시 예에 따른 일렉트로-루미네센스(Electro-Luminescence : 이하, EL이라 함) 표시장치는 기판(110)과, 게이트 라인들(GL)과 데이터 라인들(DL)의 교차로 정의된 영역마다 배열되어진 화소들(128)을 포함하는 EL 표시부(112)와, 기판(110) 상의 좌측영역에 형성되어 게이트 라인들(GL) 중 기수번째 게이트 라인들(GL1, GL3 내지 GLn-1)을 구동하는 제 1 게이트 드라이버(122a)와, 기판(110) 상의 우측영역에 형성되어 게이트 라인들(GL) 중 우수번째 게이트 라인들(GL2, GL4 내지 GLn)을 구동하는 제 2 게이트 드라이버(122b)와, 기판(110) 상의 하단에 형성되어 EL 표시부(112)의 데이터 라인들(DL)을 구동하는 데이터 드라이버(124)를 구비한다.

화소들(128) 각각은 음극인 게이트 라인(GL)에 게이트 신호가 인가될 때 선택되어 양극인 데이터 라인(DL)에 공급되는 화소신호, 즉 전류신호에 반응하는 빛을 발생하게 된다.

구체적으로 화소들(128) 각각은 등가적으로 데이터 라인(DL)과 게이트 라인(GL) 사이에 접속된 다이오드로 표현된다. 이러한 화소들(128) 각각은 게이트 라인(GL)에 게이트 신호들이 인에이블 될 때 구동되어 데이터 라인(DL) 상의 데이터 신호의 크기에 반응하는 빛을 발생하게 된다.

이를 위해, 화소들(128) 각각은 도 4에 도시된 바와 같이 전압 공급라인(VDD)과, 공급전압라인(VDD)과 기저전압원(GND) 사이에 접속된 발광셀(OEL)과, 데이터 라인(DL)과 게이트 라인(GL) 각각으로부터 공급되는 구동신호에 따라 발광셀(OEL)을 구동시키기 위한 발광셀 구동회로(135)를 구비한다.

발광셀(OEL)은 도시하지 않은 음극과 양극 사이에 적층된 전자 주입층, 전자 수송층, 발광층, 정공 수송층, 정공 주입층을 구비한다. 이러한, 발광셀(OEL)은 투명전극인 양극과 금속전극인 음극 사이에 전압을 인가하면, 음극으로부터 발생된 전자와 전자 주입층 및 전자 수송층을 통해 발광층 쪽으로 이동하고, 양극으로부터 발생된 정공이 정공 주입층 및 정공 수송층을 통해 발광층 쪽으로 이동한다. 이에 따라, 발광층에서는 전자 수송층과 정공 수송층으로부터 공급되어진 전자와 정공이 충돌하여 재결합함에 의해 빛이 발생하게 되고, 이 빛은 투명전극인 양극을 통해 외부로 방출되어 화상이 표시되게 한다.

발광셀 구동회로(135)는 게이트 라인(GL)과 데이터 라인(DL) 사이에 접속된 스위칭용 박막 트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)(T1)와, 제 1 스위칭용 TFT(T1)와 발광셀(OEL) 사이에 접속된 구동용 TFT(T2)와, 스위칭용 TFT(T1)와 구동용 TFT(T2) 사이의 제 1 노드(n1)와 전압 공급라인(VDD)에 접속된 구동용 TFT(T2)의 소스단자 사이에 접속된 커패시터(Cst)를 구비한다.

스위칭용 TFT(T1)의 게이트 단자는 게이트 라인(GL)에 접속되고, 소스 단자는 데이터 라인(DL)에 접속되고, 드레인 단자는 제 1 노드(n1)를 경유하여 구동용 박막 트랜지스터(T2)의 게이트 단자에 접속된다. 이러한, 스위칭용 TFT(T1)는 게이트 라인(GL)에 게이트 펄스가 공급되면 턴-온되어 데이터 라인(DL)에 공급된 데이터 신호를 제 1 노드(n1)에 공급한다. 제 1 노드(n1)에 공급된 데이터 신호는 커패시터(Cst)에 충전됨과 아울러 구동용 TFT(T2)의 게이트 단자로 공급된다.

구동용 TFT(T2)의 게이트 단자는 제 1 노드(n1)를 경유하여 스위칭용 TFT(T1)의 드레인 단자에 접속되고, 드레인 단자는 발광셀(OEL)에 접속된다. 이러한, 구동용 TFT(T2)는 게이트 단자로 공급되는 데이터 신호에 응답하여 전압 공급라인(VDD)으로부터 발광셀(OEL)로 공급되는 전류량을 제어함으로써 발광셀(OEL)의 발광량을 조절하게 된다. 그리고, 스위칭용 TFT(T1)가 턴-오프되더라도 커패시터(Cst)에서 데이터 신호가 방전되므로 구동용 TFT(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 전압 공급라인(VDD)으로부터의 전류를 발광셀(OEL)에 공급하여 발광셀(OEL)이 발광을 유지하게 한다.

한편, 화소들(28) 각각은 도 5에 도시된 바와 같이 4개의 TFT(DT, MT, ST1, ST2)로 구성된 발광셀 구동회로(235)로 구성될 수 있다.

구체적으로, 발광셀 구동회로(235)는 전압 공급라인(VDD)과 발광셀(OEL) 사이에 접속된 구동 TFT(DT)와, 게이트 라인(GL)과 데이터 라인(DL)에 접속된 제 1 스위칭 TFT(ST1)와, 제 1 스위칭 TFT(ST1)와 게이트 라인(GL)에 접속된 제 2 스위칭 TFT(ST2)와, 제 1 및 제 2 스위칭 TFT(ST1, ST2) 사이의 제 1 노드(n1)와 전압 공급라인(VDD) 사이에 접속되고 구동 TFT(DT)와 전류미러(Current Mirror) 회로를 형성하여 전류를 전압으로 변환하는 변환 TFT(MT)와, 구동 TFT(DT)와 변환 TFT(MT) 각각의 게이트 단자 사이의 제 2 노드(n2)와 전압 공급라인(VDD) 사이에 접속된 커패시터(Cst)를 구비한다. 여기서, TFT는 P 타입 전자 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET, Metal-Oxide Semiconductor Field Effect Transistor)이다.

구동 TFT(DT)의 게이트 단자는 변환 TFT(MT)의 게이트 단자에 접속되고, 소스 단자는 전압 공급라인(VDD)에 접속됨과 아울러 드레인 단자는 발광셀(OEL)에 접속된다.

변환 TFT(MT)의 소스 단자는 전압 공급라인(VDD)에 접속되고, 드레인 단자는 제 1 스위칭 TFT(ST1)의 드레인 단자와 제 2 스위칭 TFT(ST2)의 소스 단자에 접속된다. 제 1 스위칭 TFT(ST1)의 소스 단자는 데이터 라인(DL)에 접속되고 드레인 단자는 제 2 스위칭 TFT(ST2)의 소스 단자에 접속된다. 제 2 스위칭 TFT(ST2)의 드레인 단자는 구동 TFT(DT) 및 변환 TFT(MT) 각각의 게이트 단자 및 커패시터(Cst)에 접속된다. 제 1 및 제 2 스위칭 TFT(ST1, ST2) 각각의 게이트 단자는 게이트 라인(GL)에 접속된다. 한편, 변환 TFT(MT)와 구동 TFT(DT)는 전류미러 회로를 형성하도록 인접되게 형성되기 때문에 동일한 특성을 가지는 것으로 가정할 경우 변환 TFT(MT)와 구동 TFT(DT)를 동일한 크기로 형성하면 변환 TFT(MT)와 구동 TFT(DT)에 흐르는 전류의 양은 동일하게 된다.

이러한, 발광셀 구동회로(235)의 구동을 설명하면 다음과 같다. 우선, 게이트 라인(GL)에 온(ON) 상태의 게이트 펄스가 공급되면 제 1 및 제 2 스위칭 TFT(ST1, ST2)가 턴-온된다. 제 1 및 제 2 스위칭 TFT(ST1, ST2)가 턴-온됨으로써 데이터 라인(DL)으로부터 제 1 및 제 2 스위칭 TFT(ST1, ST2)를 경유하여 공급되는 데이터 신호에 의해 구동 TFT(DT) 및 변환 TFT(MT) 각각은 턴-온된다. 이에 따라, 구동 TFT(DT)는 자신의 게이트 단자에 공급되는 데이터 신호에 따라 전압 공급라인(VDD)으로부터 공급되는 자신의 소스 단자와 드레인 단자간의 전류를 조절하여 발광셀(OEL)에 공급함으로써 발광셀(OEL)을 데이터 신호에 대응되는 밝기로 발광시키게 된다.

반면에, 게이트 라인(GL)에 오프(OFF) 상태의 게이트 펄스가 공급되면 제 1 및 제 2 스위칭 TFT(ST1, ST2)가 턴-오프된다. 제 1 및 제 2 스위칭 TFT(ST1, ST2)가 턴-오프됨으로써 커패시터(Cst)는 저장된 전압을 이용하여 구동 TFT(DT)를 구동시키게 된다. 이에 따라, 구동 TFT(DT)는 다음 프레임의 데이터 신호가 공급될 때까지 전압 공급라인(VDD)으로부터의 전류를 발광셀(OEL)에 공급하여 발광셀(OEL)이 발광을 유지하게 한다.

이러한, 화소들(128)로 구성되는 EL 표시부(112)는 해상도에 따라 일정한 면적 및 폭(W2)을 가지도록 기관(110) 상에 형성된다.

제 1 게이트 드라이버(122a)는 EL 표시부(112)의 일측에 소정 거리를 두고 기관(110) 상의 좌측영역에 형성되어 게이트 라인들(GL) 중 기수번째 게이트 라인들(GL1, GL2 내지 GLn-1) 각각에 접속된다. 이러한, 제 1 게이트 드라이버(122a)는 기수번째 게이트 라인들(GL1, GL2 내지 GLn-1)에 게이트 펄스를 공급하여 게이트 라인들(SL)을 순차적으로 구동하게 된다. 이 때, 제 1 게이트 드라이버(122a)는 도 6에 도시된 바와 같이 기수번째 게이트 라인들(GL1, GL2 내지 GLn-1) 각각을 구동하기 위한 다수의 게이트 쉬프트 레지스터들(123)로 인하여 소정 폭(GW)을 가지도록 형성된다.

제 1 게이트 드라이버(122a)의 게이트 쉬프트 레지스터들(123) 각각은 입력되는 클럭신호(CLK)에 따라 외부로부터 입력 단자(IN)로 입력되는 스타트 펄스(SP)를 쉬프트시켜 게이트 펄스를 생성하고, 출력단자(OUT)를 통해 생성된 게이트 펄스를 게이트 라인(GL)에 공급하게 된다. 이를 위해, 제 1 게이트 드라이버(122a)의 게이트 쉬프트 레지스터들(123) 각각은 스타트 펄스(SP)를 쉬프트시켜 게이트 펄스를 생성하기 위한 도시하지 않은 다수의 박막 트랜지스터들을 포함하는 회로소자들로 구성된다. 이로 인하여, 제 1 게이트 드라이버(122a)의 폭(GW)은 하나의 게이트 라인(GL)을 구동하기 위하여 다수의 게이트 쉬프트 레지스터들(123)을 구성하는 박막 트랜지스터의 개수에 따라 결정된다. 이 때, 다수의 박막 트랜지스터들은 인접한 기수번째 게이트 라인들(GL1, GL2 내지 GLn-1) 간의 거리가 종래보다 넓기(종래의 2배) 때문에 종래의 직사각형 형태에서 정사각형 형태로 형성된다. 예를 들어 종래에는 다수의 박막 트랜지스터들이 X축 방향으로 구성되었다면 본 발명은 다수의 박막 트랜지스터들이 X축 및 Y축 방향으로 구성된다. 다시 말하여, 제 1 게이트 드라이버(122a)의 게이트 쉬프트 레지스터들 각각의 회로소자들은 기수번째 게이트 라인(GL1, GL2 내지 GLn-1)의 측방 공간과 그 위 또는 아래에 배치된 우수 게이트 라인(GL2, GL4 내지 GLn)의 측방 공간에 형성된다. 이에 따라, 다수의 게이트 쉬프트 레지스터들(123) 각각이 형성된 영역의 면적은 종래의 게이트 쉬프트 레지스터들과 동일한 반면에 폭은 감소하게 된다.

따라서, 제 1 게이트 드라이버(122a)의 폭(GW)은 종래의 게이트 드라이버의 폭보다 감소하게 된다. 예를 들면, 제 1 게이트 드라이버(122a)의 폭은 n개의 게이트 라인들(GL) 중 절반의 게이트 라인들(GL)을 구동하기 때문에 종래의 게이트 드라이버의 폭보다 절반정도 감소된다.

제 2 게이트 드라이버(122b)는 EL 표시부(112)의 일측에 소정 거리를 두고 기판(110) 상의 우측영역에 형성되어 게이트 라인들(GL) 중 우수번째 게이트 라인들(GL2, GL4 내지 GLn) 각각에 접속된다. 다시 말하여, 제 2 게이트 드라이버(122b)는 종래의 EL 표시장치의 기판 상에 마련된 더미공간 상에 형성된다. 이러한, 제 2 게이트 드라이버(122b)는 우수번째 게이트 라인들(GL2, GL4 내지 GLn)에 게이트 펄스를 공급하여 게이트 라인들(GL)을 순차적으로 구동하게 된다. 이 때, 제 2 게이트 드라이버(122b)는 전술한 제 1 게이트 드라이버(122a)와 동일한 구성을 가지므로 그에 대한 설명을 제 1 게이트 드라이버(122a)의 설명으로 대신하기로 한다.

데이터 드라이버(124)는 EL 표시부(112)의 하측에 소정 거리를 두고 데이터 라인들(DL) 각각에 접속된다. 이러한, 데이터 드라이버(124)는 외부로부터 입력된 디지털 데이터 신호를 감마 전압을 이용하여 아날로그 데이터 신호로 변환한다. 그리고, 데이터 드라이버(124)는 아날로그 데이터 신호를 게이트 펄스가 공급될 때마다 데이터 라인들(DL)에 공급하게 된다.

또한, EL 표시장치는 EL 표시부(112)를 산소 및 수분으로 보호하기 위하여 기판(110)과 합착되는 도시하지 않은 패키징판을 구비한다. 이러한, 패키징판과 기판(110)을 합착하기 위하여 게이트 드라이버(122)와 데이터 드라이버(124) 및 EL 표시부(112) 외곽에는 소정의 폭(SW)을 가지는 실링제(130)가 도포된다.

한편, 본 발명의 EL 표시장치는 제조공정시 공정마진을 확보하기 위하여, 제 1 게이트 드라이버(122a)와 EL 표시부(112) 사이의 제 1 겹(G1)과, 제 1 게이트 드라이버(122a)와 실링제(130) 사이의 제 2 겹(G2)과, EL 표시장치를 기판(110) 상에서 분리하기 위한 스크라이빙 라인과 실링제(130) 사이의 제 3 겹(G3)을 포함하게 된다. 이러한, 제 1 내지 제 3 겹(G1, G2, G3) 및 실링제(130)의 폭(SW)은 종래의 EL 표시장치와 동일하게 된다.

이와 같은, 본 발명의 실시 예에 따른 EL 표시장치는 게이트 드라이버를 절반으로 나누어 EL 표시부(112)를 중심으로 기판(110) 상의 좌측 및 우측영역에 각각 형성하게 된다. 이에 따라, 본 발명의 실시 예에 따른 EL 표시장치는 종래의 게이트 드라이버보다 작은 폭(GW)을 가지는 제 1 게이트 드라이버(122a)로 인하여 종래보다 감소된 게이트 드라이버의 폭만큼 EL 표시부(112)의 폭(W2)을 좌측으로 증가시킬 수 있을 뿐만 아니라 제 1 게이트 드라이버(122b)의 폭(GW) 만큼 EL 표시부(112)의 폭(W2)을 종래의 EL 표시장치의 더미공간 쪽으로 증가시킬 수 있다. 따라서, 본 발명의 EL 표시부(112)와 종래의 EL 표시부를 동일한 크기의 기판(110) 상에 형성할 경우 본 발명의 EL 표시부(112)의 폭(W2)은 종래의 EL 표시부의 폭(W1) 보다 증가된다. 결과적으로, 본 발명의 실시 예에 따른 EL 표시장치는 기판(110)의 크기를 증가시키지 않은 범위 내에서 EL 표시부(112)의 좌우측 폭(W2)을 증가시켜 EL 표시부(112)의 면적을 최대로 증가시킬 수 있다.

한편, 본 발명의 실시 예에 따른 EL 표시장치의 데이터 드라이버(124)는 도 7에 도시된 바와 같이 EL 표시부(112)의 상측(상단)에 형성될 수 있다.

발명의 효과

상술한 바와 같이, 본 발명의 실시 예에 따른 일렉트로-루미네센스 표시장치는 게이트 드라이버를 일렉트로-루미네센스 표시부의 좌측 및 우측에 형성함으로써 일렉트로-루미네센스 표시부의 폭을 증가시킬 수 있다. 따라서, 본 발명은 해상도에 따라 일정한 크기를 가지는 기판 상에 형성되는 일렉트로-루미네센스 표시부의 면적을 최대화시킬 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

기판과,

상기 기관 상에 형성되는 게이트 라인들과 데이터 라인들의 교차로 정의된 영역마다 배열되어진 화소들을 가지는 일렉트로 루미네센스 표시부와,

상기 일렉트로 루미네센스 표시부의 좌측에 인접한 상기 기관 상의 좌측영역에 형성되어 상기 게이트 라인들 중 기수번째 게이트 라인들을 구동하는 제 1 게이트 드라이버와,

상기 일렉트로 루미네센스 표시부의 우측에 인접한 상기 기관 상의 우측영역에 형성되어 상기 게이트 라인들 중 우수번째 게이트 라인들을 구동하는 제 2 게이트 드라이버와,

상기 일렉트로 루미네센스 표시부의 상측 및 하측 중 어느 하나에 인접한 상기 기관 상에 형성되어 상기 데이터 라인들을 구동하는 데이터 드라이버를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시장치.

청구항 2.

제 1 항에 있어서,

상기 게이트 드라이버, 상기 일렉트로 루미네센스 표시부 및 상기 데이터 드라이버의 외곽에 도포되는 실링제를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시장치.

청구항 3.

제 2 항에 있어서,

상기 제 1 및 제 2 게이트 드라이버 각각은,

스타트 펄스를 순차적으로 쉬프트시켜 상기 게이트 라인들을 순차적으로 구동시키기 위한 게이트 펄스를 생성하는 다수의 쉬프트 레지스터들을 구비하는 것을 특징으로 하는 일렉트로 루미네센스 표시장치.

청구항 4.

제 3 항에 있어서,

상기 제 1 게이트 드라이버의 쉬프트 레지스터들 각각은 상기 기수 게이트 라인의 측방 공간과 그 위 또는 아래에 배치된 우수 게이트 라인의 측방 공간에 형성되는 회로소자들을 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시장치.

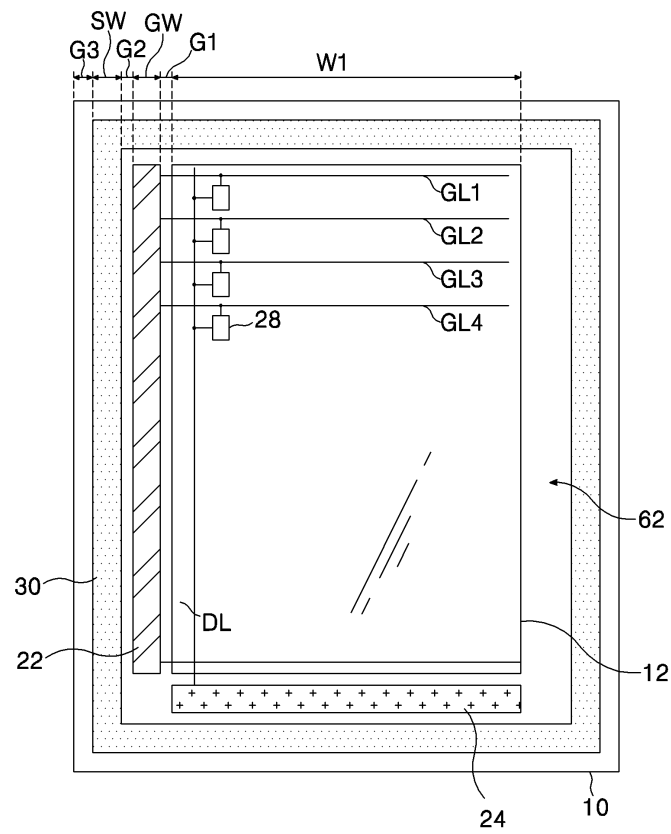
청구항 5.

제 3 항에 있어서,

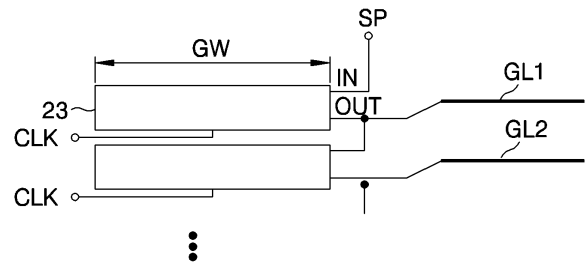
상기 제 2 게이트 드라이버의 쉬프트 레지스터들 각각은 상기 우수 게이트 라인의 측방 공간과 그 위 또는 아래에 배치된 기수 게이트 라인의 측방 공간에 형성되는 회로소자들을 포함하는 것을 특징으로 하는 일렉트로 루미네센스 표시장치.

도면

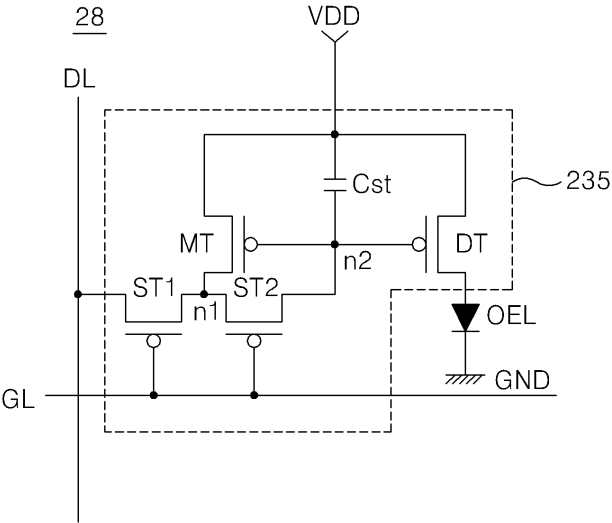
도면1



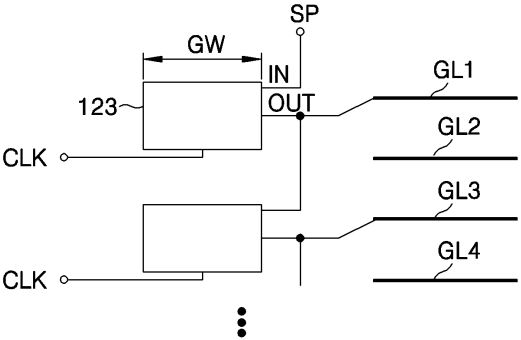
도면2



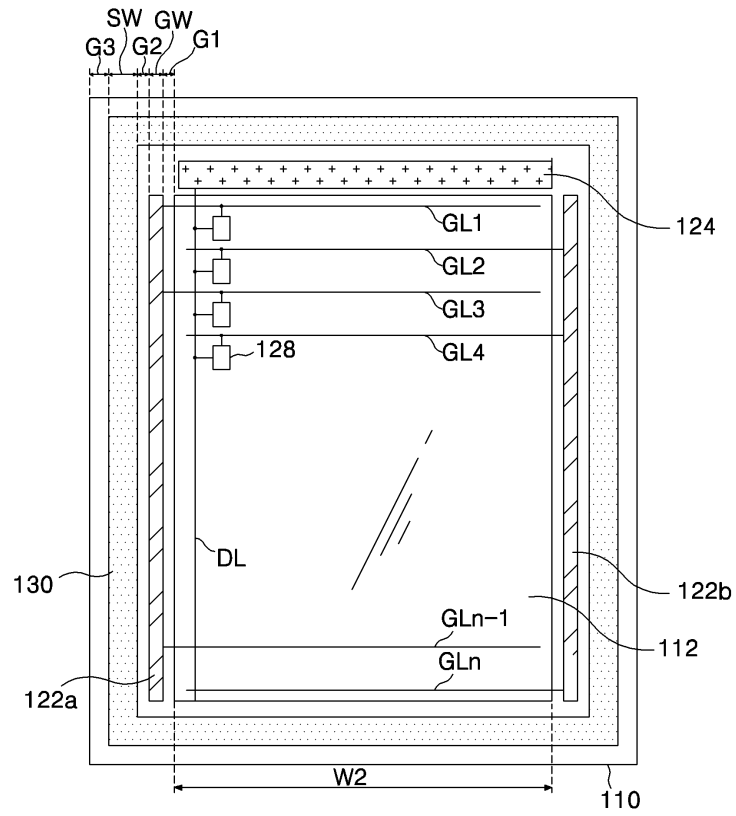
도면5



도면6



도면7



专利名称(译)	电致发光显示装置		
公开(公告)号	KR1020050036042A	公开(公告)日	2005-04-20
申请号	KR1020030071497	申请日	2003-10-14
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	KIM HAKSU 김학수 HA WONKYU 하원규		
发明人	김학수 하원규		
IPC分类号	G09G3/30 H01L51/50 G09F9/30 G09G3/32 G09F9/00 G09G3/20 H01L27/32		
CPC分类号	G09G2300/0842 G09G3/3233 G09G3/3275 G09G3/3241 G09G3/3266 G09G2310/0224		
代理人(译)	李, SOO WOONG		
其他公开文献	KR100774911B1		
外部链接	Espacenet		

摘要(译)

电致发光显示装置技术领域本发明涉及一种电致发光显示装置，其能够使形成在预定尺寸的基板上的图像显示单元的面积最大化。根据本发明的发光显示装置用基板的实施方式电穿孔和电致发光显示器具有栅极线和所述像素被布置成用于在衬底上形成的数据线限定的区域中的每个交叉点，所述电在基底的邻接于该第一栅极驱动器的右侧和用于栅极线中驱动奇数编号的栅极线的电致发光显示单元与基板相邻的右侧区域中的感测显示部分的左侧的左侧区域形成发光并且，在与电致发光显示单元的上侧和下侧之一相邻的基板上形成数据驱动器，以驱动数据线，它其特征在于它包括。本发明可以根据分辨率最大化在具有预定尺寸的基板上形成的电致发光显示部分的面积。 3

