(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
G09G 3/30

(11) 공개번호 특2002-0087238
(43) 공개일자 2002년11월22일

(21) 출원번호 10-2001-0026309
(22) 출원일자 2001년05월15일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 박준규
서울특별시관악구신림1동1630-17번지
이한상
서울특별시관악구신림1동1608-9202호

(74) 대리인 김영호

심사청구 : 없음

(54) 일렉트로 루미네센스 패널 및 그 구동방법

요약

본 발명은 일렉트로 루미네센스 패널에 관한 것으로, 특히 데이터 라인 및 데이터 드라이버의 수를 감소하도록 한 일렉트로 루미네센스 패널 및 그 구동방법에 관한 것이다.

본 발명에 따른 일렉트로 루미네센스 패널은 다수의 게이트 라인들과; 게이트 라인들과 교차되게 마련되어진 다수의 데이터 라인들과; 데이터 라인을 기준으로 게이트 라인들과 데이터 라인들과의 교차부 양쪽에 각각에 설치되어진 제1 및 제2 일렉트로 루미네센스 셀들과; 제1 및 제2 일렉트로 루미네센스 셀들 각각에 설치되어 데이터 라인 상의 신호에 응답하여 상기 일렉트로 루미네센스 셀에서 방사되는 광량을 제어하는 셀 구동수단들과; 제1 및 제2 일렉트로 루미네센스 셀들을 선택적으로 구동하기 위한 절환구동부를 구비하는 것을 특징으로 한다.

본 발명에 의하면, 일렉트로 루미네센스 패널은 게이트 라인에 멀티플렉서 회로를 적용하여 하나의 데이터 라인에 양방향의 화소를 구동하게 할 수 있다. 이로써 데이터 라인을 감소할 수 있으며, 데이터 라인의 감소에 따른 데이터 드라이버의 수도 감소시키게 되어 비용 절감의 효과를 얻을 수 있다.

대표도
도 5

명세서

도면의 간단한 설명

도 1은 종래의 일렉트로 루미네센스 패널을 개략적으로 도시하는 도면.

도 2는 도 1에 도시된 화소 소자를 상세히 나타내는 회로도.

도 3은 도 2의 화소 소자를 구동하기 위한 타이밍도.

도 4는 도 1에 도시된 화소 소자의 다른 형태를 나타내는 회로도.

도 5는 본 발명에 따른 일렉트로 루미네센스 패널을 개략적으로 도시하는 도면.

도 6은 도 5에 적용된 절환 구동부를 개략적으로 도시하는 도면.

도 7은 도 5에 도시된 EL 패널의 제1 실시 예로서의 화소 소자를 상세히 나타내는 회로도.

도 8은 도 7에 도시된 화소 소자를 구동하기 위한 타이밍도.

도 9는 도 5에 도시된 EL 패널의 제2 실시 예로서의 화소 소자를 상세히 나타내는 회로도.

도 10은 도 9에 도시된 화소 소자를 구동하기 위한 타이밍도.

< 도면의 주요 부분에 대한 부호의 간단한 설명 >

10,20 : EL 패널 12,22 : 게이트 드라이버

14,24 : 데이터 드라이버 16,26,36,46,56,66 : EL셀 구동회로

28 : 절환 구동부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일렉트로 루미네센스 패널에 관한 것으로, 특히 데이터 라인 및 데이터 드라이버의 수를 감소하도록 한 일렉트로 루미네센스 패널 및 그 구동방법에 관한 것이다.

최근, 음극선관(Cothode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시장치들이 개발되고 있다. 이러한 평판표시장치는 액정표시장치(Liquid Crystal Display : 이하 " LCD" 라 함), 전계 방출 표시장치(Field Emission Display), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 " PDP" 라 함) 및 일렉트로 루미네센스(Electro - Luminescence : 이하 " EL" 라 함) 표시장치 등이 있다.

이와 같은 평판표시장치의 표시품질을 높이고 대화면화를 시도하는 연구들이 활발히 진행되고 있다. 이들 중 EL소자는 스스로 발광하는 자발광소자이다.

이러한, EL 표시소자는 전자 및 정공 등의 캐리어를 이용하여 형광물질을 여기 시킴으로써 화상 또는 영상을 표시하게 되며, 직류 저전압으로 구동이 가능하고 응답속도가 빠르다.

EL 패널은 도 1과 같이 유리 기판(10) 상에 서로 교차되게 배열되어진 게이트 라인들(GL1 내지 GLm) 및 데이터 라인(DL1 내지 DLn)과, 게이트 라인들(GL1 내지 GLm)과 데이터 라인(DL1 내지 DLn))의 교차부들 각각에 배열되어진 화소 소자들(PE)을 구비한다.

화소 소자들(PE) 각각은 게이트 라인들(GL1 내지 GLn)의 게이트 신호들이 인에이블될 때에 구동되어 데이터 라인(DL)상의 화소 신호의 크기에 상응하는 빛을 발생하게 된다.

이러한 EL 패널을 구동하기 위하여, 게이트 드라이버(12)가 게이트 라인들(GL1 내지 GLm)에 접속됨과 아울러 데이터 드라이버(14)가 데이터 라인들(DL1 내지 DLn)에 접속되게 된다. 게이트 드라이버(12)는 게이트 라인들(GL1 내지 GLm)을 순차적으로 구동시키게 된다. 데이터 드라이버(14)는 데이터 라인들(DL1 내지 DLn)을 통해 화소들(PE)에 화소신호를 공급하게 된다.

이와 같이, 게이트 드라이버(12) 및 데이터 드라이버(14)에 의해 구동되는 화소 소자들(PE)은 도 2에 도시된 바와 같이 기저전압라인(GND)에 접속되어진 EL 셀(OLED)과, 이 EL 셀(OLED)을 구동하기 위한 셀 구동회로(16)로 구성된다.

도 2는 도 1의 화소 소자(PE)를 도시한 회로도로서, 게이트 라인(GL)과 데이터 라인(DL)의 교차부에 적용된 구동회로로 2 개의 박막트랜지스터(Thin Film Transistor ; 이하 " TFT" 라 함, T1,T2)로 구성된다.

도 2를 참조하면, 화소 소자(PE)는 기저전위원(GND)에 접속되어진 EL 셀(OLED)과, EL 셀(OLED) 및 데이터 라인(DL) 사이에 접속되어진 EL 셀(OLED) 구동회로(16)를 구비한다.

EL 셀(OLED) 구동회로(16)는 EL 셀(OLED)과 공급전압라인(VDD)에 사이에 접속되어 구동역할을 하는 제2 PMOS TFT(T2)와; 데이터 라인(DL)과 제2 PMOS TFT(T2)의 게이트 전극 사이에 접속되어 EL 셀(OLED)의 스위치 역할을 하는 제1 PMOS TFT(T1)와; 제1 PMOS TFT(T1)의 드레인 전극과 공급전압라인(VDD)사이에 접속되어진 캐패시터(Cst)를 구비한다.

이를 도 3의 구동파형도를 이용하여 동작을 살펴보면, 게이트 라인(GL)에 로우(LOW) 입력신호 즉 게이트 드라이버(12)로부터의 스캔신호가 입력되면 제1 PMOS TFT(T1)가 턴-온 된다.

제1 PMOS TFT(T1)가 턴온되면 데이터 라인(DL)으로부터 스캔신호와 동기되게 입력되는 일정한 크기를 가진 비디오 신호가 제1 PMOS TFT(T1)를 통하여 흐르게 되고, 이 비디오 신호는 캐패시터(Cst)에 충전된다. 캐패시터(Cst)는 제1 PMOS TFT(T1)의 드레인 전극과 공급전압(VDD)에 접속되어 게이트 라인(GL)의 로우 입력시간동안 데이터 라인(DL)으로부터 공급되는 비디오 신호를 충전한다.

캐패시터(Cst)는 데이터라인(DL)으로부터 공급되어 충전된 비디오신호를 1 프레임 동안 홀딩(Holding) 시킨다. 이러한 홀딩시간으로 인해 데이터라인(DL)에서 공급되는 비디오신호가 EL 셀(OLED)에 공급되는 것을 캐패시터(Cst)에 의해 유지하게 된다. 또한 이러한 구조에서 RGB 등의 각 화상신호가 입력되는 만큼 각 화상신호를 입력하는 데이터 라인(DL)의 수가 구비되어야 한다.

도 4는 도 1의 화소 소자(PE)를 도시한 다른 형태의 회로도로서, 게이트 라인(GL)과 데이터 라인(DL)의 교차부에 적용된 구동회로로 4개의 TFT(T3, T4, T5, T6)로 구성된다.

도 4를 참조하면, 화소 소자(PE)는 기저전위원(GND)에 접속되어진 EL 셀(OLED)과, EL 셀(OLED) 및 데이터 라인(DL) 사이에 접속되어진 EL 셀(OLED) 구동회로(26)를 구비한다.

EL 셀 구동회로(26)는 EL 셀(OLED), 공급전압라인(VDD)에 전류 미러를 형성하게 접속되어진 제3 및 제4 PMOS TFT(T3, T4)와; 제4 PMOS TFT(T4), 데이터 라인(DL) 및 게이트 라인(GL)에 접속되어 게이트 라인(GL) 상의 신호에 응답되는 제5 PMOS TFT(T5)와; 제3 PMOS TFT(T3) 및 제4 PMOS TFT(T4)의 게이트 전극, 게이트 라인(GL) 및 제5 PMOS TFT(T5)에 접속되는 제6 PMOS TFT(T6); 제3 PMOS TFT(T3) 및 제4 PMOS TFT(T4)의 게이트 전극과 공급전압라인(VDD) 사이에 접속되어진 캐패시터(C_{ST})를 구비한다.

이의 동작을 살펴보면, 게이트 라인(GL)에 로우(LOW) 입력신호가 입력되면 제5 PMOS TFT(T5)와 제6 PMOS TFT(T6)이 턴-온된다. 제5 PMOS TFT(T5)와 제6 PMOS TFT(T6)가 턴-온되면 데이터 라인(DL)으로부터 스캔신호와 동기되게 입력되는 일정한 크기를 가진 비디오 신호가 제5 PMOS TFT(T5)와 제6 PMOS TFT(T6)를 통하여 캐패시터(Cst)에 충전된다.

캐패시터(Cst)는 제3 PMOS TFT(T3) 및 제4 PMOS TFT(T4)의 게이트 전극과 공급전압(VDD)에 접속되어 게이트 라인(GL)의 로우입력시간동안 데이터 라인(DL)으로부터 공급되는 비디오 신호를 충전한다.

캐패시터(Cst)는 데이터라인(DL)으로부터 공급되어 충전된 비디오신호를 1 프레임 동안 홀딩(Holding) 시킨다. 이러한 홀딩시간으로 인해 데이터라인(DL)에서 공급되는 비디오신호가 EL 셀(OLED)에 공급되는 것을 캐패시터(Cst)에 의해 유지하게 된다. 또한 이러한 구조에서도 RGB 등의 각 비디오신호가 입력되는 만큼 각 화상신호를 입력하는 데이터 라인(DL)의 수가 구비되어야 한다.

1프레임 동안 홀드된 후 캐패시터(Cst)에 충전된 비디오 신호는 EL셀(OLED)에 공급되어 표시패널 상에 영상을 표시하게 된다.

그러나 종래의 기술의 경우에는 화소 소자들(PE)이 각 게이트 라인(GL)과 데이터 라인(DL)의 교차부에 접속되어 화소 소자 수 만큼의 데이터 라인(DL) 및 데이터 드라이버(14)를 구비해야 하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 데이터 라인및 데이터 드라이버 수를 감소하도록 한 일렉트로 루미네센스 패널 및 그 구동방법을 제공하는 데 있다.

발명의 구성 및 작용

상기 목적들을 달성하기 위하여, 본 발명에 따른 일렉트로 루미네센스 패널은 다수의 게이트 라인들과; 상기 게이트 라인들과 교차되게 마련되어진 다수의 데이터 라인들과; 상기 데이터 라인을 기준으로 상기 게이트 라인들과 데이터 라인들과의 교차부 양쪽에 각각에 설치되어진 제1 및 제2 일렉트로 루미네센스 셀들과; 상기 제1 및 제2 일렉트로 루미네센스 셀들 각각에 설치되어 상기 데이터 라인 상의 신호에 응답하여 상기 일렉트로 루미네센스 셀에서 방사되는 광량을 제어하는 셀 구동수단들과; 상기 제1 및 제2 일렉트로 루미네센스 셀들을 선택적으로 구동하기 위한 절환구동부를 구비하는 것을 특징으로 한다.

본 발명에 따른 셀 구동수단은 일렉트로 루미네센스 셀, 공급전압라인(VDD)에 접속되어 상기 화소전압 신호를 일렉트로 루미네센스 셀에 인가하게 하는 제1 스위치 소자와; 상기 데이터 라인으로부터의 화소신호를 충전하여 그 충전되어진 화소신호를 상기 전류미러에 인가하는 전압 충전 소자와; 상기 데이터 라인과 제1 스위치 소자의 게이트 전극 사이에 접속되어 상기 게이트 라인 상의 신호에 응답하도록 하는 제2 스위치 소자와, 상기 제1 스위치 소자의 게이트 전극과 제2 스위치 소자 사이에 접속되어 상기 절환구동부의 신호에 응답하여 상기 전압 충전소자에 선택적으로 접속시키는 제3 스위치 소자를 구비하는 것을 특징으로 한다.

본 발명에 따른 다른 셀 구동수단은 일렉트로 루미네센스 셀, 공급전압라인(VDD)에 전류 미러를 형성하게 접속되어 상기 화소전압 신호를 일렉트로 루미네센스 셀에 인가하게 하는 제1 및 제2 스위치 소자와; 상기 데이터 라인으로부터의 화소신호를 충전하여 그 충전되어진 화소신호를 상기 전류미러에 인가하는 전압 충전 소자와; 상기 데이터 라인과 제1 및 제2 스위치 소자의 게이트 전극 사이에 접속되어 상기 게이트 라인 상의 신호에 응답하도록 하는 제3 스위치 소자와; 상기 제1 및 제2 스위치 소자의 게이트 전극, 제3 스위치 소자 및 전압 충전소자에 접속되어 상기 절환구동부의

신호에 응답하여 상기 전압 충전 소자에 선택적으로 접속시키는 제4 스위치 소자를 구비하는 것을 특징으로 한다.

본 발명에서의 절환구동부는 상기 셀 구동수단에 연결되어 선택적으로 구동시키기 위한 다수의 스위치 소자들을 구비하는 것을 특징으로 한다.

본 발명에 따른 일렉트로 루미네센스 패널의 구동방법은 다수의 게이트 라인들과, 상기 게이트 라인들과 교차되게 마련되어진 다수의 데이터 라인들과, 상기 데이터 라인을 기준으로 상기 게이트 라인들과 데이터 라인들과의 교차부 양쪽에 각각에 설치되어진 일렉트로 루미네센스 셀들과, 상기 일렉트로 루미네센스 셀들에 접속되어진 두개의 절환 라인을 구동하는 방법에서, 상기 게이트 라인들에 펄스 형태의 스캐닝 신호을 제공하는 단계와, 상기 절환 라인들에 펄스 형태의 절환 신호를 순차적으로 공급하는 단계와, 상기 데이터 라인들에 비디오 신호를 공급하는 단계를 포함한다.

본 발명에 따른 비디오 신호는 상기 스캐닝 신호와 상기 절환 신호가 동시에 공급될 경우 일렉트로 루미네센스 셀에 인가되는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 설명 예들에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 5 내지 도 10을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

도 5는 본 발명에 따른 EL 패널의 구조를 개략적으로 도시한 것이다.

도 5를 참조하면, EL 패널은 유리 기판(20) 상에 서로 교차되게 배열되어진 게이트 라인들(GL1 내지 GLm) 및 데이터 라인(DL1 내지 DLn)과, 게이트 라인들(GL1 내지 GLm)과 데이터 라인(DL1 내지 DLn)의 교차부에 배열되어진 화소 소자들(PE1, PE2)과, 게이트 라인들(GL1 내지 GLm)에 평행되게 배열되어진 MUX 라인들(MUX1,MUX2)을 구비한다.

또한 화소 소자들(PE1, PE2)은 데이터 라인(DL)을 기준으로 양쪽에 접속되고 게이트 라인들(GL1 내지 GLm)의 게이트 신호들과 MUX 라인들(MUX1,MUX2)의 신호가 인에이블될 때에 구동되어 데이터 라인(DL1 내지 DLn) 상의 화소 신호의 크기에 상응하는 빛을 발생하게 된다.

이러한 EL 패널을 구동하기 위하여, 게이트 드라이버(22)가 게이트 라인들(GL1 내지 GLm)에 접속됨과 아울러 데이터 드라이버(24)가 데이터 라인(DL1 내지 DLn)에 접속된다. 또한 절환 구동부(28)가 MUX 라인(MUX1, MUX2)에 접속된다.

게이트 드라이버(22)는 게이트 라인들(GL1 내지 GLm)을 순차적으로 구동시키도록 스캔신호를 공급하고, 데이터 드라이버(24)는 데이터 라인들(DL1 내지 DLn)에 해당 라인의 스캔신호와 동기되도록 화소신호를 공급한다. 또한 화소 소자들(PE1, PE2)을 선택적으로 구동시키기 위해 절환 구동부(28)을 구비한다. 절환 구동부(28)는 도 6과 같은 MUX 구동방식의 회로에 의해 동작된다.

도 6을 참조하면, MUX 구동방식에 따른 절환회로는 절환 신호를 공급하는 절환구동부(28)와, 절환구동부(28)의 출력에 2개의 화소소자를 선택적으로 구동시키게 하는 2개의 MUX 스위치(M1,M2)와, MUX 스위치(M1,M2)를 동작에 의해 절환신호가 공급되게 하는 MUX 라인(MUX1,MUX2)을 구비한다.

이와 같이, 게이트 드라이버(22), 데이터 드라이버(24) 및 절환 구동부(28)에 의해 구동되는 화소 소자들(PE1, PE2)은 도 7에 도시된 바와 같이 기저전압라인(GND)에 접속되어진 EL 셀(OLED)과, 이 EL 셀(OLED)을 구동하기 위한 셀 구동회로들(36,46)로 구성된다.

도 7은 도 5의 본 발명에 따른 EL 패널의 제1 실시 예로서의 화소 구조를 설명하는 회로도이다.

도 7을 참조하면, 제1 화소 소자(PE1)는 기저전위원(GND)에 접속되어진 EL 셀(OLED)과, EL 셀(OLED) 및 데이터 라인(DL) 사이에 접속되어진 EL 셀(OLED) 구동회로들(36)을 구비한다.

EL 셀(OLED) 구동회로(36)는 EL 셀(OLED), 공급전압라인(VDD)에 접속되어 EL 셀(OLED)의 구동 역할을 하는 제1 PMOS TFT(P1)와; 데이터 라인(DL)과 제1 PMOS TFT(P1)의 게이트 전극 사이에 접속되어 스위치 역할을 하는 제2 PMOS TFT(P2)와; 제2 PMOS TFT(P2)와 데이터라인(DL) 사이에 접속되어 스위치 역할을 하는 제3 PMOS TFT(P3)와; 제1 PMOS TFT(P1)의 게이트 전극과 공급전압라인(VDD)사이에 접속되어진 제1 캐패시터(Cst1)를 구비한다.

또한 제2 PMOS TFT(P2)의 게이트 전극은 게이트 라인(GLn)에 접속되며, 제3 PMOS TFT(P3)의 게이트 전극은 절환 구동부(28)에 연결된 제1 MUX 라인(MUX1)에 접속된다.

제2 화소 소자(PE2)는 기저전위원(GND)에 접속되어진 EL 셀(OLED)과, EL 셀(OLED) 및 데이터 라인(DL) 사이에 접속되어진 EL 셀(OLED) 구동회로들(46)을 구비한다.

EL 셀(OLED) 구동회로(46)는 EL 셀(OLED), 공급전압라인(VDD)에 접속되어 EL 셀(OLED)의 구동 역할을 하는 제4 PMOS TFT(P4)와; 데이터 라인(DL)과 제4 PMOS TFT(P4)의 게이트 전극 사이에 접속되어 스위치 역할을 하는 제4 PMOS TFT(P4)와; 제5 PMOS TFT(P5)와 데이터라인(DL) 사이에 접속되어 스위치 역할을 하는 제6 PMOS TFT(P6)와; 제4 PMOS TFT(P4)의 게이트 전극과 공급전압라인(VDD)사이에 접속되어진 제2 캐패시터(Cst2)를 구비한다.

또한 제5 PMOS TFT(P5)의 게이트 전극은 게이트 라인(GLn)에 접속되며, 제6 PMOS TFT(P6)의 게이트 전극은 절환 구동부(28)에 연결된 제2 MUX 라인(MUX2)에 접속된다.

도 8에 도시된 타이밍도를 통하여 도 7의 동작을 살펴보면, 먼저 n 번째 게이트 라인(GLn)에 2 프레임 동안 로우(LOW)신호가 입력되면 제2 PMOS TFT(P2)가 턴-온 된다. 또한 절환 구동부(28)에 접속된 제1 MUX 스위치(M1)가 턴-온됨으로써 제1 MUX 라인(MUX1)에 로우(LOW) 신호가 게이트 라인 입력신호와 동시에 입력되면 제3 PMOS TFT(P3)를 1 프레임 동안 턴-온 된다.

이로써, 제2 PMOS TFT(P2)와 제3 PMOS TFT(P3)가 동시에 턴온됨으로써 데이터 라인(DL)으로부터 공급되는 비디오 신호가 제2 PMOS TFT(P2)와 제3 PMOS TFT(P3)를 통하여 흐르게 되고, 이 비디오 신호는 제1 캐패시터(Cst1)에 충전된다. 제1 캐패시터(Cst1)는 제1 PMOS TFT(P1)의 게이트 전극과 공급전압(VDD)에 접속되어 게이트 라인의 로우 신호와 MUX 라인의 로우신호가 동시에 입력되는 동안 데이터 라인(DL)으로부터 공급되는 비디오 신호를 충전한다.

제1 캐패시터(Cst1)는 데이터 라인(DL)으로부터 공급되어 충전된 비디오신호를 1 프레임 동안 홀딩(Holding) 시킨다. 이러한 홀딩시간으로 인해 데이터라인(DL)에서 공급되는 비디오신호가 EL 셀(OLED)에 공급되는 것을 제1 캐패시터(Cst1)에 의해 유지하게 된다.

제1 MUX 라인(MUX1)에 로우(LOW) 신호가 게이트 라인 입력신호와 동시에 입력되어 제3 PMOS TFT(P3)를 1 프레임 동안 턴-온된 후 제2 MUX 스위치(M2)가 턴온되게 한다. 제2 MUX 스위치(M2)가 턴-온되면 제2 MUX 라인(MUX2)에 로우(LOW) 신호가 입력되어 제6 PMOS TFT(P6)를 다음 1 프레임 동안 턴-온된다.

게이트 라인(GL)과 제2 MUX 라인(MUX2)에 동시에 로우 신호가 입력되면 제5 PMOS TFT(P5)와 제6 PMOS TFT(P6)가 동시에 턴온된다.

이로써, 제5 PMOS TFT(P5)와 제6 PMOS TFT(P6)가 동시에 턴온됨으로써 데이터 라인(DL)으로부터 공급되는 비디오 신호가 제5 PMOS TFT(P5)와 제6 PMOS TFT(P6)를 통하여 흐르게 되고, 이 비디오 신호는 제2 캐패시터(Cst2)에 충전된다. 제2 캐패시터(Cst2)는 제4 PMOS TFT(P4)의 게이트 전극과 공급전압(VDD)에 접속되어 게이트 라인(GLn)의 로우 신호와 제2 MUX 라인(MUX2)의 로우신호가 동시에 입력되는 동안 데이터 라인(DL)으로부터 공급되는 비디오 신호를 충전한다.

제2 캐패시터(Cst2)는 데이터 라인(DL)으로부터 공급되어 충전된 비디오신호를 1 프레임 동안 홀딩(Holding) 시킨다. 이러한 홀딩시간으로 인해 데이터라인(DL)에서 공급되는 비디오신호가 EL 셀(OLED)에 공급되는 것을 제2 캐패시터(Cst2)에 의해 유지하게 된다.

도 9는 도 5에 도시된 본 발명에 따른 EL 패널의 제2 실시 예로서의 화소 구조를 설명하는 회로도로서, 게이트 라인(GL)과 데이터 라인(DL)의 교차부에 4개의 TFT로 구성된다.

도 9를 참조하면, 제1 화소 소자(PE1)는 기저전위원(GND)에 접속되어진 EL 셀(OLED)과, EL 셀(OLED) 및 데이터 라인(DL) 사이에 접속되어진 EL 셀(OLED) 구동회로(56)를 구비한다.

EL 셀(OLED) 구동회로(56)는 EL 셀(OLED), 공급전압라인(VDD)에 전류 미러를 형성하게 접속되어 구동 역할을 하는 제7 PMOS TFT(P7) 및 제8 PMOS TFT(P8)와; 제8 PMOS TFT(P8), 데이터 라인(DL) 및 게이트 라인(GL)에 접속되어 게이트 라인(GL) 상의 신호에 의해 스위치 역할을 하는 제9 PMOS TFT(P9)와; 제7 PMOS TFT(P7) 및 제8 PMOS TFT(P8)의 게이트 전극, 제1 MUX 라인(MUX1) 및 제9 PMOS TFT(P9)에 접속되어 스위치 역할을 하는 제10 PMOS TFT(P10)와; 제7 PMOS TFT(P7) 및 제8 PMOS TFT(P8)의 게이트 전극과 공급전압라인(VDD) 사이에 접속되어진 제3 캐패시터(Cst3)를 구비한다.

또한 제2 화소 소자(PE2)는 기저전위원(GND)에 접속되어진 셀(OLED)과, EL 셀(OLED) 및 데이터 라인(DL) 사이에 접속되어진 EL 셀(OLED) 구동회로(66)를 구비한다.

EL 셀(OLED) 구동회로(66)는 EL 셀(OLED), 공급전압라인(VDD)에 전류 미러를 형성하게 접속되어 구동 역할을 하는 제11 PMOS TFT(P11) 및 제12 PMOS TFT(P12)와; 제12 PMOS TFT(T12), 데이터 라인(DL) 및 게이트 라인(GL)에 접속되어 게이트 라인 상의 신호에 의해 스위치 역할을 하는 제13 PMOS TFT(P13)와; 제11 PMOS TFT(P11) 및 제12 PMOS TFT(P12)의 게이트 전극, 제2 MUX 라인(MUX2) 및 제13 PMOS TFT(P13)에 접속되어 스위치 역할을 하는 제14 PMOS TFT(P14); 제11 PMOS TFT(P11) 및 제12 PMOS TFT(P12)의 게이트 전극과 공급전압라인(VDD) 사이에 접속되어진 제4 캐패시터(Cst4)를 구비한다.

도 10에 도시된 타이밍도를 의하여 도 9의 동작을 살펴보면, 먼저 n 번째 게이트 라인(GLn)에 2 프레임 동안 로우(LOW) 신호가 입력되면 제9 PMOS TFT(P9)가 턴-온 된다. 이때 n+1 번째 게이트 라인(GLn+1)에는 하이(High) 신호가 2 프레임 동안 유지된다.

또한 절환 구동부(28)에 접속된 제1 MUX 스위치(M1)가 턴온되면 제1 MUX 라인(MUX1)에는 로우(LOW) 신호가 입력된다. 제1 MUX 라인(MUX1)에 로우(LOW) 신호가 입력됨으로써 제10 PMOS TFT(P10)를 1 프레임 동안 턴-온된다.

이로써, 제9 PMOS TFT(P9)과 제10 PMOS TFT(P10)가 동시에 턴온됨으로써 데이터 라인(DL)으로부터 비디오 신호가 흐르게 되고, 이 비디오 신호는 제3 캐패시터(Cst3)에 충전된다.

제3 캐패시터(Cst3)는 데이터 라인(DL)으로부터 공급되어 충전된 비디오신호를 1 프레임 동안 홀딩(Holding) 시킨다. 이러한 홀딩시간으로 인해 데이터라인(DL)에서 공급되는 비디오 신호가 EL 셀(OLED)에 공급되는 것을 제3 캐패시터(Cst1)에 의해 유지하게 된다. 1프레임 후 제3 캐패시터(Cst3)에 충전된 비디오 신호는 EL 셀(OLED)에 공급된다.

제1 MUX 라인(MUX1)에 로우(LOW) 신호가 게이트 라인 입력신호와 동시에 입력되어 제10 PMOS TFT(P10)를 1 프레임 동안 턴-온된 후 제2 MUX 스위치(M2)가 턴-온되게 한다. 제2 MUX 스위치(M2)가 턴온 되면 제2 MUX 라인(MUX2)에 로우(LOW) 신호가 입력되어 제14 PMOS TFT(P14)를 다음 1 프레임 동안 턴-온되게 한다.

이로써, 게이트 라인(GLn)과 제2 MUX 라인(MUX2)의 로우 신호가 입력에 따른 제13 PMOS TFT(P13)와 제14 PMOS TFT(P14)가 동시에 턴온됨으로써 데이터 라인(DL)으로부터 비디오 신호가 흐르게 되고, 이 비디오 신호는 제4 캐패시터(Cst4)에 충전된다.

제4 캐패시터(Cst4)는 데이터 라인(DL)으로부터 공급되어 충전된 비디오신호를 1 프레임 동안 홀딩(Holding) 시킨다. 이러한 홀딩시간으로 인해 데이터라인(DL)에서 공급되는 비디오 신호가 EL 셀(OLED)에 공급되는 것을 제3 캐패시터(Cst1)에 의해 유지하게 된다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 일렉트로 루미네센스 패널은 게이트 라인에 MUX 회로를 적용하여 하나의 데이터 라인에 양방향의 화소를 구동하게 할 수 있다. 이로써 데이터 라인을 감소할 수 있으며, 데이터 라인의 감소에 따른 데이터 드라이버의 수도 감소시키게 되어 비용 절감의 효과를 얻을 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

다수의 게이트 라인들과;

상기 게이트 라인들과 교차되게 마련되어진 다수의 데이터 라인들과;

상기 데이터 라인을 기준으로 상기 게이트 라인들과 데이터 라인들과의 교차부 양쪽에 각각에 설치되어진 제1 및 제2 일렉트로 루미네센스 셀들과;

상기 제1 및 제2 일렉트로 루미네센스 셀들 각각에 설치되어 상기 데이터 라인 상의 신호에 응답하여 상기 일렉트로 루미네센스 셀에서 방사되는 광량을 제어하는 셀 구동수단들과;

상기 제1 및 제2 일렉트로 루미네센스 셀들을 선택적으로 구동하기 위한 절환구동부를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널.

청구항 2.

제 1 항에 있어서,

상기 셀 구동수단은

상기 일렉트로 루미네센스 셀, 공급전압라인(VDD)에 접속되어 상기 화소전압 신호를 일렉트로 루미네센스 셀에 인가하게 하는 제1 스위치 소자와;

상기 데이터 라인으로부터의 화소신호를 충전하여 그 충전되어진 화소신호를 상기 전류미러에 인가하는 전압 충전 소자와;

상기 데이터 라인과 제1 스위치 소자의 게이트 전극 사이에 접속되어 상기 게이트 라인 상의 신호에 응답하도록 하는 제2 스위치 소자와,

상기 제1 스위치 소자의 게이트 전극과 제2 스위치 소자 사이에 접속되어 상기 절환구동부의 신호에 응답하여 상기 전압 충전소자에 선택적으로 접속시키는 제3 스위치 소자를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널.

청구항 3.

제 1 항에 있어서,

상기 셀 구동수단은

상기 일렉트로 루미네센스 셀, 공급전압라인(VDD)에 전류 미러를 형성하게 접속되어 상기 화소전압 신호를 일렉트로 루미네센스 셀에 인가하게 하는 제1 및 제2 스위치 소자와;

상기 데이터 라인으로부터의 화소신호를 충전하여 그 충전되어진 화소신호를 상기 전류미러에 인가하는 전압 충전 소자와;

상기 데이터 라인과 제1 및 제2 스위치 소자의 게이트 전극 사이에 접속되어 상기 게이트 라인 상의 신호에 응답하도록 하는 제3 스위치 소자와;

상기 제1 및 제2 스위치 소자의 게이트 전극, 제3 스위치 소자 및 전압 충전소자에 접속되어 상기 절환구동부의 신호에 응답하여 상기 전압 충전 소자에 선택적으로 접속시키는 제4 스위치 소자를 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널.

청구항 4.

제 1 항에 있어서,

상기 절환구동부는 상기 셀 구동수단에 연결되어 선택적으로 구동시키기 위한 다수의 스위치 소자들을 구비하는 것을 특징으로 하는 일렉트로 루미네센스 패널.

청구항 5.

제 4 항에 있어서,

상기 스위치 소자들은 2개인 것을 특징으로 하는 일렉트로 루미네센스 패널.

청구항 6.

다수의 게이트 라인들과, 상기 게이트 라인들과 교차되게 마련되어진 다수의 데이터 라인들과, 상기 데이터 라인을 기준으로 상기 게이트 라인들과 데이터 라인들과의 교차부 양쪽에 각각에 설치되어진 일렉트로 루미네센스 셀들과, 상기 일렉트로 루미네센스 셀들에 접속되어진 두개의 절환 라인을 구동하는 방법에 있어서,

상기 게이트 라인들에 펄스 형태의 스캐닝 신호을 제공하는 단계와,

상기 절환 라인들에 펄스 형태의 절환 신호를 순차적으로 공급하는 단계와,

상기 데이터 라인들에 비디오 신호를 공급하는 단계를 포함하는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동방법.

청구항 7.

제 6 항에 있어서,

상기 스캐닝 신호는 상기 절환 신호보다 2배인 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동방법.

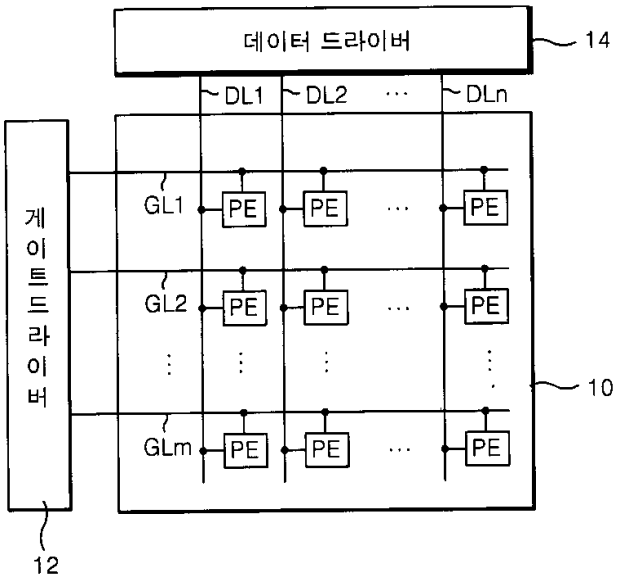
청구항 8.

제 6 항에 있어서,

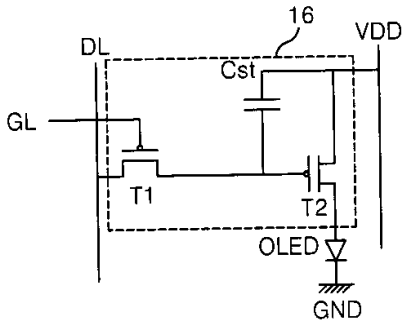
상기 비디오 신호는 상기 스캐닝 신호와 상기 절환 신호가 동시에 공급될 경우 일렉트로 루미네센스 셀에 인가되는 것을 특징으로 하는 일렉트로 루미네센스 패널의 구동방법.

도면

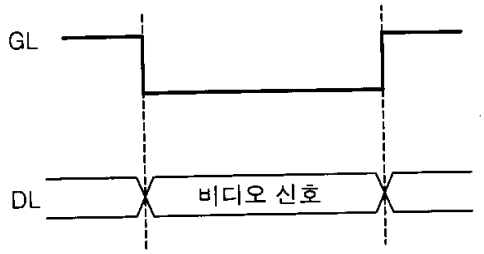
도면 1



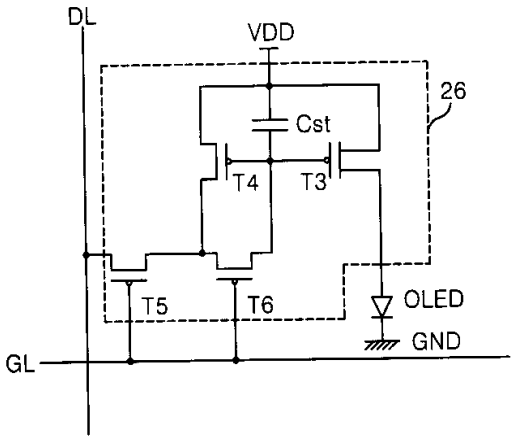
도면 2


16
VDD
DL
Cst
GL
T1
T2
OLED
GND

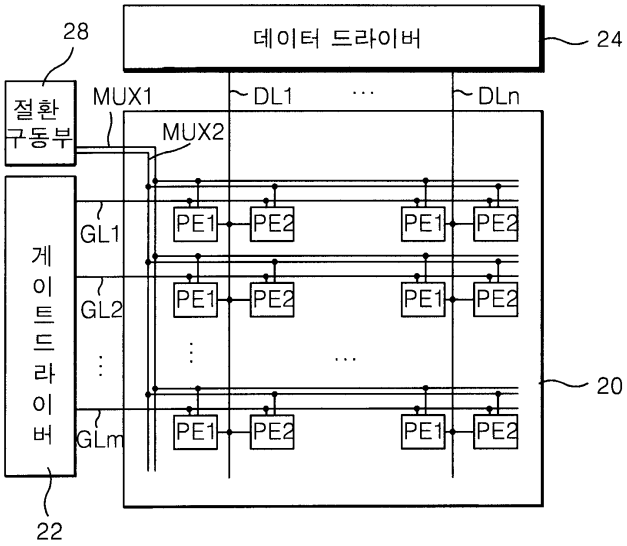
도면 3


GL
DL
비디오 신호

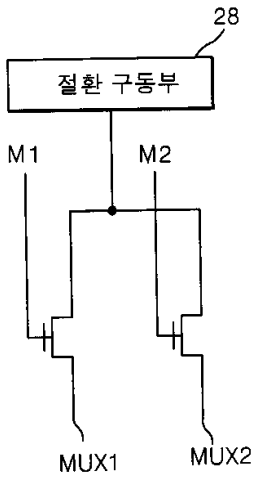
도면 4


DL
VDD
26
Cst
T4
T3
T5
T6
OLED
GND
GL

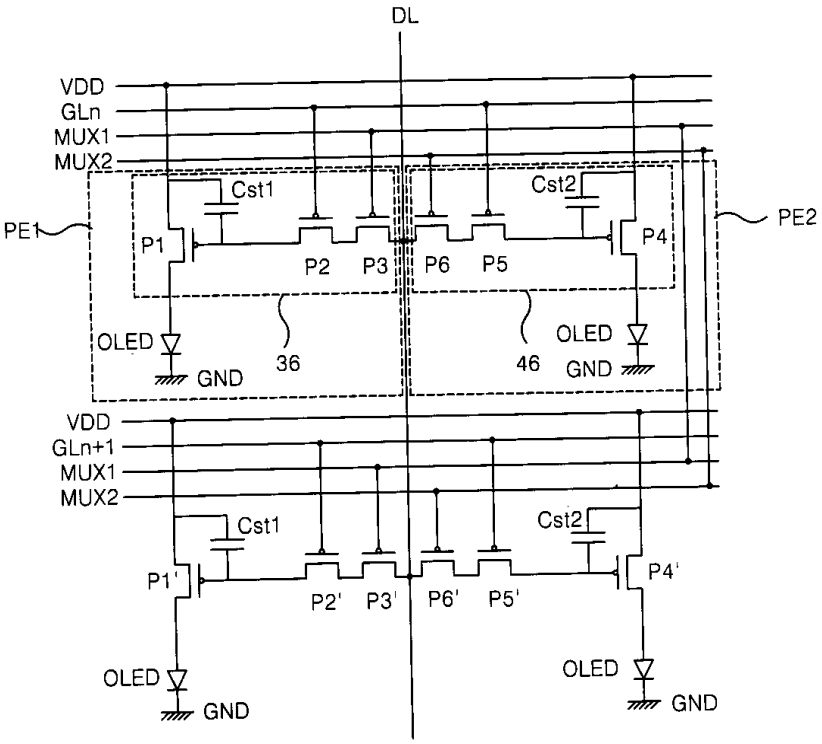
도면 5


28
데이터 드라이버
24
절환 구동부
MUX1
DL1
DLn
MUX2
게이트 드라이버
GL1
GL2
GLm
PE1
PE2
20
22

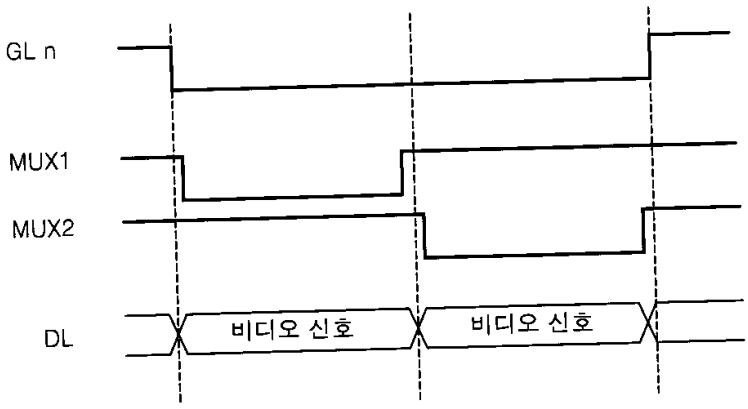
도면 6


28
절환 구동부
M1
M2
MUX1
MUX2

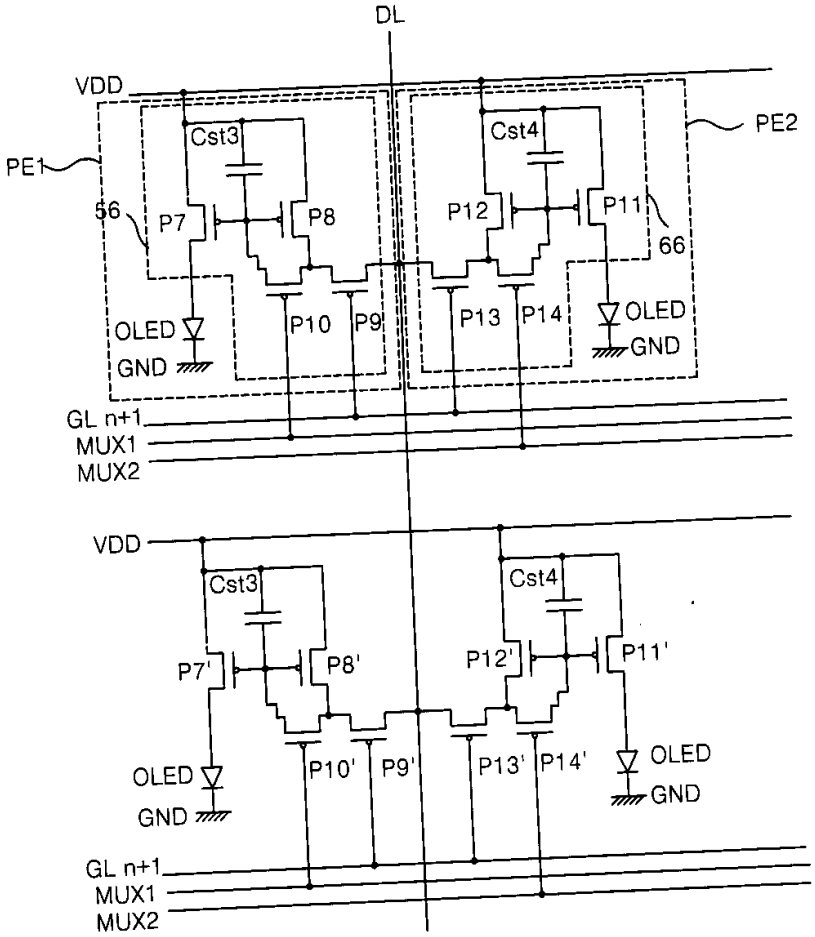
도면 7


DL
VDD
GLn
MUX1
MUX2
Cst1
Cst2
PE1
PE2
P1
P2
P3
P6
P5
P4
OLED
GND
36
46
VDD
GLn+1
MUX1
MUX2
Cst1
Cst2
P1'
P2'
P3'
P6'
P5'
P4'
OLED
GND

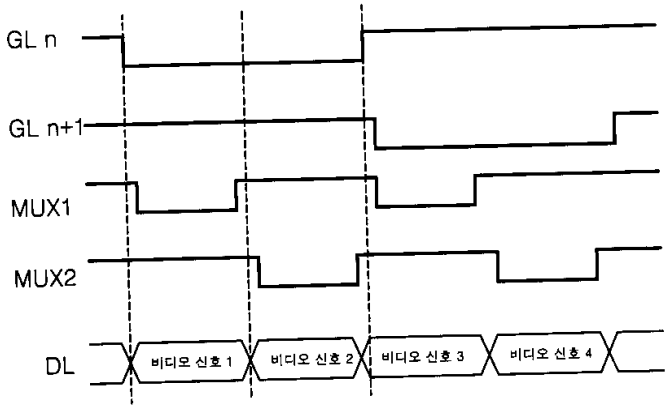
도면 8


GL n
MUX1
MUX2
DL
비디오 신호
비디오 신호

도면 9


DL
VDD
PE1
PE2
Cst3
Cst4
56
66
P7
P8
P12
P11
P10
P9
P13
P14
OLED
GND
GL n+1
MUX1
MUX2
P7'
P8'
P12'
P11'
P10'
P9'
P13'
P14'

도면 10



专利名称(译)	电致发光面板及其驱动方法		
公开(公告)号	KR1020020087238A	公开(公告)日	2002-11-22
申请号	KR1020010026309	申请日	2001-05-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JOON KYU 박준규 LEE HANSANG 이한상		
发明人	박준규 이한상		
IPC分类号	G09G3/30		
代理人(译)	KIM，YOUNG HO		
其他公开文献	KR100743102B1		
外部链接	Espacenet		

摘要(译)

电致发光面板及其驱动方法技术领域本发明涉及一种电致发光面板，更具体地，涉及一种电致发光面板及其驱动方法，其中减少了数据线和数据驱动器的数量。　　根据本发明的电致发光面板包括多条栅极线;多条数据线布置成与栅极线交叉;第一和第二电致发光单元设置在栅极线和数据线相对于数据线的交叉的两侧;在第一和第二电致发光单元中的每一个中提供单元驱动装置，用于响应于数据线上的信号控制从电致发光单元辐射的光量;以及用于选择性地驱动第一和第二电致发光单元的开关驱动器。　　根据本发明，电致发光面板可以通过将多路复用器电路应用于栅极线来驱动一条数据线上的双向像素。结果，可以减少数据线的数量，并且可以减少与数据线的数量相对应的数据驱动器的数量，从而实现成本降低。 五　- 1 -