



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2017년10월17일  
 (11) 등록번호 10-1785725  
 (24) 등록일자 2017년09월29일

(51) 국제특허분류(Int. Cl.)  
 H01L 51/52 (2006.01) H01L 51/56 (2006.01)  
 (21) 출원번호 10-2010-0086081  
 (22) 출원일자 2010년09월02일  
 심사청구일자 2015년08월28일  
 (65) 공개번호 10-2012-0022472  
 (43) 공개일자 2012년03월12일  
 (56) 선행기술조사문헌  
 JP2009158328 A\*  
 KR100908658 B1\*  
 US20080157082 A1\*  
 KR1020100049979 A\*  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
**엘지디스플레이 주식회사**  
 서울특별시 영등포구 여의대로 128(여의도동)  
 (72) 발명자  
**송창현**  
 경상북도 구미시 백산로 153 103동 303호 (송정동, 동양한신아파트)  
**유명재**  
 부산광역시 부산진구 가야대로 708, 아파트 504호 (범천동, 서면그린빌)  
 (74) 대리인  
**특허법인로얄**

전체 청구항 수 : 총 6 항

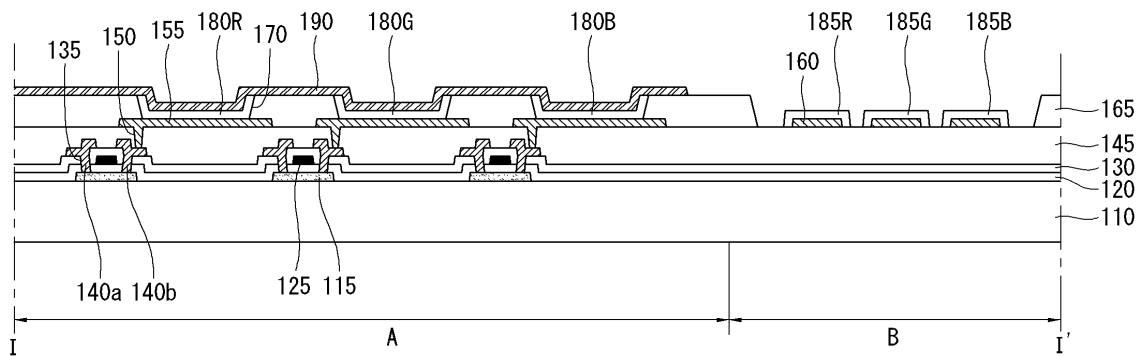
심사관 : 조성수

(54) 발명의 명칭 **유기전계발광표시장치 및 그 제조방법**

**(57) 요약**

본 발명의 일 실시 예에 따른 유기전계발광표시장치는 반도체층, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 박막 트랜지스터가 구비된 발광영역 및 비발광영역을 포함하는 기판, 상기 발광 영역 상에 위치하는 제 1 전극, 상기 제 1 전극 상에 위치하는 발광층, 상기 발광층 상에 위치하는 제 2 전극, 상기 비발광영역 상에 위치하는 도전패턴들 및 상기 도전패턴들 상에 위치하는 유기물층을 포함할 수 있다.

**대표도** - 도2



## 명세서

### 청구범위

#### 청구항 1

반도체층, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 박막 트랜지스터가 구비된 발광영역 및 비발광영역을 포함하는 기관;

상기 발광 영역 상에 위치하는 제 1 전극;

상기 제 1 전극 상에 위치하는 발광층;

상기 발광층 상에 위치하는 제 2 전극;

상기 비발광영역 상에 위치하는 도전패턴들;

상기 발광 영역 및 비발광영역 상에 위치하며, 상기 도전패턴들을 노출하는 개구부를 갖는 적어도 하나의 절연막; 및

상기 개구부에 의해 노출된 상기 도전패턴들 상에 위치하는 유기물층을 포함하고,

상기 도전패턴들은,

상기 반도체층, 상기 게이트 전극, 상기 소오스 전극, 상기 드레인 전극 및 상기 제 1 전극으로 이루어진 군에서 선택된 어느 하나와 동일한 물질로 이루어지는 유기전계발광표시장치.

#### 청구항 2

삭제

#### 청구항 3

제 1항에 있어서,

상기 도전패턴들은 십자형, 원형 또는 다각형 중 어느 하나로 이루어진 일라인 키인 유기전계발광표시장치.

#### 청구항 4

제 1항에 있어서,

상기 발광층과 상기 유기물층은 동일한 물질로 이루어진 유기전계발광표시장치.

#### 청구항 5

발광영역 및 비발광영역을 포함하는 기관 상에 반도체층, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계;

상기 기관의 발광영역 상에 제 1 전극을 형성하는 단계;

상기 제 1 전극 상에 발광층을 형성하는 단계;

상기 발광층 상에 제 2 전극을 형성하는 단계;

상기 기관의 비발광영역 상에 도전패턴들을 형성하는 단계;

상기 도전패턴들이 형성된 상기 기관 상에 적어도 하나의 절연막을 형성하고, 상기 적어도 하나의 절연막을 패터닝하여 상기 도전패턴들을 노출하는 개구부를 형성하는 단계;

상기 개구부에 의해 노출된 상기 도전패턴들 상에 유기물층을 형성하여 유기전계발광표시장치를 형성하는 단계;  
 상기 도전패턴들과 상기 도전패턴들 상에 형성된 유기물층의 얼라인을 검사하는 단계; 및  
 상기 유기전계발광표시장치를 점등시켜 검사하는 단계를 포함하고,  
 상기 도전패턴들은,  
 상기 반도체층, 상기 게이트 전극, 상기 소오스 전극, 상기 드레인 전극 및 상기 제 1 전극으로 이루어진 군에  
 서 선택된 어느 하나를 형성하는 공정과 동시에 형성하는 유기전계발광표시장치의 제조방법.

**청구항 6**

삭제

**청구항 7**

제 5항에 있어서,  
 상기 유기물층은 상기 발광층을 형성하는 공정과 동시에 형성하는 유기전계발광표시장치의 제조방법.

**청구항 8**

제 5항에 있어서,  
 상기 도전패턴들은 십자형, 원형 또는 다각형 중 어느 하나의 형태로 형성하는 유기전계발광표시장치의 제조방  
 법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기전계발광표시장치 및 그 제조방법에 관한 것이다.

**배경 기술**

[0002] 최근, 평판표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에, 액정표시장치(Liquid Crystal Display : LCD), 플라즈마 디스플레이 패널(Plasma Display Panel: PDP), 전계방출표시장치(Field Emission Display: FED), 유기전계발광표시장치(Organic Light Emitting Display Device) 등과 같은 여러 가지의 평면형 디스플레이가 실용화되고 있다.

[0003] 이들 중, 액정표시장치는 음극선관에 비하여 시인성이 우수하고, 평균소비전력 및 발열량이 작으며, 또한, 유기전계발광표시장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어서, 차세대 평판 표시 장치로 주목받고 있다.

[0004] 상기 유기전계발광표시장치는 박막 트랜지스터를 포함하는 기판 상에 제 1 전극을 형성하고, 새도우 마스크를 이용하여 발광층을 증착하고 제 2 전극을 형성하여 제조할 수 있다.

[0005] 유기전계발광표시장치를 양산하는 공정 전에, 테스트 기판을 이용하여 발광층을 증착해 봄으로써, 새도우 마스크와 기판의 얼라인 정도를 측정하여 얼라인을 조정한다. 그리고, 새도우 마스크와 기판의 얼라인이 조정되면, 점등용 패널을 형성하고, 점등 검사를 통해 마스크 교체 및 얼라인 조정 여부를 검사하게 된다. 이후 문제가 발생하지 않으면, 양산 공정을 시작하게 된다.

[0006] 그러나, 상기와 같은 양산 공정은 새도우 마스크와 기판의 얼라인 검사 및 점등 검사의 두 단계를 거치기 때문에 시간 및 비용의 증가되는 문제점이 있다.

**발명의 내용**

**해결하려는 과제**

[0007] 따라서, 본 발명은 얼라인 검사 및 점등 검사를 하나의 기관에서 수행할 수 있는 유기전계발광표시장치 및 그 제조방법을 제공한다.

**과제의 해결 수단**

[0008] 상기한 목적을 달성하기 위해, 본 발명의 일 실시 예에 따른 유기전계발광표시장치는 반도체층, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 박막 트랜지스터가 구비된 발광영역 및 비발광영역을 포함하는 기관, 상기 발광 영역 상에 위치하는 제 1 전극, 상기 제 1 전극 상에 위치하는 발광층, 상기 발광층 상에 위치하는 제 2 전극, 상기 비발광영역 상에 위치하는 도전패턴들 및 상기 도전패턴들 상에 위치하는 유기물층을 포함할 수 있다.

[0009] 상기 도전패턴들은 상기 반도체층, 상기 게이트 전극, 상기 소오스 전극, 상기 드레인 전극 및 상기 제 1 전극으로 이루어진 군에서 선택된 어느 하나와 동일한 물질로 이루어질 수 있다.

[0010] 상기 도전패턴들은 십자형, 원형 또는 다각형 중 어느 하나로 이루어진 얼라인 키일 수 있다.

[0011] 상기 발광층과 상기 유기물층은 동일한 물질로 이루어질 수 있다.

[0012] 또한, 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법은 발광영역 및 비발광영역을 포함하는 기관 상에 반도체층, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계, 상기 기관의 발광영역 상에 제 1 전극을 형성하는 단계, 상기 제 1 전극 상에 발광층을 형성하는 단계, 상기 발광층 상에 제 2 전극을 형성하는 단계, 상기 기관의 비발광영역 상에 도전패턴들을 형성하는 단계, 상기 도전패턴들 상에 유기물층을 형성하여 유기전계발광표시장치를 형성하는 단계, 상기 도전패턴들과 상기 도전패턴들 상에 형성된 유기물층의 얼라인을 검사하는 단계 및 상기 유기전계발광표시장치를 점등시켜 검사하는 단계를 포함할 수 있다.

[0013] 상기 도전패턴들은 상기 반도체층, 상기 게이트 전극, 상기 소오스 전극, 상기 드레인 전극 및 상기 제 1 전극으로 이루어진 군에서 선택된 어느 하나를 형성하는 공정과 동시에 형성할 수 있다.

[0014] 상기 유기물층은 상기 발광층을 형성하는 공정과 동시에 형성할 수 있다.

[0015] 상기 도전패턴들은 십자형, 원형 또는 다각형 중 어느 하나의 형태로 형성할 수 있다.

**발명의 효과**

[0016] 본 발명의 유기전계발광표시장치 및 그 제조방법은 종래 2매 이상의 기관을 이용하여 새도우 마스크 얼라인 검사와 점등 검사를 각각 수행하던 것을 한번의 공정으로 단축시킬 수 있는 이점이 있다.

[0017] 따라서, 유기전계발광표시장치의 제조공정에 투입되는 생산비용 및 시간을 절감함으로써, 생산성을 향상시킬 수 있는 이점이 있다.

**도면의 간단한 설명**

[0018] 도 1은 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 평면도.

도 2는 도 1의 I-I'에 따른 유기전계발광표시장치의 단면도.

도 3은 본 발명의 도전패턴들의 평면 형상을 나타낸 도면.

도 4는 도 1의 C 영역을 확대한 도면.

도 5 내지 도 7은 본 발명의 다른 실시 예들에 따른 유기전계발광표시장치를 나타낸 단면도.

도 8a 내지 도 8g는 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법을 공정별로 나타낸 단면도.  
 도 9는 본 발명의 도전패턴들 상에 증착된 적색, 녹색 및 청색 유기물층을 광학 현미경으로 측정된 도면.

**발명을 실시하기 위한 구체적인 내용**

- [0019] 이하, 첨부한 도면들을 참조하여 본 발명의 실시 예들을 상세하게 설명하도록 한다.
- [0020] 도 1은 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 평면도이고, 도 2는 도 1의 I-I'에 따른 유기전계 발광표시장치의 단면도이다.
- [0021] 도 1을 참조하면, 본 발명의 일 실시 예에 따른 유기전계발광표시장치(100)는 기판(110) 상에 발광영역(A) 및 비발광영역(B)을 포함할 수 있다. 발광영역(A)은 R, G, B의 복수의 서브픽셀들이 위치하여 화상을 표시하는 영역일 수 있다. 그리고, 비발광영역(B)은 발광영역(A) 이외의 영역으로 패드부(195)와 도전패턴(160)들이 위치하는 영역일 수 있다. 패드부(195)는 기판(110)의 일측에 위치할 수 있고, 도전패턴(160)은 기판(110)의 네 모서리에 각각 위치할 수 있다.
- [0022] 보다 자세하게, 도 2를 참조하면, 기판(110)의 발광영역(A) 상에 반도체층(115)이 위치하고, 반도체층(115) 상에 반도체층(115)을 절연시키는 게이트 절연막인 제 1 절연막(120)이 위치한다.
- [0023] 제 1 절연막(120) 상에 반도체층(115)과 대응되는 영역에 게이트 전극(125)이 위치하고, 게이트 전극(125)을 절연시키는 층간 절연막인 제 2 절연막(130)이 위치한다. 그리고, 제 2 절연막(130) 상에 반도체층(115)과 전기적으로 연결되는 소오스 전극(140a) 및 드레인 전극(140b)이 콘택홀(135)을 통해 반도체층(115)의 양측부에 위치하여 박막 트랜지스터(TFT)를 구성한다.
- [0024] 그리고, 제 2 절연막(130) 상에 박막 트랜지스터(TFT)를 보호하는 패시베이션막인 제 3 절연막(145)이 위치하고, 제 3 절연막(145) 상에 비어홀(150)을 통해 소오스 전극(140a) 또는 드레인 전극(140b) 중 어느 하나와 전기적으로 연결되는 제 1 전극(155)이 위치한다.
- [0025] 그리고, 기판(110)의 비발광영역(B) 상에는 제 1 전극(155)과 동일한 층에 도전패턴(160)들이 위치한다. 도전패턴(160)들은 기판(110)의 네 모서리에 위치하여 추후 증착되는 발광층의 얼라인을 측정하기 위한 얼라인 키로써 작용할 수 있다.
- [0026] 한편, 제 1 전극(155) 상에 제 1 전극(155)의 일부 영역을 노출시키는 개구부(170)를 포함하는 화소정의막인 제 4 절연막(165)이 위치한다. 제 4 절연막(165)의 개구부(170)는 기판(110)의 비발광영역(B)에 위치한 도전패턴(160)들을 노출시킨다.
- [0027] 제 4 절연막(165)에 의해 노출된 제 1 전극(155) 상에 각각 발광층(180R, 180G, 180B)이 위치하고, 기판(110)의 비발광영역(B)에 위치한 도전패턴(160)들 상에 각각 유기물층(185R, 185G, 185B)이 위치한다. 그리고, 발광영역(A)의 발광층(180R, 180G, 180B) 상에 제 2 전극(190)이 위치한다.
- [0028] 도 3은 본 발명의 도전패턴들의 평면 형상을 나타낸 도면이고, 도 4는 도 1의 C 영역을 확대한 도면이다.
- [0029] 도 3 및 도 4를 참조하여, 전술한 비발광영역(B)에 위치한 도전패턴(160)들에 대해 보다 자세하게 설명하면 다음과 같다.
- [0030] 도 3에 도시된 바와 같이, 본 발명의 도전패턴(160)들은 도전패턴(160)들 상에 형성되는 유기물층의 얼라인 정도를 측정하기 위해 다양한 평면 형상으로 이루어질 수 있다. 도 3의 (a) 및 (b)에 도시된 바와 같이, 도전패턴(160)들은 십자형으로 이루어질 수 있고, 이와는 달리 도 3의 (c) 및 (d)에 도시된 바와 같이 원형 또는 다각형으로 이루어질 수 있다.
- [0031] 즉, 이와 같은 형상으로 이루어진 도전패턴(160)들 상에 유기물층이 형성되면, 도전패턴(160)들을 기준으로 유기물층의 얼라인 정도를 측정하기 용이할 수 있다.
- [0032] 도 2 및 도 4를 참조하면, 본 발명의 도전패턴(160)들은 기판(110)의 네 모서리 즉, 비발광영역(B)에 각각 위치할 수 있다. 여기서, 발광층들은 R, G, B의 총 3가지 광을 발광할 수 있는 물질들이 각각 증착되어 형성될 수 있다. 따라서, 3가지 발광층들의 얼라인을 각각 측정할 수 있도록 도전패턴(160)은 적어도 3개 이상 형성될 수 있다. 그리고, 도전패턴(160)들 상에 유기물층(185R, 185G, 185B)이 각각 위치하게 된다.
- [0033] 도전패턴(160)들은 도 4의 (a)에 도시된 바와 같이, 3개의 도전패턴들이 1열로 위치할 수 있거나, 도 4의 (b)에

도시된 바와 같이, 3개의 도전패턴들이 2열로 위치할 수도 있다. 이와는 달리, 도 4의 (c)에 도시된 바와 같이, 3개의 도전패턴들은 2쌍으로 1열에 위치할 수도 있다. 그러나, 본 발명의 도전패턴들의 배열은 이에 한정되지 않으며, 다양하게 변경될 수 있다.

- [0034] 다시, 도 2를 참조하면, 본 발명의 도전패턴(160)들은 제 1 전극(155)과 동일한 층에 위치한다. 즉, 도전패턴(160)들은 제 1 전극(155)과 동일한 물질로 이루어질 수 있으며, 제 3 절연막(145) 상에 위치할 수 있다. 그러나, 본 발명의 도전패턴(160)들은 이에 한정되지 않으며 다양한 층에 위치할 수 있다.
- [0035] 도 5 내지 도 7은 본 발명의 다른 실시 예들에 따른 유기전계발광표시장치를 나타낸 단면도이다. 이하, 전술한 도 2의 도면부호와 동일한 부호를 붙여 중복되는 설명은 생략하기로 한다.
- [0036] 도 5를 참조하면, 전술한 본 발명의 도전패턴(160)들과 유기물층(185R, 185G, 185B)은 반도체층(115)과 동일층인 기관(110) 상에 위치할 수 있다. 그리고, 유기물층(185R, 185G, 185B)은 도전패턴(160)들 상에 각각 위치할 수 있다. 즉, 반도체층(115)을 형성할 때, 반도체층(115)과 동일한 물질로 도전패턴(160)들이 동시에 형성될 수 있다.
- [0037] 그리고, 도전패턴(160)들과 유기물층(185R, 185G, 185B)들은 제 1 절연막(120), 제 2 절연막(130), 제 3 절연막(145) 및 제 4 절연막(165)이 패터닝되어 노출됨으로써, 추후 도전패턴(160)들과 유기물층(185R, 185G, 185B)의 얼라인을 광학적으로 측정하기 용이한 이점이 있다.
- [0038] 이와는 달리, 도 6을 참조하면, 본 발명의 도전패턴(160)들과 유기물층(185R, 185G, 185B)은 게이트 전극(125)과 동일층인 제 1 절연막(120) 상에 위치할 수 있다. 그리고, 유기물층(185R, 185G, 185B)은 도전패턴(160)들 상에 각각 위치할 수 있다. 즉, 게이트 전극(125)을 형성할 때, 게이트 전극(125)과 동일한 물질로 도전패턴(160)들이 동시에 형성될 수 있다.
- [0039] 그리고, 도전패턴(160)들과 유기물층(185R, 185G, 185B)들은 제 2 절연막(130), 제 3 절연막(145) 및 제 4 절연막(165)이 패터닝되어 노출됨으로써, 추후 도전패턴(160)들과 유기물층(185R, 185G, 185B)의 얼라인을 광학적으로 측정하기 용이한 이점이 있다.
- [0040] 또한, 도 7을 참조하면, 본 발명의 도전패턴(160)들과 유기물층(185R, 185G, 185B)은 소오스 전극(140a) 및 드레인 전극(140b)과 동일층인 제 2 절연막(130) 상에 위치할 수 있다. 그리고, 유기물층(185R, 185G, 185B)은 도전패턴(160)들 상에 각각 위치할 수 있다. 즉, 소오스 전극(140a) 및 드레인 전극(140b)을 형성할 때, 소오스 전극(140a) 및 드레인 전극(140b)과 동일한 물질로 도전패턴(160)들이 동시에 형성될 수 있다.
- [0041] 그리고, 도전패턴(160)들과 유기물층(185R, 185G, 185B)들은 제 3 절연막(145) 및 제 4 절연막(165)이 패터닝되어 노출됨으로써, 추후 도전패턴(160)들과 유기물층(185R, 185G, 185B)의 얼라인을 광학적으로 측정하기 용이한 이점이 있다.
- [0042] 이하, 전술한 본 발명의 실시 예들에 따른 유기전계발광표시장치의 제조방법에 대해 상세히 설명하면 다음과 같다. 하기에서는 전술한 도 5에 도시된 유기전계발광표시장치의 제조방법을 예로 설명하기로 한다.
- [0043] 도 8a 내지 도 8g는 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법을 공정별로 나타낸 단면도이다.
- [0044] 도 8a를 참조하면, 유리, 플라스틱 또는 도전성 물질로 이루어진 기관(210)을 준비한다. 기관(210)은 발광영역(A) 및 비발광영역(B)을 포함할 수 있다.
- [0045] 상기 기관(210) 상에 비정질 실리콘층을 적층하거나 비정질 실리콘층을 적층하고 이를 결정화한 다결정 실리콘층을 형성한다. 그런 다음 이를 패터닝하여 발광영역(A)에 반도체층(215a)을 형성하고, 비발광영역(B)에는 도전패턴(215b)들을 형성한다.
- [0046] 이때, 전술한 바와 같이, 도전패턴(215b)들은 적어도 3개 이상으로 형성할 수 있으며, 십자형 등의 다양한 평면형상으로 패터닝될 수 있다.
- [0047] 이어, 상기 반도체층(215a)을 포함하는 기관(210) 상에 반도체층(215a)을 절연시키는 게이트 절연막인 제 1 절연막(220)을 형성한다. 제 1 절연막(220)은 실리콘 산화막, 실리콘 질화막 또는 이들의 이중층으로 형성할 수 있다.
- [0048] 다음, 상기 제 1 절연막(220) 상에 제 1 도전층을 적층한다. 제 1 도전층은 알루미늄(Al), 알루미늄 합금(Al

alloy), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy), 텅스텐(W), 텅스텐 실리사이드(WSi<sub>2</sub>)로 이루어진 군에서 선택되는 하나로 형성하는 것이 바람직하다. 그런 다음, 제 1 도전층을 패터닝하여, 게이트 전극(225)을 형성한다.

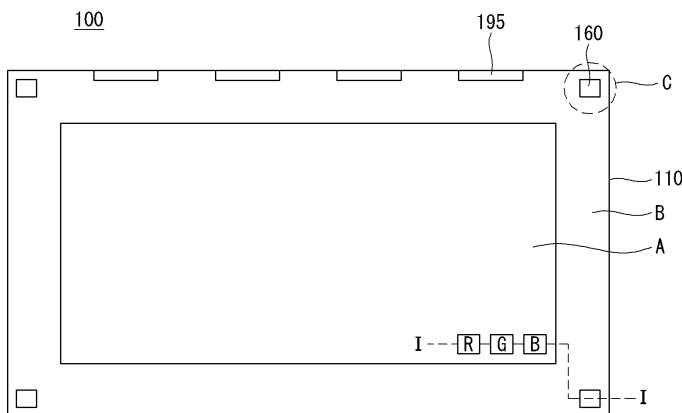
- [0049] 이어서, 도 8b를 참조하면, 상기 게이트 전극(225)이 형성된 기판(210) 상에 게이트 전극(225)을 절연시키는 층간 절연막인 제 2 절연막(230)을 형성한다. 제 2 절연막(230)은 실리콘 산화막, 실리콘 질화막 또는 이들의 이중층으로 형성할 수 있다.
- [0050] 다음에, 상기 제 2 절연막(230)을 패터닝하여, 반도체층(215a)을 노출시키는 콘택홀(235)을 형성하고, 비발광영역(B)의 도전패턴(215b)들을 노출시킨다.
- [0051] 이어, 콘택홀(235)이 형성된 기판(210) 상에 제 2 도전층을 적층한다. 여기서, 제 2 도전층은 배선 저항을 낮추기 위해 저저항 물질로 형성되어 있으며, 몰리 텅스텐(MoW), 티타늄(Ti), 알루미늄(Al) 또는 알루미늄 합금(Al alloy)으로 이루어진 다중막으로 형성된다. 상기 다중막으로는 몰리 텅스텐/알루미늄/몰리 텅스텐(MoW/Al/MoW)의 적층구조가 사용될 수 있다. 다음, 상기 제 2 도전층을 패터닝하여 상기 반도체층(215a)의 일정 영역과 전기적으로 연결되는 소오스 전극(240a) 및 드레인 전극(240b)을 형성하여 박막 트랜지스터(TFT)를 제조한다.
- [0052] 다음, 도 8c를 참조하면, 기판(210) 상에 패시베이션막인 제 3 절연막(245)을 형성한다. 제 3 절연막(245)은 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물 또는 실리콘 산화물을 액상 형태로 코팅한 다음 경화시키는 SOG(spin on glass)와 같은 무기물로 형성될 수 있다.
- [0053] 이어, 제 3 절연막(245)을 패터닝하여 소오스 전극(240a) 또는 드레인 전극(240b) 중 어느 하나를 노출시키는 비어홀(250)을 형성하고, 비발광영역(B)의 도전패턴(215b)들을 노출시킨다.
- [0054] 다음, 제 3 절연막(245)이 형성된 기판(210) 상에 제 3 도전층을 적층한다. 제 3 도전층은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ICO(Indium Cerium Oxide) 또는 ZnO(Zinc Oxide)와 같은 일함수가 높은 투명 물질로 형성할 수 있다. 다음, 제 3 도전층을 패터닝하여 제 1 전극(255)을 형성한다.
- [0055] 여기서, 제 1 전극(255)은 반사전극 또는 투과전극일 수 있다. 제 1 전극(255)이 반사전극일 경우에는 제 1 전극(255) 하부에 알루미늄(Al), 은(Ag)과 같은 반사율이 높은 금속으로 이루어진 반사막을 더 포함할 수 있다. 그리고, 제 1 전극(255)이 투과전극일 경우에는 상기와 같은 투명 물질로 형성할 수 있다.
- [0056] 제 1 전극(255)은 소오스 전극(240a) 또는 드레인 전극(240b) 중 어느 하나와 전기적으로 연결된다.
- [0057] 이어서, 도 8d를 참조하면, 상기 제 1 전극(255) 상에 화소정의막인 제 4 절연막(260)을 형성한다. 제 4 절연막(260)은 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물 또는 실리콘 산화물을 액상 형태로 코팅한 다음 경화시키는 SOG(spin on glass)와 같은 무기물로 형성될 수 있다.
- [0058] 그런 다음, 제 4 절연막(260)을 패터닝하여 제 1 전극(255)의 일부를 노출시키는 개구부(265)를 형성하고, 비발광영역(B)의 도전패턴(215b)들을 노출시킨다.
- [0059] 이어, 기판(210) 상에 적색 화소영역이 개구된 새도우 마스크(270)를 배치한 후, 증착 챔버에서 적색 발광물질을 증착하여 적색 발광층(280R) 및 적색 유기물층(285R)을 형성한다. 이때, 적색 서브화소에 적색 발광층(280R)이 증착되고, 일부 도전패턴(215b)들 상에 적색 유기물층(285R)이 증착된다.
- [0060] 다음, 도 8e를 참조하면, 기판(210) 상에 녹색 화소영역이 개구된 새도우 마스크(270)를 배치한 후, 증착 챔버에서 녹색 발광물질을 증착하여 녹색 발광층(280G) 및 녹색 유기물층(285G)을 형성한다. 이때, 녹색 서브화소에 녹색 발광층(280G)이 증착되고, 일부 도전패턴(215b)들 상에 녹색 유기물층(285G)이 증착된다.
- [0061] 다음, 도 8f를 참조하면, 기판(210) 상에 청색 화소영역이 개구된 새도우 마스크(270)를 배치한 후, 증착 챔버에서 청색 발광물질을 증착하여 청색 발광층(280B) 및 청색 유기물층(285B)을 형성한다. 이때, 청색 서브화소에 청색 발광층(280B)이 증착되고, 일부 도전패턴(215b)들 상에 청색 유기물층(285B)이 증착된다.
- [0062] 이어서, 도 8g를 참조하면, 기판(210)의 발광영역(A) 상에 제 4 도전층을 적층하여 제 2 전극(290)을 형성한다. 제 2 전극(290)은 일함수가 낮은 금속으로 알루미늄(Al), 은(Ag), 마그네슘(Mg) 또는 이들의 합금일 수 있다. 따라서, 본 발명의 실시 예에 따른 유기전계발광표시장치를 제조한다.
- [0063] 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법의 설명에서는 전술한 도 5의 구조로 이루어진

유기전계발광표시장치를 예로 설명하였다.

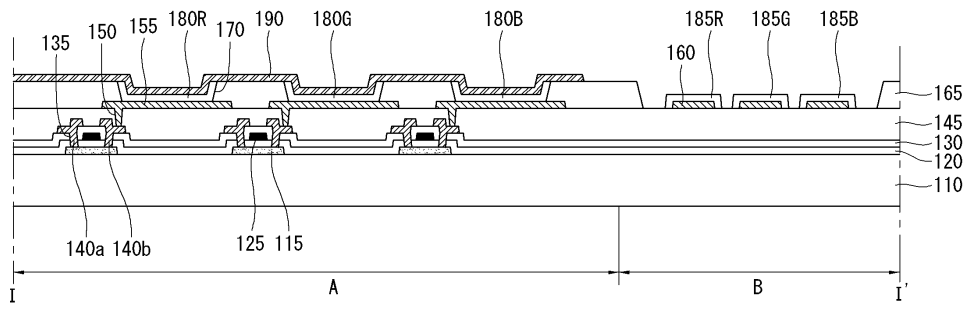
- [0064] 그러나, 앞선 도 2의 구조로 이루어진 유기전계발광표시장치는 제 1 전극을 형성할 때, 제 1 전극과 동일한 물질로 도전패턴들을 형성하고, 유기물층을 증착하여 제조할 수 있다.
- [0065] 또한, 도 6의 구조로 이루어진 유기전계발광표시장치는 게이트 전극을 형성할 때, 게이트 전극과 동일한 물질로 도전패턴들을 형성하고, 그 위에 형성되는 제 2 절연막, 제 3 절연막 및 제 4 절연막을 패터닝하여 도전패턴들을 노출시킨 후 유기물층을 증착하여 제조할 수도 있다.
- [0066] 또한, 도 7의 구조로 이루어진 유기전계발광표시장치는 소오스 전극 및 드레인 전극을 형성할 때, 소오스 전극 및 드레인 전극과 동일한 물질로 도전패턴들을 형성하고, 그 위에 형성되는 제 3 절연막 및 제 4 절연막을 패터닝하여 도전패턴들을 노출시킨 후 유기물층을 증착하여 제조할 수도 있다.
- [0067] 다시, 도 8g를 참조하면, 상기와 같이 제조된 유기전계발광표시장치는 광학 현미경을 이용하여, 도전패턴(215b) 상에 증착된 적색, 녹색 및 청색 유기물층(285R, 285G, 285B)의 얼라인 정도를 측정하게 된다.
- [0068] 도 9는 본 발명의 도전패턴(215b)들 상에 증착된 적색, 녹색 및 청색 유기물층(285R, 285G, 285B)을 광학 현미경으로 측정할 도면이다.
- [0069] 도 9에 도시된 바와 같이, 광학 현미경으로 도전패턴(215b)들 상에 증착된 적색, 녹색 및 청색 유기물층(285R, 285G, 285B)의 얼라인 정도를 측정하여 각 색도우 마스크의 얼라인 위치를 조정하게 된다.
- [0070] 마지막으로, 상기 유기전계발광표시장치에 전원을 인가하여 점등시켜봄으로써 최종 점등 검사를 수행한다.
- [0071] 상기와 같이, 본 발명의 유기전계발광표시장치 및 그 제조방법은 종래 2매 이상의 기관을 이용하여 색도우 마스크 얼라인 검사와 점등 검사를 각각 수행하던 것을 한번의 공정으로 단축시킬 수 있는 이점이 있다.
- [0072] 따라서, 유기전계발광표시장치의 제조공정에 투입되는 생산비용 및 시간을 절감함으로써, 생산성을 향상시킬 수 있는 이점이 있다.
- [0073] 이상 첨부된 도면을 참조하여 본 발명의 실시 예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

**도면**

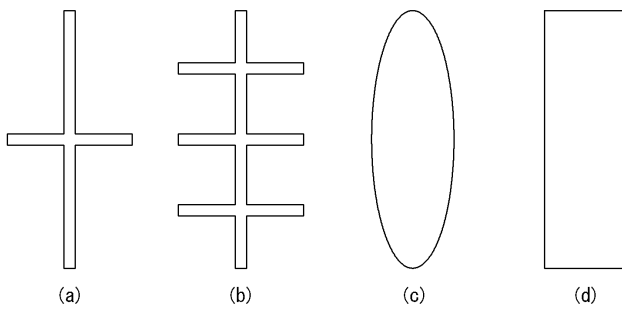
**도면1**



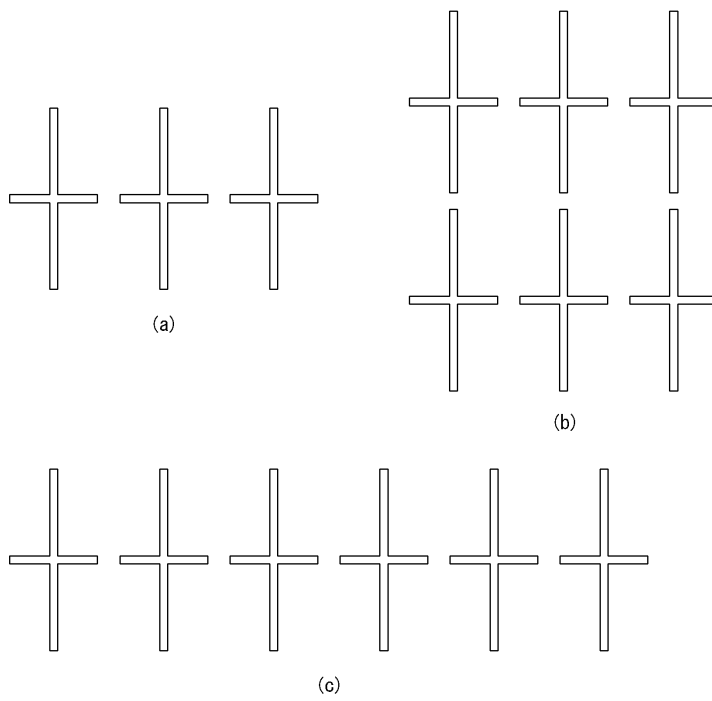
도면2



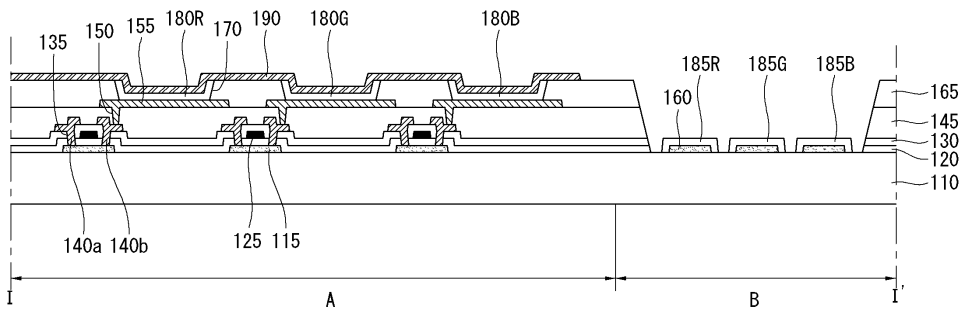
도면3



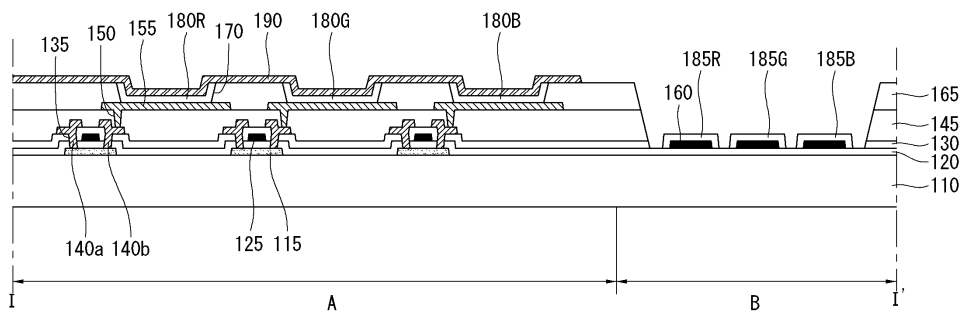
도면4



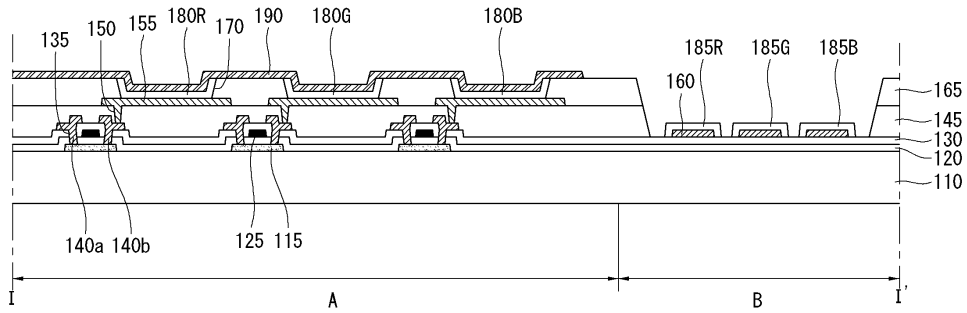
도면5



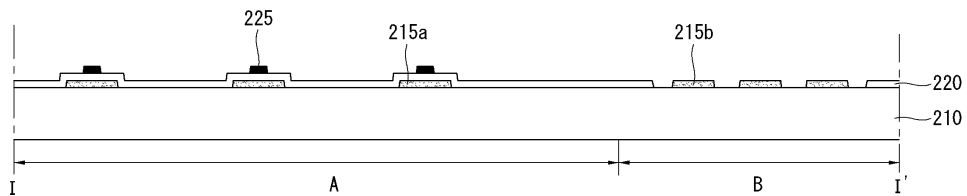
도면6



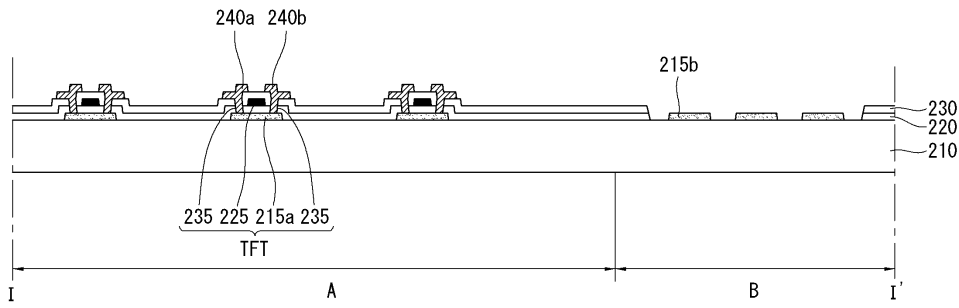
도면7



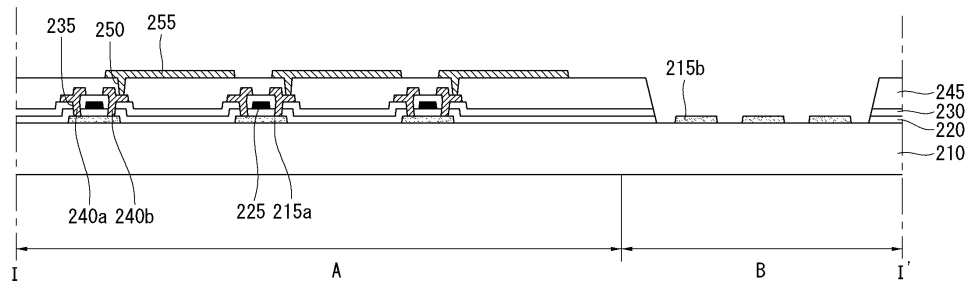
도면8a



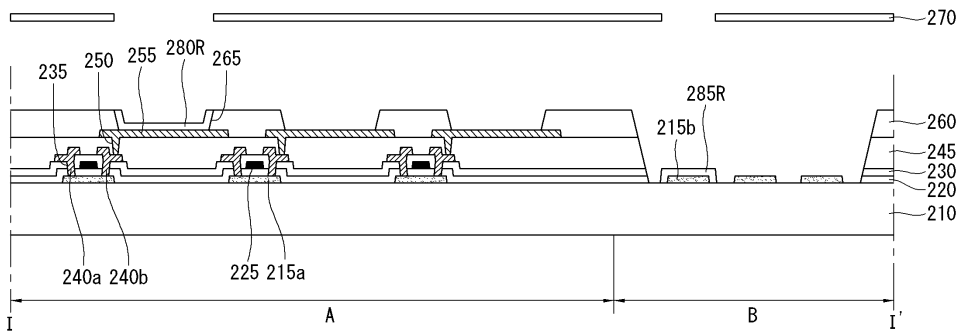
도면8b



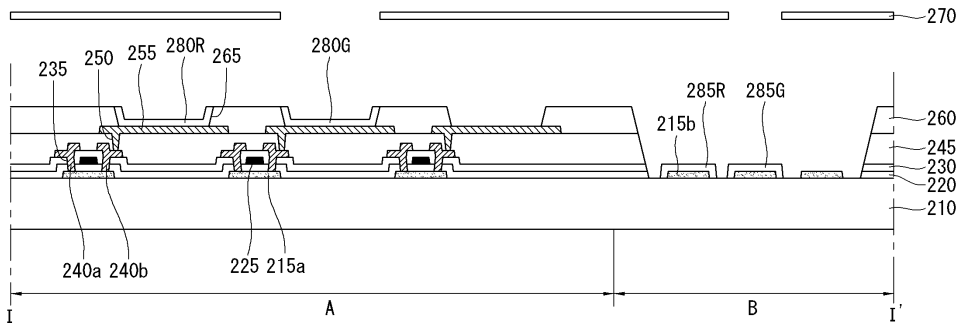
도면8c



도면8d



도면8e





专利名称(译)	标题：有机电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR101785725B1</a>	公开(公告)日	2017-10-17
申请号	KR1020100086081	申请日	2010-09-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SONG CHANG HYUN 송창현 YOO MYUNG JAE 유명재		
发明人	송창현 유명재		
IPC分类号	H01L51/52 H01L51/56		
CPC分类号	H01L27/3241		
其他公开文献	KR1020120022472A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本发明实施例的有机发光显示器包括：包括发光区域的基板和包括薄膜晶体管的非发光区域，所述薄膜晶体管包括半导体层，栅电极，源电极和漏电极，位于第一电极上的发光层，位于发光层上的第二电极，位于非发光区域上的导电图案，以及设置在导电图案上的有机材料层。那里。

