



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년10월24일
(11) 등록번호 10-0865393
(24) 등록일자 2008년10월20일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2006-0138324

(22) 출원일자 2006년12월29일

심사청구일자 2006년12월29일

(65) 공개번호 10-2008-0062458

(43) 공개일자 2008년07월03일

(56) 선행기술조사문헌

KR1020050002583 A

KR1020050065442 A

전체 청구항 수 : 총 28 항

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

정보용

경기 용인시 기흥구 공세동 428-5

(74) 대리인

서경민, 서만규

심사관 : 김남인

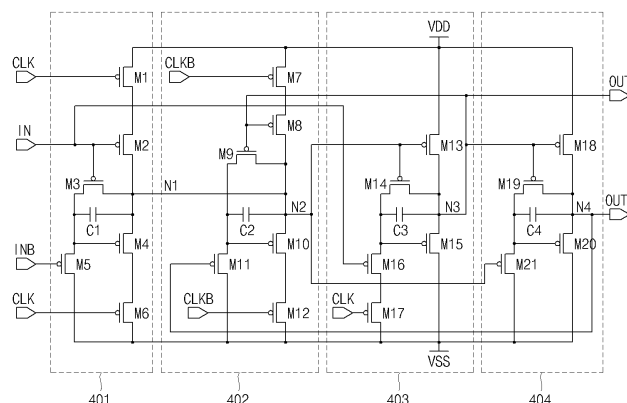
(54) 유기 전계 발광 표시 장치 및 그의 구동회로

(57) 요약

본 발명은 유기 전계 발광 표시 장치 및 그의 구동회로에 관한 것으로, 해결하고자 하는 기술적 과제는 발광제어 구동회로가 화소 회로와 동일한 트랜지스터로 구현되어, 공정비용 및 시간을 감소시켜 제조원가 절감 및 수율 향상시키고, 제1전원전압과 제2전원전압이 동시에 공급되는 것을 방지하는 스위칭소자를 통해서 발광제어 구동회로에 고장이나 발열 같은 이상증상이 발생하는 것을 방지하는 효과를 갖는 유기 전계 발광 표시 장치 및 그의 구동회로를 제공하는 것이다.

이를 위해 본 발명은 클럭신호, 입력신호 및 부입력신호를 전달받아 제1출력신호를 생성하는 제1신호처리부와 제1출력신호, 부클럭신호, 제1부궤환신호 및 제2부궤환신호를 전달받아 제2출력신호를 생성하는 제2신호처리부와 제2출력신호와 입력신호를 전달받아 제2출력신호의 부신호인 제3출력신호를 생성하는 제3신호처리부 및 제3출력신호와 제2출력신호를 전달받아 제4출력신호를 생성하는 제4신호처리부를 포함하고, 제3신호처리부에 제1전원전압과 제2전원전압이 동시에 제3출력신호에 인가되는 것을 차단하는 스위칭소자를 포함하는 유기 전계 발광 표시 장치 및 그의 구동회로를 개시한다.

대표도 - 도4



특허청구의 범위

청구항 1

클럭신호, 입력신호 및 부입력신호를 전달받아 제1출력신호를 생성하는 제1신호처리부;

상기 제1출력신호, 부클럭신호, 제1부제환신호 및 제2부제환신호를 전달받아 제2출력신호를 생성하는 제2신호처리부;

상기 제2출력신호, 상기 입력신호 및 상기 클럭신호를 전달받아 상기 제2출력신호의 부신호인 제3출력신호를 생성하는 제3신호처리부; 및

상기 제3출력신호와 상기 제2출력신호를 전달받아 제4출력신호를 생성하는 제4신호처리부를 포함하고,

상기 제3신호처리부에는 제1전원전압과 제2전원전압이 동시에 상기 제3출력신호에 인가되는 것을 차단하는 스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 2

청구항 1 항에 있어서,

상기 제1부제환신호는 상기 제3출력신호인 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 3

청구항 1 항에 있어서,

상기 제2부제환신호는 상기 제4출력신호인 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 4

청구항 1 항에 있어서,

상기 제1출력신호는 상기 클럭신호가 에이블신호에서만 출력되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 5

청구항 1 항에 있어서,

상기 제2출력신호는 상기 부클럭신호가 에이블신호에서만 출력되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 6

청구항 1 항에 있어서,

상기 제1신호처리부와 상기 제2신호처리부와 상기 제3신호처리부 및 상기 제4신호처리부는 상기 제1전원전압과 상기 제2전원전압 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 7

청구항 1 항에 있어서,

상기 제3출력신호는 유기 전계 발광 표시 장치의 구동회로의 출력신호인 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 8

청구항 1 항에 있어서,

상기 제4출력신호는 유기 전계 발광 표시 장치의 구동회로의 부출력신호인 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 9

청구항 1 항에 있어서,

상기 제1신호처리부는,

상기 클럭신호에 의해 상기 제1전원전압을 스위칭하는 제1스위칭소자;

상기 입력신호가 제어전극에 인가되어, 상기 제1스위칭소자에서 전달되는 상기 제1전원전압을 상기 제1출력신호로 공급하는 제2스위칭소자;

상기 입력신호가 제어전극에 인가되어, 상기 제2전원전압이 상기 제1출력신호로 공급되는 것을 차단하도록 제어하는 제3스위칭소자;

상기 제3스위칭소자의 제1전극에 제1전극이 전기적으로 연결되고, 상기 제3스위칭소자의 제2전극에 제2전극이 전기적으로 연결된 제1용량성소자;

상기 제3스위칭소자의 제1전극과 상기 제1용량성소자의 제1전극 사이에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제1출력신호로 공급하는 제4스위칭소자;

상기 부입력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제4스위칭소자의 제어전극으로 전달하는 제5스위칭소자; 및

상기 클럭신호에 의해 상기 제2전원전압을 상기 제4스위칭소자로 전달하는 제6스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 10

청구항 1 항에 있어서,

상기 제2신호처리부는,

상기 부클럭신호에 의해 상기 제1전원전압을 스위칭하는 제7스위칭소자;

상기 제3출력신호가 제어전극에 인가되어, 상기 제7스위칭소자에서 전달되는 상기 제1전원전압을 상기 제2출력신호로 공급하는 제8스위칭소자;

상기 제3출력신호가 제어전극에 인가되어, 상기 제2전원전압이 상기 제2출력신호로 공급되는 것을 차단하도록 제어하는 제9스위칭소자;

상기 제9스위칭소자의 제1전극에 제1전극이 전기적으로 연결되고, 상기 제9스위칭소자의 제2전극에 제2전극이 전기적으로 연결된 제2용량성소자;

상기 제9스위칭소자의 제1전극과 상기 제2용량성소자의 제1전극 사이에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제2출력신호로 공급하는 제10스위칭소자;

상기 제4출력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제10스위칭소자의 제어전극으로 전달하는 제11스위칭소자; 및

상기 부클럭신호에 의해 상기 제2전원전압을 상기 제10스위칭소자로 전달하는 제12스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 11

청구항 1 항에 있어서,

상기 제3신호처리부는,

상기 제2출력신호가 제어전극에 인가되어, 상기 제1전원전압을 상기 제3출력신호로 공급하는 제13스위칭소자;

상기 제2출력신호가 제어전극에 인가되어, 상기 제2전원전압이 상기 제3출력신호로 공급되는 것을 차단하도록 제어하는 제14스위칭소자;

상기 제14스위칭소자의 제1전극에 제1전극이 전기적으로 연결되고, 상기 제14스위칭소자의 제2전극에 제2전극이

전기적으로 연결된 제3용량성소자;

상기 제14스위칭소자의 제1전극과 상기 제3용량성소자의 제1전극 사이에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제3출력신호로 공급하는 제15스위칭소자; 및

상기 입력신호가 제어전극에 인가되어, 상기 스위칭소자에서 전달되는 상기 제2전원전압을 상기 제15스위칭소자의 제어전극으로 전달하는 제16스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 12

삭제

청구항 13

청구항 1 항에 있어서,

상기 제4신호처리부는,

상기 제3출력신호가 제어전극에 인가되어, 상기 제1전원전압을 상기 제4출력신호로 공급하는 제18스위칭소자;

상기 제3출력신호가 제어전극에 인가되어, 상기 제2전원전압이 상기 제4출력신호로 공급되는 것을 차단하도록 제어하는 제19스위칭소자;

상기 제19스위칭소자의 제1전극에 제1전극이 전기적으로 연결되고, 상기 제19스위칭소자의 제2전극에 제2전극이 전기적으로 연결된 제4용량성소자;

상기 제19스위칭소자의 제1전극과 상기 제4용량성소자의 제1전극 사이에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제4출력신호로 공급하는 제20스위칭소자; 및

상기 제2출력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제20스위칭소자의 제어전극으로 전달하는 제21스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 14

청구항 1 항에 있어서,

상기 제1신호처리부 내지 상기 제4신호처리부는 복수의 스위칭소자를 포함하며, 상기 복수의 스위칭소자는 PMOS 트랜지스터 또는 NMOS 트랜지스터로만 구현되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 15

청구항 1 항에 있어서,

상기 클럭신호와 상기 부클럭신호는 로우레벨과 하이레벨이 반대되는 신호이고, 상기 입력신호와 상기 부입력신호도 로우레벨과 하이레벨이 반대되는 신호인 것을 특징으로 하는 유기 전계 발광 표시 장치의 구동회로.

청구항 16

데이터선에 데이터신호를 공급하는 데이터구동부;

주사선에 주사신호를 공급하는 주사구동부;

발광제어선에 발광신호를 공급하는 발광제어 구동부; 및

상기 데이터선, 상기 주사선 및 상기 발광제어선에 의해 정의되는 영역에 형성되는 화소에 의해 화상을 표현하는 화소부를 포함하는 유기 전계 발광 표시 장치에 있어서,

상기 발광제어 구동부는

클럭신호, 입력신호 및 부입력신호를 전달받아 제1출력신호를 생성하는 제1신호처리부;

상기 제1출력신호, 부클럭신호, 제1부케환신호 및 제2부케환신호를 전달받아 제2출력신호를 생성하는 제2신호처리부;

상기 제2출력신호와 상기 입력신호를 전달받아 상기 제2출력신호의 부신호인 제3출력신호를 생성하는 제3신호처리부; 및

상기 제3출력신호와 상기 제2출력신호를 전달받아 제4출력신호를 생성하는 제4신호처리부를 포함하고,

상기 제3신호처리부에 제1전원전압과 제2전원전압이 동시에 상기 제3출력신호에 인가되는 것을 차단하는 스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 17

청구항 16 항에 있어서,

상기 제1부재환신호는 상기 제3출력신호인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 18

청구항 16 항에 있어서,

상기 제2부재환신호는 상기 제4출력신호인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 19

청구항 16 항에 있어서,

상기 제1출력신호는 상기 클럭신호가 에이블신호에서만 출력되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 20

청구항 16 항에 있어서,

상기 제2출력신호는 상기 부클럭신호가 에이블신호에서만 출력되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 21

청구항 16 항에 있어서,

상기 제1신호처리부와 상기 제2신호처리부와 상기 제3신호처리부 및 상기 제4신호처리부는 상기 제1전원전압과 상기 제2전원전압 사이에 전기적으로 연결된 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 22

청구항 16 항에 있어서,

상기 제3출력신호는 상기 발광제어 구동부의 출력신호인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 23

청구항 16 항에 있어서,

상기 제4출력신호는 상기 발광제어 구동부의 부출력신호인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 24

청구항 16 항에 있어서,

상기 제1신호처리부는,

상기 클럭신호에 의해 상기 제1전원전압을 스위칭하는 제1스위칭소자;

상기 입력신호가 제어전극에 인가되어, 상기 제1스위칭소자에서 전달되는 상기 제1전원전압을 상기 제1출력신호로 공급하는 제2스위칭소자;

상기 입력신호가 제어전극에 인가되어, 상기 제2전원전압이 상기 제1출력신호로 공급되는 것을 차단하도록 제어

하는 제3스위칭소자;

상기 제3스위칭소자의 제1전극에 제1전극이 전기적으로 연결되고, 상기 제3스위칭소자의 제2전극에 제2전극이 전기적으로 연결된 제1용량성소자;

상기 제3스위칭소자의 제1전극과 상기 제1용량성소자의 제1전극 사이에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제1출력신호로 공급하는 제4스위칭소자;

상기 부입력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제4스위칭소자의 제어전극으로 전달하는 제5스위칭소자; 및

상기 클럭신호에 의해 상기 제2전원전압을 상기 제4스위칭소자로 전달하는 제6스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 25

청구항 16 항에 있어서,

상기 제2신호처리부는,

상기 부클럭신호에 의해 상기 제1전원전압을 스위칭하는 제7스위칭소자;

상기 제3출력신호가 제어전극에 인가되어, 상기 제7스위칭소자에서 전달되는 상기 제1전원전압을 상기 제2출력신호로 공급하는 제8스위칭소자;

상기 제3출력신호가 제어전극에 인가되어, 상기 제2전원전압이 상기 제2출력신호로 공급되는 것을 차단하도록 제어하는 제9스위칭소자;

상기 제9스위칭소자의 제1전극에 제1전극이 전기적으로 연결되고, 상기 제9스위칭소자의 제2전극과 상기 제1출력신호 사이에 제2전극이 전기적으로 연결된 제2용량성소자;

상기 제9스위칭소자의 제1전극과 상기 제2용량성소자의 제1전극 사이에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제2출력신호로 공급하는 제10스위칭소자;

상기 제4출력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제10스위칭소자의 제어전극으로 전달하는 제11스위칭소자; 및

상기 부클럭신호에 의해 상기 제2전원전압을 상기 제10스위칭소자로 전달하는 제12스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 26

청구항 16 항에 있어서,

상기 제3신호처리부는,

상기 제2출력신호가 제어전극에 인가되어, 상기 제1전원전압을 상기 제3출력신호로 공급하는 제13스위칭소자;

상기 제2출력신호가 제어전극에 인가되어, 상기 제2전원전압이 상기 제3출력신호로 공급되는 것을 차단하도록 제어하는 제14스위칭소자;

상기 제14스위칭소자의 제1전극에 제1전극이 전기적으로 연결되고, 상기 제14스위칭소자의 제2전극에 제2전극이 전기적으로 연결된 제3용량성소자;

상기 제14스위칭소자의 제1전극과 상기 제3용량성소자의 제1전극 사이에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제3출력신호로 공급하는 제15스위칭소자; 및

상기 입력신호가 제어전극에 인가되어, 상기 스위칭소자에서 전달되는 상기 제2전원전압을 상기 제15스위칭소자의 제어전극으로 전달하는 제16스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 27

삭제

청구항 28

청구항 16 항에 있어서,

상기 제4신호처리부는,

상기 제3출력신호가 제어전극에 인가되어, 상기 제1전원전압을 상기 제4출력신호로 공급하는 제18스위칭소자;

상기 제3출력신호가 제어전극에 인가되어, 상기 제2전원전압이 상기 제4출력신호로 공급되는 것을 차단하도록 제어하는 제19스위칭소자;

상기 제19스위칭소자의 제1전극에 제1전극이 전기적으로 연결되고, 상기 제19스위칭소자의 제2전극에 제2전극이 전기적으로 연결된 제4용량성소자;

상기 제19스위칭소자의 제1전극과 상기 제4용량성소자의 제1전극 사이에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제4출력신호로 공급하는 제20스위칭소자; 및

상기 제2출력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제20스위칭소자의 제어전극으로 전달하는 제21스위칭소자를 포함하여 이루어진 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 29

청구항 16 항에 있어서,

상기 발광제어 구동부는 복수의 스위칭 소자를 포함하며, 상기 화소부의 스위칭 소자와 동일한 소자인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 30

청구항 16 항에 있어서,

상기 클럭신호와 상기 부클럭신호는 로우레벨과 하이레벨이 반대되는 신호이고, 상기 입력신호와 상기 부입력신호도 로우레벨과 하이레벨이 반대되는 신호인 것을 특징으로 하는 유기 전계 발광 표시 장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <23> 본발명은 유기 전계 발광 표시 장치 및 그의 구동회로에 관한 것으로서, 보다 자세하게는 발광제어 구동회로가 화소 회로와 동일한 트랜지스터로 구현되어, 공정비용 및 시간을 감소시켜 제조원가 절감 및 수율 향상을 제공하는 데 있다.
- <24> 유기 전계 발광 표시 장치는 형광 또는 인광 유기 화합물을 전기적으로 여기시켜 발광시키는 표시장치로서, N×M개의 유기전계발광소자들을 구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기전계발광소자는 애노드(ITO), 유기박막, 캐소드(metal)의 구조로 되어 있다. 유기 박막은 전자와 정공의 결합을 통해 빛을 발광하는 발광층(emitting layer, EML), 전자를 수송하는 전자 수송 층(electron transport layer, ETL) 및 정공을 수송하는 정공수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자를 주입하는 전자 주입층(electron injecting layer, EIL)과 정공을 주입하는 정공주입층(hole injecting layer, HIL)층을 포함할 수 있다.
- <25> 이와 같이 이루어지는 유기전계발광소자를 구동하는 방식에는 단순매트릭스(passive matrix, PM) 방식과 MOS형(Metal Oxide Silicon)박막 트랜지스터(thin film transistor, TFT) 능동 구동(active matrix, AM) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하여 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 박막 트랜지스터와 커패시터를 각 ITO(indium tin oxide)화소 전극에 접속하여 커패시터 용량에 의해 전압을 유지하도록 하는 구동 방식이다. 이때, 데이터 드라이버에서 인가하는 신호가 전압 혹은 전류인가에 따라 전압 기입(voltage programming) 방식과 전류 기입(current programming) 방식으로 구분된다.

- <26> 이러한 유기 전계 발광 표시 장치는 퍼스널 컴퓨터, 휴대전화기, PDA 등의 휴대 정보단말기 등의 표시장치나 각종 정보기기의 표시장치로서 사용되고 있다.
- <27> 최근에 음극선관에 비교하여 무게와 부피가 작은 각종 발광 표시장치들이 개발되고 있으며, 특히 발광효율, 휘도 및 시야각이 뛰어나며 응답속도가 빠른 유기전계발광 표시장치가 주목 받고 있다.
- <28> 도1 는 유기 전계 발광 소자를 구동하기 위한 종래의 전압 기입 방식의 화소 회로로서, $N \times M$ 개의 화소 회로 중 하나를 대표적으로 도시한 것이다. 도 1를 참조하면, 제2스위칭소자(P13)에 구동트랜지스터(P11)가 연결되어 발광을 위한 구동전류를 유기전계발광소자(OLED)에 공급한다. 구동트랜지스터(P11)의 전류량은 제1스위칭소자(P12)를 통해 인가되는 데이터 전압에 의해 제어되도록 되어 있다. 이때, 인가된 데이터전압을 일정 기간 유지하기 위한 용량성소자(C11)가 구동트랜지스터(P11)의 게이트와 소스 사이에 연결되어 있다. 제1스위칭소자(P12)의 제1전극은 데이터선(Data[m])에 연결되고, 제어 전극은 주사선(Sacn[n])에 연결되어 있다. 제2스위칭소자(P13)는 구동트랜지스터(P11)로부터 공급되는 전류를 발광제어신호에 의해 유기전계발광소자(OLED)로 전달한다.
- <29> 이와 같은 구조의 화소 회로의 동작을 살펴보면, 제1스위칭소자(P12)의 제어 전극에 인가되는 주사신호에 의해 제1스위칭소자(P12)가 턴온 되면, 데이터선(Data[m])으로 부터 데이터 전압이 구동트랜지스터(P11)의 제어 전극에 인가된다. 그러면, 용량성소자(C1)에 의해 게이트와 소스 사이에 충전된 전압 (V_{GS})에 대응하여 구동트랜지스터(P11)의 드레인에 구동전류(I_{OLED})가 흐른다. 그리고 이 전류는 발광제어신호에 의해 제2스위칭소자(P13) 턴온 되면 구동전류(I_{OLED})가 유기전계발광소자(OLED)에 전달되어 발광한다.
- <30> 도 2는 도 1에 도시된 화소 회로에 발광제어신호를 전달하는 발광제어 구동회로도이다. 발광제어 구동회로는 2개의 PMOS(P-channel Metal Oxide Semiconductor) 트랜지스터와 2개의 NMOS(N-channel Metal Oxide Semiconductor) 트랜지스터와 용량성소자(C21)를 포함하며, 클럭신호(CLK, 로우레벨이 에이블신호), 부클럭 신호(CLKB, 하이레벨이 에이블신호) 및 입력신호(in)를 전달받아 출력신호(out)를 생성한다.
- <31> 상기와 같은 발광제어 구동회로는 PMOS 트랜지스터와 NMOS트랜지스터를 이용하여 손쉽게 회로를 구성할수 있다. 그러나, 상기와 같이 구성된 발광제어 구동회로는 PMOS 트랜지스터와 NMOS트랜지스터 두 종류를 사용하여 구현해야 하므로, 별도의 외장드라이버로 형성하거나 추가적인 공정이 필요하게 되어 유기 전계 발광 표시 장치의 크기가 커지고 무거워 지며 공정이 복잡해 지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <32> 본 발명은 상술한 종래의 문제점을 극복하기 위한 것으로서, 본 발명의 목적은 발광제어 구동회로가 화소 회로와 동일한 트랜지스터로 구현되어, 공정비용 및 시간을 감소시켜 제조원가 절감하고 수율을 향상시키는 유기 전계 발광 표시 장치 및 그의 구동회로를 제공하는 데 있다.
- <33> 또한, 본 발명의 다른 목적은 제1전원전압과 제2전원전압이 동시에 공급되는 것을 방지하는 스위칭소자를 통해서 발광제어 구동회로에 고장이나 발열 같은 이상증상이 발생하는 것을 방지하는 유기 전계 발광 표시 장치 및 그의 구동회로를 제공하는 데 있다.

발명의 구성 및 작용

- <34> 상기한 목적을 달성하기 위해 본 발명에 의한 유기 전계 발광 표시 장치 및 그의 구동회로의 발광제어 구동회로는 클럭신호, 입력신호 및 부입력신호를 전달받아 제1출력신호를 생성하는 제1신호처리부와 상기 제1출력신호, 부클럭신호, 제1부궤환신호 및 제2부궤환신호를 전달받아 제2출력신호를 생성하는 제2신호처리부와 상기 제2출력신호, 상기 입력신호 및 상기 클럭신호를 전달받아 상기 제2출력신호의 부신호인 제3출력신호를 생성하는 제3신호처리부 및 상기 제3출력신호와 제2출력신호를 전달받아 제4출력신호를 생성하는 제4신호처리부를 포함하고, 상기 제3신호처리부에는 제1전원전압과 제2전원전압이 동시에 제3출력신호에 인가되는 것을 차단하는 스위칭소자를 포함하여 이루어 질 수 있다.
- <35> 상기 제1부궤환신호는 상기 제3출력신호일 수 있고, 상기 제2부궤환신호는 상기 제4출력신호일 수 있다.
- <36> 상기 제1출력신호는 클럭신호가 에이블신호에서만 출력될 수 있고, 상기 제2출력신호는 부클럭신호가 에이블신호에서만 출력될 수 있다.
- <37> 상기 제1신호처리부와 상기 제2신호처리부와 상기 제3신호처리부 및 상기 제4신호처리부는 제1전원전압과 제2

전원전압사이에 전기적으로 연결(electrically couple)될 수 있다.

- <38> 상기 제3출력신호는 발광제어 구동회로의 출력신호이고, 상기 제4출력신호는 발광제어 구동회로의 부출력신호일 수 있다.
- <39> 상기 제1신호처리부는, 상기 클럭신호에 의해 제1전원전압을 스위칭하는 제1스위칭소자와 상기 입력신호가 제어전극에 인가되어, 제1스위칭소자에서 전달되는 상기 제1전원전압을 상기 제1출력신호로 출력하는 제2스위칭소자와 상기 입력신호가 제어전극에 인가되어, 상기 제4스위칭소자를 다이오드 구조로 연결하는 제3스위칭소자와 상기 제3스위칭소자의 제1전극과 제1전극이 전기적으로 연결되고, 상기 제3스위칭소자의 제2전극과 제2전극이 전기적으로 연결된 제1용량성소자와 상기 제3스위칭소자의 제1전극과 상기 제1용량성소자의 제1전극에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 제1출력신호로 출력하는 제4스위칭소자와 상기 부입력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제4스위칭소자의 제어전극에 전달하는 제5스위칭소자 및 상기 클럭신호에 의해 제2전원전압을 제4스위칭소자로 전달하는 제6스위칭소자를 포함하여 이루어질 수 있다.
- <40> 삭제
- <41> 상기 제2신호처리부는, 상기 부클럭신호에 의해 제1전원전압을 스위칭하는 제7스위칭소자와 상기 제3출력신호가 제어전극에 인가되어, 제7스위칭소자에서 전달되는 상기 제1전원전압을 제2출력신호로 출력하는 제8스위칭소자와 상기 제3출력신호가 제어전극에 인가되어, 상기 제10스위칭소자를 다이오드 구조로 연결하는 제9스위칭소자와 상기 제9스위칭소자의 제1전극과 제1전극이 전기적으로 연결되고, 상기 제9스위칭소자의 제2전극과 상기 제1출력신호 사이에 제2전극이 전기적으로 연결된 제2용량성소자와 상기 제9스위칭소자의 제1전극과 상기 제2용량성소자의 제1전극에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제2출력신호로 출력하는 제10스위칭소자와 상기 제4출력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제10스위칭소자의 제어전극에 전달하는 제11스위칭소자 및 상기 부클럭신호에 의해 제2전원전압을 제10스위칭소자로 전달하는 제12스위칭소자를 포함하여 이루어질 수 있다.
- <42> 상기 제3신호처리부는, 상기 제2출력신호가 제어전극에 인가되어, 상기 제1전원전압을 상기 제3출력신호로 출력하는 제13스위칭소자와 상기 제2출력신호가 제어전극에 인가되어, 상기 제15스위칭소자를 다이오드 구조로 연결하는 제14스위칭소자와 상기 제14스위칭소자의 제1전극과 제1전극이 전기적으로 연결되고, 상기 제14스위칭소자의 제2전극과 제2전극이 전기적으로 연결된 제3용량성소자와 상기 제14스위칭소자의 제1전극과 상기 제3용량성소자의 제1전극에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제3출력신호로 출력하는 제15스위칭소자와 상기 입력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제15스위칭소자의 제어전극에 전달하는 제16스위칭소자 및 상기 클럭신호에 의해 제2전원전압을 제16스위칭소자로 전달하는 제17스위칭소자를 포함하여 이루어질 수 있다.
- <43> 상기 제17스위칭소자는 제1전원전압과 제2전원전압이 동시에 제3출력신호에 인가되는 것을 차단할 수 있다.
- <44> 상기 제4신호처리부는, 상기 제3출력신호가 제어전극에 인가되어, 상기 제1전원전압을 상기 제4출력신호로 출력하는 제18스위칭소자와 상기 제3출력신호가 제어전극에 인가되어, 상기 제20스위칭소자를 다이오드 구조로 연결하는 제19스위칭소자와 상기 제19스위칭소자의 제1전극과 제1전극이 전기적으로 연결되고, 상기 제19스위칭소자의 제2전극과 제2전극이 전기적으로 연결된 제4용량성소자와 상기 제19스위칭소자의 제1전극과 상기 제4용량성소자의 제1전극에 제어전극이 전기적으로 연결되어, 상기 제2전원전압을 상기 제4출력신호로 출력하는 제20스위칭소자 및 상기 제2출력신호가 제어전극에 인가되어, 상기 제2전원전압을 상기 제15스위칭소자의 제어전극에 전달하는 제21스위칭소자를 포함하여 이루어질 수 있다.
- <45> 상기 제1신호처리부 내지 제4신호처리부는 복수의 스위칭소자를 포함하며, 상기 복수의 스위칭소자는 PMOS트랜지스터 또는 NMOS트랜지스터로만 구현될 수 있다.
- <46> 상기 클럭신호와 상기 부클럭신호는 로우레벨과 하이레벨이 반대되는 신호이고, 상기 입력신호와 상기 부입력신호도 로우레벨과 하이레벨이 반대되는 신호일 수 있다.
- <47> 데이터선에 데이터신호를 공급하는 데이터구동부와 주사선에 주사신호를 공급하는 주사구동부와 방광제어선에 발광신호를 공급하는 발광제어 구동부 및 상기 데이터선, 상기 주사선 및 상기 발광신호선에 의해 정의되는 영역에 형성되는 화소에 의해 화상을 표현하는 화소부를 포함하되, 상기 발광제어 구동부의 발광제어 구동회로는 클럭신호, 입력신호 및 부입력신호를 전달받아 제1출력신호를 생성하는 제1신호처리부와 상기 제1출력신호, 부

클럭신호, 제1부계환신호 및 제2부계환신호를 전달받아 제2출력신호를 생성하는 제2신호처리부와 상기 제2출력신호와 상기 입력신호를 전달받아 상기 제2출력신호의 부신호인 제3출력신호를 생성하는 제3신호처리부 및 상기 제3출력신호와 제2출력신호를 전달받아 제4출력신호를 생성하는 제4신호처리부를 포함하고, 상기 제3신호처리부에 제1전원전압과 제2전원전압이 동시에 제3출력신호에 인가되는 것을 차단하는 스위칭소자를 포함하여 이루어질 수 있다.

- <48> 상기와 같이 하여 본 발명에 의한 유기 전계 발광 표시 장치 및 그의 구동회로의 발광제어 구동회로를 화소회로와 동일한 트랜지스터로만 구현할 수 있어 기판에 화소 회로를 생성할때 발광제어 구동회로를 기판상에 함께 형성할 수 있게 되어 공정을 간단히 할수 있으며, 유기 전계 발광 표시 장치의 크기, 무게, 원가등을 줄일 수 있다. 또한, 제2전원전압 출력시 전압값이 문턱전압만큼 변화할 수 있지만, 용량성 소자에 저장하여, 문턱전압을 보상한 제2전원전압을 출력할 수 있고, 제1전원전압(VDD)과 제2전원전압(VSS)이 동시에 공급되는 것을 방지하는 스위칭소자를 통해서 발광제어 구동회로에 고장이나 발열 같은 이상증상이 발생하는 것을 방지할 수 있다.
- <49> 유기 전계 발광 표시 장치의 박막트랜지스터의 결정화 방법으로는 엑시머 레이저(Excimer Laser)를 사용한 레이저 결정화 방법(ELA)과 금속촉매(Promoting Material)을 사용한 금속촉매 결정화 방법(MIC: Metal Induced Crystallization)과 고상결정화(SPC: Solid Phase Crystallization)방법등이 있다. 이외에도 고온 고습한 분위기에서 결정화를 진행하는 고압결정화 방법(HPA: High Pressure Annealing)방법, 기존 레이저 결정화 방법에 마스크를 추가로 사용하는(SLS: Sequential Lateral Solidification)방법들이 있다.
- <50> 상기 레이저 결정화 방법은 박막트랜지스터를 다결정실리콘(Poly Silicon)으로 결정화 하는 방법중 가장 많이 이용되고 있다. 기존의 다결정 액정표시장치의 결정화 방법을 그대로 이용할 수 있을 뿐만 아니라 공정방법이 간단하며 공정방법에 대한 기술 개발이 완료된 상태이다.
- <51> 상기 금속촉매 결정화 방법은 상기 레이저 결정화 방법을 사용하지 않고 저온에서 결정화 할 수 방법중 하나이다. 초기에는 비정질 실리콘(a-Si)표면에 금속촉매금속인 Ni, Co, Pd, Ti등을 증착 혹은 스퍼코팅하여 상기 금속촉매 금속이 상기 비정질 실리콘 표면에 직접 침투하여 상기 비정질 실리콘의 상을 변화시키면서 결정화 하는 방법으로 저온에서 결정화 할 수 있는 장점이 있다.
- <52> 상기 금속촉매 결정화 방법의 다른 하나는 상기 비정질 실리콘 표면에 금속층을 개재시킬 때 마스크를 이용해 상기 박막트랜지스터의 특정 영역에 니켈실리사이드와 같은 오염물이 개재되는 최대한 억제할 수 있는 장점이 있다. 상기 결정화 방법을 금속촉매유도측면결정화 방법(MILC: Metal Induced Lateral Crystallization)이라고 한다. 상기 금속촉매유도측면결정화 방법에 사용되는 마스크로는 새도우 마스크(Shadow)마스크가 사용될 수 있는데 상기 새도우 마스크는 선형 마스크 혹은 점형 마스크일 수 있다.
- <53> 상기 금속촉매 결정화 방법의 또 다른 하나는 상기 비정질 실리콘 표면에 금속촉매층을 증착 혹은 스퍼코팅할 때 캡핑층(Capping Layer)을 먼저 개재시켜 상기 비정질 실리콘으로 유입되는 금속 촉매량을 컨트롤하는 금속촉매유도캡핑층결정화 방법(MICC: Metal Induced Crystallization with Capping Layer)이 있다. 상기 캡핑층으로는 실리콘질화막(Silicon Nitride)막을 사용할 수 있다. 상기 실리콘 질화막의 두께에 따라 상기 금속 촉매층에서 상기 비정질 실리콘으로 유입되는 금속 촉매량이 달라진다. 이때 상기 실리콘 질화막으로 유입되는 금속 촉매는 상기 실리콘 질화막 전체에 형성될 수 도 있고, 새도우 마스크등을 사용하여 선택적으로 형성될 수 있다. 상기 금속 촉매층이 상기 비정질 실리콘을 다결정 실리콘으로 결정화가 된 이후에 선택적으로 상기 캡핑층을 제거할 수 있다. 상기 캡핑층 제거방법에는 습식 식각방법(Wet Etching)방법 혹은 건식 식각방법(Dry Etching)을 사용할 수 있다. 추가적으로, 상기 다결정 실리콘이 형성된 이후에 게이트 절연막을 형성하고 상기 게이트 절연막 상에 게이트 전극을 형성한다. 상기 게이트 전극상에 층간절연막(Interlayer)을 형성할 수 있다. 상기 층간절연막상에 비아홀(Via Hole)을 형성한 후에 불순물을 상기 비아홀을 통해서 결정화된 다결정실리콘 상으로 투입하여 내부의 형성된 금속촉매 불순물을 추가적으로 제거할 수 있다. 상기 금속 촉매 불순물을 추가적으로 제거하는 방법을 게터링 공정(Gattering Process)라고 한다. 상기 게터링 공정에는 상기 불순물을 주입하는 공정 외에 저온에서 박막트랜지스터를 가열하는 가열공정(Heating Process)이 있다. 상기 게터링 공정을 통해서 양질의 박막트랜지스터를 구현할 수 있다.
- <54> 이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명하면 다음과 같다.
- <55> 여기서, 명세서 전체를 통하여 유사한 구성 및 동작을 갖는 부분에 대해서는 동일한 도면 부호를 붙였다. 또한, 어떤 부분이 다른 부분과 전기적으로 연결(electrically couple)되어 있다고 할 때, 이는 직접적으로 연결되어

있는 경우뿐만 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다.

- <56> 도 3을 참조하면, 본 발명에 따른 유기 전계 발광 표시 장치의 구성이 블록도로서 도시되어 있다.
- <57> 도 3에서 도시된 바와 같이 유기 전계 발광 표시 장치(100)는 주사구동부(110), 데이터구동부(120), 발광 제어 구동부(130) 유기 전계 발광 표시 패널(이하, 패널 (140))를 포함 할 수 있다.
- <58> 상기 주사 구동부(110)는 다수의 주사선(Scan[1],Scan[2],...,Scan[n])을 통하여 상기 패널(140)에 주사신호를 순차적으로 공급할 수 있다.
- <59> 상기 데이터 구동부(120)는 다수의 데이터선 (Data[1],Data[2],...,Data[m])을 통하여 상기 패널(140)에 데이터 신호를 공급할수 있다.
- <60> 상기 발광 제어 구동부(130)는 다수의 발광제어선 (Em[1],Em[2],..., Em[n])을 통하여 상기 패널(140)에 발광 제어 신호를 순차적으로 공급할 수 있다. 또한 발광 제어 구동부(130)는 발광제어신호의 펄스폭을 조절할 수 있도록 하며 한 구간에서 발생하는 발광제어신호의 펄스의 수를 조절할 수 있다. 발광제어선 (Em[1],Em[2],..., Em[n])과 연결되어 있는 화소 회로(141)는 발광제어신호를 전달받아 화소 회로(141)에서 생성된 전류가 발광소자로 흐르도록 하는 시점을 결정할 수 있다. 이때, 발광 제어 구동부(130)의 회로는 화소 회로와 동일한 트랜지스터로 구현되어 패널이 형성될 때 별도의 공정 없이 기판상에 형성될 수 있도록 하여, 별도의 칩 형태로 구현되지 않을 수 있다.
- <61> 또한 상기 패널(140)은 열방향으로 배열되어 있는 다수의 주사선(Scan[1],Scan[2],...,Scan[n])및 발광제어선 (Em[1],Em[2],..., Em[n])과, 행방향으로 배열되는 다수의 데이터선(Data[1],Data[2],...,Data[m])과, 상기의 다수의 주사선(Scan[1],Scan[2],...,Scan[n]) 및 데이터선 (Data[1],Data[2],...,Data[m])과 발광제어선 (Em[1],Em[2],..., Em[n])에 의해 정의되는 화소 회로(141, Pixel)를 포함 할 수 있다.
- <62> 여기서 상기 화소 회로(Pixel)는 이웃하는 두 주사선(또는 발광제어선)과 이웃하는 두 데이터선에 의해 정의 되는 화소 영역에 형성 될 수 있다. 물론, 상술한 바와 같이 상기 주사선(Scan[1],Scan[2],...,Scan[n])에는 상기 주사 구동부(110)로 부터 주사신호가 공급될 수 있고, 상기 데이터선 (Data[1],Data[2],...,Data[m])에는 상기의 데이터 구동부(120)로 부터 데이터 신호가 공급될 수 있으며, 상기 발광제어선 (Em[1],Em[2],..., Em[n])에는 상기 발광 제어 구동부(130)으로부터 발광 제어 신호가 공급 될 수 있다.
- <63> 상기 발광제어구동부의 박막트랜지스터의 결정화 방법으로는 엑시머 레이저(Excimer Laser)를 사용한 레이저 결정화 방법(ELA)과 금속촉매(Promoting Material)을 사용한 금속촉매 결정화 방법(MIC: Metal Induced Crystallization)과 고상결정화(SPC: Solid Phase Crystallization)방법등이 있다. 이외에도 고온 고습한 분위기에서 결정화를 진행하는 고압결정화 방법(HPA: High Pressure Annealing)방법, 기존 레이저 결정화 방법에 마스크를 추가로 사용하는(SLS: Sequential Lateral Solidification)방법들이 있다.
- <64> 상기 레이저 결정화 방법은 박막트랜지스터를 다결정실리콘(Poly Silicon)으로 결정화 하는 방법중 가장 많이 이용되고 있다. 기존의 다결정 액정표시장치의 결정화 방법을 그대로 이용할 수 있을 뿐만 아니라 공정방법이 간단하며 공정방법에 대한 기술 개발이 완료된 상태이다.
- <65> 상기 금속촉매 결정화 방법은 상기 레이저 결정화 방법을 사용하지 않고 저온에서 결정화 할 수 방법중 하나이다. 초기에는 비정질 실리콘(a-Si)표면에 금속촉매금속인 Ni, Co, Pd, Ti등을 증착 혹은 스퍼코팅하여 상기 금속촉매 금속이 상기 비정질 실리콘 표면에 직접 침투하여 상기 비정질 실리콘의 상을 변화시키면서 결정화 하는 방법으로 저온에서 결정화 할 수 있는 장점이 있다.
- <66> 상기 금속촉매 결정화 방법의 다른 하나는 상기 비정질 실리콘 표면에 금속층을 개재시킬 때 마스크를 이용해 상기 박막트랜지스터의 특정 영역에 니켈실리사이드와 같은 오염물이 개재되는 최대한 억제할 수 있는 장점이 있다. 상기 결정화 방법을 금속촉매유도측면결정화 방법(MILC: Metal Induced Lateral Crystallization)이라고 한다. 상기 금속촉매유도측면결정화 방법에 사용되는 마스크로는 새도우 마스크(Shadow)마스크가 사용될 수 있는데 상기 새도우 마스크는 선형 마스크 혹은 점형 마스크일 수 있다.
- <67> 상기 금속촉매 결정화 방법의 또 다른 하나는 상기 비정질 실리콘 표면에 금속촉매층을 증착 혹은 스퍼코팅할 때 캡핑층(Capping Layer)을 먼저 개재시켜 상기 비정질 실리콘으로 유입되는 금속 촉매량을 컨트롤하는 금속촉매유도캡핑층결정화 방법(MICC: Metal Induced Crystallization with Capping Layer)이 있다. 상기 캡핑층으로는 실리콘질화막(Silicon Nitride)막을 사용할 수 있다. 상기 실리콘 질화막의 두께에 따라 상기 금속 촉매층에서 상기 비정질 실리콘으로 유입되는 금속 촉매량이 달라진다. 이때 상기 실리콘 질화막으로 유입되는 금속 촉

매는 상기 실리콘 질화막 전체에 형성될 수도 있고, 새도우 마스크등을 사용하여 선택적으로 형성될 수 있다. 상기 금속 촉매층이 상기 비정질 실리콘을 다결정 실리콘으로 결정화가 된 이후에 선택적으로 상기 캡핑층을 제거할 수 있다. 상기 캡핑층 제거방법에는 습식 식각방법(Wet Etching)방법 혹은 건식 식각방법(Dry Etching)을 사용할 수 있다. 추가적으로, 상기 다결정 실리콘이 형성된 이후에 게이트 절연막을 형성하고 상기 게이트 절연막 상에 게이트 전극을 형성한다. 상기 게이트 전극상에 층간절연막(Interlayer)을 형성할 수 있다. 상기 층간절연막상에 비아홀(Via Hole)을 형성한 후에 불순물을 상기 비아홀을 통해서 결정화된 다결정실리콘 상으로 투입하여 내부의 형성된 금속촉매 불순물을 추가적으로 제거할 수 있다. 상기 금속 촉매 불순물을 추가적으로 제거하는 방법을 게터링 공정(Gattering Process)라고 한다. 상기 게터링 공정에는 상기 불순물을 주입하는 공정 외에 저온에서 박막트랜지스터를 가열하는 가열공정(Heating Process)이 있다. 상기 게터링 공정을 통해서 양질의 박막트랜지스터를 구현할 수 있다.

<68> 도 4을 참조하면, 본 발명의 일실시예에 의한 유기 전계 발광 표시 장치 및 그의 구동회로가 도시되어 있다. 이하에서 설명하는 발광제어 구동회로는 도 3에서 도시된 발광제어 구동부를 의미한다.

<69> 도 4에 나타난 바와 같이, 본 발명에 따른 유기 전계 발광 표시 장치의 발광제어 구동회로는 제1전원전압(VDD), 제2전원전압(VSS), 제1신호처리부(401), 제2신호처리부(402), 제3신호처리부(403) 및 제4신호처리부(404)를 포함할 수 있다. 그리고 입력신호(IN), 부입력신호(INB), 클럭신호(CLK) 및 부클럭신호(CLKB)를 입력받아 동작하여, 출력신호(OUT, 제3출력신호와 같음), 부출력신호(OUTB, 제4출력신호와 같음)를 출력한다. 이때, 상기 입력신호(IN)가 하이레벨일 경우에, 상기 부입력신호(INB)는 로우레벨이 되고, 상기 입력신호(IN)가 로우레벨일 경우에, 상기 부입력신호(INB)는 하이레벨이 되는 반대되는 신호이다. 그리고 상기 클럭신호(CLK)가 하이레벨일 경우에, 상기 부클럭신호(CLKB)는 로우레벨이 되고, 상기 클럭신호(CLK)가 로우레벨일 경우에, 상기 부클럭신호(CLKB)는 하이레벨이 되는 반대되는 신호이다. 상기 클럭신호(CLK)와 상기 부클럭신호(CLKB)는 로우레벨일때 에 이블신호(스위치가 턴온됨)가 된다.

<70> 상기 제1전원전압(VDD)은 제1신호처리부(401) 내지 제4신호처리부(404)에 공급한다.

<71> 상기 제2전원전압(VSS)은 제1신호처리부(401) 내지 제4신호처리부(404)에 공급한다.

<72> 상기 제1신호처리부(401)는 클럭신호(CLK), 입력신호(IN), 부입력신호(INB)를 전달받아 제1출력신호(N1)를 생성한다. 그리고 제1신호처리부(401)는 제1스위칭소자(M1) 내지 제6스위칭소자(M6)와, 제1용량성소자(C1)로 이루어져 있다.

<73> 상기 제1스위칭소자(M1)의 제1전극(드레인 전극 또는 소스 전극)에 제1전원전압(VDD)이 인가되고 제2전극(드레인 전극 또는 소스 전극)은 제2스위칭소자(M2)에 전기적으로 연결되고, 제어전극(게이트 전극)에 클럭신호(CLK)가 인가된다. 이러한 제1스위칭소자(M1)는 제어전극에 로우레벨의 클럭신호(CLK)가 입력되면 턴온되어 제1전원전압(VDD)을 상기 제2스위칭소자(M2)의 제1전극에 공급한다.

<74> 상기 제2스위칭소자(M2)의 제1전극은 상기 제1스위칭소자(M1)의 제2전극에 전기적으로 연결되고, 제2전극은 상기 제3스위칭소자(M3)의 제2전극에 전기적으로 연결되고, 제어전극에 입력신호(IN)가 인가된다. 이러한 제2스위칭소자(M2)는 제어전극에 로우레벨의 입력신호(IN)가 입력되면 턴온되어 제1스위칭소자(M1)에서 공급받은 제1전원전압(VDD)를 제1출력신호(N1)로 공급한다.

<75> 상기 제3스위칭소자(M3)의 제1전극은 상기 제1용량성소자(C1)의 제1전극에 전기적으로 연결되고 제2전극은 상기 제1용량성소자(C1)의 제2전극에 전기적으로 연결되고, 제어전극에 입력신호(IN)가 인가된다. 이러한 제3스위칭소자(M3)는 제어전극에 로우레벨의 입력신호(IN)가 입력되면 턴온되어 제4스위칭소자(M4)를 다이오드 구조로 연결하여 제2전원전압(VSS)이 제1출력신호(N1)에 공급되는 것을 차단한다.

<76> 상기 제4스위칭소자(M4)의 제어전극은 상기 제1용량성소자(C1)의 제1전극과 제5스위칭소자(M5)의 제1전극 사이에 전기적으로 연결되고, 제1전극은 상기 제1용량성소자(C1)의 제2전극에 전기적으로 연결되고 제2전극은 상기 제6스위칭소자(M6)의 제1전극에 전기적으로 연결된다. 이러한 제4스위칭소자(M4)는 구동트랜지스터로서, 제3스위칭소자(M3)가 턴온되면 제1전원전압(VDD)에서 제2전원전압(VSS)으로 전류를 흘려보내는 다이오드 구조가 되고, 제5스위칭소자(M5)와 제6스위칭소자(M6)가 턴온되면, 제2전원전압(VSS)에서 제1전원전압(VDD)으로 전류를 흘려보내는 다이오드 구조가 된다.

<77> 상기 제5스위칭소자(M5)의 제1전극은 상기 제1용량성소자(C1)의 제1전극과 제4스위칭소자(M4)의 제어전극 사이에 전기적으로 연결되고 제2전극에 상기 제2전원전압(VSS)이 인가되고, 제어전극에 부입력신호(INB)가 인가된다. 이러한 제5스위칭소자(M5)는 제어전극에 로우레벨의 부입력신호(INB)가 입력되면 턴온되어 제4스위칭

소자(M4)를 다이오드 구조로 연결한다.

- <78> 상기 제6스위칭소자(M6)의 제1전극은 상기 제4스위칭소자(M4)의 제2전극에 전기적으로 연결되고 제2전극에 상기 제2전원전압(VSS)이 인가되고, 제어전극에 상기 클럭신호(CLK)가 인가된다. 이러한 제6스위칭소자(M6)는 제어전극에 로우레벨의 클럭신호(CLK)가 입력되면 턴온되어 제2전원전압(VSS)을 제4스위칭소자(M4)로 공급한다.
- <79> 상기 제1용량성소자(C1)는 제1전극은 상기 제3스위칭소자(M3)의 제1전극에 전기적으로 연결되고 제2전극은 상기 제3스위칭소자(M3)의 제2전극에 전기적으로 연결된다. 이러한 제1용량성소자(C1)는, 제5스위칭소자(M5)가 턴온되어 제4스위칭소자(M4)를 다이오드 구조로 연결할때, 제4스위칭소자(M4)의 문턱전압을 저장한다. 제1용량성소자(C1)에 저장된 문턱전압은 다이오드 구조로 인해 손실되는 전압을 보상하여 제2전원전압(VSS)을 출력할수 있다.
- <80> 상기 제2신호처리부(402)는 상기 제1출력신호(N1), 부클럭신호(CLKB), 제1부재환신호(N3, 제3출력신호와 같음) 및 제2부재환신호(N4, 제4출력신호와 같음)를 전달받아 제2출력신호(N2)를 생성한다. 그리고 제2신호처리부(402)는 제7스위칭소자(M7) 내지 제12스위칭소자(M12)와, 제2용량성소자(C2)로 이루어져 있다.
- <81> 상기 제1출력신호(N1)는 클럭신호(CLK)가 로우레벨일 경우 즉, 부클럭신호(CLKB)가 하이레벨일 경우 제2출력신호(N2)로 출력된다. 그리고 제1출력신호(N1)는 클럭신호(CLK)신호가 하이레벨일 경우 즉, 부클럭신호(CLKB)가 로우레벨일 경우 제1부재환신호(N3) 및 제2부재환신호(N4)에 의해 제2출력신호(N2)로 출력된다.
- <82> 상기 제7스위칭소자(M7)의 제1전극(드레인 전극 또는 소스 전극)에 제1전원전압(VDD)이 인가되고 제2전극(드레인 전극 또는 소스 전극)은 제2스위칭소자(S2)에 전기적으로 연결되고, 제어전극(게이트 전극)에 부클럭신호(CLKB)가 인가된다. 이러한 제7스위칭소자(M7)는 제어전극에 로우레벨의 부클럭신호(CLKB)가 입력되면 턴온되어 제1전원전압(VDD)을 상기 제8스위칭소자(M8)의 제1전극에 공급한다.
- <83> 상기 제8스위칭소자(M8)의 제1전극은 상기 제7스위칭소자(M7)의 제2전극이 전기적으로 연결되고, 제2전극은 상기 제9스위칭소자(M9)의 제2전극에 전기적으로 연결되고, 제어전극에 제1부재환신호(N3)가 인가된다. 이러한 제8스위칭소자(M8)는 제어전극에 로우레벨의 제1부재환신호(N3)가 입력되면 턴온되어 제7스위칭소자(M7)에서 공급받은 제1전원전압(VDD)을 제1출력신호(N1)로 공급한다.
- <84> 상기 제9스위칭소자(M9)의 제1전극은 상기 제2용량성소자(C2)의 제1전극에 전기적으로 연결되고 제2전극은 상기 제2용량성소자(C2)의 제2전극에 전기적으로 연결되고, 제어전극에 제1부재환신호(N3)가 인가된다. 이러한 제9스위칭소자(M9)는 제어전극에 로우레벨의 제1부재환신호(N3)가 입력되면 턴온되어 제10스위칭소자(M10)를 다이오드 구조로 연결하여 제2전원전압(VSS)이 제2출력신호(N2)에 공급되는 것을 차단한다.
- <85> 상기 제10스위칭소자(M10)의 제어전극은 상기 제2용량성소자(C2)의 제1전극과 제11스위칭소자(M11)의 제1전극 사이에 전기적으로 연결되고, 제1전극은 상기 제2용량성소자(C2)의 제2전극에 전기적으로 연결되고 제2전극은 상기 제12스위칭소자(M12)의 제1전극에 전기적으로 연결된다. 이러한 제10스위칭소자(M10)는 구동트랜지스터로서, 제9스위칭소자(M9)가 턴온되면 제1전원전압(VDD)에서 제2전원전압(VSS)으로 전류를 흘려보내는 다이오드 구조가 되고, 제11스위칭소자(M11)와 제12스위칭소자(M12)가 턴온되면, 제2전원전압(VSS)에서 제1전원전압(VDD)으로 전류를 흘려보내는 다이오드 구조가 된다.
- <86> 상기 제11스위칭소자(M11)의 제1전극은 상기 제2용량성소자(C2)의 제1전극과 제10스위칭소자(M10)의 제어전극 사이에 전기적으로 연결되고 제2전극에 상기 제2전원전압(VSS)이 인가되고, 제어전극에 제2부재환신호(N4)가 인가된다. 이러한 제11스위칭소자(M11)는 제어전극에 로우레벨의 제2부재환신호(N4)가 입력되면 턴온되어 제10스위칭소자(M10)를 다이오드 구조로 연결한다.
- <87> 상기 제12스위칭소자(M12)의 제1전극은 상기 제10스위칭소자(M10)의 제2전극에 전기적으로 연결되고 제2전극에 상기 제2전원전압(VSS)이 인가되고, 제어전극은 상기 부클럭신호(CLKB)가 전기적으로 연결된다. 이러한 제12스위칭소자(M12)는 제어전극에 로우레벨의 부클럭신호(CLKB)가 입력되면 턴온되어 제2전원전압(VSS)을 제10스위칭소자(M10)로 공급한다.
- <88> 상기 제2용량성소자(C2)는 제1전극은 상기 제9스위칭소자(M9)의 제1전극에 전기적으로 연결되고 제2전극은 상기 제9스위칭소자(M9)의 제2전극에 전기적으로 연결된다. 이러한 제2용량성소자(C2)는, 제11스위칭소자(M11)가 턴온되어 제10스위칭소자(M10)를 다이오드 구조로 연결할때, 제10스위칭소자(M10)의 문턱전압을 저장한다. 제2용량성소자(C2)에 저장된 문턱전압은 다이오드 구조로 인해 손실되는 전압을 보상하여 제2전원전압(VSS)을 출력할수 있다.

- <89> 상기 제3신호처리부(403) 클럭신호(CLK), 제2출력신호(N2) 및 입력신호(IN)를 전달받아 상기 제2출력신호(N2)의 부신호인 제3출력신호(N3 또는 OUT)를 생성한다. 그리고 제3신호처리부(403)는 제13스위칭소자(M13) 내지 제17스위칭소자(M17)와, 제3용량성소자(C3)로 이루어져 있다.
- <90> 상기 제13스위칭소자(M13)의 제1전극에 제1전원전압(VDD)이 인가되고, 제2전극은 상기 제14스위칭소자(M14)의 제2전극에 전기적으로 연결되고, 제어전극에 제2출력신호(N2)가 인가된다. 이러한 제13스위칭소자(M13)는 제어전극에 로우레벨의 제2출력신호(N2)가 입력되면 턴온되어 제1전원전압(VDD)을 상기 제3출력신호(N3)로 공급한다.
- <91> 상기 제14스위칭소자(M14)의 제1전극은 상기 제3용량성소자(C3)의 제1전극에 전기적으로 연결되고 제2전극은 상기 제3용량성소자(C3)의 제2전극에 전기적으로 연결되고, 제어전극에 제2출력신호(N2)가 인가된다. 이러한 제14스위칭소자(M14)는 제어전극에 로우레벨의 제2출력신호(N2)가 입력되면 턴온되어 제15스위칭소자(M15)를 다이오드 구조로 연결하여 제2전원전압(VSS)이 제3출력신호(N3)에 공급되는 것을 차단한다.
- <92> 상기 제15스위칭소자(M15)의 제어전극은 상기 제3용량성소자(C3)의 제1전극과 제16스위칭소자(M16)의 제1전극 사이에 전기적으로 연결되고, 제1전극은 상기 제3용량성소자(C3)의 제2전극에 전기적으로 연결되고 제2전극에 상기 제2전원전압(VSS)이 인가된다. 이러한 제15스위칭소자(M15)는 구동트랜지스터로서, 제14스위칭소자(M14)가 턴온되면 제1전원전압(VDD)에서 제2전원전압(VSS)으로 전류를 흘려보내는 다이오드 구조가 되고, 제16스위칭소자(M16)와 제17스위칭소자(M17)가 턴온되면, 제2전원전압(VSS)에서 제1전원전압(VDD)으로 전류를 흘려보내는 다이오드 구조가 된다.
- <93> 상기 제16스위칭소자(M16)의 제1전극은 상기 제3용량성소자(C3)의 제1전극과 제15스위칭소자(M15)의 제어전극 사이에 전기적으로 연결되고 제2전극은 상기 제17스위칭소자(M17)의 제1전극에 전기적으로 연결되고, 제어전극에 입력신호(IN)가 인가된다. 이러한 제16스위칭소자(M16)는 제어전극에 로우레벨의 입력신호(IN)가 입력되면 턴온되고, 이때, 제17스위칭소자(M17)도 턴온되면, 제15스위칭소자(M15)를 다이오드 구조로 연결한다.
- <94> 상기 제17스위칭소자(M17)의 제1전극은 상기 제16스위칭소자(M16)의 제2전극에 전기적으로 연결되고 제2전극에 상기 제2전원전압(VSS)이 인가되고, 제어전극에 상기 클럭신호(CLK)가 인가된다. 이러한 제17스위칭소자(M17)는 제어전극에 로우레벨의 클럭신호(CLK)가 입력되면 턴온되어 제2전원전압(VSS)을 제16스위칭소자(M16)로 공급한다. 그리고, 제17스위칭소자(M17)에 하이레벨의 클럭신호(CLK)가 입력되면, 턴오프되어 제2전원전압(VSS)을 차단한다. 이는 제15스위칭소자(M15)에 제1전원전압(VDD)과 제2전원전압(VSS)이 동시에 공급되는 것을 방지하기 위함이다.
- <95> 상기 제3용량성소자(C3)는 제1전극은 상기 제14스위칭소자(M14)의 제1전극에 전기적으로 연결되고 제2전극은 상기 제14스위칭소자(M14)의 제2전극에 전기적으로 연결된다. 이러한 제3용량성소자(C3)는, 제16스위칭소자(M16)와 제17스위칭소자(M17)가 턴온되어 제15스위칭소자(M15)를 다이오드 구조로 연결할때, 제15스위칭소자(M15)의 문턱전압을 저장한다. 제3용량성소자(C3)에 저장된 문턱전압은 다이오드 구조로 인해 손실되는 전압을 보상하여 제2전원전압(VSS)를 출력할수 있다.
- <96> 상기 제4신호처리부(404) 상기 제2출력신호(N2)와 상기 제3출력신호(N3 또는 OUT)를 전달받아 제4출력신호(N4 또는 OUTB)를 생성한다. 그리고 제4신호처리부(404)는 제18스위칭소자(M18) 내지 제21스위칭소자(M21)와, 제4용량성소자(C4)로 이루어져 있다.
- <97> 상기 제18스위칭소자(M18)의 제1전극에 제1전원전압(VDD)이 인가되고, 제2전극은 상기 제19스위칭소자(M19)의 제2전극에 전기적으로 연결되고, 제어전극에 제3출력신호(N3)가 인가된다. 이러한 제18스위칭소자(M18)는 제어전극에 로우레벨의 제3출력신호(N3)가 입력되면 턴온되어 제1전원전압(VDD)을 상기 제4출력신호(N4)로 공급한다.
- <98> 상기 제19스위칭소자(M19)의 제1전극은 상기 제4용량성소자(C4)의 제1전극에 전기적으로 연결되고 제2전극은 상기 제4용량성소자(C4)의 제2전극에 전기적으로 연결되고, 제어전극에 제3출력신호(N3)가 인가된다. 이러한 제19스위칭소자(M19)는 제어전극에 로우레벨의 제3출력신호(N3)가 입력되면 턴온되어 제20스위칭소자(M20)를 다이오드 구조로 연결하여 제2전원전압(VSS)이 제4출력신호(N4)에 공급되는 것을 차단한다.
- <99> 상기 제20스위칭소자(M20)의 제어전극은 상기 제4용량성소자(C4)의 제1전극과 제21스위칭소자(M21)의 제1전극 사이에 전기적으로 연결되고, 제1전극은 상기 제4용량성소자(C4)의 제2전극에 전기적으로 연결되고, 제2전극에 상기 제2전원전압(VSS)이 인가된다. 이러한 제20스위칭소자(M20)는 구동트랜지스터로서, 제19스위칭소자(M19)가

턴온되면 제1전원전압(VDD)에서 제2전원전압(VSS)으로 전류를 흘려보내는 다이오드 구조가 되고, 제21스위칭소자(M21)가 턴온되면, 제2전원전압(VSS)에서 제1전원전압(VDD)으로 전류를 흘려보내는 다이오드 구조가 된다.

- <100> 상기 제21스위칭소자(M21)의 제1전극은 상기 제4용량성소자(C4)의 제1전극과 제20스위칭소자(M20)의 제어전극 사이에 전기적으로 연결되고 제2전극에 상기 제2전원전압(VSS)이 인가되고, 제어전극에 제2출력신호(N2)가 인가된다. 이러한 제21스위칭소자(M21)는 제어전극에 로우레벨의 제2출력신호(N2)가 입력되면 턴온되어 제20스위칭소자(M20)를 다이오드 구조로 연결한다.
- <101> 상기 제4용량성소자(C4)는 제1전극은 상기 제19스위칭소자(M19)의 제1전극에 전기적으로 연결되고 제2전극은 상기 제19스위칭소자(M19)의 제2전극에 전기적으로 연결된다. 이러한 제4용량성소자(C4)는, 제21스위칭소자(M21)가 턴온되어 제20스위칭소자(M20)를 다이오드 구조로 연결할때, 제20스위칭소자(M20)의 문턱전압을 저장한다. 제4용량성소자(C4)에 저장된 문턱전압은 다이오드 구조로 인해 손실되는 전압을 보상하여 제2전원전압(VSS)를 출력할수 있다.
- <102> 여기서, 동일기판에 화소 회로를 생성할 때 발광제어 구동회로를 기판에 형성할 수 있게 되어 공정을 간단히 할 수 있기 위해서는 유기 전계 발광 표시 장치의 화소 회로와 발광제어 구동회로는 동일한 트랜지스터로 이루어져야 한다. 그리고 동일 기판상에 화소 회로와 발광제어 구동회로를 생성하면, 유기 전계 발광 표시 장치의 크기 무게 및 원가등을 줄일 수 있게 된다. 도 4에서 발광제어 구동회로는 PMOS 트랜지스터를 이용하여 구성하였으므로, PMOS 트랜지스터를 이용하여 구성한 화소 회로와 동일 기판에 형성하면, 공정을 간단하게 할 수 있다.
- <103> 상기 발광제어구동회로의 PMOS 박막트랜지스터의 결정화 방법으로는 엑시머 레이저(Excimer Laser)를 사용한 레이저 결정화 방법(ELA)과 금속촉매(Promoting Material)을 사용한 금속촉매 결정화 방법(MIC: Metal Induced Crystallization)과 고상결정화(SPC: Solid Phase Crystallization)방법등이 있다. 이외에도 고온 고습한 분위기에서 결정화를 진행하는 고압결정화 방법(HPA: High Pressure Annealing)방법, 기존 레이저 결정화 방법에 마스크를 추가로 사용하는(SLS: Sequential Lateral Solidification)방법들이 있다.
- <104> 상기 레이저 결정화 방법은 박막트랜지스터를 다결정실리콘(Poly Silicon)으로 결정화 하는 방법중 가장 많이 이용되고 있다. 기존의 다결정 액정표시장치의 결정화 방법을 그대로 이용할 수 있을 뿐만 아니라 공정방법이 간단하며 공정방법에 대한 기술 개발이 완료된 상태이다.
- <105> 상기 금속촉매 결정화 방법은 상기 레이저 결정화 방법을 사용하지 않고 저온에서 결정화 할 수 방법중 하나이다. 초기에는 비정질 실리콘(a-Si)표면에 금속촉매금속인 Ni, Co, Pd, Ti등을 증착 혹은 스퍼터코팅하여 상기 금속촉매 금속이 상기 비정질 실리콘 표면에 직접 침투하여 상기 비정질 실리콘의 상을 변화시키면서 결정화 하는 방법으로 저온에서 결정화 할 수 있는 장점이 있다.
- <106> 상기 금속촉매 결정화 방법의 다른 하나는 상기 비정질 실리콘 표면에 금속층을 개재시킬 때 마스크를 이용해 상기 박막트랜지스터의 특정 영역에 니켈실리사이드와 같은 오염물이 개재되는 최대한 억제할 수 있는 장점이 있다. 상기 결정화 방법을 금속촉매유도측면결정화 방법(MILC: Metal Induced Lateral Crystallization)이라고 한다. 상기 금속촉매유도측면결정화 방법에 사용되는 마스크로는 새도우 마스크(Shadow)마스크가 사용될 수 있는데 상기 새도우 마스크는 선형 마스크 혹은 점형 마스크일 수 있다.
- <107> 상기 금속촉매 결정화 방법의 또 다른 하나는 상기 비정질 실리콘 표면에 금속촉매층을 증착 혹은 스퍼터코팅할 때 캡핑층(Capping Layer)을 먼저 개재시켜 상기 비정질 실리콘으로 유입되는 금속 촉매량을 컨트롤하는 금속촉매유도캡핑층결정화 방법(MICC: Metal Induced Crystallization with Capping Layer)이 있다. 상기 캡핑층으로는 실리콘질화막(Silicon Nitride)막을 사용할 수 있다. 상기 실리콘 질화막의 두께에 따라 상기 금속 촉매층에서 상기 비정질 실리콘으로 유입되는 금속 촉매량이 달라진다. 이때 상기 실리콘 질화막으로 유입되는 금속 촉매는 상기 실리콘 질화막 전체에 형성될 수 도 있고, 새도우 마스크등을 사용하여 선택적으로 형성될 수 있다. 상기 금속 촉매층이 상기 비정질 실리콘을 다결정 실리콘으로 결정화가 된 이후에 선택적으로 상기 캡핑층을 제거할 수 있다. 상기 캡핑층 제거방법에는 습식 식각방법(Wet Etching)방법 혹은 건식 식각방법(Dry Etching)을 사용할 수 있다. 추가적으로, 상기 다결정 실리콘이 형성된 이후에 게이트 절연막을 형성하고 상기 게이트 절연막 상에 게이트 전극을 형성한다. 상기 게이트 전극상에 층간절연막(Interlayer)을 형성할 수 있다. 상기 층간절연막상에 비아홀(Via Hole)을 형성한 후에 불순물을 상기 비아홀을 통해서 결정화된 다결정실리콘 상으로 투입하여 내부의 형성된 금속촉매 불순물을 추가적으로 제거할 수 있다. 상기 금속 촉매 불순물을 추가적으로 제거하는 방법을 게터링 공정(Gattering Process)라고 한다. 상기 게터링 공정에는 상기 불순물을 주입하는 공정 외에 저온에서 박막트랜지스터를 가열하는 가열공정(Heating Process)이 있다. 상기 게터링 공정을 통해서 양질

의 박막트랜지스터를 구현할 수 있다.

- <108> 도 5를 참조하면, 도 4에 도시된 유기 전계 발광 표시 장치의 발광제어 구동회로의 구동 타이밍도가 도시되어 있다. 여기서, 본 발명의 일실시예에 따른 유기 전계 발광 표시장치의 발광제어 구동회로의 동작에 대하여 설명한다.
- <109> 먼저 제1구동기간(T1)의 클럭신호(CLK)신호는 로우레벨, 부클럭신호(CLKB)는 하이레벨, 입력신호(IN)는 하이레벨 및 부입력신호(INB)는 로우레벨일 때의 구동방법이다.
- <110> 먼저, 제1구동기간(T1)의 제1신호처리부(401, 도 4 참조)에서 제1스위칭소자(M1), 제5스위칭소자(M5) 및 제6스위칭소자(M6)는 턴온되고, 제2스위칭소자(M2)와 제3스위칭소자(M3)는 턴오프 된다. 제5스위칭소자(M5)와 제6스위칭소자(M6)이 모두 턴온 되므로, 제4스위칭소자(M4)는 다이오드 구조로 연결되고, 제1출력신호(N1)는 제2전원전압(VSS)이 출력된다. 이때, 제1용량성소자(C1)는 제4스위칭소자(M4)의 문턱전압을 저장하여, 제2전원전압(VSS) 출력시 손실되는 문턱전압을 보상할수 있다.
- <111> 다음, 제1구동기간(T1)의 제2신호처리부(402, 도 4 참조)에서 부클럭신호(CLKB)가 하이레벨일 경우 제1출력신호(N1)가 제2출력신호(N2)로 출력된다. 제7스위칭소자(M7)와 제12스위칭소자(M12)가 턴오프 되므로, 제1전원전압(VDD)과 제2전원전압(VSS)가 제2출력신호(N2)로 출력될수 없다. 이때, 제1출력신호(N1)와 제2출력신호(N2)가 연결되어 있으므로, 제1출력신호(N1)와 동일한 값이 제2출력신호(N2)로 출력된다.
- <112> 다음 제1구동기간(T1)의 제3신호처리부(403, 도 4 참조)에서 제13스위칭소자(M13), 제14스위칭소자(M14) 및 제17스위칭소자(M17)는 턴온되고, 제16스위칭소자(M16)는 턴오프 된다. 제3출력신호(N3)는 제13스위칭소자(M13)가 턴온되므로, 제3출력신호(N3)는 제1전원전압(VDD)이 출력된다. 그리고, 제14스위칭소자(M14)가 턴온되어 제15스위칭소자(M15)는 다이오드 구조로 연결된다. 그래서, 제2전원전압(VSS)에서 공급되는 전압이 제15스위칭소자(M15)로 입력되는것을 차단할수 있다.
- <113> 그리고, 제1구동기간(T1)의 제4신호처리부(404, 도 4참조)에서 제21스위칭소자(M21)는 턴온되고, 제18스위칭소자(M18)와 제19스위칭소자(M19)는 턴오프 된다. 제21스위칭소자(M21)가 턴온 되므로, 제20스위칭소자(M20)는 다이오드 구조로 연결되고, 제4출력신호(N4)는 제2전원전압(VSS)이 출력된다. 이때, 제4용량성소자(C4)는 제20스위칭소자(M20)의 문턱전압을 저장하여, 제2전원전압(VSS) 출력시 손실되는 문턱전압을 보상할수 있다.
- <114> 다음, 제2구동기간(T2)의 클럭신호(CLK)신호는 하이레벨, 부클럭신호(CLKB)는 로우레벨, 입력신호(IN)는 로우레벨 및 부입력신호(INB)는 하이레벨일 때의 구동방법이다.
- <115> 먼저, 제2구동기간(T2)의 제1신호처리부(401)에서 클럭신호(CLK)가 하이레벨일 경우 제1스위칭소자(M1)과 제6스위칭소자(M6)이 턴오프 되므로, 제1전원전압(VDD)과 제2전원전압(VSS)가 제1출력신호(N1)로 출력될 수 없다. 이때, 제1출력신호(N1)와 제2출력신호(N2)가 연결되어 있으므로, 제2출력신호(N2)와 동일한 값이 제1출력신호(N1)로 출력된다.
- <116> 다음, 제2구동기간(T2)의 제2신호처리부(402)에서 제7스위칭소자(M7), 제11스위칭소자(M11) 및 제12스위칭소자(M12)는 턴온되고, 제8스위칭소자(M8)와 제9스위칭소자(M9)는 턴오프 된다. 제11스위칭소자(M11)와 제12스위칭소자(M12)가 턴온 되므로, 제10스위칭소자(M10)는 다이오드 구조로 연결되고, 제2출력신호(N2)는 제2전원전압(VSS)이 출력된다. 이때, 제2용량성소자(C2)는 제10스위칭소자(M10)의 문턱전압을 저장하여, 제2전원전압(VSS) 출력시 손실되는 문턱전압을 보상할수 있다.
- <117> 다음 제2구동기간(T2)의 제3신호처리부(403)에서 제13스위칭소자(M13), 제14스위칭소자(M14) 및 제16스위칭소자(M16)는 턴온되고, 제17스위칭소자(M17)는 턴오프 된다. 제3출력신호(N3)는 제13스위칭소자(M13)가 턴온되므로, 제3출력신호(N3)는 제1전원전압(VDD)이 출력된다. 그리고, 제14스위칭소자(M14)가 턴온되어 제15스위칭소자(M15)는 다이오드 구조로 연결된다. 그래서, 제2전원전압(VSS)에서 공급되는 전압이 제15스위칭소자(M15)로 입력되는 것을 차단할수 있다. 이때, 제 17스위칭소자(M17)가 없다면, 제1전원전압(VDD)과 제2전원전압(VSS)이 동시에 제15스위칭소자(M15)에 공급되어, 제15스위칭소자(M15)는 제1전극, 제어전극 및 제2전극이 모두 연결되어, 제15스위칭소자는 고장이나 발열같은 이상증상이 발생 된다. 이를 방지 하기 위하여 제17스위칭소자(M17)를 제16스위칭 소자와 제2전원전압(VSS) 사이에 전기적으로 연결하여 제2전원전압(VSS)의 공급을 차단한다.
- <118> 그리고, 제2구동기간(T2)의 제4신호처리부(404, 도 4참조)에서 제21스위칭소자(M21)는 턴온되고, 제18스위칭소자(M18)와 제19스위칭소자(M19)는 턴오프 된다. 제21스위칭소자(M21)가 턴온 되므로, 제20스위칭소자(M20)는 다이오드 구조로 연결되고, 제4출력신호(N4)는 제2전원전압(VSS)이 출력된다. 이때, 제4용량성소자(C4)는 제20스

위칭소자(M20)의 문턱전압을 저장하여, 제2전원전압(VSS) 출력시 손실되는 문턱전압을 보상할수 있다.

- <119> 다음, 제3구동기간(T3)의 클럭신호(CLK)신호는 로우레벨, 부클럭신호(CLKB)는 하이레벨, 입력신호(IN)는 로우레벨 및 부입력신호(INB)는 하이레벨일 때의 구동방법이다.
- <120> 먼저, 제3구동기간(T3)의 제1신호처리부(401)에서 제1스위칭소자(M1) 내지 제3스위칭소자(M3) 및 제6스위칭소자(M6)는 턴온되고, 제5스위칭소자(M5)는 턴오프 된다. 제1출력신호(N1)는 제1스위칭소자(M1) 내지 제2스위칭소자(M2)가 턴온되므로, 제1출력신호(N1)는 제1전원전압(VDD)이 출력된다. 그리고, 제3스위칭소자(M3)가 턴온되어 제4스위칭소자(M4)는 다이오드 구조로 연결된다. 그래서, 제2전원전압(VSS)에서 공급되는 전압이 제4스위칭소자(M4)로 입력되는것을 차단할수 있다.
- <121> 다음, 제3구동기간(T3)의 제2신호처리부(402)에서 부클럭신호(CLKB)가 하이레벨일 경우 제1출력신호(N1)가 제2출력신호(N2)로 출력된다. 제7스위칭소자(M7)과 제12스위칭소자(M12)이 턴오프 되므로, 제1전원전압(VDD)와 제2전원전압(VSS)가 제2출력신호(N2)로 출력될수 없다. 이때, 제1출력신호(N1)와 제2출력신호(N2)가 연결되어 있으므로, 제1출력신호(N1)와 동일한 값이 제2출력신호(N2)로 출력된다.
- <122> 다음 제3구동기간(T3)의 제3신호처리부(403)에서 제16스위칭소자(M16)와 제17스위칭소자(M17)는 턴온되고, 제13스위칭소자(M13), 제14스위칭소자(M14)는 턴오프 된다. 제16스위칭소자(M16)와 제17스위칭소자(M17)가 턴온되므로, 제15스위칭소자(M15)는 다이오드 구조로 연결되고, 제3출력신호(N3)는 제2전원전압(VSS)이 출력된다. 이때, 제3용량소자(C3)는 제15스위칭소자(M15)의 문턱전압을 저장하여, 제2전원전압(VSS) 출력시 손실되는 문턱전압을 보상할수 있다.
- <123> 그리고, 제3구동기간(T3)의 제4신호처리부(404)에서 제18스위칭소자(M18)와 제19스위칭소자(M19)는 턴온되고, 제21스위칭소자(M21)는 턴오프 된다. 제4출력신호(N4)는 제18스위칭소자(M18)가 턴온되므로, 제4출력신호(N4)는 제1전원전압(VDD)이 출력된다. 그리고, 제19스위칭소자(M19)가 턴온되어 제20스위칭소자(M20)는 다이오드 구조로 연결된다. 그래서, 제2전원전압(VSS)에서 공급되는 전압이 제20스위칭소자(M20)로 입력되는것을 차단할수 있다.
- <124> 여기서, 제1신호처리부(401) 내지 제4신호처리부(404)의 동작에 의해 입력신호(IN)의 펄스폭이 길어지면 출력신호(OUT)의 펄스폭이 길어지고 입력신호의 펄스폭이 짧아 지면 출력신호의 펄스폭이 짧아진다. 그리고, 입력신호의 펄스의 수와 동일하게 출력신호의 펄스의 수가 나타나게 되어 발광제어신호의 펄스폭과 그 수를 입력신호를 이용하여 조절할수 있게 된다. 이때, 입력신호의 펄스폭은 클럭신호의 1주기보다는 커야 한다.
- <125> 상기 발광제어 신호처리부의 박막트랜지스터의 결정화 방법으로는 엑시머 레이저(Excimer Laser)를 사용한 레이저 결정화 방법(ELA)과 금속촉매(Promoting Material)을 사용한 금속촉매 결정화 방법(MIC: Metal Induced Crystallization)과 고상결정화(SPC: Solid Phase Crystallization)방법등이 있다. 이외에도 고온 고습한 분위기에서 결정화를 진행하는 고압결정화 방법(HPA: High Pressure Annealing)방법, 기존 레이저 결정화 방법에 마스크를 추가로 사용하는(SLS: Sequential Lateral Solidification)방법들이 있다.
- <126> 상기 레이저 결정화 방법은 박막트랜지스터를 다결정실리콘(Poly Silicon)으로 결정화 하는 방법중 가장 많이 이용되고 있다. 기존의 다결정 액정표시장치의 결정화 방법을 그대로 이용할 수 있을 뿐만 아니라 공정방법이 간단하며 공정방법에 대한 기술 개발이 완료된 상태이다.
- <127> 상기 금속촉매 결정화 방법은 상기 레이저 결정화 방법을 사용하지 않고 저온에서 결정화 할 수 방법중 하나이다. 초기에는 비정질 실리콘(a-Si)표면에 금속촉매금속인 Ni, Co, Pd, Ti등을 증착 혹은 스퍼터코팅하여 상기 금속촉매 금속이 상기 비정질 실리콘 표면에 직접 침투하여 상기 비정질 실리콘의 상을 변화시키면서 결정화 하는 방법으로 저온에서 결정화 할 수 있는 장점이 있다.
- <128> 상기 금속촉매 결정화 방법의 다른 하나는 상기 비정질 실리콘 표면에 금속층을 개재시킬 때 마스크를 이용해 상기 박막트랜지스터의 특정 영역에 니켈실리사이드와 같은 오염물이 개재되는 최대한 억제할 수 있는 장점이 있다. 상기 결정화 방법을 금속촉매유도측면결정화 방법(MILC: Metal Induced Lateral Crystallization)이라고 한다. 상기 금속촉매유도측면결정화 방법에 사용되는 마스크로는 새도우 마스크(Shadow)마스크가 사용될 수 있는데 상기 새도우 마스크는 선형 마스크 혹은 점형 마스크일 수 있다.
- <129> 상기 금속촉매 결정화 방법의 또 다른 하나는 상기 비정질 실리콘 표면에 금속촉매층을 증착 혹은 스퍼터코팅할 때 캡핑층(Capping Layer)을 먼저 개재시켜 상기 비정질 실리콘으로 유입되는 금속 촉매량을 컨트롤하는 금속촉매유도캡핑층결정화 방법(MICC: Metal Induced Crystallization with Capping Layer)이 있다. 상기 캡핑층으로

는 실리콘질화막(Silicon Nitride)막을 사용할 수 있다. 상기 실리콘 질화막의 두께에 따라 상기 금속 촉매층에서 상기 비정질 실리콘으로 유입되는 금속 촉매량이 달라진다. 이때 상기 실리콘 질화막으로 유입되는 금속 촉매는 상기 실리콘 질화막 전체에 형성될 수 도 있고, 새도우 마스크등을 사용하여 선택적으로 형성될 수 있다. 상기 금속 촉매층이 상기 비정질 실리콘을 다결정 실리콘으로 결정화가 된 이후에 선택적으로 상기 캡핑층을 제거할 수 있다. 상기 캡핑층 제거방법에는 습식 식각방법(Wet Etching)방법 혹은 건식 식각방법(Dry Etching)을 사용할 수 있다. 추가적으로, 상기 다결정 실리콘이 형성된 이후에 게이트 절연막을 형성하고 상기 게이트 절연막 상에 게이트 전극을 형성한다. 상기 게이트 전극상에 층간절연막(Interlayer)을 형성할 수 있다. 상기 층간절연막상에 비아홀(Via Hole)을 형성한 후에 불순물을 상기 비아홀을 통해서 결정화된 다결정실리콘 상으로 투입하여 내부의 형성된 금속촉매 불순물을 추가적으로 제거할 수 있다. 상기 금속 촉매 불순물을 추가적으로 제거하는 방법을 게터링 공정(Gattering Process)라고 한다. 상기 게터링 공정에는 상기 불순물을 주입하는 공정 외에 저온에서 박막트랜지스터를 가열하는 가열공정(Heating Process)이 있다. 상기 게터링 공정을 통해서 양질의 박막트랜지스터를 구현할 수 있다.

- <130> 도 6을 참조하면, 본 발명의 다른 실시예에 의한 유기 전계 발광 표시 장치 및 그의 구동회로가 도시되어 있다. 이하에서 설명하는 발광제어 구동회로는 도 3에서 도시된 발광제어 구동부를 의미한다.
- <131> 도 6에 나타난 바와 같이, 본 발명에 따른 유기 전계 발광 표시 장치의 발광제어 구동회로는 도 4에서 도시된 발광제어 구동회로와 동일하게 제1신호처리부(601), 제2신호처리부(602), 제3신호처리부(603) 및 제4신호처리부(604)로 이루어져 있다. 여기서, 각 신호처리부에 포함된 스위칭소자가 NMOS 트랜지스터로 구현되고, 각 신호처리부의 동작은 도 4와 동일하다.
- <132> 도 6에서는 발광제어 구동회로는 NMOS 트랜지스터를 이용하여 구성하였으므로, NMOS 트랜지스터를 이용하여 구성한 화소 회로와 동일 기관에 형성하면, 공정을 간단하게 할 수 있다.
- <133> 상기 발광제어 구동회로의 NMOS 박막트랜지스터의 결정화 방법으로는 엑시머 레이저(Excimer Laser)를 사용한 레이저 결정화 방법(ELA)과 금속촉매(Promoting Material)을 사용한 금속촉매 결정화 방법(MIC: Metal Induced Crystallization)과 고상결정화(SPC: Solid Phase Crystallization)방법등이 있다. 이외에도 고온 고습한 분위기에서 결정화를 진행하는 고압결정화 방법(HPA: High Pressure Annealing)방법, 기존 레이저 결정화 방법에 마스크를 추가로 사용하는(SLS: Sequential Lateral Solidification)방법들이 있다.
- <134> 상기 레이저 결정화 방법은 박막트랜지스터를 다결정실리콘(Poly Silicon)으로 결정화 하는 방법중 가장 많이 이용되고 있다. 기존의 다결정 액정표시장치의 결정화 방법을 그대로 이용할 수 있을 뿐만 아니라 공정방법이 간단하며 공정방법에 대한 기술 개발이 완료된 상태이다.
- <135> 상기 금속촉매 결정화 방법은 상기 레이저 결정화 방법을 사용하지 않고 저온에서 결정화 할 수 방법중 하나이다. 초기에는 비정질 실리콘(a-Si)표면에 금속촉매금속인 Ni, Co, Pd, Ti등을 증착 혹은 스퍼터코팅하여 상기 금속촉매 금속이 상기 비정질 실리콘 표면에 직접 침투하여 상기 비정질 실리콘의 상을 변화시키면서 결정화 하는 방법으로 저온에서 결정화 할 수 있는 장점이 있다.
- <136> 상기 금속촉매 결정화 방법의 다른 하나는 상기 비정질 실리콘 표면에 금속층을 개재시킬 때 마스크를 이용해 상기 박막트랜지스터의 특정 영역에 니켈실리사이드와 같은 오염물이 개재되는 최대한 억제할 수 있는 장점이 있다. 상기 결정화 방법을 금속촉매유도측면결정화 방법(MILC: Metal Induced Lateral Crystallization)이라고 한다. 상기 금속촉매유도측면결정화 방법에 사용되는 마스크로는 새도우 마스크(Shadow)마스크가 사용될 수 있는데 상기 새도우 마스크는 선형 마스크 혹은 점형 마스크일 수 있다.
- <137> 상기 금속촉매 결정화 방법의 또 다른 하나는 상기 비정질 실리콘 표면에 금속촉매층을 증착 혹은 스퍼터코팅할 때 캡핑층(Capping Layer)을 먼저 개재시켜 상기 비정질 실리콘으로 유입되는 금속 촉매량을 컨트롤하는 금속촉매유도캡핑층결정화 방법(MICC: Metal Induced Crystallization with Capping Layer)이 있다. 상기 캡핑층으로는 실리콘질화막(Silicon Nitride)막을 사용할 수 있다. 상기 실리콘 질화막의 두께에 따라 상기 금속 촉매층에서 상기 비정질 실리콘으로 유입되는 금속 촉매량이 달라진다. 이때 상기 실리콘 질화막으로 유입되는 금속 촉매는 상기 실리콘 질화막 전체에 형성될 수 도 있고, 새도우 마스크등을 사용하여 선택적으로 형성될 수 있다. 상기 금속 촉매층이 상기 비정질 실리콘을 다결정 실리콘으로 결정화가 된 이후에 선택적으로 상기 캡핑층을 제거할 수 있다. 상기 캡핑층 제거방법에는 습식 식각방법(Wet Etching)방법 혹은 건식 식각방법(Dry Etching)을 사용할 수 있다. 추가적으로, 상기 다결정 실리콘이 형성된 이후에 게이트 절연막을 형성하고 상기 게이트 절연막 상에 게이트 전극을 형성한다. 상기 게이트 전극상에 층간절연막(Interlayer)을 형성할 수 있다. 상기 층간

절연막상에 비아홀(Via Hole)을 형성한 후에 불순물을 상기 비아홀을 통해서 결정화된 다결정실리콘 상으로 투입하여 내부의 형성된 금속층에 불순물을 추가적으로 제거할 수 있다. 상기 금속 층에 불순물을 추가적으로 제거하는 방법을 게터링 공정(Gattering Process)라고 한다. 상기 게터링 공정에는 상기 불순물을 주입하는 공정 외에 저온에서 박막트랜지스터를 가열하는 가열공정(Heating Process)이 있다. 상기 게터링 공정을 통해서 양질의 박막트랜지스터를 구현할 수 있다.

발명의 효과

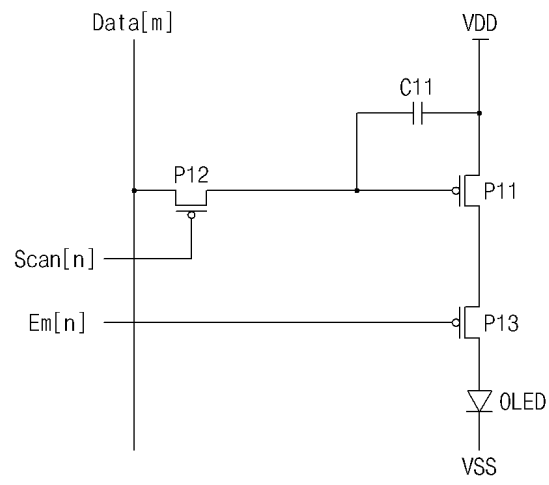
- <138> 상술한 바와 같이, 본 발명에 따른 유기 전계 발광 표시 장치 및 그의 구동회로는 발광제어 구동회로가 화소 회로와 동일한 트랜지스터로 구현되어, 공정비용 및 시간을 감소시켜 제조원가 절감하고 수율을 향상시키는 효과가 있다.
- <139> 또한, 제1전원전압과 제2전원전압이 동시에 공급되는 것을 방지하는 스위칭소자를 통해서 발광제어 구동회로에 고장이나 발열 같은 이상증상이 발생하는 것을 방지하는 효과를 갖는다.
- <140> 이상에서 설명한 것은 본 발명에 따른 유기 전계 발광 표시 장치 및 그의 구동회로를 실시하기 위한 하나의 실시예에 불과한 것으로서, 본 발명은 상기한 실시예에 한정되지 않고, 이하의 특허청구범위에서 청구하는 바와 같이 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능한 범위까지 본 발명의 기술적 정신이 있다고 할 것이다.

도면의 간단한 설명

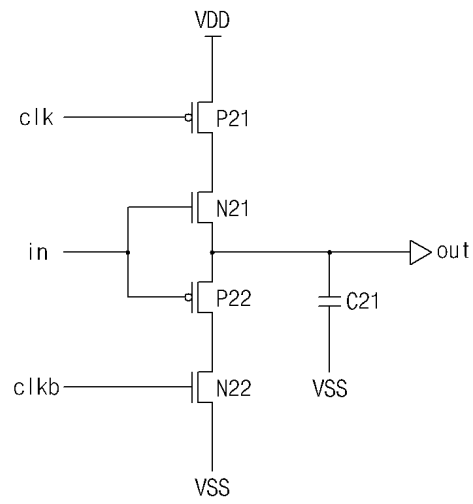
- <1> 도 1은 일반적인 유기 전계 발광 표시 장치의 화소 회로도이다.
- <2> 도 2는 일반적인 유기 전계 발광 표시 장치의 발광제어 구동 회로도이다.
- <3> 도 3은 본 발명에 따른 유기 전계 발광 표시 장치를 도시한 개략적인 구조도이다.
- <4> 도 4는 본 발명의 일실시예에 따른 유기 전계 발광 표시 장치의 발광제어 구동회로를 도시한 회로도이다.
- <5> 도 5는 도 4에 도시된 발광제어 구동회로의 동작을 나타내는 타이밍도이다.
- <6> 도 6은 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 발광제어 구동회로를 도시한 회로도이다.
- <7> < 도면의 주요 부분에 대한 부호의 설명 >
- <8> 401; 제1신호처리부 402; 제2신호처리부
- <9> 403; 제3신호처리부 404; 제4신호처리부
- <10> M1; 제1스위칭 소자 M2; 제2스위칭소자
- <11> M3; 제3스위칭 소자 M4; 제4스위칭소자
- <12> M5; 제5스위칭 소자 M6; 제6스위칭소자
- <13> M7; 제7스위칭 소자 M8; 제8스위칭소자
- <14> M9; 제9스위칭 소자 M10; 제10스위칭소자
- <15> M11; 제11스위칭 소자 M12; 제12스위칭소자
- <16> M13; 제13스위칭 소자 M14; 제14스위칭소자
- <17> M15; 제15스위칭 소자 M16; 제16스위칭소자
- <18> M17; 제17스위칭 소자 M18; 제18스위칭소자
- <19> M19; 제19스위칭 소자 M20; 제20스위칭소자
- <20> M21; 제21스위칭 소자
- <21> C1; 제1용량성 소자 C2; 제2용량성 소자
- <22> C3; 제3용량성 소자 C4; 제4용량성 소자

도면

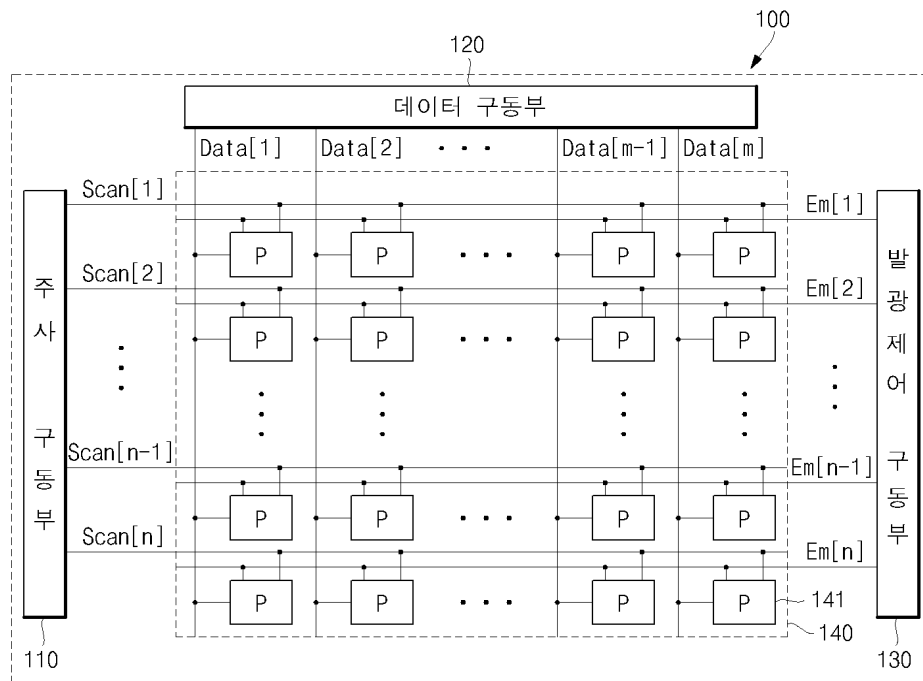
도면1



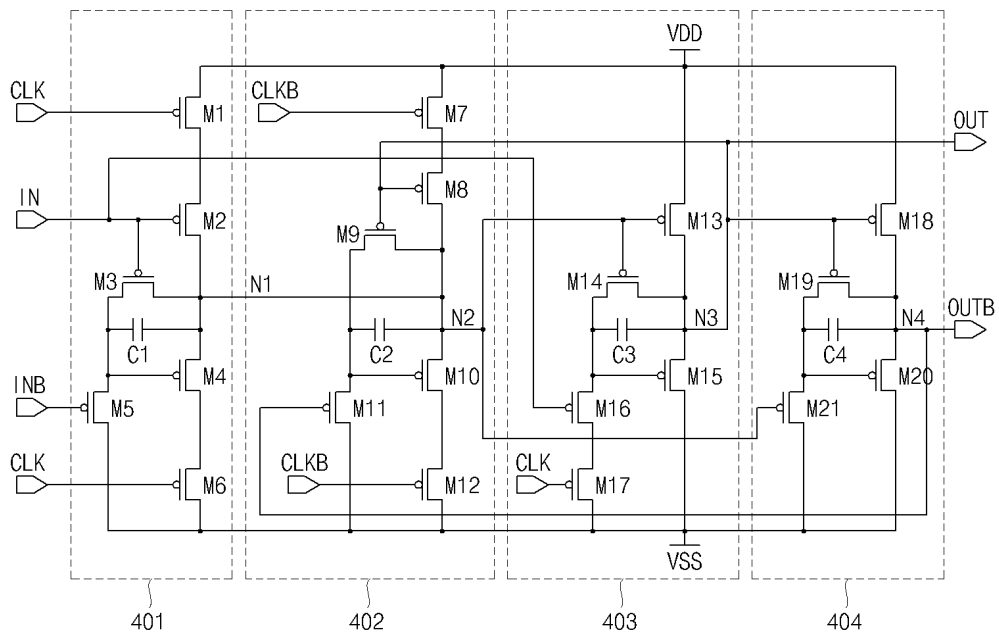
도면2



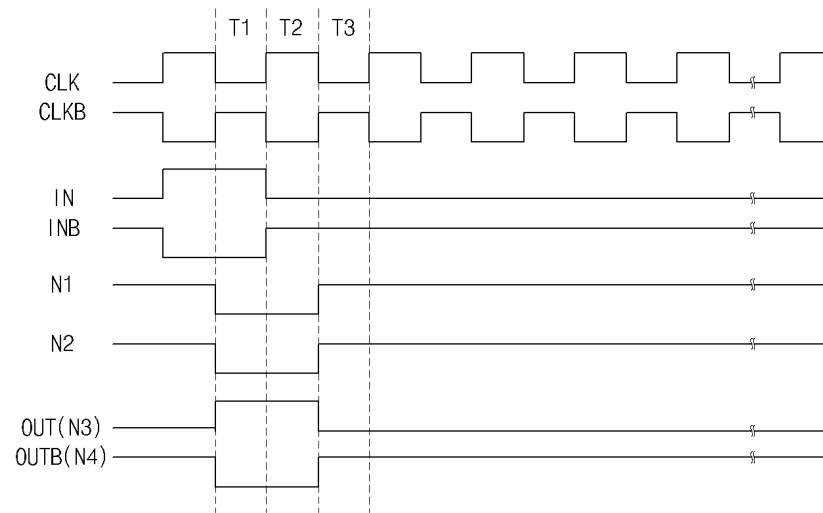
도면3



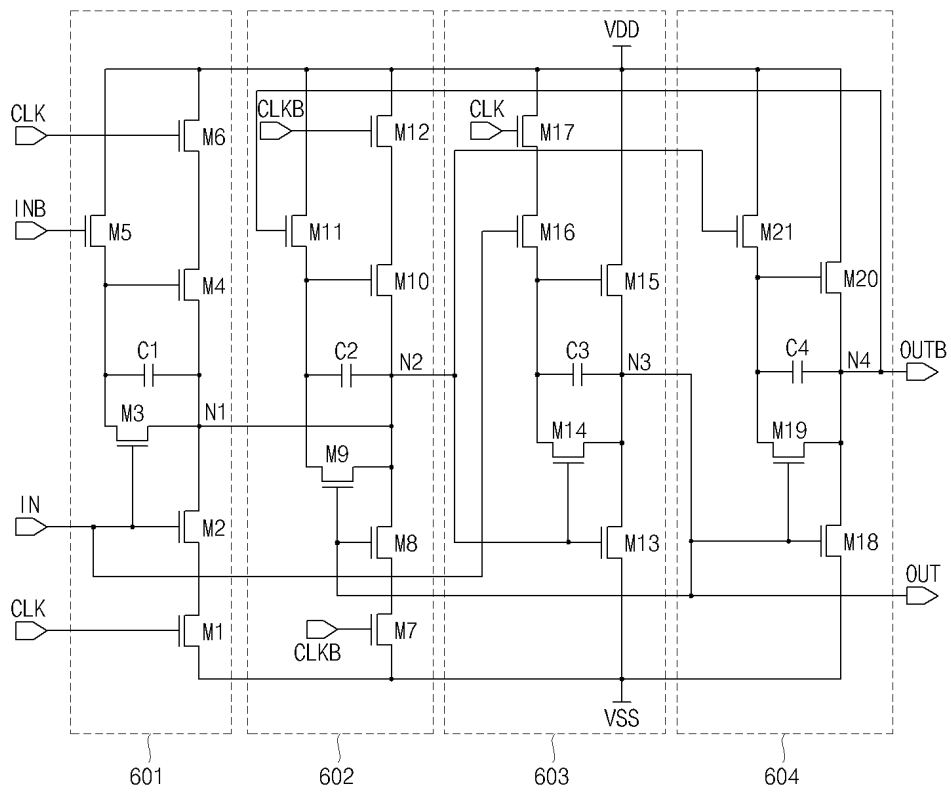
도면4



도면5



도면6



专利名称(译)	一种有机电致发光显示装置及其驱动电路		
公开(公告)号	KR100865393B1	公开(公告)日	2008-10-24
申请号	KR1020060138324	申请日	2006-12-29
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	CHUNG BO YONG 정보용		
发明人	정보용		
IPC分类号	G09G3/30 G09G3/20 G09G3/32 H05B33/12		
CPC分类号	G09G3/3275 G09G3/3266 G09G2300/0842 G09G2300/0861 G09G2310/0286 G11C19/184 G11C19/28		
代理人(译)	Seogyongmin		
其他公开文献	KR1020080062458A		
外部链接	Espacenet		

摘要(译)

要解决的发明技术问题涉及一种发光显示装置及其驱动电路，以相同的晶体管和发光控制驱动电路的像素电路来实现，所以可以减少处理时间和成本，提高经济性和制造成本的产量，第一电源电压和第二故障或加热具有防止相同的症状出现，并且它的驱动电路通过所述开关装置，以防止电源电压控制驱动电路以发射光的影响的有机发光显示装置的同时被供给提供。本发明实现这一点是第一信号处理单元和所述第一输出信号，单元时钟信号，第一负反馈信号和第二负反馈信号通过接收时钟信号时，输入信号和负输入信号，以产生第一输出信号与所述第二信号处理单元和所述第二输出信号和第三信号处理器和用于接收所述输入信号以产生一个第三输出信号的第三输出信号接收到的转发是所述第二输出信号的子信号，以产生第二输出信号的接收第二输出信号到所述开关元件包括第四信号处理部分，并阻止施加到第三输出信号是第一电源电压和第二电源电压提供给所述第三信号处理的同时产生一个第四输出信号公开了一种有机发光显示装置及其驱动电路。

