



(72) 발명자

정연식

부산 사상구 괘법동 한신2차아파트 207동 102호

김승태

경기 고양시 일산서구 탄현동 큰마을대림현대아파트 118동 1504호

이정윤

경기 수원시 장안구 율전동 삼성아파트 205동 203호

배한진

서울 마포구 현석동 마포강변현대홈타운 107동 602호

임호민

경기 파주시 교하읍 문발리 동문굿모닝힐 306-802

김나리

경기 하남시 덕풍1동 덕풍쌍용아파트 103동 1003호

특허청구의 범위

청구항 1

게이트라인부들과 데이터라인들의 교차 영역마다 매트릭스 형태로 배치되고, 유기발광다이오드, 상기 유기발광다이오드에 흐르는 전류를 제어하는 구동 TFT를 각각 갖는 다수의 화소들을 포함한 표시패널;

센싱 데이터를 저장하는 메모리;

상기 센싱 데이터를 기반으로 상기 유기발광다이오드의 열화 편차를 보상하기 위한 보상값을 결정하고, 상기 보상값을 참조하여 입력 디지털 비디오 데이터를 변조하는 타이밍 컨트롤러; 및

보상 구동시 제1 데이터라인들을 통해 해당 화소들의 유기발광다이오드에 기준전압을 공급하고 상기 제1 데이터라인들 사이에 배치된 제2 데이터라인들을 통해 상기 해당 화소들의 유기발광다이오드에 흐르는 전류를 센싱하여 상기 센싱 데이터로 변환하며, 노멀 구동시 상기 변조된 디지털 비디오 데이터를 데이터전압으로 변환하여 상기 해당 화소들에 공급하는 데이터 구동회로를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 데이터 구동회로는,

제1 OP-AMP와 제1 전류 미러부를 각각 갖는 제1 센싱&출력부들;

상기 제1 센싱&출력부들에 접속되는 제1 ADC;

제2 OP-AMP와 제2 전류 미러부를 각각 갖는 제2 센싱&출력부들; 및

상기 제2 센싱&출력부들에 접속되는 제2 ADC를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 및 제2 전류 미러부는 각각, 제1 미러 TFT와, 상기 제1 미러 TFT와 동일 게이트신호를 인가받으며 상기 제1 미러 TFT보다 큰 출력비(1:M(M>1))를 갖는 제2 미러 TFT를 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 보상 구동은 기수 화소들의 유기발광다이오드에 흐르는 전류를 센싱하는 제1 기간과, 우수 화소들의 유기발광다이오드에 흐르는 전류를 센싱하는 제2 기간으로 진행되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 4 항에 있어서,

상기 제1 기간 동안,

상기 제1 OP-AMP는 그의 제1 입력단으로 입력되는 상기 기준전압을 그의 제2 입력단에 접속되는 기수 데이터라인을 통해 상기 기수 화소들 중 어느 하나의 유기발광다이오드에 공급하고;

상기 제2 전류 미러부는 상기 제1 OP-AMP의 출력에 응답하여 상기 제1 및 제2 미러 TFT를 턴 온 시켜 상기 기수 화소들 중 어느 하나의 유기발광다이오드에 흐르는 전류를 상기 M 배만큼 증폭하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 4 항에 있어서,

상기 제2 기간 동안,

상기 제2 OP-AMP는 그의 제1 입력단으로 입력되는 상기 기준전압을 그의 제2 입력단에 접속되는 우수 데이터라인을 통해 상기 우수 화소들 중 어느 하나의 유기발광다이오드에 공급하고;

상기 제1 전류 미러부는 상기 제2 OP-AMP의 출력에 응답하여 상기 제1 및 제2 미러 TFT를 턴 온 시켜 상기 우수 화소들 중 어느 하나의 유기발광다이오드에 흐르는 전류를 상기 M 배만큼 증폭하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 2 항에 있어서,

상기 데이터 구동회로는,

상기 제1 센싱&출력부들과 상기 제1 ADC 사이에 접속되는 제1 전압 변환부;

상기 제2 센싱&출력부들과 상기 제2 ADC 사이에 접속되는 제2 전압 변환부; 및

상기 제1 및 제2 OP-AMP 각각에 상기 데이터전압을 공급하는 다수의 DAC들을 더 구비하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 8

제 7 항에 있어서,

상기 제1 및 제2 전압 변환부는 각각, 트랜스 임피던스 증폭기 또는 전류 적분기를 포함하여 센싱된 전류 신호를 전압 신호로 변환하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 9

제 2 항에 있어서,

상기 제1 및 제2 OP-AMP는 상기 노멀 구동시 출력 버퍼로 작용하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 10

제 7 항에 있어서,

상기 제1 및 제2 ADC는 한 개의 ADC에 통합 가능하고;

상기 제1 및 제2 전압 변환부는 한 개의 전압 변환부에 통합 가능한 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 11

제 4 항에 있어서,

상기 각 화소들에는 2개의 센싱필스 공급라인이 할당되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 12

제 4 항에 있어서,

상기 각 화소들에는 1개의 센싱필스 공급라인이 할당되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 13

제 12 항에 있어서,

제1 로(Row) 라인에 배치된 화소들과 제1 로 라인과 수직으로 이웃한 제2 로 라인에 배치된 화소들은, 상기 제1 및 제2 로 라인 사이에 배치된 제1 및 제2 센싱필스 공급라인에 교대로 접속되는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 14

제 12 항에 있어서,

동일 로(Row) 라인의 화소들은 그들 상하에 배치된 제1 및 제2 센싱필스 공급라인에 지그재그로 접속되는 것을 특징으로 하는 유기발광다이오드 표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기발광다이오드 표시장치에 관한 것으로 특히, 유기발광다이오드의 열화로 인한 영상 고착화(Image Sticking) 현상을 줄일 수 있는 유기발광다이오드 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 표시소자로 각광받고 있는 유기발광다이오드 표시장치는 스스로 발광하는 자발광소자를 이용함으로써 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 유기발광다이오드 표시장치는 도 1과 같이 유기발광다이오드를 가진다. 유기발광다이오드는 애노드전극과 캐소드전극 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 구비한다.

[0004] 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0005] 유기발광다이오드 표시장치는 이와 같은 유기발광다이오드가 포함된 화소를 매트릭스 형태로 배열하고 스캔필스에 의해 선택된 화소들의 밝기를 비디오 데이터의 계조에 따라 제어한다.

[0006] 도 2는 유기발광다이오드 표시장치에 있어서 하나의 화소를 등가적으로 보여준다. 도 2를 참조하면, 액티브 매트릭스 방식의 유기발광다이오드 표시장치의 화소는 유기발광다이오드(OLED), 서로 교차하는 데이터라인(DL) 및 게이트라인(GL), 스위치 TFT(SW), 구동 TFT(DT), 및 스토리지 커패시터(Cst)를 구비한다. 스위치 TFT(SW)와 구동 TFT(DT)는 P-타입 MOS-FET으로 구현된다.

[0007] 스위치 TFT(SW)는 게이트라인(GL)으로부터의 스캔필스에 응답하여 턴-온됨으로써 자신의 소스전극과 드레인전극 사이의 전류패스를 도통시킨다. 스위치 TFT(SW)는 턴 온 기간 동안 데이터라인(DL)으로부터의 데이터전압을 구동 TFT(DT)의 게이트전극과 스토리지 커패시터(Cst)에 인가한다. 구동 TFT(DT)는 자신의 게이트전극과 소스전극 간의 차전압(Vgs)에 따라 유기발광다이오드(OLED)에 흐르는 전류를 제어한다. 스토리지 커패시터(Cst)는 구동 TFT(DT)의 게이트전위를 한 프레임 동안 일정하게 유지시킨다. 유기발광다이오드(OLED)는 도 1과 같은 구조로 구현되며, 구동 TFT(DT)의 드레인전극과 저전위 전압원(VSS) 사이에 접속된다.

[0008] 일반적으로, 유기발광다이오드 표시장치에서 화소들 간 휘도의 불균일성은 여러 원인, 예컨대 구동 TFT의 전기적 특성 편차, 표시위치에 따른 고전위 구동전압의 편차, 및 유기발광다이오드의 열화 편차에 기인한다. 특히, 유기발광다이오드의 열화 편차는 장시간 구동시 열화 속도가 화소들마다 달라지기 때문에 발생하는 것으로, 이것이 심화되면 영상 고착화(Image Sticking) 현상이 발생되고, 그 결과 화질이 저하된다.

[0009] 유기발광다이오드의 열화 편차를 보상하기 위해, 외부 보상기술과 내부 보상기술이 알려져 있다.

[0010] 외부 보상기술은 화소 바깥에 전류원을 위치시키고, 이 전류원을 통해 유기발광다이오드에 일정한 전류를 인가한 후 그에 따른 전압을 측정하여 유기발광다이오드의 열화 편차를 보상한다. 하지만 이 기술은 전류원과 유기발광다이오드 사이의 데이터라인에 전류를 흘려 데이터라인의 기생 커패시터를 모두 충전해야 유기발광다이오드의 애노드 전압을 센싱할 수 있기 때문에 센싱 속도가 매우 느리고 센싱에 소요되는 시간이 길어진다. 그 결과, 인접 프레임들 사이 시간에 또는, 표시장치의 온/오프 시에 유기발광다이오드의 애노드 전압을 센싱하기

가 어렵다.

[0011] 내부 보상기술은 유기발광다이오드의 애노드와 구동 TFT의 게이트 사이에 커플링 커패시터를 접속시켜 유기발광다이오드에 흐르는 전류에 유기발광다이오드의 열화 정도를 자동으로 반영한다. 하지만 이 기술은 구동 TFT의 전류식에 의한 유기발광다이오드의 턴 온 전압에 따라 전류의 크기를 변화시키기 때문에 정확한 보상이 어렵고, 복잡한 화소 구조를 요구한다. 유기발광다이오드의 열화 속도는 느리기 때문에 화소 구조를 복잡하게 해가면서까지 실시간으로 유기발광다이오드의 열화 편차를 보상할 필요는 없다.

발명의 내용

해결 하고자하는 과제

[0012] 따라서, 본 발명의 목적은 유기발광다이오드의 열화 편차에 대한 보상의 정확도를 높이고, 보상에 소요되는 시간을 줄일 수 있도록 한 유기발광다이오드 표시장치를 제공하는 데 있다.

과제 해결수단

[0013] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 유기발광다이오드 표시장치는 게이트라인부들과 데이터라인들의 교차 영역마다 매트릭스 형태로 배치되고, 유기발광다이오드, 상기 유기발광다이오드에 흐르는 전류를 제어하는 구동 TFT를 각각 갖는 다수의 화소들을 포함한 표시패널; 센싱 데이터를 저장하는 메모리; 상기 센싱 데이터를 기반으로 상기 유기발광다이오드의 열화 편차를 보상하기 위한 보상값을 결정하고, 상기 보상값을 참조하여 입력 디지털 비디오 데이터를 변조하는 타이밍 콘트롤러; 및 보상 구동시 제1 데이터라인들을 통해 해당 화소들의 유기발광다이오드에 기준전압을 공급하고 상기 제1 데이터라인들 사이에 배치된 제2 데이터라인들을 통해 상기 해당 화소들의 유기발광다이오드에 흐르는 전류를 센싱하여 상기 센싱 데이터로 변환하며, 노멀 구동시 상기 변조된 디지털 비디오 데이터를 데이터전압으로 변환하여 상기 해당 화소들에 공급하는 데이터 구동회로를 구비한다.

효 과

[0014] 본 발명에 따른 유기발광다이오드 표시장치는 기준전압을 유기발광다이오드에 인가하는 경로와 유기발광다이오드에 흐르는 전류를 센싱하는 경로를 다르게 한다. 다시 말해, 증폭기로부터 제1 데이터라인들을 통해 해당 화소들의 유기발광다이오드에 기준전압을 공급하고, 제1 데이터라인들 사이에 배치된 제2 데이터라인들을 통해 해당 화소들의 유기발광다이오드에 흐르는 전류를 센싱한 후 증폭한다. 그 결과, 본 발명에 따른 유기발광다이오드 표시장치는 센싱을 빠르게 하면서도 센싱의 정확도를 크게 높일 수 있다.

발명의 실시를 위한 구체적인 내용

[0015] 이하, 도 3 내지 도 13을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

[0016] 도 3은 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블록도이고, 도 4는 타이밍 콘트롤러 및 데이터 구동회로의 내부 구성을 보여준다.

[0017] 도 3 및 도 4를 참조하면, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 화소(P)들이 형성되는 표시패널(10)과, 데이터라인(14)들을 구동시키기 위한 데이터 구동회로(12)와, 게이트라인부(15)들을 구동시키기 위한 게이트 구동회로(13)와, 데이터 구동회로(12) 및 게이트 구동회로(13)의 구동 타이밍을 제어하기 위한 타이밍 콘트롤러(11)와, 센싱 데이터(SD)를 저장하는 메모리(16)를 구비한다.

[0018] 표시패널(10)에는 다수의 데이터라인(14)들과 다수의 게이트라인부(15)들이 교차되고, 이 교차영역마다 다수의 화소들(PA,PB)이 매트릭스 형태로 배치된다. 표시패널(10)에서 기수번째 컬럼(Column) 라인들에는 기수 화소들(PA)이 배치되고, 우수번째 컬럼 라인들에는 우수 화소들(PB)이 배치된다. 화소들(PA,PB) 각각은 유기발광다이오드, 구동 TFT, 스토리지 커패시터 및 다수의 스위치 TFT들을 포함하며, 공통으로 고전위 구동전압(Vdd), 기저

전압(Gnd), 및 기준전압(Vsus)을 공급받는다. 고전위 구동전압(Vdd)은 고전위 전압원에 의해, 기저전압(Gnd)은 기저 전압원에 의해, 기준전압(Vsus)은 기준 전압원에 의해 각각 일정한 레벨로 발생된다. 기준전압(Vsus)은 기저전압(Gnd)과 고전위 구동전압(Vdd) 사이의 전압 레벨, 바람직하게는 유기발광다이오드의 문턱전압보다 낮은 전압 레벨로 정해진다. 게이트라인부(15)는 스캔필스 공급라인(15a), 에미션필스 공급라인(15b), 및 센싱필스 공급라인(15c)으로 구성된다.

- [0019] 타이밍 컨트롤러(11)는 데이터 처리회로(111)와 제어신호 발생회로(112)를 구비한다.
- [0020] 데이터 처리회로(111)는 보상 구동을 통해 메모리(16)에 저장된 센싱 데이터(SD)를 참조하여 유기발광다이오드의 열화 편차를 보상하기 위한 보상값을 각 화소(PA,PB)마다 결정하고, 이 보상값을 기반으로 시스템보드(미도시)로부터 입력되는 디지털 비디오 데이터(RGB)를 변조하여 디지털 변조 데이터(R'G'B')를 생성한다. 그리고, 데이터 처리회로(111)는 노멀 구동을 위해 디지털 변조 데이터(R'G'B')를 데이터 구동회로(12)에 공급한다.
- [0021] 제어신호 발생회로(112)는 시스템보드로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC) 및 스위치 제어신호들($\phi_n, \phi_o, \phi_o', \phi_e, \phi_e', \phi_{ADC}$)과, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.
- [0022] 데이터 구동회로(12)는 타이밍 컨트롤러(11)의 제어하에 제1 보상 구동시 기수 데이터라인들(14A)을 통해 기수 화소들(PA)의 유기발광다이오드에 기준전압을 공급하고 기수 데이터라인들(14A) 사이에 배치된 우수 데이터라인들(14B)을 통해 기수 화소들(PA)의 유기발광다이오드에 흐르는 전류를 센싱하여 센싱 데이터(SD)로 변환한 후 메모리(16)에 공급한다. 또한, 데이터 구동회로(12)는 타이밍 컨트롤러(11)의 제어하에 제2 보상 구동시 우수 데이터라인들(14B)을 통해 우수 화소들(PB)의 유기발광다이오드에 기준전압을 공급하고 기수 데이터라인들(14A)을 통해 우수 화소들(PB)의 유기발광다이오드에 흐르는 전류를 센싱하여 센싱 데이터(SD)로 변환한 후 메모리(16)에 공급한다. 그리고, 데이터 구동회로(12)는 노멀 구동시 타이밍 컨트롤러(11)의 제어하에 디지털 변조 데이터(R'G'B')를 비디오 데이터전압(이하, "데이터전압"이라 함)으로 변환하여 데이터라인(14A,14B)들에 공급한다.
- [0023] 이를 위해, 데이터 구동회로(12)는 제1 아날로그-디지털 컨버터(이하, "ADC"라 함)(120A), 제2 ADC(120B), 제1 전압변환부(121A), 제2 전압변환부(121B), 다수의 디지털-아날로그 컨버터(이하, "DAC"라 함)들(122), 제1 센싱&출력부들(123A), 및 제2 센싱&출력부들(123B)을 구비한다.
- [0024] 제1 센싱&출력부들(123A)은 타이밍 컨트롤러(11)로부터의 스위치 제어신호들($\phi_n, \phi_o, \phi_o', \phi_e, \phi_e', \phi_{ADC}$)에 응답하여, 제1 보상 구동시 기수 데이터라인들(14A)을 통해 기수 화소들(PA)의 유기발광다이오드에 기준전압을 공급하고 제2 보상 구동시 기수 데이터라인들(14A)을 통해 우수 화소들(PB)의 유기발광다이오드에 흐르는 전류를 센싱 및 증폭하여 제1 트랜스 임피던스 증폭기(121A)에 공급한다. 제1 센싱&출력부들(123A)은 타이밍 컨트롤러(11)로부터의 스위치 제어신호들($\phi_n, \phi_o, \phi_o', \phi_e, \phi_e', \phi_{ADC}$)에 응답하여, 노멀 구동시 DAC들(122)로부터 입력되는 데이터전압을 완충하여 기수 데이터라인들(14A)에 공급한다.
- [0025] 제1 전압변환부(121A)는 제1 센싱&출력부들(123A)로부터 입력되는 증폭된 전류신호들을 순차적으로 전압신호로 변환한다. 제1 전압변환부(121A)는 도 5a와 같은 트랜스 임피던스 증폭기 또는, 도 5b와 같은 전류 전분기로 구현될 수 있다. 제1 ADC(120A)는 제1 트랜스 임피던스 증폭기(121A)로부터의 전압신호를 센싱 데이터(SD)로 변환한 후 메모리(16)에 공급한다.
- [0026] 제2 센싱&출력부들(123B)은 타이밍 컨트롤러(11)로부터의 스위치 제어신호들($\phi_n, \phi_o, \phi_o', \phi_e, \phi_e', \phi_{ADC}$)에 응답하여, 제2 보상 구동시 우수 데이터라인들(14B)을 통해 우수 화소들(PB)의 유기발광다이오드에 기준전압을 공급하고 제1 보상 구동시 우수 데이터라인들(14B)을 통해 기수 화소들(PA)의 유기발광다이오드에 흐르는 전류를 센싱 및 증폭하여 제2 트랜스 임피던스 증폭기(121B)에 공급한다. 제2 센싱&출력부들(123B)은 타이밍 컨트롤러(11)로부터의 스위치 제어신호들($\phi_n, \phi_o, \phi_o', \phi_e, \phi_e', \phi_{ADC}$)에 응답하여, 노멀 구동시 DAC들(122)로부터 입력되는 데이터전압을 우수 데이터라인들(14B)에 공급한다.
- [0027] 제2 전압 변환부(121B)는 제2 센싱&출력부들(123B)로부터 입력되는 증폭된 전류신호들을 순차적으로 전압신호로 변환한다. 제2 전압변환부(121B)는 도 5와 같은 트랜스 임피던스 증폭기 또는, 도 5b와 같은 전류 전분기로 구현될 수 있다. 제2 ADC(120B)는 제2 트랜스 임피던스 증폭기(121B)로부터의 전압신호를 센싱 데이터(SD)로 변환한 후 메모리(16)에 공급한다.
- [0028] DAC(122)들은 센싱&출력부들(123A,123B)에 일대일로 접속되며, 타이밍 컨트롤러(11)의 제어하에 입력되는 디지털

텔 변조 데이터(R'G'B')를 데이터전압으로 변환한다.

- [0029] 한편, 본 발명에서는 기수 화소들(PA)의 유기발광다이오드에 흐르는 전류를 센싱한 후 우수 화소들(PB)의 유기 발광다이오드에 흐르는 전류를 센싱하기 때문에, 제1 ADC(120A)와 제2 ADC(120B)는 하나의 ADC로 통합될 수 있고, 제1 전압변환부(121A)와 제2 전압변환부(121B)는 하나의 전압변환부로 통합될 수 있다. 다만, 이하에서는 각각 2개로 나뉜 경우를 예로 하여 설명한다.
- [0030] 게이트 구동회로(13)는 쉬프트 레지스터 및 레벨 쉬프터를 구비하며, 타이밍 콘트롤러(11)의 제어 하에 스캔펄스(SCAN), 센싱펄스(SEN) 및 에미션펄스(EM)를 발생한다. 스캔펄스(SCAN)는 스캔펄스 공급라인(15a)에 인가되고, 에미션펄스(EM)는 에미션펄스 공급라인(15b)에 인가되며, 센싱펄스(SEN)는 센싱펄스 공급라인(15c)에 인가된다. 게이트 구동회로(13)를 구성하는 쉬프트 레지스터 어레이는 GIP(Gate In Panel) 방식으로 표시패널(10)상에 직접 형성될 수 있다.
- [0031] 메모리(16)는 적어도 하나 이상의 록업 테이블을 포함하여 데이터 구동회로(12)로부터 입력되는 각 화소의 센싱 데이터(SD)를 저장한다.
- [0032] 도 6a 및 도 6b는 각각 도 4의 제1 센싱&출력부(123A) 및 제2 센싱&출력부(123B)를 상세히 보여준다.
- [0033] 도 6a를 참조하면, 제1 센싱&출력부(123A)는 제1 오피 앰프(이하, "OP-AMP"라 함)(1231A)와, 제1 전류 미러부(1232A)와, 기준전압원(VREF)과, 다수의 스위치들(SW1A 내지 SW7A)을 구비한다. 스위치들(SW1A 내지 SW7A)은 N-type MOSFET으로 구현될 수 있다.
- [0034] 제1 OP-AMP(1231A)는 제1 입력단(A1), 제2 입력단(A2), 및 출력단(A3)을 갖는다. 제1 OP-AMP(1231A)는 스위치들(SW1A 내지 SW7A)의 스위칭 작용에 의해, 보상 구동시에는 증폭기로 작용하고 노멀 구동시에는 출력 버퍼로 작용한다. 제1 입력단(A1)과 제2 입력단(A2)은 (+), (-) 전환이 가능토록 구성될 수 있다. 예컨대, 제1 OP-AMP(1231A)가 증폭기로 작용할 때는 제1 입력단(A1)은 (-)로, 제2 입력단(A2)은 (+)로 전환되고, 제1 OP-AMP(1231A)가 출력 버퍼로 작용할 때는 제1 입력단(A1)은 (+)로, 제2 입력단(A2)은 (-)로 전환될 수 있다.
- [0035] 제1 전류 미러부(1232A)는 센싱 시간을 줄이고 센싱의 정확도를 높이기 위해 1:M(M>1)의 출력비를 갖는 2개를 TFT(MT1A, MT2A)를 포함한다. 상대적으로 작은 출력비(1)를 갖는 제1 미러 TFT(MT1A)는 고전위 전압원(VDD)과 기수 데이터라인(14A) 사이에 접속되고, 상대적으로 큰 출력비(M)를 갖는 제2 미러 TFT(MT2A)는 고전위 전압원(VDD)과 제1 전압변환부(121A) 사이에 접속된다. 제1 전류 미러부(1232A)를 구성하는 TFT들(MT1A, MT2A)은 P-type MOSFET으로 구현될 수 있으며, 그들의 게이트단은 제2 센싱&출력부(123B)에 포함되는 제2 OP-AMP(1231B)의 출력단에 접속된다.
- [0036] 기준전압원(VREF)은 기준전압(Vref)을 발생한다.
- [0037] 제1 스위치(SW1A)는 DAC(122)와 제1 OP-AMP(1231A)의 제1 입력단(A1) 사이에 접속되며, 제1 스위치 제어신호(ϕ_n)에 응답하여 스위칭된다. 제2 스위치(SW2A)는 제1 OP-AMP(1231A)의 출력단(A3)과 기수 데이터라인(14A) 사이에 접속되며, 제1 스위치 제어신호(ϕ_n)에 응답하여 스위칭된다. 제3 스위치(SW3A)는 기준 전압원(VREF)과 제1 OP-AMP(1231A)의 제1 입력단(A1) 사이에 접속되며, 제2 스위치 제어신호(ϕ_o)에 응답하여 스위칭된다. 제4 스위치(SW4A)는 제1 OP-AMP(1231A)의 출력단(A3)과 제2 센싱&출력부(123B)에 포함되는 제2 전류 미러부(1232B)의 게이트단 사이에 접속되며, 제2 스위치 제어신호(ϕ_o)에 응답하여 스위칭된다. 제5 스위치(SW5A)는 제1 OP-AMP(1231A)의 제2 입력단(A2)과 기수 데이터라인(14A) 사이에 접속되며, 제3' 스위치 제어신호($\phi_{e'}$)에 응답하여 스위칭된다. 제6 스위치(SW6A)는 고전위 전압원(VDD)과 제1 전류 미러부(1232A)의 게이트단 사이에 접속되며, 제3' 스위치 제어신호($\phi_{e'}$)에 응답하여 스위칭된다. 제7 스위치(SW7A)는 제1 전류 미러부(1232A)의 출력단과 제1 전압변환부(121A) 사이에 접속되며, 제4 스위치 제어신호(ϕ_{ADC})에 응답하여 스위칭된다. 여기서, 제3' 스위치 제어신호($\phi_{e'}$)는 아래의 제3 스위치 제어신호(ϕ_e)의 반전 신호이다.
- [0038] 도 6b를 참조하면, 제2 센싱&출력부(123B)는 제2 OP-AMP(1231B)와, 제2 전류 미러부(1232B)와, 기준전압원(VREF)과, 다수의 스위치들(SW1B 내지 SW7B)을 구비한다. 스위치들(SW1B 내지 SW7B)은 N-type MOSFET으로 구현될 수 있다.
- [0039] 제2 OP-AMP(1231B)는 제1 입력단(B1), 제2 입력단(B2), 및 출력단(B3)을 갖는다. 제2 OP-AMP(1231B)는 스위치들(SW1B 내지 SW7B)의 스위칭 작용에 의해, 보상 구동시에는 증폭기로 작용하고 노멀 구동시에는 출력 버퍼로 작용한다. 제1 입력단(B1)과 제2 입력단(B2)은 (+), (-) 전환이 가능토록 구성될 수 있다. 예컨대, 제2 OP-AMP(1231B)가 증폭기로 작용할 때는 제1 입력단(B1)은 (-)로, 제2 입력단(B2)은 (+)로 전환되고, 제2 OP-

AMP(1231B)가 출력 버퍼로 작용할 때는 제1 입력단(B1)은 (+)로, 제2 입력단(B2)은 (-)로 전환될 수 있다.

- [0040] 제2 전류 미러부(1232B)는 센싱 시간을 줄이고 센싱의 정확도를 높이기 위해 1:M(M>1)의 출력비를 갖는 2개를 TFT(MT1B, MT2B)를 포함한다. 상대적으로 작은 출력비(1)를 갖는 제1 미러 TFT(MT1B)는 고전위 전압원(VDD)과 우수 데이터라인(14B) 사이에 접속되고, 상대적으로 큰 출력비(M)를 갖는 제2 미러 TFT(MT2B)는 고전위 전압원(VDD)과 제2 전압변환부(121B) 사이에 접속된다. 제2 전류 미러부(1232B)를 구성하는 TFT들(MT1B, MT2B)은 P-type MOSFET으로 구현될 수 있으며, 그들의 게이트단은 제1 센싱&출력부(123A)에 포함되는 제1 OP-AMP(1231A)의 출력단에 접속된다.
- [0041] 기준전압원(VREF)은 기준전압(Vref)을 발생한다.
- [0042] 제1 스위치(SW1B)는 DAC(122)와 제2 OP-AMP(1231B)의 제1 입력단(B1) 사이에 접속되며, 제1 스위치 제어신호(ϕ_n)에 응답하여 스위칭된다. 제2 스위치(SW2B)는 제2 OP-AMP(1231B)의 출력단(B3)과 우수 데이터라인(14B) 사이에 접속되며, 제1 스위치 제어신호(ϕ_n)에 응답하여 스위칭된다. 제3 스위치(SW3B)는 기준 전압원(VREF)과 제2 OP-AMP(1231B)의 제1 입력단(B1) 사이에 접속되며, 제3 스위치 제어신호(ϕ_e)에 응답하여 스위칭된다. 제4 스위치(SW4B)는 제2 OP-AMP(1231B)의 출력단(B3)과 제1 센싱&출력부(123A)에 포함되는 제1 전류 미러부(1232A)의 게이트단 사이에 접속되며, 제3 스위치 제어신호(ϕ_e)에 응답하여 스위칭된다. 제5 스위치(SW5B)는 제2 OP-AMP(1231B)의 제2 입력단(B2)과 우수 데이터라인(14B) 사이에 접속되며, 제2' 스위치 제어신호($\phi_{o'}$)에 응답하여 스위칭된다. 제6 스위치(SW6B)는 고전위 전압원(VDD)과 제2 전류 미러부(1232B)의 게이트단 사이에 접속되며, 제2' 스위치 제어신호($\phi_{o'}$)에 응답하여 스위칭된다. 제7 스위치(SW7B)는 제2 전류 미러부(1232B)의 출력단과 제2 전압변환부(121B) 사이에 접속되며, 제4 스위치 제어신호(ϕ_{ADC})에 응답하여 스위칭된다. 여기서, 제2' 스위치 제어신호($\phi_{o'}$)는 제2 스위치 제어신호(ϕ_o)의 반전 신호이다.
- [0043] 도 7은 도 3에 도시된 화소들(PA, PB)의 일 예를 상세히 보여준다. 도 7의 각 로(Row) 라인에 배치된 화소들(PA, PB)에는 두 개의 센싱펄스 공급라인들(15c, 15c')이 할당된다. 즉, 기수 화소들(PA)에는 기수 센싱펄스 공급라인(15c)이 할당되고, 우수 화소들(PB)에는 우수 센싱펄스 공급라인(15c')이 할당된다.
- [0044] 도 7을 참조하면, 기수 화소(PA)는 제1 유기발광다이오드(OLED1), 구동 TFT(DT), 다수의 스위치 TFT들(ST1 내지 ST6), 및 스토리지 커패시터(Cst)를 구비한다. 구동 TFT(DT)와 스위치 TFT들(ST1 내지 ST6)은 P-type MOSFET으로 구현될 수 있다.
- [0045] 제1 유기발광다이오드(OLED1)는 제3 노드(N3)에 접속된 애노드전극과 기저 전압원(GND)에 접속된 캐소드전극을 구비한다. 제1 유기발광다이오드(OLED1)는 애노드전극과 캐소드전극 사이에 흐르는 전류에 의해 발광한다.
- [0046] 구동 TFT(DT)는 고전위 전압원(VDD)과 제3 노드(N3) 사이에 접속되며, 자신의 소스-게이트 간 전압 즉, 고전위 전압원(VDD)과 제1 노드(N1) 사이에 걸리는 전압에 따라 제1 유기발광다이오드(OLED)에 흐르는 전류량을 조절한다.
- [0047] 제1 스위치 TFT(ST1)는 제1 노드(N1)와 구동 TFT(DT) 사이에 접속되며, 스캔펄스 공급라인(15a)으로부터의 스캔펄스(SCAN)에 응답하여 스위칭된다. 제2 스위치 TFT(ST2)는 기수 데이터라인(14A)과 제2 노드(N2) 사이에 접속되며, 스캔펄스 공급라인(15a)으로부터의 스캔펄스(SCAN)에 응답하여 스위칭된다. 제3 스위치 TFT(ST3)는 기준 전압원(VSUS)과 제2 노드(N2) 사이에 접속되며, 에미션펄스 공급라인(15b)으로부터의 에미션펄스(EM)에 응답하여 스위칭된다. 제4 스위치 TFT(ST4)는 구동 TFT(DT)와 제3 노드(N3) 사이에 접속되며, 에미션펄스 공급라인(15b)으로부터의 에미션펄스(EM)에 응답하여 스위칭된다. 제5 스위치 TFT(ST5)는 기수 데이터라인(14A)과 제3 노드(N3) 사이에 접속되며, 제6 스위치 TFT(ST6)는 우수 데이터라인(14B)과 제3 노드(N3) 사이에 접속된다. 제5 및 제6 스위치 TFT(ST5, ST6)는 기수 센싱펄스 공급라인(15c)으로부터의 기수 센싱펄스(SEN_0)에 응답하여 스위칭된다.
- [0048] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다.
- [0049] 도 7을 참조하면, 우수 화소(PB)는 제2 유기발광다이오드(OLED2), 구동 TFT(DT), 다수의 스위치 TFT들(ST1 내지 ST6), 및 스토리지 커패시터(Cst)를 구비한다. 우수 화소(PB)에서, 제3 노드(N3)와 기저 전압원(GND) 사이에는 제2 유기발광다이오드(OLED2)가 접속되고, 우수 데이터라인(14B)과 제2 노드(N2) 사이에는 제2 스위치 TFT(ST2)가 접속되고, 우수 데이터라인(14B)과 제3 노드(N3) 사이에는 제5 스위치 TFT(ST5)가 접속되며, 기수 데이터라인(14A)과 제3 노드(N3) 사이에는 제6 스위치 TFT(ST6)가 접속된다. 이 외에는 우수 화소(PB)의 접속 구성은 기수 화소(PA)의 접속 구성과 실질적으로 동일하다.

- [0050] 이러한 유기발광다이오드 표시장치는 크게 보상 구동과 노멀 구동에 의해 동작된다. 노멀 구동은 유기발광다이오드의 열화 편차가 데이터 변조를 통해 보상된 상태에서 표시화상을 구현하기 위한 구동을 지시한다. 보상 구동은 유기발광다이오드의 열화 정도를 알아내기 위해, 유기발광다이오드의 애노드전압을 센싱하는 구동을 지시한다. 본 발명에 따른 보상 구동은 센싱을 빠르게 함과 아울러 센싱의 정확도를 높이기 위해 기준전압을 유기발광다이오드에 인가하는 경로와 유기발광다이오드에 흐르는 전류를 센싱하는 경로를 다르게 한다. 보상 구동은 구동 전원의 온 타이밍에 동기되는 적어도 한 프레임 동안, 또는 구동 전원의 오프 타이밍에 동기되는 적어도 한 프레임 동안 모든 화소들에 대해 행해질 수 있다. 또한, 보상 구동은 노멀 구동이 진행되고 있는 과정에서 인접 프레임들 사이의 블랭크 기간마다 한 수평라인 분석의 화소들에 대해 행해질 수 있다.
- [0051] 이하, 보상 구동에서의 회로 동작과 노멀 구동에서의 회로 동작을 순차적으로 설명한다. 보상 구동의 일 예는 도 8 내지 도 9b를 통해 제안될 수 있고, 노멀 구동은 도 10 내지 도 11b를 통해 제안될 수 있다.
- [0052] 도 8은 보상 구동을 위해 인가되는 제어신호들의 파형도이고, 도 9a 및 도 9b는 보상 구동시에 있어 표시장치의 동작 상태를 보여준다.
- [0053] 도 8을 참조하면, 보상 구동은 기수 화소들의 제1 유기발광다이오드에 흐르는 전류를 센싱하는 제1 기간(CT1)과, 우수 화소들의 제2 유기발광다이오드에 흐르는 전류를 센싱하는 제2 기간(CT2)으로 진행된다.
- [0054] 도 6a 내지 도 8을 참조하면, 제1 기간(CT1) 동안 제1 스위치 제어신호(ϕ_n)는 턴 오프 레벨로 발생되어 제1 센싱&출력부들(123A)의 제1 및 제2 스위치(SW1A, SW2A)와, 제2 센싱&출력부들(123B)의 제1 및 제2 스위치(SW1B, SW2B)를 턴 오프 시킨다. 제2 스위치 제어신호(ϕ_o)는 턴 온 레벨로 발생되어 제1 센싱&출력부들(123A)의 제3 및 제4 스위치(SW3A, SW4A)를 턴 온 시킨다. 제2 스위치 제어신호(ϕ_o)와 반대 위상을 갖는 제2' 스위치 제어신호(ϕ_o')는 턴 오프 레벨로 발생되어 제2 센싱&출력부들(123B)의 제5 및 제6 스위치(SW5B, SW6B)를 턴 오프 시킨다. 제3 스위치 제어신호(ϕ_e)는 턴 오프 레벨로 발생되어 제2 센싱&출력부들(123B)의 제3 및 제4 스위치(SW3B, SW4B)를 턴 오프 시킨다. 제3 스위치 제어신호(ϕ_e)와 반대 위상을 갖는 제3' 스위치 제어신호(ϕ_e')는 턴 온 레벨로 발생되어 제1 센싱&출력부들(123A)의 제5 및 제6 스위치(SW5A, SW6A)를 턴 온 시킨다. 제4 스위치 제어신호(ϕ_{ADC})는 순차적으로 턴 온 레벨로 발생되어 제2 센싱&출력부들(123B)의 제7 스위치(SW7B)를 순차적으로 턴 온 시킨다.
- [0055] 그리고, 제1 기간(CT1) 동안 스캔펄스(SCAN) 및 에미션펄스(EM)는 하이논리레벨(H)로 발생되어 기수 및 우수 화소들(PA, PB) 각각의 제1 내지 제4 스위치 TFT(ST1 ~ ST4)를 턴 오프 시킨다. 기수 센싱펄스(SEN_0)는 로우논리레벨(L)로 발생되어 기수 화소들(PA)의 제5 및 제6 스위치 TFT(ST5, ST6)를 턴 온 시키고, 우수 센싱펄스(SEN_E)는 하이논리레벨(H)로 발생되어 우수 화소들(PB)의 제5 및 제6 스위치 TFT(ST5, ST6)를 턴 오프시킨다.
- [0056] 그 결과, 도 9a와 같이 제1 기간(CT1) 동안 제1 OP-AMP(1231A)의 제1 입력단(A1)에는 기준전압(V_{ref})이 공급되므로, 제1 입력단(A1)과 가상접지(Virtual ground)로 묶여 있는 제1 OP-AMP(1231A)의 제2 입력단(A2)의 전위도 기준전압(V_{ref})이 된다. 이 기준전압(V_{ref})은 기수 데이터라인들(14A)을 통해 기수 화소들(PA)의 제1 유기발광다이오드(OLED1)에 인가되어 제1 유기발광다이오드(OLED1)의 애노드단을 선 충전시킨다. 이때, 제1 OP-AMP(1231A)의 출력단(A3)과 제2 전류 미러부(1232B)의 게이트단은 연결되므로, 제2 전류 미러부(1232B)의 제1 및 제2 미러 TFT(MT1B, MT2B)가 턴 온 된다. 이에 따라 우수 데이터라인들(14B)을 통해 기수 화소들(PA)의 제1 발광다이오드에 흐르는 전류(I_{oled})가 제2 전류 미러부(1232B)에서 M 배만큼 증폭된 후, 제2 센싱&출력부들(123B)의 제7 스위치(SW7B)들의 순차적 턴 온에 의해 제2 전압변환부(121B)로 순차적으로 인가된다. 증폭된 전류($M \cdot I_{oled}$)는 제2 전압변환부(121B)에서 전압 신호로 변환된 후 제2 ADC(120B)를 통해 센싱 데이터(SD)로 변환된다. 한편, 제1 기간(CT1) 동안 제1 전류 미러부(1232A)의 게이트단에는 고전위 구동전압이 인가되므로, 제1 전류 미러부(1232A)는 동작되지 않는다.
- [0057] 도 6a 내지 도 8을 참조하면, 제2 기간(CT2) 동안 제1 스위치 제어신호(ϕ_n)는 턴 오프 레벨로 유지되어 제1 센싱&출력부들(123A)의 제1 및 제2 스위치(SW1A, SW2A)와, 제2 센싱&출력부들(123B)의 제1 및 제2 스위치(SW1B, SW2B)를 계속해서 턴 오프 시킨다. 제2 스위치 제어신호(ϕ_o)는 턴 오프 레벨로 반전되어 제1 센싱&출력부들(123A)의 제3 및 제4 스위치(SW3A, SW4A)를 턴 오프 시킨다. 제2 스위치 제어신호(ϕ_o)와 반대 위상을 갖는 제2' 스위치 제어신호(ϕ_o')는 턴 온 레벨로 반전되어 제2 센싱&출력부들(123B)의 제5 및 제6 스위치(SW5B, SW6B)를 턴 온 시킨다. 제3 스위치 제어신호(ϕ_e)는 턴 온 레벨로 반전되어 제2 센싱&출력부들(123B)의 제3 및 제4 스위치(SW3B, SW4B)를 턴 온 시킨다. 제3 스위치 제어신호(ϕ_e)와 반대 위상을 갖는 제3' 스위치 제

어신호($\phi e'$)는 턴 오프 레벨로 반전되어 제1 센싱&출력부들(123A)의 제5 및 제6 스위치(SW5A, SW6A)를 턴 오프 시킨다. 제4 스위치 제어신호(ϕADC)는 순차적으로 턴 온 레벨로 발생되어 제1 센싱&출력부들(123A)의 제7 스위치(SW7B)를 순차적으로 턴 온 시킨다.

[0058] 그리고, 제2 기간(CT1) 동안 스캔펄스(SCAN) 및 에미션펄스(EM)는 하이논리레벨(H)로 유지되어 기수 및 우수 화소들(PA, PB) 각각의 제1 내지 제4 스위치 TFT(ST1 ~ ST4)를 계속해서 턴 오프 시킨다. 기수 센싱펄스(SEN_0)는 하이논리레벨(H)로 반전되어 기수 화소들(PA)의 제5 및 제6 스위치 TFT(ST5, ST6)를 턴 오프 시키고, 우수 센싱펄스(SEN_E)는 로우논리레벨(L)로 반전되어 우수 화소들(PB)의 제5 및 제6 스위치 TFT(ST5, ST6)를 턴 온 시킨다.

[0059] 그 결과, 도 9b와 같이 제2 기간(CT1) 동안 제2 OP-AMP(1231B)의 제1 입력단(B1)에는 기준전압(Vref)이 공급되므로, 제1 입력단(B1)과 가상접지(Virtual ground)로 묶여 있는 제2 OP-AMP(1231B)의 제2 입력단(B2)의 전위도 기준전압(Vref)이 된다. 이 기준전압(Vref)은 우수 데이터라인들(14B)을 통해 우수 화소들(PB)의 제2 유기발광다이오드(OLED2)에 인가되어 제2 유기발광다이오드(OLED2)의 애노드단을 전 충전시킨다. 이때, 제2 OP-AMP(1231B)의 출력단(B3)과 제1 전류 미러부(1232A)의 게이트단은 연결되므로, 제1 전류 미러부(1232A)의 제1 및 제2 미러 TFT(MT1A, MT2A)가 턴 온 된다. 이에 따라 기수 데이터라인들(14A)을 통해 우수 화소들(PB)의 제2 발광다이오드에 흐르는 전류(Ioled)가 제1 전류 미러부(1232A)에서 M 배만큼 증폭된 후, 제1 센싱&출력부들(123A)의 제7 스위치(SW7A)들의 순차적 턴 온에 의해 제1 전압변환부(121A)로 순차적으로 인가된다. 증폭된 전류(M*Ioled)는 제1 전압변환부(121A)에서 전압 신호로 변환된 후 제1 ADC(120A)를 통해 센싱 데이터(SD)로 변환된다. 한편, 제2 기간(CT2) 동안 제2 전류 미러부(1232B)의 게이트단에는 고전위 구동전압이 인가되므로, 제2 전류 미러부(1232B)는 동작되지 않는다.

[0060] 도 10은 노멀 구동을 위해 인가되는 제어신호들의 파형도이고, 도 11a 및 도 11b는 노멀 구동시에 있어 표시장치의 동작 상태를 순차적으로 보여준다. 노멀 구동은 구동 TFT 열화 편차 및 고전위 구동전압 편차를 보상하기 위한 제1 기간(ET1)과, 발광을 위한 제2 기간(ET2)으로 순차 진행된다.

[0061] 도 6a 내지 도 7과 도 10을 참조하면, 제1 기간(ET1) 동안 제1 스위치 제어신호(ϕn)는 턴 온 레벨로 발생되어 제1 및 제2 센싱&출력부들(123A, 123B)의 제1 및 제2 스위치들(SW1A, SW2A, SW1B, SW2B)를 턴 온 시킨다. 제2 내지 제4 스위치 제어신호(ϕo , ϕe , ϕADC)는 턴 오프 레벨로 발생되어 제1 및 제2 센싱&출력부들(123A, 123B)의 제3, 제4, 제7 스위치들(SW3A, SW4A, SW7A, SW3A, SW4A, SW7A)를 턴 오프 시킨다. 제2' 및 제3' 스위치 제어신호($\phi o'$, $\phi e'$)는 턴 온 레벨로 발생되어 제1 및 제2 센싱&출력부들(123A, 123B)의 제5 스위치들(SW5A, SW5B)을 턴 온 시킨다.

[0062] 제1 기간(ET1) 동안 스캔펄스(SCAN)는 로우논리레벨(L)로 발생되어 기수 및 우수 화소들(PA, PB)의 제1 및 제2 스위치 TFT(ST1, ST2)를 턴 온 시키고, 에미션펄스(EM)는 하이논리레벨(H)로 발생되어 기수 및 우수 화소들(PA, PB)의 제3 및 제4 스위치 TFT(ST3, ST4)를 턴 오프 시키며, 기수 및 우수 센싱펄스(SEN_0, SEN_E)는 하이논리레벨(H)로 발생되어 기수 및 우수 화소들(PA, PB)의 제5 및 제6 스위치 TFT(ST5, ST6)를 턴 오프 시킨다.

[0063] 그 결과, 도 11a와 같이 기수 및 우수 화소들(PA, PB)의 제2 노드(N2)에는 DAC(122)로부터 공급되는 데이터전압(Vdata)이 인가되며, 제1 노드(N1)에는 구동 TFT(DT)의 다이오드 커넥션(Diode-Connection)에 의해 고전위 구동전압에서 구동 TFT(DT)의 문턱전압을 뺀 중간 보상값($V_{dd}-V_{th}$)이 인가된다. 스토리지 커패시터(Cst)는 제1 노드(N1)의 전위를 중간 보상값($V_{dd}-V_{th}$)으로, 제2 노드(N2)의 전위를 데이터전압(Vdata)으로 유지시킨다. 여기서, 데이터전압(Vdata)은 변조 디지털 비디오 데이터(R'G'B')를 기반으로 하고 있으므로, 이 데이터전압(Vdata)에는 유기발광다이오드(OLED)의 열화 편차를 없애기 위한 보상값이 반영되어 있다.

[0064] 도 6a 내지 도 7과 도 10을 참조하면, 제2 기간(ET1) 동안 제1 스위치 제어신호(ϕn)는 턴 온 레벨로 유지되어 제1 및 제2 센싱&출력부들(123A, 123B)의 제1 및 제2 스위치들(SW1A, SW2A, SW1B, SW2B)를 계속해서 턴 온 시킨다. 제2 내지 제4 스위치 제어신호(ϕo , ϕe , ϕADC)는 턴 오프 레벨로 유지되어 제1 및 제2 센싱&출력부들(123A, 123B)의 제3, 제4, 제7 스위치들(SW3A, SW4A, SW7A, SW3A, SW4A, SW7A)를 계속해서 턴 오프 시킨다. 제2' 및 제3' 스위치 제어신호($\phi o'$, $\phi e'$)는 턴 온 레벨로 유지되어 제1 및 제2 센싱&출력부들(123A, 123B)의 제5 스위치들(SW5A, SW5B)을 계속해서 턴 온 시킨다.

[0065] 제1 기간(ET1) 동안 스캔펄스(SCAN)는 하이논리레벨(H)로 반전되어 기수 및 우수 화소들(PA, PB)의 제1 및 제2 스위치 TFT(ST1, ST2)를 턴 오프 시키고, 에미션펄스(EM)는 로우논리레벨(L)로 반전되어 기수 및 우수 화소들(PA, PB)의 제3 및 제4 스위치 TFT(ST3, ST4)를 턴 온 시키며, 기수 및 우수 센싱펄스(SEN_0, SEN_E)는 하이논리

레벨(H)로 유지되어 기수 및 우수 화소들(PA,PB)의 제5 및 제6 스위치 TFT(ST5,ST6)를 계속해서 턴 오프시킨다.

[0066] 그 결과, 도 11b와 같이 기수 및 우수 화소들(PA,PB)의 제2 노드(N2)에는 기준전압(Vsus)이 인가되며, 제2 노드(N2)의 전위가 데이터전압(Vdata)에서 기준전압(Vsus)으로 바뀐다. 제2 노드(N2)의 전위 변동분(Vdata-Vsus)은 스토리지 커패시터(Cst)의 부스팅 효과에 의해 제1 노드(N1)에 반영된다. 제1 노드(N1)의 전위는 중간 보상값(Vdd-Vth)에서 제2 노드의 전위 변동분(Vdata-Vsus)을 뺀 최종 보상값{(Vdd-Vth)-(Vdata-Vsus)}으로 셋팅된다. 이때, 기수 및 우수 화소들(PA,PB)의 유기발광다이오드(OLED1/OLED2)에 흐르는 구동전류(Ioled)는 아래의 수학적 식 1과 같이 된다.

수학적 식 1

$$\begin{aligned} I_{oled} &= \frac{k}{2} (V_{sg} - V_{th})^2 \text{-----} (A) \\ &= \frac{k}{2} [V_{dd} - ((V_{dd} - V_{th}) - (V_{data} - V_{sus})) - V_{th}]^2 \text{--} (B) \\ &= \frac{k}{2} (V_{data} - V_{sus})^2 \text{-----} (C) \end{aligned}$$

[0067]

[0068] 수학적 식 1에서, "k"는 이동도, 기생용량 및 채널 크기에 결정되는 상수를, "Vsg"는 구동 TFT(DT)의 소스-게이트 전압을 각각 나타낸다.

[0069] 수학적 식 1을 통해 쉽게 알 수 있듯이, 본 발명에 따른 구동전류(Ioled)는 사용자가 컨트롤할 수 있는 데이터전압(Vdata)과 기준전압(Vsus)에 의존하며, 구동 TFT(DT)의 문턱전압(Vth)과 구동 TFT(DT)에 인가되는 고전위 구동전압(Vdd)의 레벨에 무관하게 된다. 이는 구동 TFT(DT)의 열화 편차와 고전위 구동전압(Vdd)의 편차가 내부적으로 보상되고 있음을 의미한다.

[0070] 도 12는 도 3에 도시된 화소들(PA,PB)의 다른 예를 보여준다.

[0071] 도 12를 참조하면, 기수 화소들(PA) 내의 제5 스위치 TFT(ST5)는 도 7과 같이 기수 데이터라인들(14A)에 접속되지 않고, 제2 노드(N2)를 통해 제2 스위치 TFT(ST2)에 접속된다. 그리고, 우수 화소들(PB) 내의 제5 스위치 TFT(ST5)는 도 7과 같이 우수 데이터라인들(14B)에 접속되지 않고, 제2 노드(N2)를 통해 제2 스위치 TFT(ST2)에 접속된다. 이러한 접속을 통해 도 12에서는 도 7에 비해 센싱펄스 공급라인의 갯수를 1/2로 줄일 수 있다. 각 화소들(PA,PB)에는 한 개의 센싱펄스 공급라인이 할당된다. 제1 로(Row) 라인에 배치된 화소들과 제1 로 라인과 수직으로 이웃한 제2 로 라인에 배치된 화소들은, 제1 및 제2 로 라인 사이에 배치된 제1 및 제2 센싱펄스 공급라인에 교대로 접속된다. 다시 말해, 제n 로 라인의 우수 화소들(PB)은 제1 센싱펄스 공급라인에 접속되고 제n 로 라인의 기수 화소들(PA)은 제2 센싱펄스 공급라인에 접속된다. 제n+1 로 라인의 기수 화소들(PA)은 제1 센싱펄스 공급라인에 접속되고 제n+1 로 라인의 우수 화소들(PB)은 제2 센싱펄스 공급라인에 접속된다. 해당 화소들의 열화를 센싱하기 위해서는 해당 화소들로 인가되는 스캔펄스와 센싱펄스가 모두 턴 온 레벨로 유지되어야 한다. 따라서, 제n 로 라인의 스캔펄스(SCAN[N])가 로우논리레벨로 유지되는 기간 동안 n번째 및 n+1번째 센싱펄스(SEN[N],SEN[N+1])가 로우논리레벨로 순차적으로 발생되며, 그 결과 제n 로 라인의 우수 화소들(PB) 및 기수 화소들(PA)이 차례대로 센싱된다. 제n+1 로 라인의 스캔펄스(SCAN[N+1])가 로우논리레벨로 유지되는 기간 동안 n+1번째 및 n번째 센싱펄스(SEN[N+1],SEN[N])가 로우논리레벨로 순차적으로 발생되며, 그 결과 제n+1 로 라인의 기수 화소들(PA) 및 우수 화소들(PB)이 차례대로 센싱된다.

[0072] 도 13은 도 3에 도시된 화소들(PA,PB)의 또 다른 예를 보여준다.

[0073] 도 13을 참조하면, 기수 화소들(PA) 내의 제5 스위치 TFT(ST5)는 도 7과 같이 기수 데이터라인들(14A)에 접속되지 않고, 제2 노드(N2)를 통해 제2 스위치 TFT(ST2)에 접속된다. 그리고, 우수 화소들(PB) 내의 제5 스위치 TFT(ST5)는 도 7과 같이 우수 데이터라인들(14B)에 접속되지 않고, 제2 노드(N2)를 통해 제2 스위치 TFT(ST2)에 접속된다. 이러한 접속을 통해 도 12에서는 도 7에 비해 센싱펄스 공급라인의 갯수를 1/2로 줄일 수 있다. 각 화소들(PA,PB)에는 한 개의 센싱펄스 공급라인이 할당된다. 동일 로(Row) 라인의 화소들은 그들 상하에 배치된 제1 및 제2 센싱펄스 공급라인에 지그재그로 접속된다. 다시 말해, 제n 로 라인의 우수 화소들(PB)은 제1

센싱펄스 공급라인에 접속되고 제 n 로 라인의 기수 화소들(PA)은 제2 센싱펄스 공급라인에 접속된다. 해당 화소들의 열화를 센싱하기 위해서는 해당 화소들로 인가되는 스캔펄스와 센싱펄스가 모두 턴 온 레벨로 유지되어야 한다. 따라서, 제 n 로 라인의 스캔펄스(SCAN[N])가 로우논리레벨로 유지되는 기간 동안 n 번째 및 $n+1$ 번째 센싱펄스(SEN[N], SEN[N+1])가 로우논리레벨로 순차적으로 발생되며, 그 결과 제 n 로 라인의 우수 화소들(PB) 및 기수 화소들(PA)이 차례대로 센싱된다.

[0074] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드 표시장치는 기준전압을 유기발광다이오드에 인가하는 경로와 유기발광다이오드에 흐르는 전류를 센싱하는 경로를 다르게 한다. 다시 말해, 증폭기로부터 제1 데이터라인들을 통해 해당 화소들의 유기발광다이오드에 기준전압을 공급하고, 제1 데이터라인들 사이에 배치된 제2 데이터라인들을 통해 해당 화소들의 유기발광다이오드에 흐르는 전류를 센싱한 후 증폭한다. 그 결과, 본 발명에 따른 유기발광다이오드 표시장치는 센싱을 빠르게 하면서도 센싱의 정확도를 크게 높일 수 있다.

[0075] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0076] 도 1은 일반적인 유기발광다이오드 표시장치의 발광원리를 보여주는 도면.

[0077] 도 2는 종래 2T1C 구조의 유기발광다이오드 표시장치에 있어서 하나의 화소를 등가적으로 나타내는 도면.

[0078] 도 3은 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 도면.

[0079] 도 4는 도 3의 데이터 구동회로와 타이밍 컨트롤러의 내부 구성을 보여주는 도면.

[0080] 도 5a 및 도 5b는 전압 변환부의 구현 예를 보여주는 도면들.

[0081] 도 6a 및 도 6b는 각각 도 4의 제1 센싱&출력부 및 제2 센싱&출력부를 상세히 보여주는 도면.

[0082] 도 7은 도 3에 도시된 화소들의 일 예를 보여주는 도면.

[0083] 도 8은 보상 구동을 위해 인가되는 제어신호들의 파형을 보여주는 도면.

[0084] 도 9a 및 도 9b는 보상 구동시에 있어 표시장치의 동작 상태를 보여주는 도면들.

[0085] 도 10은 노멀 구동을 위해 인가되는 제어신호들의 파형을 보여주는 도면.

[0086] 도 11a 및 도 11b는 노멀 구동시에 있어 표시장치의 동작 상태를 순차적으로 보여주는 도면.

[0087] 도 12는 도 3에 도시된 화소들의 다른 예를 보여주는 도면.

[0088] 도 13은 도 3에 도시된 화소들의 또 다른 예를 보여주는 도면.

[0089] < 도면의 주요 부분에 대한 부호의 설명 >

[0090] 10 : 표시패널 11 : 타이밍 컨트롤러

[0091] 12 : 데이터 구동회로 13 : 게이트 구동회로

[0092] 14A, 14B : 데이터라인 15 : 게이트라인부

[0093] 16 : 메모리 111 : 데이터 처리회로

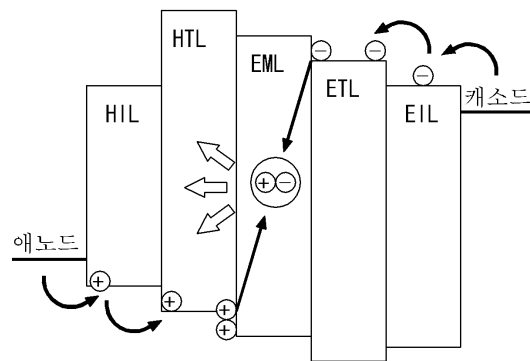
[0094] 112 : 제어신호 발생회로 120A, 120B : ADC

[0095] 121A, 121B : 전압 변환부 122 : DAC

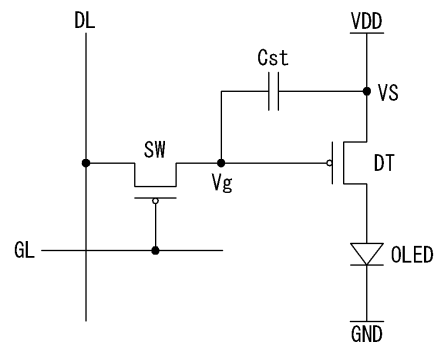
[0096] 123A, 123B : 센싱&출력부

도면

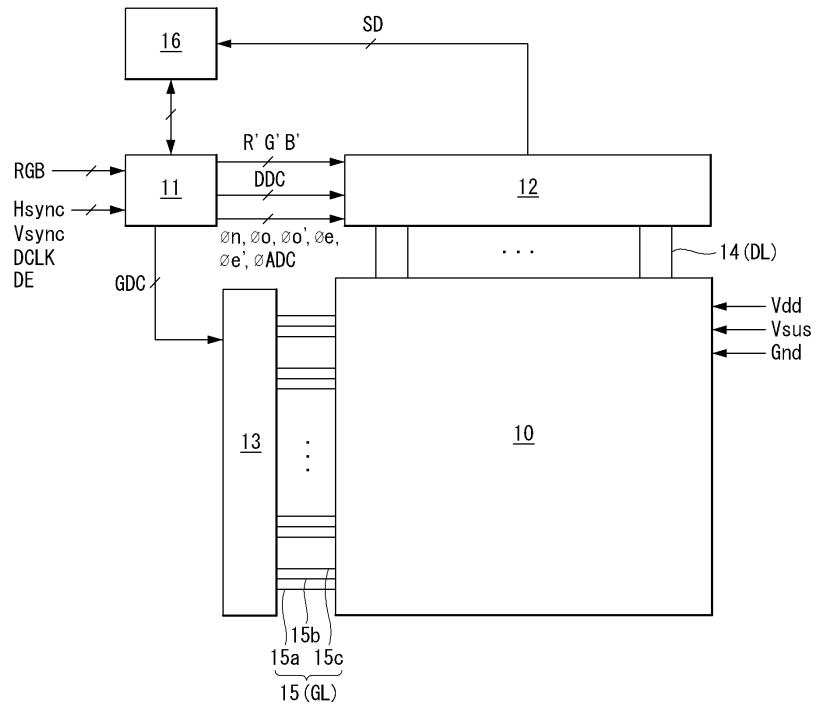
도면1



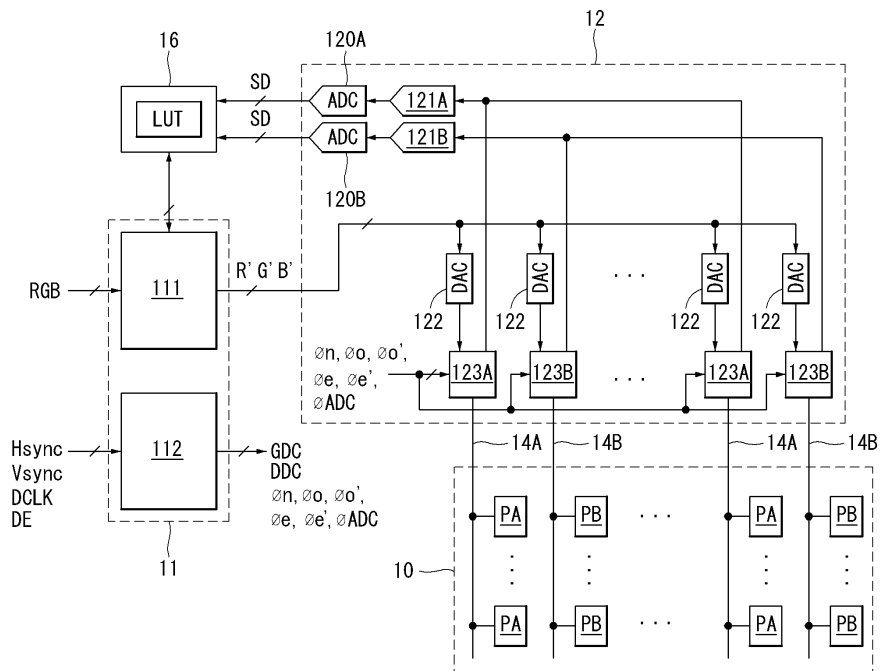
도면2



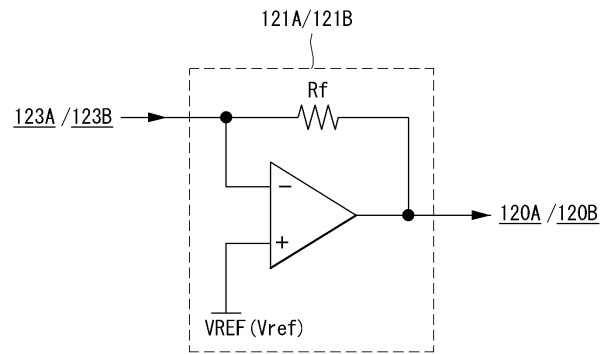
도면3



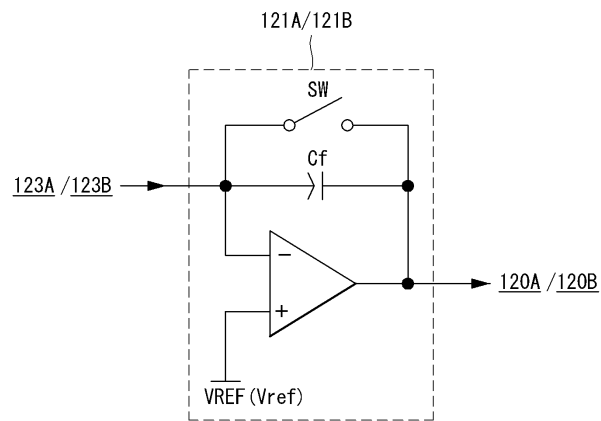
도면4



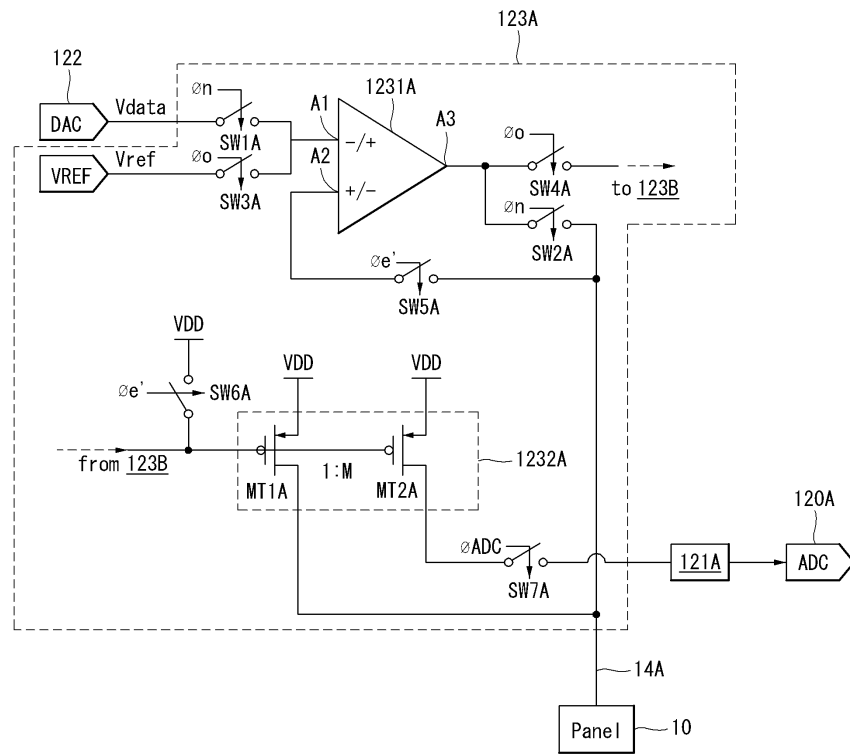
도면5a



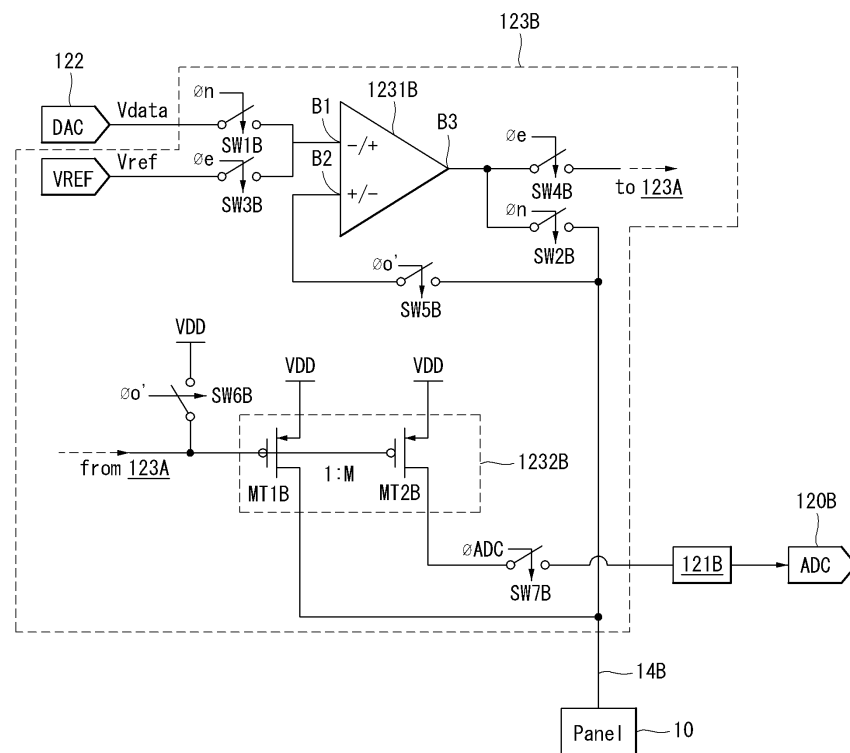
도면5b



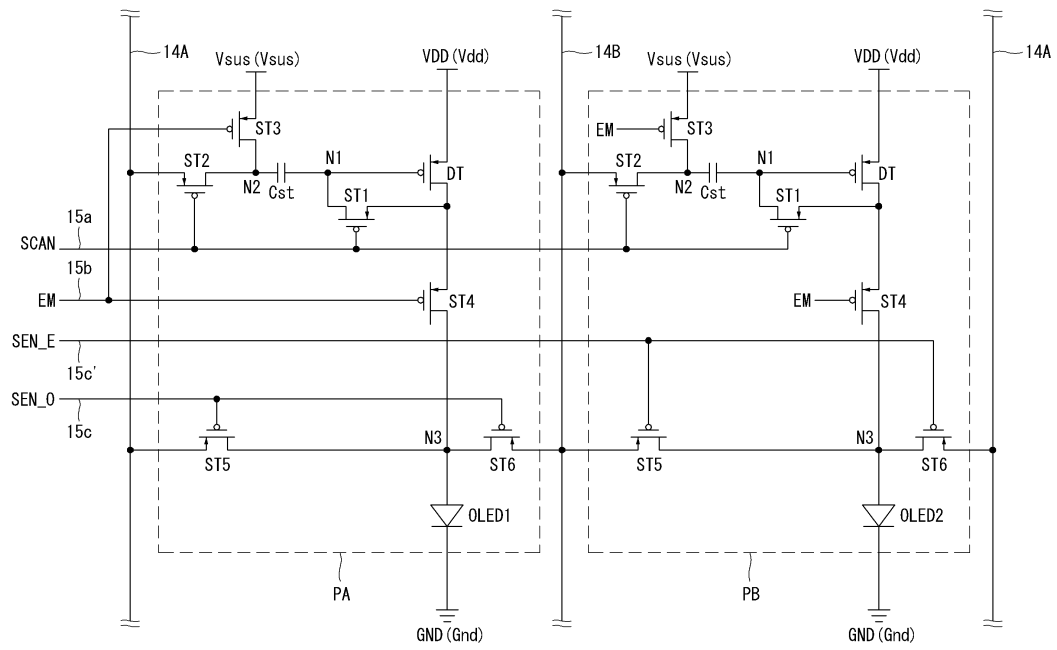
도면6a



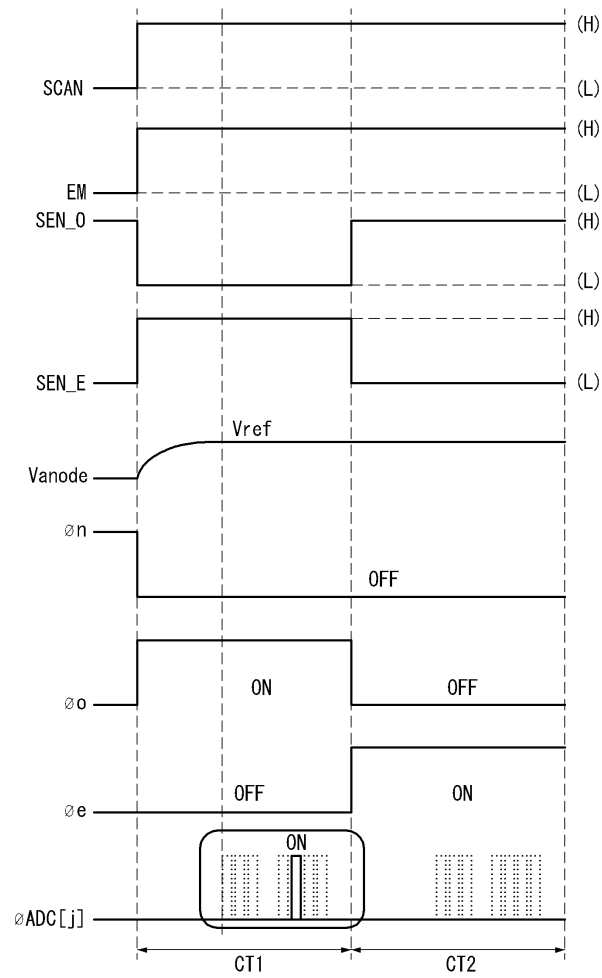
도면6b



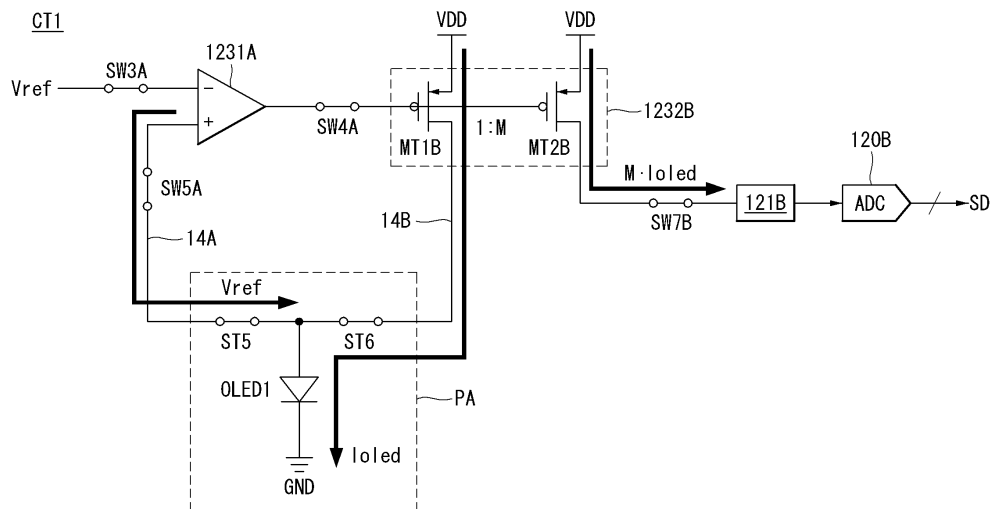
도면7



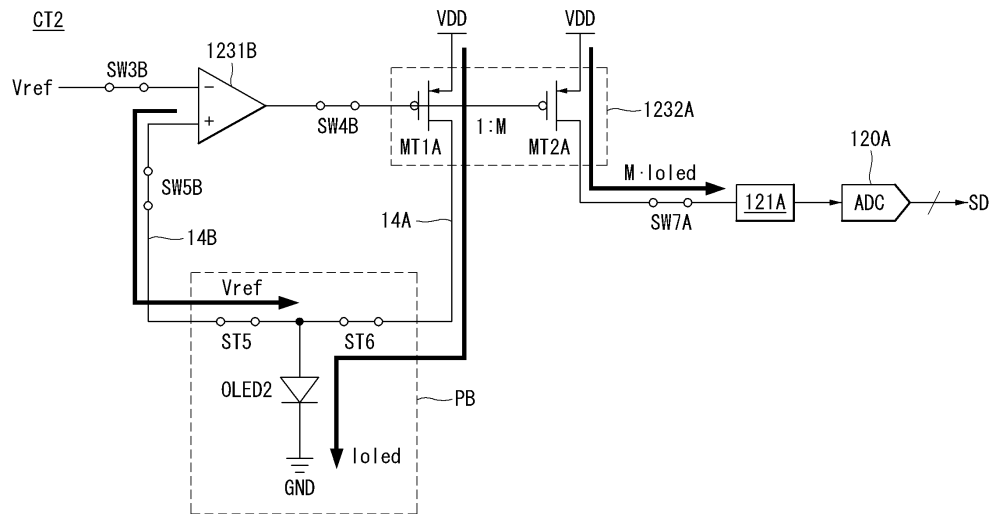
도면8



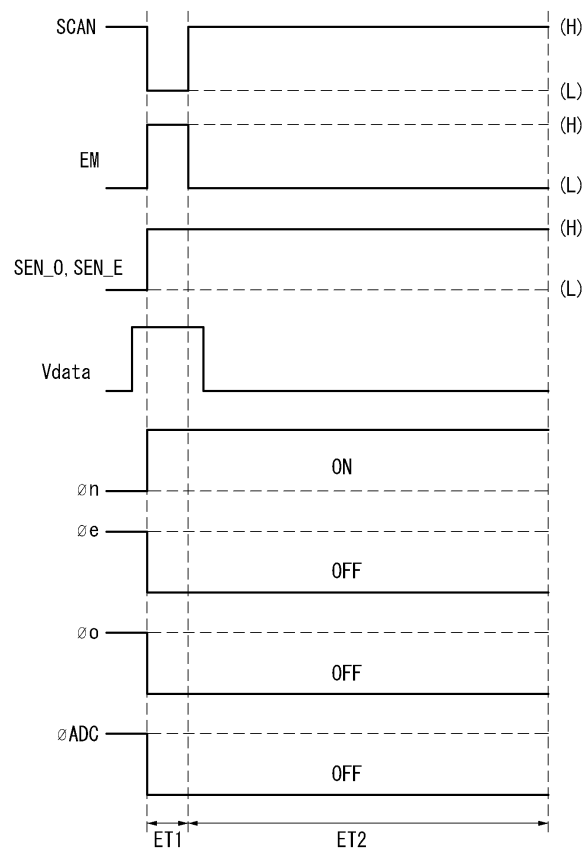
도면9a



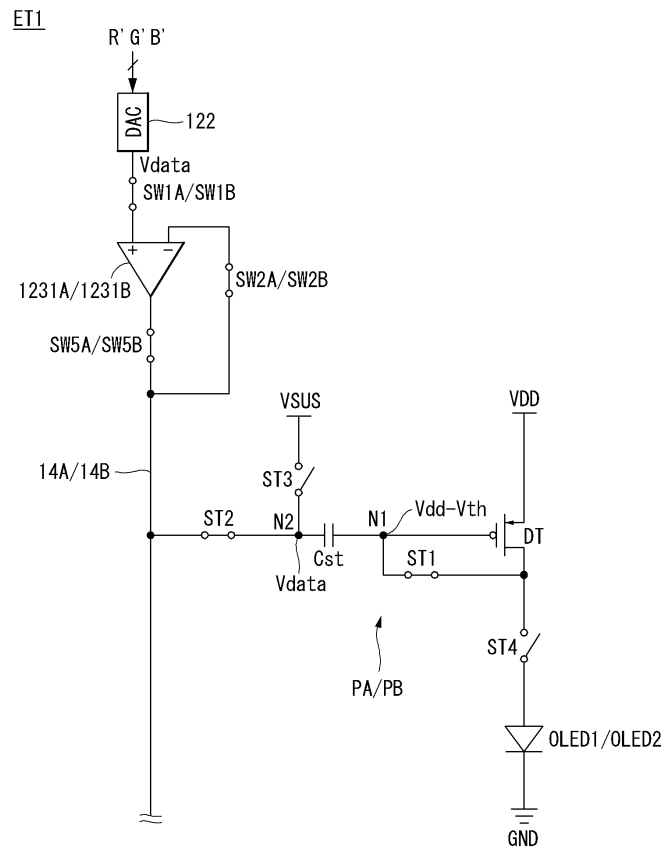
도면9b



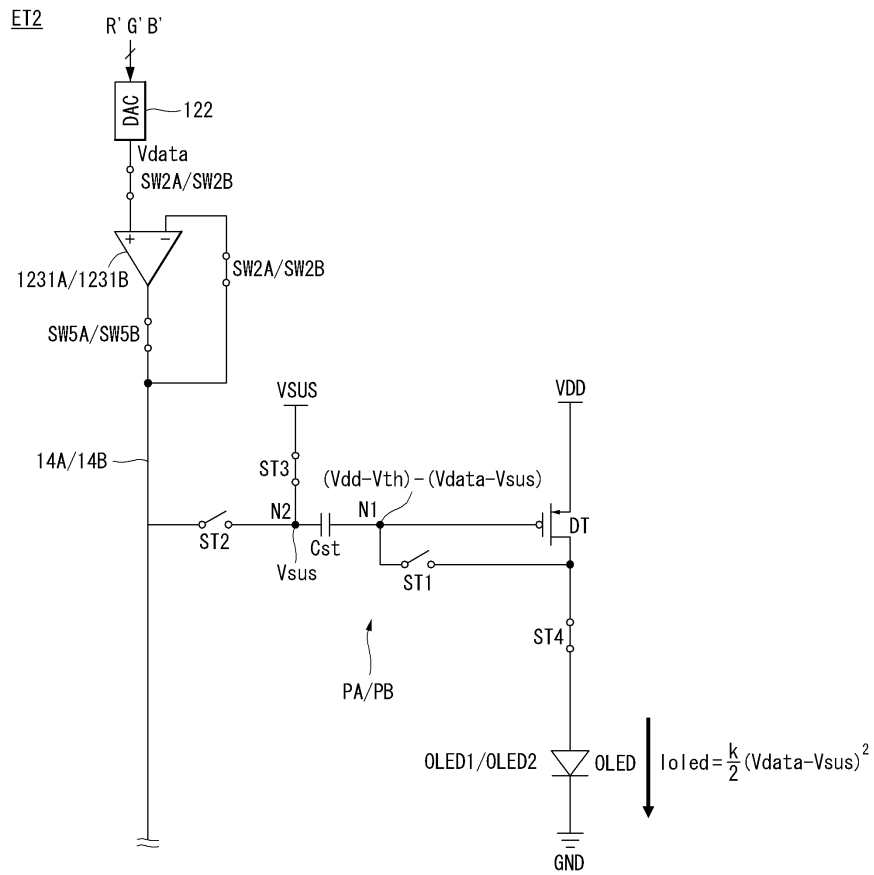
도면10



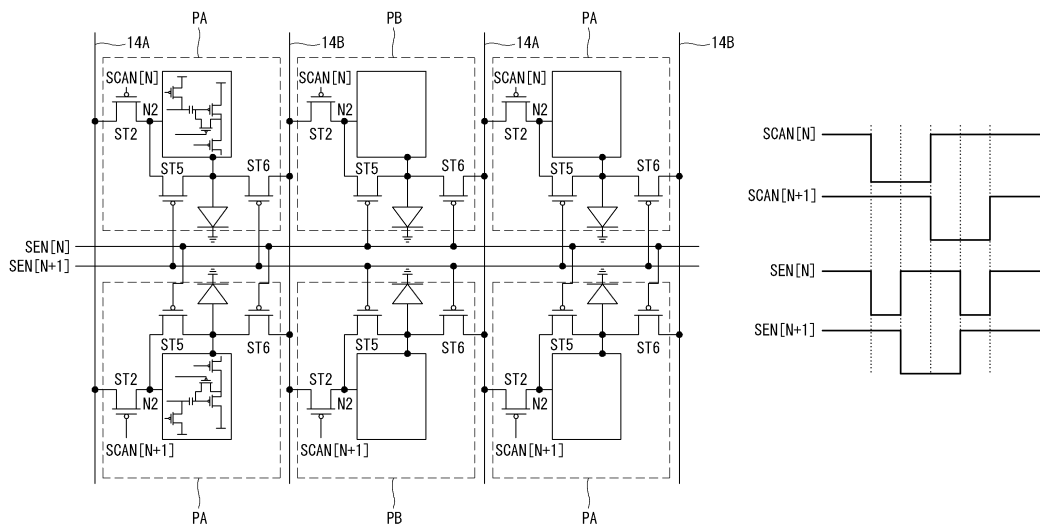
도면11a



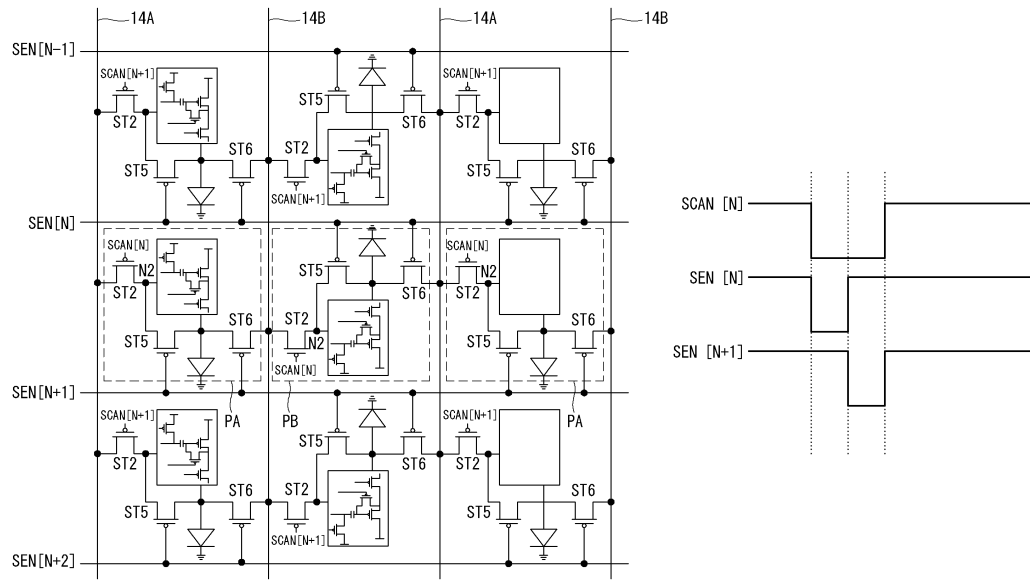
도면11b



도면12



도면13



专利名称(译)	有机发光二极管显示器		
公开(公告)号	KR1020110066506A	公开(公告)日	2011-06-17
申请号	KR1020090123190	申请日	2009-12-11
[标]申请(专利权)人(译)	乐金显示有限公司 汉阳大学校产学协力团		
申请(专利权)人(译)	LG显示器有限公司 汉阳大学产学合作基金会		
当前申请(专利权)人(译)	LG显示器有限公司 汉阳大学产学合作基金会		
[标]发明人	KWON OH KYONG 권오경 KIM BUM SIK 김범식 JEONG YUN SIK 정연식 KIM SEUNG TAE 김승태 YI JUNG YOON 이정윤 BAE HAN JIN 배한진 LIM HO MIN 임호민 KIM NA RI 김나리		
发明人	권오경 김범식 정연식 김승태 이정윤 배한진 임호민 김나리		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/30 G09G3/20 G09G3/32 G09G3/3233		
其他公开文献	KR101560419B1		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示装置技术领域本发明涉及一种能够减少由于有机发光二极管的劣化导致的图像残留的有机发光二极管(OLED)显示装置。有机发光二极管显示器显示包括栅极线部分和被布置成矩阵形式的数据线,所述有机发光二极管,多个具有驱动TFT像素中的每个交叉区域,以分别控制在所述有机发光二极管面板中流动的电流;用于存储传感数据的存储器;一种定时控制器,用于根据传感数据确定补偿有机发光二极管劣化偏差的补偿值,并参考补偿值调制输入数字视频数据;并且通过第一数据线向像素的有机发光二极管提供参考电压,并通过设置在第一数据线之间的第二数据线驱动相应像素的有机发光二极管,并且在正常驱动期间将调制的数字视频数据转换为数据电压,并将数据电压提供给相应的像素。

