



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0030244
(43) 공개일자 2010년03월18일

(51) Int. Cl.

H05B 33/02 (2006.01) H01L 51/50 (2006.01)

G02F 1/1335 (2006.01)

(21) 출원번호 10-2008-0089108

(22) 출원일자 2008년09월10일

심사청구일자 없음

(71) 출원인

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

나형민

충청북도 청주시 흥덕구 향정동 50번지 LG전자 RMC연구소

(74) 대리인

특허법인로얄

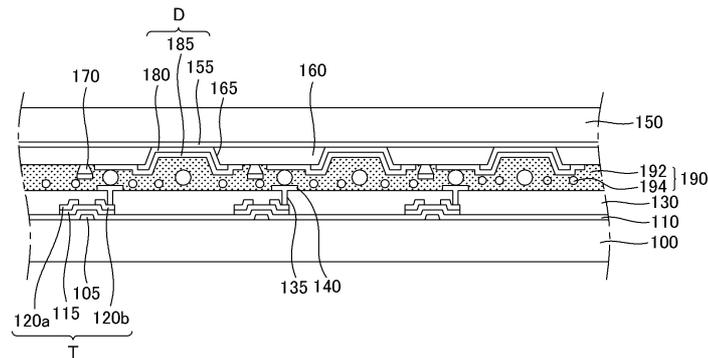
전체 청구항 수 : 총 11 항

(54) 유기전계발광표시장치 및 그 제조방법

(57) 요약

본 발명은 박막 트랜지스터를 포함하는 제 1 기판, 상기 제 1 기판과 대향하며, 발광 다이오드를 포함하는 제 2 기판 및 상기 제 1 기판과 상기 제 2 기판 사이에 위치하며, 상기 제 1 기판과 상기 제 2 기판을 접착하는 이방성 도전필름을 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도1



특허청구의 범위

청구항 1

박막 트랜지스터를 포함하는 제 1 기판;

상기 제 1 기판과 대향하며, 발광 다이오드를 포함하는 제 2 기판; 및

상기 제 1 기판과 상기 제 2 기판 사이에 위치하며, 상기 제 1 기판과 상기 제 2 기판을 접착하는 이방성 도전 필름을 포함하는 유기전계발광표시장치.

청구항 2

제 1항에 있어서,

상기 박막 트랜지스터와 상기 발광 다이오드는 상기 이방성 도전필름을 통해 연결되는 유기전계발광표시장치.

청구항 3

제 1항에 있어서,

상기 이방성 도전필름은 상기 제 1 기판과 상기 제 2 기판 사이의 전 영역에 위치하는 유기전계발광표시장치.

청구항 4

제 1항에 있어서,

상기 박막 트랜지스터는 반도체층, 게이트 전극, 소오스 전극 및 드레인 전극을 포함하는 유기전계발광표시장치.

청구항 5

제 1항에 있어서,

상기 발광 다이오드는 제 1 전극, 유기 발광층 및 제 2 전극을 포함하는 유기전계발광표시장치.

청구항 6

제 1항에 있어서,

상기 이방성 도전필름은 바인더 수지 및 도전성 입자를 포함하는 유기전계발광표시장치.

청구항 7

제 6항에 있어서,

상기 바인더 수지는 광경화성 수지인 유기전계발광표시장치.

청구항 8

제 6항에 있어서,

상기 도전성 입자는 니켈(Ni)에 금(Au)이 도금된 입자 또는 수지에 니켈(Ni) 또는 금(Au)이 도금된 입자인 유기전계발광표시장치.

청구항 9

제 1항에 있어서,

상기 박막 트랜지스터와 연결된 연결 전극을 더 포함하는 유기전계발광표시장치.

청구항 10

제 1 기판 상에 박막 트랜지스터를 형성하는 단계;

상기 제 1 기판과 대향하는 제 2 기판 상에 발광 다이오드를 형성하는 단계;

상기 제 1 기판 전면에 이방성 도전필름을 형성하는 단계; 및

상기 제 1 기판과 상기 제 2 기판을 합착하는 단계를 포함하는 유기전계발광표시장치의 제조방법.

청구항 11

제 10항에 있어서,

상기 제 1 기판과 상기 제 2 기판을 합착한 후에, 상기 이방성 도전필름을 UV 경화시키는 단계를 더 포함하는 유기전계발광표시장치의 제조방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 이방성 도전필름을 포함하는 유기전계발광표시장치 및 그 제조방법에 관한 것이다.

배경기술

[0002] 최근, 음극선관(CRT : Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시장치들이 개발되고 있다. 이러한, 평판표시장치의 예로는, 액정표시장치(LCD : Liquid Crystal Display), 전계방출표시장치(FED : Field Emission Display), 플라즈마표시장치(PDP : Plasma Display Panel) 및 유기전계발광표시장치(OLED : Organic Light Emitting Display) 등이 있다.

[0003] 이 중에서 유기전계발광표시장치(Organic Light Emitting Display)는 유기화합물을 전기적으로 여기시켜 발광하게 하는 자발광형 표시장치이다. 유기전계발광표시장치는 LCD에서 사용되는 백라이트가 필요하지 않아 경량박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있다. 또한, 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 나타낸다.

[0004] 유기전계발광표시장치는 애노드와 캐소드 사이에 유기발광층을 포함하고 있어 애노드로부터 공급받는 정공과 캐소드로부터 받은 전자가 유기발광층 내에서 결합하여 정공-전자쌍인 여기자(exciton)를 형성하고 다시 여기자가 바닥상태로 돌아오면서 발생하는 에너지에 의해 발광하게 된다.

발명의 내용

해결하고자하는 과제

[0005] 따라서, 본 발명의 유기전계발광표시장치 및 그 제조방법은 제 1 기판과 제 2 기판의 얼라인 공정의 신뢰성을 향상시켜 고품질의 유기전계발광표시장치를 제공한다.

과제 해결수단

[0006] 상기한 목적을 달성하기 위해, 본 발명의 일 실시 예에 따른 유기전계발광표시장치는 박막 트랜지스터를 포함하는 제 1 기판, 상기 제 1 기판과 대향하며, 발광 다이오드를 포함하는 제 2 기판 및 상기 제 1 기판과 상기 제 2 기판 사이에 위치하며, 상기 제 1 기판과 상기 제 2 기판을 접촉하는 이방성 도전필름을 포함할 수 있다.

[0007] 또한, 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법은 제 1 기판 상에 박막 트랜지스터를 형성하는 단계, 상기 제 1 기판과 대향하는 제 2 기판 상에 발광 다이오드를 형성하는 단계, 상기 제 1 기판 전면 에 이방성 도전필름을 형성하는 단계 및 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함할 수 있다.

효과

[0008] 따라서, 본 발명의 유기전계발광표시장치는 제 1 기판과 제 2 기판을 이방성 도전필름을 이용하여 합착함으로써, 박막 트랜지스터와 발광 다이오드 간의 전기적 연결의 신뢰성을 향상시킬 수 있다.

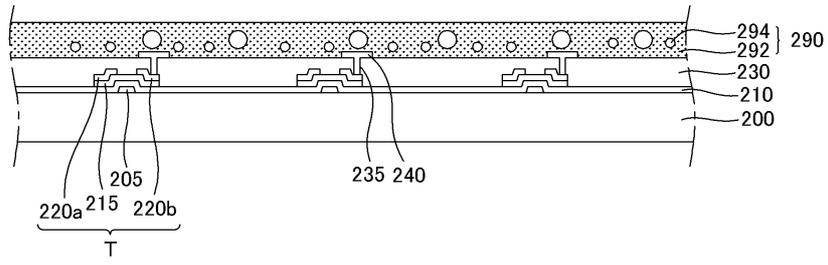
[0009] 이에 따라, 유기전계발광표시장치의 신뢰성 및 품질을 향상시킬 수 있는 이점이 있다.

발명의 실시를 위한 구체적인 내용

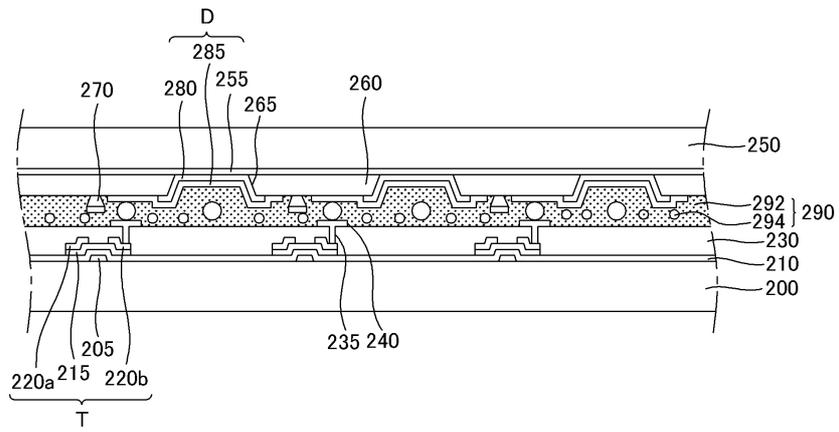
- [0010] 이하, 첨부한 도면을 참조하여 본 발명의 일 실시 예를 상세히 설명하면 다음과 같다.
- [0011] 도 1은 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 단면도이다.
- [0012] 도 1을 참조하면, 본 발명의 일 실시 예에 따른 유기전계발광표시장치는 제 1 기판(100), 상기 제 1 기판(100) 상에 위치하는 박막 트랜지스터(T), 상기 제 1 기판(100)과 대향하며, 발광 다이오드(D)를 포함하는 제 2 기판(150), 상기 제 1 기판(100)과 제 2 기판(150) 사이에 위치하며, 상기 제 1 기판(100)과 제 2 기판(150)을 접착하는 이방성 도전필름(190)을 포함할 수 있다.
- [0013] 제 1 기판(100)은 유리, 플라스틱 또는 도전성 물질을 포함할 수 있다.
- [0014] 제 1 기판(100) 상에 박막 트랜지스터(T)가 위치한다. 보다 자세하게는 제 1 기판(100) 상에 게이트 전극(105)이 위치하고, 게이트 전극(105) 상에 게이트 전극(105)을 절연시키는 게이트 절연막인 제 1 절연막(110)이 위치한다.
- [0015] 제 1 절연막(110) 상에 게이트 전극(105)과 대응되는 영역에 반도체층(115)이 위치하고, 반도체층(115)과 전기적으로 연결되는 소오스 전극(120a) 및 드레인 전극(120b)이 반도체층(115)의 양측부에 위치하여 박막 트랜지스터(T)를 구성한다.
- [0016] 박막 트랜지스터(T) 상에는 박막 트랜지스터(T)를 보호하는 패시베이션막인 제 2 절연막(130)이 위치한다. 제 2 절연막(130)은 소오스 전극(120a) 및 드레인 전극(120b) 중 어느 하나를 노출시키는 비어홀(135)을 구비한다.
- [0017] 제 2 절연막(130)의 비어홀(135)에 의해 노출된 소오스 전극(120a) 및 드레인 전극(120b) 중 어느 하나와 연결된 연결 전극(140)이 위치한다. 연결 전극(140)은 박막 트랜지스터(T)와 발광 다이오드(D)를 연결하는 역할을 할 수 있다.
- [0018] 한편, 제 1 기판(100)과 대향하는 제 2 기판(150)이 위치한다. 제 2 기판(150)은 발광 다이오드(D)를 포함한다. 보다 자세하게는, 제 2 기판(150) 상에 제 1 전극(155)이 위치하고, 제 1 전극(155) 상에 발광부를 정의하는 화소정의막인 제 3 절연막(160)이 위치한다. 제 3 절연막(160)에는 제 1 전극(155)의 일부 영역을 노출시키는 개구부(165)가 위치한다.
- [0019] 개구부(165) 이외의 제 3 절연막(160) 상에는 격벽(170)이 위치한다. 격벽(170)은 역사다리꼴의 형상으로 형성되어 추후 제 2 전극을 분리시키는 역할을 할 수 있다.
- [0020] 개구부(165)에 의해 노출된 제 1 전극(155) 상에 유기 발광층(180)이 위치하고, 유기 발광층(180) 및 격벽(170)을 포함하는 제 2 기판(150) 상에 제 2 전극(185)이 위치한다. 제 2 전극(185)은 격벽(175)에 의해 분리될 수 있다.
- [0021] 그리고, 제 1 기판(100) 및 제 2 기판(150) 사이에 위치하며, 제 1 기판(100)과 제 2 기판(150)을 접착하는 이방성 도전필름(190)이 위치한다.
- [0022] 이방성 도전필름(190)은 연결 전극(140)과 제 2 전극(185)을 전기적으로 연결하는 역할을 할 수 있고, 제 1 기판(100)과 제 2 기판(150)을 접착할 수 있다.
- [0023] 이방성 도전필름(190)은 바인더 수지(192) 및 도전성 입자(194)를 포함할 수 있으며, 도전성 입자(194)는 연결 전극(140)과 제 2 전극(185)을 전기적으로 연결시킬 수 있다.
- [0024] 이하, 도면을 참조하여, 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법에 대해 설명하면 다음과 같다.
- [0025] 도 2a 내지 도 2i는 본 발명의 일 실시 예에 따른 유기전계발광표시장치의 제조방법을 공정별로 나타낸 도면이다.
- [0026] 먼저, 도 2a를 참조하면, 유리, 플라스틱 또는 도전성 물질로 이루어진 제 1 기판(200) 상에 제 1 도전층을 적층한다. 제 1 도전층은 알루미늄(Al), 알루미늄 합금(Al alloy), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy), 텅스텐(W), 텅스텐 실리사이드(WSi₂)로 이루어진 군에서 선택되는 하나로 형성하는 것이 바람직하다. 그런 다음, 제 1 도전층을 패터닝하여, 게이트 전극(205)을 형성한다.

- [0027] 이어서, 상기 제 1 기판(200) 상에 게이트 절연막인 제 1 절연막(210)을 적층한다. 상기 제 1 절연막(210)은 실리콘 산화막, 실리콘 질화막 또는 이들의 이중층으로 형성할 수 있다.
- [0028] 다음에, 상기 제 1 절연막(210) 상에 비정질 실리콘층을 적층하거나 비정질 실리콘층을 적층하고 이를 결정화한 다결정 실리콘층을 형성한다. 그런 다음 이를 패터닝하여 게이트 전극(205)과 일정 영역이 대응되도록 반도체층(215)을 형성한다. 여기서, 도시하지는 않았지만, 반도체층(215) 상에는 오믹 콘택층이 위치할 수도 있다.
- [0029] 이어서, 상기 반도체층(215)을 포함한 제 1 기판(200) 상에 제 2 도전층을 적층한다. 여기서, 제 2 도전층은 배선 저항을 낮추기 위해 저저항 물질로 형성되어 있으며, 몰리 텅스텐(MoW), 티타늄(Ti), 알루미늄(Al) 또는 알루미늄 합금(Al alloy)으로 이루어진 다중막으로 형성된다. 상기 다중막으로는 몰리 텅스텐/알루미늄/몰리 텅스텐(MoW/Al/MoW)의 적층구조가 사용될 수 있다. 다음, 상기 제 2 도전층을 패터닝하여 상기 반도체층(215)의 일정 영역에 소오스 전극(220a) 및 드레인 전극(220b)을 형성한다.
- [0030] 이어서, 상기 소오스 전극(220a) 및 드레인 전극(220b)을 포함한 제 1 기판(200) 상에 패시베이션막인 제 2 절연막(230)을 적층한다. 그런 다음, 제 2 절연막(230)을 식각하여, 상기 소오스 전극(220a) 및 드레인 전극(220b) 중 어느 하나를 노출시키는 비어홀(235)을 형성한다.
- [0031] 이어서, 상기 제 2 절연막(230) 및 비어홀(235) 상에 제 3 도전층을 적층하고 패터닝하여 연결 전극(240)을 형성한다. 연결 전극(240)은 추후 발광 다이오드와 전기적으로 연결될 수 있으며, 제 2 전극과의 콘택 특성이 우수한 도전물질로 형성한다.
- [0032] 다음, 도 2b를 참조하면, 제 2 기판(250)을 준비한다. 그런 다음, 제 2 기판(250) 상에 제 4 도전층을 적층하여 제 1 전극(255)을 형성한다. 제 1 전극(255)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ICO(Indium Cerium Oxide) 또는 ZnO(Zinc Oxide)와 같은 일함수가 높은 투명도전막으로 형성할 수 있다. 따라서, 상기 제 1 전극(255)은 투명전극 또는 투과전극일 수 있다.
- [0033] 여기서, 제 1 전극(255)은 제 2 기판(250) 전면에 형성함으로써, 공통전극으로 형성할 수 있다. 또는 이와는 달리 상기 제 1 전극(255)은 패터닝되어 형성될 수 있다. 이 경우, 도시하지는 않았지만, 제 1 전극(255)에는 전기적 신호를 인가할 수 있는 배선들이 연결될 수 있다.
- [0034] 이어서, 상기 제 1 전극(255) 상에 화소정의막인 제 3 절연막(260)을 형성한다. 제 3 절연막(260)은 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물 또는 실리콘 산화물을 액상 형태로 코팅한 다음 경화시키는 SOG(spin on glass)와 같은 무기물로 형성될 수 있다.
- [0035] 그런 다음, 제 3 절연막(260)을 식각하여 제 1 전극(255)의 일부를 노출시키는 개구부(265)를 형성한다.
- [0036] 이어, 상기 제 3 절연막(260) 상에 격벽 물질을 도포하고 이를 패터닝하여 격벽(270)을 형성한다. 격벽(270)은 추후 제 2 기판(250) 전면에 증착되는 제 2 전극이 분리될 수 있도록 역테이퍼 형상으로 형성될 수 있다.
- [0037] 다음으로, 개구부(265) 내에 유기 발광층(280)을 형성한다. 여기서 도시하지는 않았지만, 제 1 전극(255)과 유기 발광층(280) 사이에는 정공주입층 및 정공수송층이 형성될 수 있으며, 유기 발광층(280) 상에는 전자수송층 및 전자주입층이 형성될 수 있다.
- [0038] 이어, 상기 격벽(270) 및 발광층(280)을 포함한 제 2 기판(250) 상에 제 5 도전층을 적층하여 제 2 전극(285)을 형성한다. 상기 제 2 전극(285)은 배선 저항 및 일함수가 낮은 마그네슘(Mg), 은(Ag), 알루미늄(Al), 칼슘(Ca) 또는 이들의 합금으로 이루어질 수 있다.
- [0039] 이때, 상기 격벽(270)에 의해 제 2 전극(285)은 각 화소별로 절연될 수 있다. 그리고, 상기 제 2 전극(285)은 반사전극으로 작용하여 제 1 전극(255)이 형성된 면으로 빛이 방출될 수 있다.
- [0040] 상기와 같이, 상기 제 1 전극(255), 발광층(280) 및 제 2 전극(285)을 포함하는 발광 다이오드(D)를 포함하는 제 2 기판(250)이 제조된다.
- [0041] 이어, 도 2c를 참조하면, 상기와 같이 제조된 제 1 기판(200) 상에 이방성 도전필름(290)을 형성한다.
- [0042] 이방성 도전필름(290)은 제 1 기판(200)과 제 2 기판(250)의 사이에서 제 1 기판(200)과 제 2 기판(250)을 접착 시킴으로써, 박막 트랜지스터(T)의 연결 전극(240)과 발광 다이오드(D)의 제 2 전극(285)을 전기적으로 연결한다.

도면2c



도면2d



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020100030244A	公开(公告)日	2010-03-18
申请号	KR1020080089108	申请日	2008-09-10
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	NA HYUNG MIN		
发明人	NA, HYUNG MIN		
IPC分类号	H05B33/02 H01L51/50 G02F1/1335		
CPC分类号	H01L51/5234 G02F1/116 H01L33/501 H01L2224/80874		
外部链接	Espacenet		

摘要(译)

本发明提供一种发光装置，包括：第一基板，包括薄膜晶体管；第二基板，与第一基板相对；第二基板，包括发光二极管；以及第二基板，设置在第一基板和第二基板之间，本发明提供一种有机电致发光显示装置，包括用于粘合两个基板的各向异性导电膜。

