



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0042405
(43) 공개일자 2009년04월30일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0108143

(22) 출원일자 2007년10월26일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

주용

서울 서초구 우면동 16번지 LG전자 전자기술원

최홍석

서울 서초구 우면동 16번지 LG전자 전자기술원

김승태

서울 서초구 우면동 16번지 LG전자 전자기술원

(74) 대리인

특허법인로알

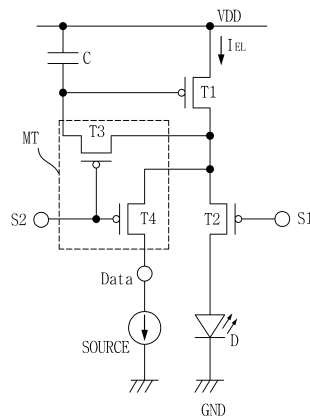
전체 청구항 수 : 총 7 항

(54) 유기전계발광표시장치

(57) 요약

본 발명은, 커패시터와, 커패시터에 저장된 데이터 신호에 의해 구동하는 제1트랜지스터와, 제1트랜지스터를 통해 공급된 전원을 제어하도록 스위칭 구동하는 제2트랜지스터와, 제2트랜지스터의 구동시간에 따라 발광구간이 정해지는 유기 발광다이오드와, 커패시터에 데이터 신호를 저장하도록 스위칭 구동하는 하나 이상의 트랜지스터를 포함하는 트랜지스터 회로부를 포함하는 서브 픽셀에 다수 위치하는 표시부; 및 트랜지스터 회로부를 통해 커패시터에 데이터 신호를 저장하는 디지털 전류소스부를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

커패시터와, 상기 커패시터에 저장된 데이터 신호에 의해 구동하는 제1트랜지스터와, 상기 제1트랜지스터를 통해 공급된 전원을 제어하도록 스위칭 구동하는 제2트랜지스터와, 상기 제2트랜지스터의 구동시간에 따라 발광구간이 정해지는 유기 발광다이오드와, 상기 커패시터에 데이터 신호를 저장하도록 스위칭 구동하는 하나 이상의 트랜지스터를 포함하는 트랜지스터 회로부를 포함하는 서브 픽셀에 다수 위치하는 표시부; 및

상기 트랜지스터 회로부를 통해 상기 커패시터에 상기 데이터 신호를 저장하는 디지털 전류소스부를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 서브 픽셀은,

제1전원 배선에 일단이 연결된 상기 커패시터와, 상기 커패시터의 타단에 게이트가 연결되고 상기 제1전원 배선에 일단이 연결된 상기 제1트랜지스터와, 상기 제1트랜지스터의 타단에 일단이 연결되고 제1신호배선에 게이트가 연결된 상기 제2트랜지스터와, 상기 제2트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 상기 유기 발광다이오드와, 제2신호배선에 연결되며 상기 커패시터에 상기 데이터 신호를 저장하도록 스위칭 구동하는 하나 이상의 트랜지스터를 포함하는 트랜지스터 회로부를 포함하는 유기전계발광표시장치.

청구항 3

제2항에 있어서,

상기 트랜지스터 회로부는,

상기 제2신호배선에 게이트가 연결되고 상기 커패시터에 일단이 연결되며 상기 제2트랜지스터의 일단에 타단이 연결된 제3트랜지스터와, 상기 제2신호배선에 게이트가 연결되고 상기 제3트랜지스터의 타단에 일단이 연결되고 상기 디지털 전류소스부에 타단이 연결된 제4트랜지스터를 포함하는 유기전계발광표시장치.

청구항 4

제2항에 있어서,

상기 트랜지스터 회로부는,

상기 제2신호배선에 게이트가 연결되고 상기 커패시터에 일단이 연결되며 상기 제2트랜지스터의 일단에 타단이 연결된 제3트랜지스터와, 상기 제2신호배선에 게이트가 연결되고 상기 커패시터의 타단에 일단이 연결되고 상기 디지털 전류소스부에 타단이 연결된 제4트랜지스터를 포함하는 유기전계발광표시장치.

청구항 5

제3항 또는 제4항에 있어서,

상기 제1 내지 제4트랜지스터는,

p형 트랜지스터인 유기전계발광표시장치.

청구항 6

제3항 또는 제4항에 있어서,

상기 디지털 전류소스부는,

상기 제2 및 제3트랜지스터가 구동할 때, 상기 제1전원 배선으로부터 공급된 전원을 썩크(shink)하여 상기 커패시터에 상기 데이터 신호를 저장하는 유기전계발광표시장치.

청구항 7

제1항에 있어서,
상기 유기 발광다이오드는,
상기 제1 및 제2트랜지스터가 구동하면 발광하는 유기전계발광표시장치.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 유기전계발광표시장치에 관한 것이다.

배경 기술

- <2> 유기전계발광표시장치에 사용되는 유기전계발광소자는 기관 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자였다.
- <3> 또한, 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.
- <4> 이러한 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.
- <5> 한편, 종래 유기전계발광표시장치의 경우 패널에 형성된 기생 저항에 의해 각 서브 픽셀에 포함된 유기 발광다이오드에 공급되는 전압이 달라졌다. 그리하여, 유기 발광다이오드에 전류가 흐르게 되면, 전원이 공급되는 지점에서 가까운 서브 픽셀과 먼 곳에 위치하는 서브 픽셀은 각기 다른 전압이 공급되었다.
- <6> 이와 같이, 전원을 통해 공급되는 전압이 달라지면 유기 발광다이오드에 흐르는 전류가 달라져 휘도가 변하게 된다. 이러한 경우, 패널에 위치하는 모든 서브 픽셀을 발광시키게 되면, 전원이 배선된 첫 번째 라인부터 마지막 번째 라인까지 휘도 차이가 발생한다.
- <7> 따라서, 유기전계발광표시장치는 패널에 위치하는 모든 서브 픽셀에 휘도 차이가 발생하는 문제를 해결할 수 있는 방안이 마련되어야 한다.

발명의 내용

해결 하고자하는 과제

- <8> 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 목적은, 표시부에 휘도 차가 발생하는 문제를 해결할 수 있는 유기전계발광표시장치를 제공하는 것이다.

과제 해결수단

- <9> 상술한 과제 해결 수단으로 본 발명은, 커패시터와, 커패시터에 저장된 데이터 신호에 의해 구동하는 제1트랜지스터와, 제1트랜지스터를 통해 공급된 전원을 제어하도록 스위칭 구동하는 제2트랜지스터와, 제2트랜지스터의 구동시간에 따라 발광구간이 정해지는 유기 발광다이오드와, 커패시터에 데이터 신호를 저장하도록 스위칭 구동하는 하나 이상의 트랜지스터를 포함하는 트랜지스터 회로부를 포함하는 서브 픽셀에 다수 위치하는 표시부; 및 트랜지스터 회로부를 통해 커패시터에 데이터 신호를 저장하는 디지털 전류소스부를 포함하는 유기전계발광표시장치를 제공한다.
- <10> 서브 픽셀은, 제1전원 배선에 일단이 연결된 커패시터와, 커패시터의 타단에 게이트가 연결되고 제1전원 배선에 일단이 연결된 제1트랜지스터와, 제1트랜지스터의 타단에 일단이 연결되고 제1신호배선에 게이트가 연결된 제2트랜지스터와, 제2트랜지스터의 타단에 제1전극이 연결되고 제2전원 배선에 제2전극이 연결된 유기 발광다이오드와, 제2신호배선에 연결되며 커패시터에 데이터 신호를 저장하도록 스위칭 구동하는 하나 이상의 트랜지스터를 포함하는 트랜지스터 회로부를 포함할 수 있다.
- <11> 트랜지스터 회로부는, 제2신호배선에 게이트가 연결되고 커패시터에 일단이 연결되며 제2트랜지스터의 일단에

타단이 연결된 제3트랜지스터와, 제2신호배선에 게이트가 연결되고 제3트랜지스터의 타단에 일단이 연결되고 디지털 전류소스부에 타단이 연결된 제4트랜지스터를 포함할 수 있다.

<12> 트랜지스터 회로부는, 제2신호배선에 게이트가 연결되고 커패시터에 일단이 연결되며 제2트랜지스터의 일단에 타단이 연결된 제3트랜지스터와, 제2신호배선에 게이트가 연결되고 커패시터의 타단에 일단이 연결되고 디지털 전류소스부에 타단이 연결된 제4트랜지스터를 포함할 수 있다.

<13> 제1 내지 제4트랜지스터는, p형 트랜지스터일 수 있다.

<14> 디지털 전류소스부는, 제2 및 제3트랜지스터가 구동할 때, 제1전원 배선으로부터 공급된 전원을 썩크(shink)하여 커패시터에 데이터 신호를 저장할 수 있다.

<15> 유기 발광다이오드는, 제1 및 제2트랜지스터가 구동하면 발광할 수 있다.

효 과

<16> 본 발명은, 표시부에 휘도 차가 발생하는 문제를 해결하여 표시품질을 향상시킬 수 있는 디지털 전류 구동 방식 유기전계발광표시장치를 제공하는 것이다.

발명의 실시를 위한 구체적인 내용

<17> 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

<18> 도 1은 유기전계발광표시장치의 개략적인 평면도이다.

<19> 도 1에 도시된 바와 같이 유기전계발광표시장치는 기판(110) 상에 다수의 서브 픽셀(P)이 위치하는 표시부(120)를 포함할 수 있다. 기판(110) 상에 위치하는 다수의 서브 픽셀(P)은 수분이나 산소에 취약하다.

<20> 그리하여, 밀봉기관(130)을 구비하고, 표시부(120)의 외곽 기관(110)에 접촉부재(140)를 형성하여 기관(110)과 밀봉기관(130)을 봉지할 수 있다. 한편, 다수의 서브 픽셀(P)은 기관(110) 상에 위치하는 구동부(150)에 의해 구동되어 영상을 표현할 수 있다.

<21> 여기서, 서브 픽셀(P)은 적색, 녹색 및 청색 서브 픽셀들이 하나로 묶여 하나의 단위 픽셀로 정의될 수 있다. 그러나, 서브 픽셀(P)은 백색이나 이 밖에 다른 색(예를 들면, 주황색, 노랑색 등)을 발광하는 서브 픽셀을 더 포함하여 4개 이상이 하나의 단위 픽셀로 정의될 수 있다.

<22> 서브 픽셀(P)은 적어도 유기발광층을 포함할 수 있다. 그리고 유기발광층은 정공 주입층, 정공 수송층, 전자 수송층 또는 전자 주입층 중 하나 이상을 더 포함할 수 있고, 이 밖에 애노드와 캐소드 간의 정공 또는 전자의 흐름을 조절할 수 있도록 버퍼층, 블록킹층 등이 더 포함될 수도 있다.

<23> 서브 픽셀(P)은 도시되어 있진 않지만, 커패시터와, 커패시터에 저장된 데이터 신호에 의해 구동하는 제1트랜지스터와, 제1트랜지스터를 통해 공급된 전원을 제어하도록 스위칭 구동하는 제2트랜지스터와, 제2트랜지스터의 구동시간에 따라 발광시간이 정해지는 유기 발광다이오드와, 커패시터에 데이터 신호를 저장하도록 스위칭 구동하는 하나 이상의 트랜지스터를 포함하는 트랜지스터 회로부를 포함할 수 있다. 더욱 상세한 내용은 이하 도면을 참조하여 설명한다.

<24> 한편, 기관(110) 상에는 하나의 구동부(150)가 위치하는 것으로 도시하였지만, 구동부(150)는 서브 픽셀에 스캔 신호를 공급하는 스캔 구동부와, 서브 픽셀에 데이터 신호를 공급하는 디지털 전류소스부를 포함할 수 있다.

<25> 이하, 서브 픽셀의 단면 구조를 첨부하여 이를 더욱 자세히 설명한다.

<26> 도 2a는 도 1에 도시된 서브 픽셀의 단면 예시도 이고, 도 2b는 도 1에 도시된 서브 픽셀의 다른 단면 예시도이다.

<27> 도 2a에 도시된 바와 같이, 기관(110)이 위치할 수 있다. 기관(110)은 소자를 형성하기 위한 재료로 기계적 강도나 치수 안정성이 우수한 것을 선택할 수 있다. 기관(110)의 재료로는, 유리판, 금속판, 세라믹판 또는 플라스틱판(폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소수지 등) 등을 예로 들 수 있다.

<28> 기관(110) 상에는 버퍼층(111)이 위치할 수 있다. 버퍼층(111)은 기관(110)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 박막 트랜지스터를 보호하기 위해 형성할 수 있다. 버퍼층(111)은 실

사용되는 마스크의 개수와 반도체층 재료에 따라 트랜지스터의 구조는 달리질 수 있다. 그러므로, 서브 픽셀의 단면 구조는 이에 한정되지는 않는다.

- <44> 한편, 본 발명에 따른 유기전계발광표시장치는 디지털 전류소스부를 이용하여 데이터 신호를 저장할 수 있다. 이에 따라, 유기전계발광표시장치의 표시부에 위치하는 서브 픽셀은 트랜지스터 회로부를 포함할 수 있다.
- <45> 이하, 도면을 첨부하여 유기전계발광표시장치의 표시부에 위치하는 서브 픽셀의 회로 구성에 대해 더욱 자세히 설명한다.
- <46> <제1실시예>
- <47> 도 3은 본 발명의 제1실시예에 따른 서브 픽셀 회로 구성 예시도 이다.
- <48> 도 3에 도시된 바와 같이, 표시부에 위치하는 서브 픽셀은 제1전원 배선(VDD)에 일단이 연결된 커패시터(C)를 포함할 수 있다. 또한, 커패시터(C)의 타단에 게이트가 연결되고 제1전원 배선(VDD)에 일단이 연결된 제1트랜지스터(T1)를 포함할 수 있다. 또한, 제1트랜지스터(T1)의 타단에 일단이 연결되고 제1신호배선(S1)에 게이트가 연결된 제2트랜지스터(T2)를 포함할 수 있다. 또한, 제2트랜지스터(T2)의 타단에 제1전극이 연결되고 제2전원 배선(GND)에 제2전극이 연결된 유기 발광다이오드(D)를 포함할 수 있다. 또한, 제2신호배선(S2)에 연결되며 커패시터(C)에 데이터 신호를 저장하도록 스위칭 구동하는 하나 이상의 트랜지스터를 포함하는 트랜지스터 회로부(MT)를 포함할 수 있다.
- <49> 그리고 디지털 전류소스부(SOURCE)는 트랜지스터 회로부(MT)를 통해 커패시터(C)에 데이터 신호를 저장할 수 있다. 디지털 전류소스부(SOURCE)는 하나의 전류소스를 복사하는 전류 미러(mirror)가 균일하게 구현된 형태로 전류 펄스를 출력할 수 있다.
- <50> 여기서, 트랜지스터 회로부(MT)는, 제2신호배선(S2)에 게이트가 연결되고 커패시터(C)에 일단이 연결되며 제2트랜지스터(T2)의 일단에 타단이 연결된 제3트랜지스터(T3)를 포함할 수 있다. 또한, 제2신호배선(S2)에 게이트가 연결되고 제3트랜지스터(T3)의 타단에 일단이 연결되고 디지털 전류소스부(SOURCE)에 타단이 연결된 제4트랜지스터를 포함할 수 있다.
- <51> 이와 같은 구성에 따라, 디지털 전류소스부(SOURCE)는 제2 및 제3트랜지스터(T2, T3)가 구동할 때, 제1전원 배선(VDD)으로부터 공급된 전원을 쉐크(shink)하여 커패시터(C)에 데이터 신호를 저장할 수 있다.
- <52> 한편, 앞서 설명한 제1트랜지스터(T1), 제2트랜지스터(T2), 제3트랜지스터(T3) 및 제4트랜지스터(T4)는 p형 트랜지스터일 수 있다.
- <53> 이와 같은 구조를 갖는 서브 픽셀은 다음의 도 4와 같은 구동방법에 의해 구동한다.
- <54> 도 4는 구동 파형 예시도 이다.
- <55> 먼저, 제2신호배선(S2)에 스캔 신호(scan2)를 공급하여 트랜지스터 회로부(MT)에 포함된 제3 및 제4트랜지스터(T3, T4)를 턴온한다. 그리고 디지털 전류소스부(SOURCE)를 이용하여 커패시터(C)에 데이터 신호(data)를 저장한다. 그리고 제2신호배선(S2)에 공급되는 스캔 신호(scan2)를 차단하여 제3 및 제4트랜지스터(T3, T4)를 턴 오프한다. 그리고 제1신호배선(S1)에 스캔 신호(scan1)를 공급한다. 그러면, 제1트랜지스터(T1)는 커패시터(C)에 저장된 데이터 신호(data)에 의해 턴온하게 되고 이때 유기 발광다이오드(D)는 턴온된 제1 및 제2트랜지스터(T1, T2) 통해 전달된 전원을 공급받아 발광하게 된다.
- <56> 여기서, 유기 발광다이오드(D)는, 제1 및 제2트랜지스터(T1, T2)가 구동하면 제1전원 배선(VDD)으로부터 전류(I_{EL})를 공급받아 발광할 수 있다.
- <57> 따라서, 본 발명은 디지털 값으로 전류소싱을 하는 디지털 전류소스(SOURCE)를 이용하여 커패시터(C)에 전류를 쓰고 발광구간을 조절하여 계조를 표현하는 방식이다. 좀더 다르게 설명하면, 본 발명은 1 프레임 동안 제1신호 배선(S1)에 공급된 스캔 신호(scan1)에 따라 턴온되는 제2트랜지스터(T2)의 구동시간을 조절하여 밝기를 표현하는 방식이다.
- <58> <제2실시예>
- <59> 도 5는 본 발명의 제2실시예에 따른 서브 픽셀 회로 구성 예시도 이다.
- <60> 도 5에 도시된 바와 같이, 표시부에 위치하는 서브 픽셀은 제1전원 배선(VDD)에 일단이 연결된 커패시터(C)를

포함할 수 있다. 또한, 커패시터(C)의 타단에 게이트가 연결되고 제1전원 배선(VDD)에 일단이 연결된 제1트랜지스터(T1)를 포함할 수 있다. 또한, 제1트랜지스터(T1)의 타단에 일단이 연결되고 제1신호배선(S1)에 게이트가 연결된 제2트랜지스터(T2)를 포함할 수 있다. 또한, 제2트랜지스터(T2)의 타단에 제1전극이 연결되고 제2전원 배선(GND)에 제2전극이 연결된 유기 발광다이오드(D)를 포함할 수 있다. 또한, 제2신호배선(S2)에 연결되며 커패시터(C)에 데이터 신호를 저장하도록 스위칭 구동하는 하나 이상의 트랜지스터를 포함하는 트랜지스터 회로부(MT)를 포함할 수 있다.

<61> 그리고 디지털 전류소스부(SOURCE)는 트랜지스터 회로부(MT)를 통해 커패시터(C)에 데이터 신호를 저장할 수 있다. 디지털 전류소스부(SOURCE)는 하나의 전류소스를 복사하는 전류 미러(mirror)가 균일하게 구현된 형태로 전류 펄스를 출력할 수 있다.

<62> 여기서, 트랜지스터 회로부(MT)는, 제2신호배선(S2)에 게이트가 연결되고 커패시터(C)에 일단이 연결되며 제2트랜지스터(T2)의 일단에 타단이 연결된 제3트랜지스터(T3)를 포함할 수 있다. 또한, 제2신호배선(S2)에 게이트가 연결되고 커패시터(C)의 타단에 일단이 연결되고 디지털 전류소스부(SOURCE)에 타단이 연결된 제4트랜지스터를 포함할 수 있다.

<63> 이와 같은 구성에 따라, 디지털 전류소스부(SOURCE)는 제2 및 제3트랜지스터(T2, T3)가 구동할 때, 제1전원 배선(VDD)으로부터 공급된 전원을 쉼(shink)하여 커패시터(C)에 데이터 신호를 저장할 수 있다.

<64> 한편, 앞서 설명한 제1트랜지스터(T1), 제2트랜지스터(T2), 제3트랜지스터(T3) 및 제4트랜지스터(T4)는 p형 트랜지스터일 수 있다.

<65> 이와 같은 구조를 갖는 서브 픽셀은 앞서 설명한 도 4와 같은 구동방법에 의해 구동한다.

<66> 도 4는 구동 파형 예시도 이다.

<67> 설명의 이해를 돕기 위해 도 4 및 도 5를 참조하여 설명한다.

<68> 먼저, 제2신호배선(S2)에 스캔 신호(scan2)를 공급하여 트랜지스터 회로부(MT)에 포함된 제3 및 제4트랜지스터(T3, T4)를 턴온한다. 그리고 디지털 전류소스부(SOURCE)를 이용하여 커패시터(C)에 데이터 신호(data)를 저장한다. 그리고 제2신호배선(S2)에 공급되는 스캔 신호(scan2)를 차단하여 제3 및 제4트랜지스터(T3, T4)를 턴 오프한다. 그리고 제1신호배선(S1)에 스캔 신호(scan1)를 공급한다. 그러면, 제1트랜지스터(T1)는 커패시터(C)에 저장된 데이터 신호(data)에 의해 턴온하게 되고 이때 유기 발광다이오드(D)는 턴온된 제1 및 제2트랜지스터(T1, T2) 통해 전달된 전원을 공급받아 발광하게 된다.

<69> 여기서, 유기 발광다이오드(D)는, 제1 및 제2트랜지스터(T1, T2)가 구동하면 제1전원 배선(VDD)으로부터 전류(I_{EL})를 공급받아 발광할 수 있다.

<70> 따라서, 본 발명은 디지털 값으로 전류소싱을 하는 디지털 전류소스(SOURCE)를 이용하여 커패시터(C)에 전류를 쓰고 발광구간을 조절하여 계조를 표현하는 방식이다. 좀더 다르게 설명하면, 본 발명은 1 프레임 동안 제1신호 배선(S1)에 공급된 스캔 신호(scan1)에 따라 턴온되는 제2트랜지스터(T2)의 구동시간을 조절하여 밝기를 표현하는 방식이다.

<71> 이상 본 발명의 제1 및 제2실시예는 표시부에 휘도 차가 발생하는 문제를 해결할 수 있는 유기전계발광표시장치를 제공하여, 구동시 발생하는 로드 이펙트(load effect)는 물론 휘도 차가 발생하는 문제를 해결할 수 있는 효과가 있다.

<72> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면의 간단한 설명

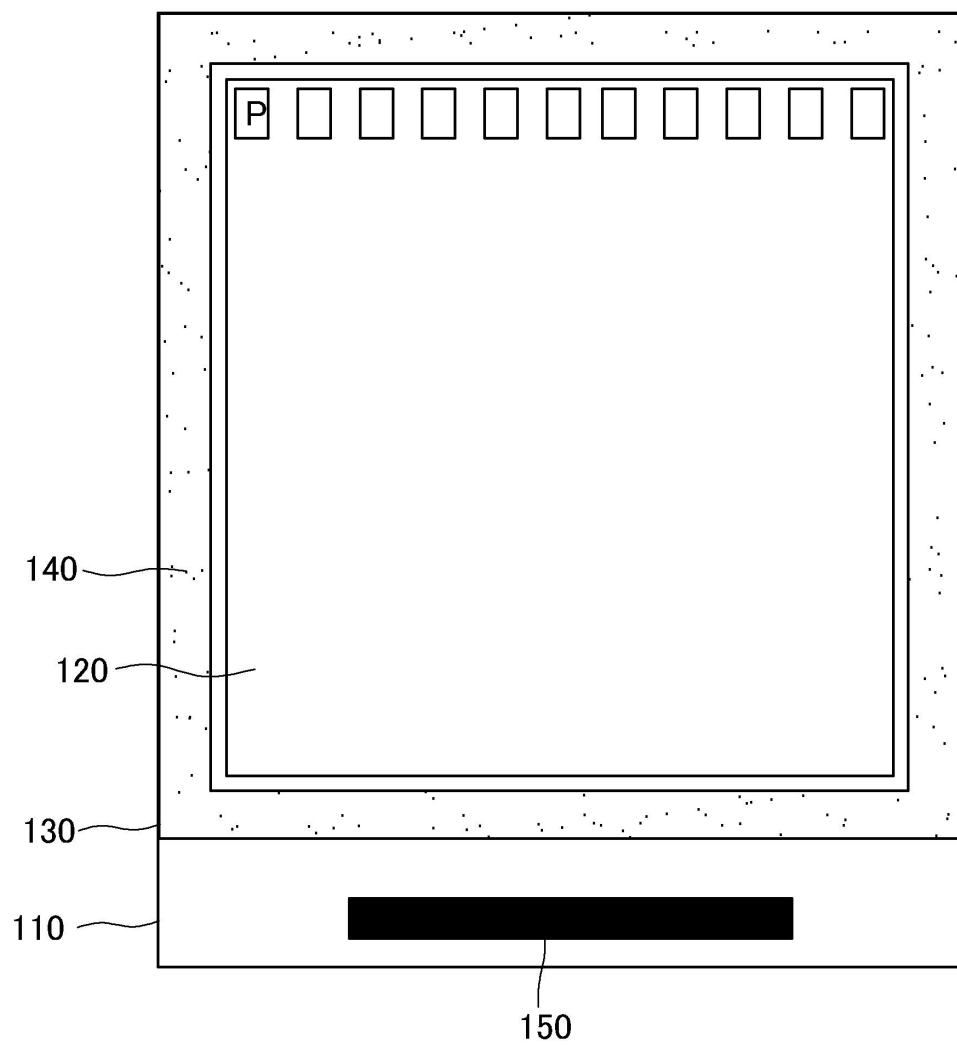
<73> 도 1은 유기전계발광표시장치의 개략적인 평면도.

<74> 도 2a는 도 1에 도시된 서브 픽셀의 단면 예시도.

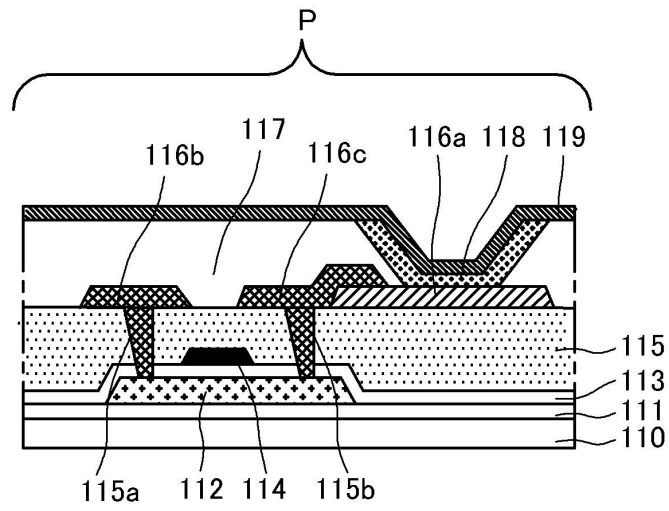
- | | | |
|------|---------------------------------------|-------------------|
| <75> | 도 2b는 도 1에 도시된 서브 픽셀의 다른 단면 예시도. | |
| <76> | 도 3은 본 발명의 제1실시예에 다른 서브 픽셀 회로 구성 예시도. | |
| <77> | 도 4는 구동 파형 예시도. | |
| <78> | 도 5는 본 발명의 제2실시예에 다른 서브 픽셀 회로 구성 예시도. | |
| <79> | <도면의 주요 부분에 관한 부호의 설명> | |
| <80> | 110: 기관 | 120: 표시부 |
| <81> | 130: 밀봉기관 | 140: 접촉부재 |
| <82> | 150: 구동부 | P: 서브 픽셀 |
| <83> | VDD: 제1전원 배선 | GND: 제2전원 배선 |
| <84> | T1: 제1트랜지스터 | T2: 제2트랜지스터 |
| <85> | T3: 제3트랜지스터 | T4: 제4트랜지스터 |
| <86> | D: 유기 발광다이오드 | S1: 제1신호배선 |
| <87> | S2: 제2신호배선 | SOURCE: 디지털 전류소스부 |

도면

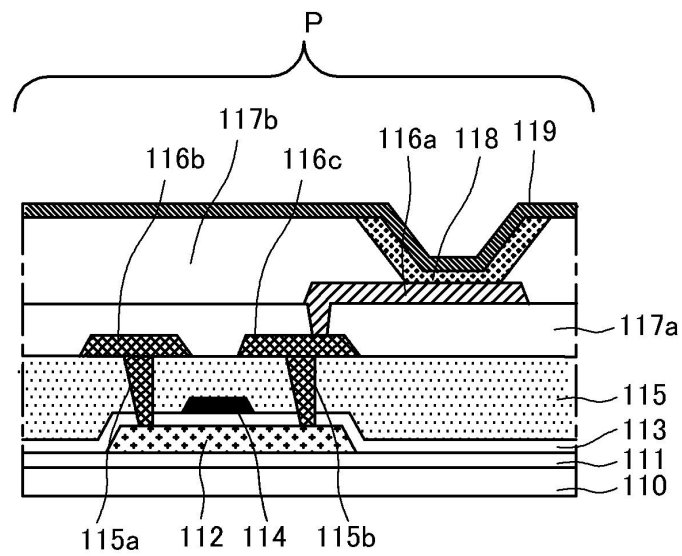
도면1



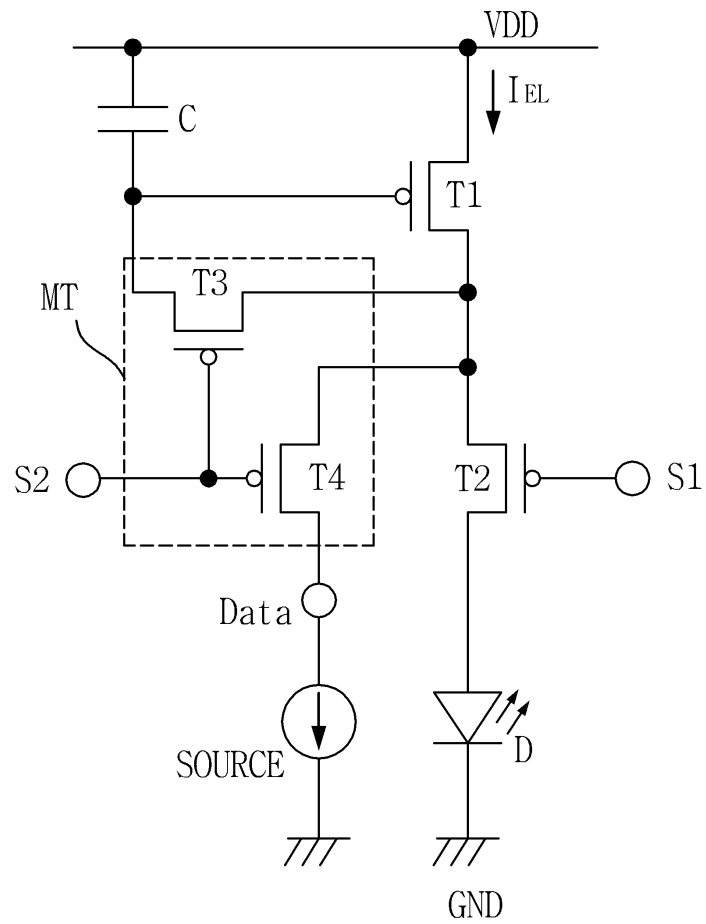
도면2a



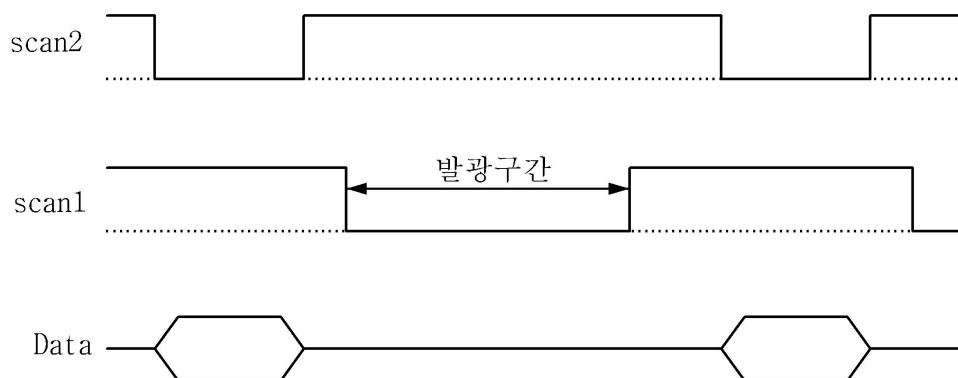
도면2b



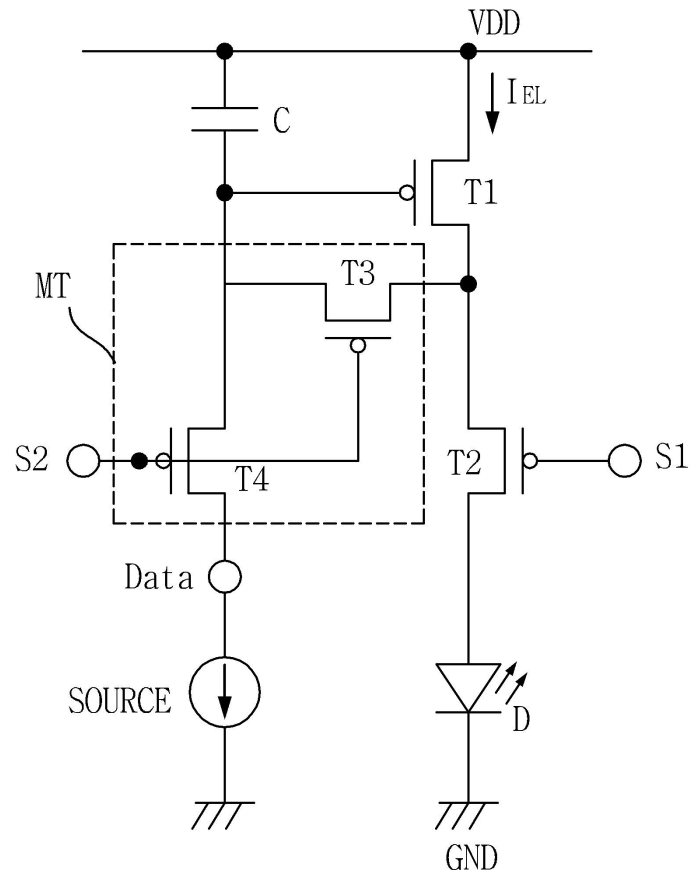
도면3



도면4



도면5



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020090042405A	公开(公告)日	2009-04-30
申请号	KR1020070108143	申请日	2007-10-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JOO WOONG 주웅 CHOI HONG SEOK 최홍석 KIM SEUNG TAE 김승태		
发明人	주웅 최홍석 김승태		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
外部链接	Espacenet		

摘要(译)

本发明提供的有机电致发光显示装置包括：数字电流源部分，其存储于像素中的多数位置，包括晶体管电路部分，是通过显示单元在电容器中的数据信号；以及包括第二晶体管的晶体管电路部分，执行切换操作，它控制当前驱动的第一晶体管，以及通过第一晶体管提供电容器的电源，以及存储在电容器和有机发光二极管中的数据信号，其中确定发光灯泡肝脏根据第二晶体管和至少一个晶体管的启动时间，它执行开关操作以便将数据信号存储在电容器中。有机电致发光显示装置，数字电流源和晶体管。

