



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0023639  
(43) 공개일자 2009년03월05일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2008-7031567

(22) 출원일자 2008년12월26일

심사청구일자 2008년12월26일

번역문제출일자 2008년12월26일

(86) 국제출원번호 PCT/JP2007/063167

국제출원일자 2007년06월29일

(87) 국제공개번호 WO 2008/001911

국제공개일자 2008년01월03일

(30) 우선권주장

JP-P-2006-179696 2006년06월29일 일본(JP)

(71) 출원인

코세라 코퍼레이션

일본 코토후 후시미쿠 타케다토바도노쵸 6

(72) 발명자

타카스기 신지

일본 카나가와켄 야마토시 시모츠루마 1623-14 코세라 디스플레이켄큐쇼 나이

(74) 대리인

하영욱

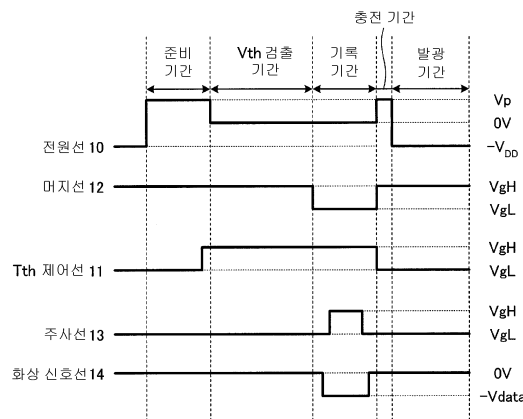
전체 청구항 수 : 총 4 항

(54) 화상 표시 장치의 구동 방법

(57) 요약

화상 표시 장치에 있어서 콘트라스트비를 개선한다. 유기 발광 소자(OLED), 및 유기 발광 소자(OLED)에 전기적으로 접속되어 유기 발광 소자(OLED)의 발광을 제어하는 구동 트랜지스터(Td)를 갖는 화소 회로를 복수개 구비한 화상 표시 장치의 구동 방법에 있어서, 유기 발광 소자(OLED)의 발광 휘도에 대응한 화상 신호를 화소 회로에 공급하는 스텝, 유기 발광 소자(OLED)에 역바이어스 전압을 인가하는 스텝, 및 화상 신호에 의거하여 유기 발광 소자(OLED)를 발광시키는 스텝을 포함한다.

대표도 - 도9



## 특허청구의 범위

### 청구항 1

발광 수단, 및

상기 발광 수단에 전기적으로 접속되어 상기 발광 수단의 발광을 제어하는 드라이버 수단을 갖는 화소 회로를 복수개 구비한 화상 표시 장치의 구동 방법에 있어서:

상기 발광 수단의 발광 휘도에 대응한 화상 신호를 상기 화소 회로에 공급하는 제 1 스텝;

상기 제 1 스텝 후 상기 발광 수단에 역바이어스 전압을 인가하는 제 2 스텝; 및

상기 제 2 스텝 후 상기 화상 신호에 의거하여 상기 발광 수단을 발광시키는 제 3 스텝을 포함하는 것을 특징으로 하는 화상 표시 장치의 구동 방법.

### 청구항 2

제 1 항에 있어서,

상기 발광 수단에 대한 역바이어스 전압의 인가는 그 발광 수단 및 상기 드라이버 수단에 대하여 전기적으로 접속되는 전원선의 전위를 변화시킴으로써 행해지는 것을 특징으로 하는 화상 표시 장치의 구동 방법.

### 청구항 3

제 1 항에 있어서,

상기 발광 수단에 역바이어스를 인가할 때, 및 상기 발광 수단을 발광시킬 때에 상기 발광 수단과 상기 드라이버 수단이 전기적으로 직렬 접속되어 있는 것을 특징으로 하는 화상 표시 장치의 구동 방법.

### 청구항 4

제 1 항에 있어서,

상기 발광 수단은 유기 발광 소자에 의해, 상기 드라이버 수단은 박막 트랜지스터에 의해 각각 구성되어 있고,

상기 유기 발광 소자가 갖는 소자 용량은 상기 박막 트랜지스터의 소스·드레인간의 기생 용량보다 큰 것을 특징으로 하는 화상 표시 장치의 구동 방법.

## 명세서

### 기술분야

<1> 본 발명은 화상 표시 장치의 구동 방법에 관한 것이다.

### 배경기술

<2> 종래부터 발광층에 주입된 정공과 전자가 재결합함으로써 광을 발생시키는 기능을 갖는 전류 제어형 유기 EL(Electroluminescence) 소자를 사용한 화상 표시 장치가 제안되어 있다.

<3> 이러한 종류의 화상 표시 장치에서는 예를 들면 아모퍼스(amorphous) 실리콘이나 다결정 실리콘 등으로 형성된 박막 트랜지스터(Thin Film Transistor: 이하 「TFT」라고 함)나 유기 EL 소자의 하나인 유기 발광 다이오드(Organic Light Emitting Diode: 이하 「OLED」라고 함) 등이 각 화소를 구성하고 있고, 각 화소에 적절한 전류값이 설정됨으로써 각 화소의 휘도가 제어된다.

<4> 예를 들면, 발광 소자와 TFT 등의 구동 트랜지스터가 직렬로 배치된 화소를 복수개 갖는 액티브·매트릭스형 화상 표시 장치에서는 각 화소에 설치된 구동 트랜지스터의 역치 전압의 격차에 의해 발광 소자에 흐르는 전류값이 변화되어 휘도 편차가 발생한다. 이 현상을 개선하기 위한 방법으로서, 예를 들면 구동 트랜지스터의 역치 전압을 미리 검출함과 아울러 검출한 역치 전압에 의거하여 발광 소자에 흐르는 전류를 제어하는 방식(예를 들면, 비특허 문헌 1)이나, 해당 방식에 의거하는 구체적인 회로 구성(예를 들면, 비특허 문헌 2) 등이 개시되어 있다.

- <5> 비특허 문헌 1: R.M.A. Dawson, et al. (1998). Design of an Improved Pixel for a Polysilicon Active-Matrix Organic LED Display. SID 98 Digest, pp. 11-14.
- <6> 비특허 문헌 2: S. Ono et al. (2003). Pixel Circuit for a-Si AM-OLED. Proceedings of IDW'03, pp.255-258.

### 발명의 상세한 설명

- <7> 그러나, 상기 비특허 문헌 등에 개시된 방법에서는 블랙 레벨의 화상을 표시하기 위해서 구동 트랜지스터의 역치 전압 근방에 있어서의 오프 전류를 충분히 작게 하여도 발광 소자의 용량 및 화소 회로의 기생 용량에 대하여 충전될 때까지는 발광 소자에 전류가 흐르므로, 그 결과 발광 기간의 초기 단계에 있어서 발광 소자가 발광해 버린다. 그러므로, 블랙 레벨의 휘도에 대한 화이트 레벨의 휘도비인 콘트라스트비가 저하되어 버린다는 문제점을 발명자가 찾아내었다.
- <8> 본 발명은 상기에 감안하여 이루어진 것으로서, 콘트라스트비의 개선을 간이한 방법으로 실현하는 화상 표시 장치의 구동 방법을 제공하는 것을 목적으로 한다.
- <9> 상술한 과제를 해결하고 목적을 달성하기 위하여 본 발명에 의한 화상 표시 장치의 구동 방법은 발광 수단, 상기 발광 수단에 전기적으로 접속되어 상기 발광 수단의 발광을 제어하는 드라이버 수단을 갖는 화소 회로를 복수개 구비한 화상 표시 장치의 구동 방법에 있어서, 상기 발광 수단의 발광 휘도에 대응한 화상 신호를 상기 화소 회로에 공급하는 스텝, 상기 발광 수단에 역바이어스 전압을 인가하는 스텝, 및 상기 화상 신호에 의거하여 상기 발광 수단을 발광시키는 스텝을 포함하는 것을 특징으로 한다.
- <10> 또한, 다음의 발명에 의한 화상 표시 장치의 구동 방법은, 상기 발명에 있어서 상기 발광 수단에 대한 역바이어스 전압의 인가는 그 발광 수단 및 상기 드라이버 수단에 대하여 전기적으로 접속되는 전원선의 전위를 변화시킴으로써 행해지는 것을 특징으로 한다.
- <11> 또한, 다음의 발명에 의한 화상 표시 장치의 구동 방법은, 상기 발명에 있어서 상기 발광 수단에 역바이어스를 인가할 때, 및 상기 발광 수단을 발광시킬 때에 상기 발광 수단과 상기 드라이버 수단이 전기적으로 직렬 접속되어 있는 것을 특징으로 한다.
- <12> 또한, 다음의 발명에 의한 화상 표시 장치의 구동 방법은, 상기 발명에 있어서 상기 발광 수단은 유기 발광 소자에 의해, 상기 드라이버 수단은 박막 트랜지스터에 의해 각각 구성되어 있고, 상기 유기 발광 소자가 갖는 소자 용량은 상기 박막 트랜지스터의 소스·드레인간의 기생 용량보다 큰 것을 특징으로 한다.
- <13> <발명의 효과>
- <14> 본 발명에 의한 화상 표시 장치의 구동 방법에 의하면, 화소 회로에 화상 신호를 공급한 후 발광 수단에 역바이어스 전압을 인가하고, 그 후 발광 수단을 발광시키도록 하고 있으므로 발광 기간의 초기 단계에 있어서 발광 수단에 다량의 전류가 흐르는 것이 억제되어 발광 수단을 저계조 레벨에서 발광시킬 때 발광 수단에 흐르는 전류량을 저감할 수 있다. 그 결과, 화상 표시 장치에 있어서의 콘트라스트비를 개선할 수 있다는 효과가 얻어진다.

### 실시예

- <40> 이하에 본 발명의 화상 표시 장치의 구동 방법에 의한 바람직한 실시형태를 도면에 의거하여 상세하게 설명한다. 또한, 이하에 나타난 실시형태에 의해 본 발명이 한정되는 것은 아니다.
- <41> 도 1은 본 발명의 바람직한 실시형태를 설명하기 위한 화상 표시 장치의 1화소에 대응되는 화소 회로의 구성을 나타내는 도면이다. 동일한 도면에 나타난 화소 회로는 매트릭스상으로 배열되어 있고, 각 화소 회로는 유기 EL 소자의 하나인 유기 발광 소자(OLED), 구동 트랜지스터(Td), 역치 전압 검출용 트랜지스터(Tth), 및 역치 전압이나 화상 신호 전위를 유지하는 용량(Cs)을 소정 라인에 소정 기간 접속하기 위한 스위칭 트랜지스터(Ts, Tm)를 구비하도록 구성되어 있다. 또한, 도 1에 나타난 구성은 유기 발광 소자 등을 제어하는 화소 회로의 일반적 구성이며, 본 발명의 특징을 나타내는 것은 아니다.
- <42> 도 1에 있어서 구동 트랜지스터(Td)는 게이트 전극·소스 전극간에 주어지는 전위차에 따라 유기 발광 소자(OLED)에 흐르는 전류량을 제어하기 위한 소자이다. 또한, 역치 전압 검출용 트랜지스터(Tth)는 온 상태가 되었을 때에 구동 트랜지스터(Td)의 게이트 전극과 드레인 전극을 전기적으로 접속하고, 구동 트랜지스터(Td)의 게

이트 전극·소스 전극간의 전위차가 구동 트랜지스터(Td)의 역치 전압( $V_{th}$ )이 될 때까지 구동 트랜지스터(Td)의 게이트 전극으로부터 드레인 전극을 향해서 전류를 흘림으로써 구동 트랜지스터(Td)의 역치 전압( $V_{th}$ )을 검출하는 기능을 갖고 있다.

- <43> 유기 발광 소자(OLED)는 양단에 역치 전압 이상의 전위차(애노드-캐소드간 전압)이 발생함으로써 전류가 흘러 발광하는 특성을 갖는 소자이다. 구체적인 구조나 기능으로서 유기 발광 소자(OLED)는 Al, Cu, ITO(Indium Tin Oxide) 등에 의해 형성된 애노드층과 캐소드층, 및 애노드층과 캐소드층 사이에 프탈시아닌, 트리스알루미늄 착체, 벤조 퀴놀리놀라토(benzo quinolinolato), 베릴륨 착체 등의 유기계 재료에 의해 형성된 발광층을 적어도 구비한 구조를 갖고, 발광층에 주입된 정공과 전자가 재결합함으로써 광을 발생시키는 기능을 갖는다.
- <44> 구동 트랜지스터(Td), 역치 전압 검출용 트랜지스터(Tth), 스위칭 트랜지스터(Ts), 및 스위칭 트랜지스터(Tm)는 예를 들면 박막 트랜지스터이다. 또한, 이하에 참조되는 각 도면에 있어서 각 박막 트랜지스터의 채널(N형 또는 P형)에 대해서는 N형, P형 중 어느 타입을 사용해도 좋다.
- <45> 전원선(10)은 구동 트랜지스터(Td) 및 스위칭 트랜지스터(Tm)에 전원을 공급한다. Tth 제어선(11)은 역치 전압 검출용 트랜지스터(Tth)를 제어하기 위한 신호를 공급한다. 머지선(12)은 스위칭 트랜지스터(Tm)를 제어하기 위한 신호를 공급한다. 주사선(13)은 스위칭 트랜지스터(Ts)를 제어하기 위한 신호를 공급한다. 화상 신호선(14)은 유기 발광 소자(OLED)의 발광 휘도에 대응되는 화상 신호를 공급한다.
- <46> 또한, 도 1에서는 유기 발광 소자(OLED)에 소정 전원을 공급하기 위해서 고전위의 그라운드선과 저전위의 전원선(10) 사이에 유기 발광 소자(OLED)를 배치하도록 하고 있지만, 고전위측을 전원선(10)으로서 구동하고 저전위측을 그라운드선으로서 고정 전위로 하거나, 양쪽을 전원선으로 하여 양전원선의 전위를 변동시켜도 좋다.
- <47> 그런데, 트랜지스터에는 일반적으로 게이트·소스간 및 게이트·드레인간에 기생 용량이 존재한다. 이들 중 구동 트랜지스터(Td)의 게이트 전위에 영향을 주는 것은 구동 트랜지스터(Td)의 게이트·소스간 용량( $C_{gsTd}$ )과 구동 트랜지스터(Td)의 게이트·드레인간 용량( $C_{gdTd}$ ), 및 역치 전압 검출용 트랜지스터(Tth)의 게이트·소스간 용량( $C_{gsTth}$ )과 역치 전압 검출용 트랜지스터(Tth)의 게이트·드레인간 용량( $C_{gdTth}$ )이다. 또한, 이들 기생 용량과 유기 발광 소자(OLED)가 고유하게 갖고 있는 소자 용량( $C_{oled}$ )을 표시한 화소 회로를 도 2에 나타낸다.
- <48> 다음에, 본 실시형태의 동작에 대해서 도 3 ~ 도 7을 참조하여 설명한다. 여기서, 도 3은 도 2에 나타난 화소 회로의 일반적인 동작을 설명하기 위한 시퀀스 도이며, 도 4 ~ 도 7은 4개의 기간으로 구분된 준비 기간(도 4), 역치 전압 검출 기간(도 5), 기록 기간(도 6) 및 발광 기간(도 7)의 각 구간의 동작을 설명하기 위한 도면이다. 또한, 이하에 설명하는 동작은 제어부(도시 생략)의 제어하에 행해진다.
- <49> (준비 기간)
- <50> 준비 기간의 동작에 대해서는 도 3 및 도 4를 참조하여 설명한다. 준비 기간에서는 전원선(10)이 고전위( $V_p$ ), 머지선(12)이 고전위( $V_{gh}$ ), Tth 제어선(11)이 저전위( $V_{gl}$ ), 주사선(13)이 저전위( $V_{gl}$ ), 화상 신호선(14)이 제로 전위로 된다. 이에 따라, 도 4에 나타난 바와 같이, 역치 전압 검출용 트랜지스터(Tth)가 오프, 스위칭 트랜지스터(Ts)가 오프, 구동 트랜지스터(Td)가 온, 스위칭 트랜지스터(Tm)가 온으로 되고, 전원선(10)→구동 트랜지스터(Td)→소자 용량( $C_{oled}$ )의 경로로 전류가 흘러 소자 용량( $C_{oled}$ )에 전하가 축적된다. 또한, 이 준비 기간에서 소자 용량( $C_{oled}$ )에 전하를 축적하는 이유는 후술하는 역치 전압 검출 기간에 구동 트랜지스터(Td)의 게이트·소스간 전압을 역치 전압에 접근시킬 때에 소자 용량( $C_{oled}$ )을 구동 트랜지스터(Td)의 드레인·소스간에 흐르는 전류의 공급원으로서 작용시키기 위해서이다.
- <51> (역치 전압 검출 기간)
- <52> 다음에, 역치 전압 검출 기간의 동작에 대해서 도 3 및 도 5를 참조하여 설명한다. 역치 전압 검출 기간에서는 전원선(10)이 제로 전위, 머지선(12)이 고전위( $V_{gh}$ ), Tth 제어선(11)이 고전위( $V_{gh}$ ), 주사선(13)이 저전위( $V_{gl}$ ), 화상 신호선(14)이 제로 전위로 된다. 이에 따라, 도 5에 나타난 바와 같이, 역치 전압 검출용 트랜지스터(Tth)가 온이 되어 구동 트랜지스터(Td)의 게이트와 드레인이 접속된다.
- <53> 또한, 용량(Cs) 및 소자 용량( $C_{oled}$ )에 축적된 전하가 방전되어 구동 트랜지스터(Td)→전원선(10)의 경로로 전류가 흐른다. 그리고, 구동 트랜지스터(Td)의 게이트·소스간 전압( $V_{gs}$ )이 역치 전압( $V_{th}$ )에 도달하면 구동 트랜지스터(Td)가 오프되므로 결과적으로 구동 트랜지스터(Td)의 역치 전압( $V_{th}$ )이 검출된다.
- <54> (기록 기간)

- <55> 또한, 기록 기간의 동작에 대해서 도 3 및 도 6을 참조하여 설명한다. 기록 기간에서는 데이터 전위(-Vdata)를 용량(Cs)에 공급함으로써 구동 트랜지스터(Td)의 게이트 전위를 소망 전위로 변화시키는 것이 행해진다. 구체적으로는, 전원선(10)이 제로 전위, 머지선(12)이 저전위(VgL), Tth 제어선(11)이 고전위(VgH), 주사선(13)이 고전위(VgH), 화상 신호선(14)이 데이터 전위(-Vdata)로 된다.
- <56> 이에 따라, 도 6에 나타낸 바와 같이, 스위칭 트랜지스터(Ts)가 온, 스위칭 트랜지스터(Tm)가 오프되고 소자 용량(Coled)에 축적된 전하가 방전되어 용량(Coled)→역치 전압 검출용 트랜지스터(Tth)→용량(Cs)의 경로로 전류가 흘러 용량(Cs)에 전하가 축적된다. 즉, 소자 용량(Coled)에 축적된 전하는 용량(Cs)으로 이동한다.
- <57> 여기서, 구동 트랜지스터(Td)의 게이트 전위(Vg)는 구동 트랜지스터(Td)의 역치 전압을 Vth라고 하고, 용량(Cs)의 용량값을 Cs, 역치 전압 검출용 트랜지스터(Tth)가 온인 경우의 전체 용량[즉, 구동 트랜지스터(Td)의 게이트에 접속된 정전 용량 및 기생 용량]을 Call이라고 하면 다음식으로 나타내어진다(또한, 상기 가정은 이하의 식에 관해서도 이루어지는 것으로 한다).
- <58> 
$$Vg = Vth - (Cs/Call) \cdot Vdata \quad \cdots \cdots (1)$$

<59> 또한, 용량(Cs)의 양단 전압(VCs)은 다음식으로 표현된다.

<60> 
$$VCs = Vg - (-Vdata) = Vth + [(Call - Cs)/Call] \cdot Vdata \quad \cdots \cdots (2)$$

<61> 상기 (2)식에 나타내어지는 전체 용량(Call)은 역치 전압 검출용 트랜지스터(Tth)의 도통시의 전체 용량이며, 다음식으로 나타내어진다.

<62> 
$$Call = Coled + Cs + CgsTth + CgdTth + CgsTd \quad \cdots \cdots (3)$$

<63> 또한, 상기 (3)식에 구동 트랜지스터(Td)의 게이트·드레인간 용량(CgdTd)이 포함되어 있지 않은 것은 구동 트랜지스터(Td)의 게이트·드레인 사이가 역치 전압 검출용 트랜지스터(Tth)에 의해 접속되어 구동 트랜지스터(Td) 양단이 대략 동전위로 되어 있기 때문이다. 또한, 용량(Cs)과 소자 용량(Coled) 사이에는 일반적으로  $Cs < Coled$ 의 관계가 있다.

<64> (발광 기간)

<65> 최후로 발광 기간의 동작에 대해서 도 3 및 도 7을 참조하여 설명한다. 발광 기간에서는 전원선(10)이 마이너스 전위(-VDD), 머지선(12)이 고전위(VgH), Tth 제어선(11)이 저전위(VgL), 주사선(13)이 저전위(VgL), 화상 신호선(14)이 제로 전위로 된다.

<66> 이에 따라, 도 7에 나타낸 바와 같이, 구동 트랜지스터(Td)가 온, 역치 전압 검출용 트랜지스터(Tth)가 오프, 스위칭 트랜지스터(Ts)가 오프되고, 소자(OLED)→구동 트랜지스터(Td)→전원선(10)의 경로로 전류가 흘러 유기 발광 소자(OLED)가 발광한다.

<67> 또한, 구동 트랜지스터(Td)의 드레인으로부터 소스로 흐르는 전류(Ids)는 구동 트랜지스터(Td)의 구조, 재질로부터 결정되는 정수( $\beta$ ), 구동 트랜지스터(Td)의 게이트·소스간 전압(Vgs), 드레인·소스간 전압(Vds) 및 역치 전압(Vth)과 함께, 이하에 나타내는 Vgs, Vth 및 Vds 사이의 대소 관계(N형 트랜지스터의 경우)에 의해 결정되는 구동 트랜지스터(Td)의 동작 특성에 따라 다음식과 같이 근사된다.

<68> (a)  $Vgs - Vth < Vds$ (포화 영역)일 때

<69> 
$$Ids = \beta \times [(Vgs - Vth)^2] \quad \cdots \cdots (4)$$

<70> (b)  $Vgs - Vth \geq Vds$ (선형 영역)일 때

<71> 
$$Ids = 2 \times \beta \times [(Vgs - Vth) \times Vds - (1/2 \times Vds^2)] \quad \cdots \cdots (5)$$

<72> 여기서, 상기 (4)식 및 (5)식에 나타낸  $\beta$ 는 구동 트랜지스터(Td)의 특성 계수이며, 구동 트랜지스터(Td)의 채널 폭(이하, W: 단위 cm), 채널 길이(이하, L: 단위 cm), 절연막의 단위 면적당 용량(이하, Cox: 단위 F/cm<sup>2</sup>), 이동도(이하,  $\mu$ : 단위 cm<sup>2</sup>/Vs)로 정의되었을 때에 다음식과 같이 나타내어진다.

<73> 
$$\beta = 1/2 \times \mu \times Cox \times W/L \quad \cdots \cdots (6)$$

<74> 다음에, 상기 (4)식에서 나타내어지는 포화 영역에 대해서 고찰한다. 또한, 이하의 고찰은 선형 영역에 있어서

의 본 발명의 적용을 배제하는 것을 의미하는 것은 아니다.

<75> 식 (4)에 있어서  $I_{ds}$ 의 평방근을 취하면 다음식과 같이 나타내어진다.

$$(I_{ds})^{1/2} = (\beta)^{1/2} \times (V_{gs} - V_{th}) \quad \dots\dots (7)$$

<77> 이하, 구동 트랜지스터(Td)의 게이트·소스간 전압( $V_{gs}$ )과 전류( $I_{ds}$ )의 관계를 고찰하기 위해 화소 회로의 기생 용량을 고려하지 않은 경우의  $V_{gs}$ 를 산출한다. 도 7에 있어서, 발광시에는 구동 트랜지스터(Td)가 도통되어 있고 게이트·소스간 전압( $V_{gs}$ )은 다음식으로 나타내어진다.

$$V_{gs} = V_{th} + C_{oled} / (C_s + C_{oled}) \cdot V_{data} \quad \dots\dots (8)$$

<79> 따라서, 구동 트랜지스터(Td)의 게이트·소스간 전압( $V_{gs}$ )과 전류( $I_{ds}$ )의 평방근의 관계식은 상기 (7)식, (8)식을 이용하여 다음식과 같이 된다.

$$(I_{ds})^{1/2} = (\beta)^{1/2} \cdot (C_{oled} / (C_s + C_{oled}) \cdot V_{data})$$

$$= a \cdot V_{data} \quad \dots\dots (9)$$

<82> 상기 (9)식에 의하면, 전류( $I_{ds}$ )의 평방근인  $(I_{ds})^{1/2}$ 은 역치 전압( $V_{th}$ )에 의존하지 않고 기록 전위에 비례하게 된다.

<83> 그런데, 최근  $V_{th}$  근방에 있어서 전류( $I_{ds}$ )의 평방근의 실측값이 상기 계산식, 즉 상기 (9)식으로부터 구한 값보다 크다는 사실을 본 출원의 발명자는 찾아내었다.

<84> 예를 들면, 도 8은 구동 트랜지스터(Td)의 게이트·소스간 전압( $V_{gs}$ )에 대한 전류 $[(I_{ds})^{1/2}]$ 의 관계( $V-I^{1/2}$  특성)를 나타내는 도면이다. 동일한 도면에 있어서 실선부의 파형은 실측값의 일레이며, 파선부의 파형은 상기 (9)식에 따른 특성을 나타낸 계산값이다. 또한, 동일한 도면의 세로축은  $(I_{ds})^{1/2}$ , 가로축은  $V_{gs}$ 이다.

<85> 도 8을 참조하면  $V_{gs}$ 에 대한  $(I_{ds})^{1/2}$  변화의 경사는 이 포화 영역에 있어서 최대값이 존재한다. 이 경사가 최대가 되는  $V-I^{1/2}$  특성 곡선에 있어서의 접선이 파선으로 나타낸 계산값인 직선이며, 이 직선과 가로축 $[(I_{ds})^{1/2} = 0]$ 의 교점이 구동 트랜지스터(Td)의 역치 전압( $V_{th}$ )이 된다. 또한, 동일한 도면의 예에서 역치 전압( $V_{th}$ )은 약 2V이다.

<86> 한편, 역치 전압( $V_{th}$ )의 근방[예를 들면, 역치 전압( $V_{th}$ )에 대하여  $\pm 2V$ 의 범위 내]에 있어서 실측값과 계산값이 크게 어긋나 있다. 이 때문에, 미리 검출한 역치 전압( $V_{th}$ )을 이용하여 보정한 화소 레벨에 의거하여 발광 제어를 행하여도 역치 전압( $V_{th}$ ) 근방의 전류( $I_{ds}$ )가 충분히 작아지지 않으므로 역치 전압 근방의 화소 레벨(저 계조 레벨)의 휘도가 발생하여 화상 표시 장치의 콘트라스트비가 저하되게 된다.

<87> 그래서, 본 실시형태에서는 용량( $C_s$ )에 화상 신호 전위로서 유지된 화소 레벨에 의거하여 유기 발광 소자의 발광 제어를 행하는 경우로서, 기록 기간과 발광 기간 사이에 있어서 예를 들면 전원선의 전위를 변화시킴으로써 유기 발광 소자(OLED)에 역바이어스 전압을 인가하는 공정을 부가하도록 한다. 또한, 여기서 말하는 역바이어스 전압은 유기 발광 소자(OLED)가 발광할 때의 전류(즉, 순방향 전류)를 주는 인가 전압에 대하여 그것과는 반대 극성의 인가 전압을 의미한다.

<88> 다음에, 기록 기간과 발광 기간 사이에 있어서 전원선의 전위를 변화시키는 공정을 부가한 본 실시형태에 의한 제어 방법에 관하여 설명한다. 또한, 전원선의 전위를 변화시킬 때 소자 용량( $C_{oled}$ )에는 어떤 일정 전하가 축적되게 된다. 따라서, 이 기간을 충전 기간으로서 정의한다.

<89> 도 9는 본 발명의 바람직한 실시형태에 의한 제어 방법을 도 2에 나타낸 화소 회로에 적용했을 경우의 시퀀스도이다. 도 9에 있어서 도 3에 나타낸 시퀀스도와 차이점은 기록 기간과 발광 기간 사이에 제공된 충전 기간에 있어서 전원선(10)의 전위를 0으로부터  $V_p$ 로 상승시키는 것에 있다. 전원선(10)의 전위를 상승시킴으로써 구동 트랜지스터(Td)의 소스 전위가 상승하므로 준비 기간시와 마찬가지로 소자 용량( $C_{oled}$ )에 소정의 전하를 축적할 수 있다. 여기서, 준비 기간에 있어서 소자 용량( $C_{oled}$ )에 전하를 축적하도록 한 것은 역치 전압을 검출할 때의 전류 공급원으로서 작용시키기 위해서이다. 한편, 이 충전 기간에서는 유기 발광 소자(OLED)에 있어서 발광 기간 초기에 순간적으로 흐르는 전류를 저감시키기 위해서 행하는 것이다.

<90> 도 10은 도 3에 나타낸 종래의 시퀀스에 의거하여 발광 제어를 행한 경우의 동작을 설명하는 도면이고, 도 11은

도 9에 나타낸 본 발명의 시퀀스에 의거하여 발광 제어를 행한 경우의 동작을 설명하는 도면이다. 이들 도면에 서는 도 2에 나타낸 화소 회로에 있어서 유기 발광 소자(OLED), 소자 용량(Coled) 및 구동 트랜지스터(Td)의 각 구성부만을 추출해서 나타내고 있다. 또한, 구동 트랜지스터(Td)에 병렬로 부가되는 용량은 구동 트랜지스터 (Td)의 드레인·소스간에 있어서의 기생 용량인 드레인·소스간 용량(CdsTd)이다.

<91> 우선, 도 10에 있어서, 동일한 도면의 좌측 도면은 발광 기간으로 이행되기 직전의 상태(전원선에 0V가 인가되어 있는 상태)를 나타내고 있다. 한편, 동일한 도면의 우측 도면은 발광 기간으로 이행된 직후의 상태[전원선 (10)에  $-V_{DD}$ 가 인가된 직후의 상태]을 나타내고 있다. 그런데, 유기 발광 소자(OLED)에는 소자 용량(Coled)과 구동 트랜지스터의 기생 용량에 전하가 축적될 때까지 전류가 흐른다. 동일한 도면의 좌측 상태에서 유기 발광 소자(OLED)의 캐소드 전위( $V_A$ )는 대략 제로 전위이며 유기 발광 소자(OLED)에는 전하가 거의 축적되지 않는다. 이 때문에, 동일한 도면의 우측 상태가 되었을 때에 유기 발광 소자(OLED)에 전류가 흐른다. 따라서, 동일한 도면의 우측 상태에서 유기 발광 소자(OLED)를 저계조로 발광시키려고 하여도 유기 발광 소자(OLED)에 전류가 흐르게 된다. 이 현상을 수식을 이용하여 해석해 보면 이하와 같이 된다.

<92> 즉, 전원선(10)에  $-V_{DD}$ 가 인가된 직후에는 이러한 전압이 소자 용량(Coled)과 드레인·소스간 용량(CdsTd)에 대하여 분압된 상태에서 인가되므로 유기 발광 소자(OLED)의 캐소드 전위( $V_A$ )는

<93> 
$$V_A = -k_1 V_{DD}$$

<94> 이 된다.

<95>  $k_1$ 은  $0 < k_1 < 1$ 을 만족하는 실수이며, 이론적으로  $k_1 = Q_{td} / (Q_{oled} + Q_{td})$ 의 값을 취한다. 단,  $Q_{oled}$ 는 유기 발광 소자(OLED)에 축적된 전하,  $Q_{td}$ 는 구동 트랜지스터(Td)에 축적된 전하이다.

<96> 이때, 소자 용량(Coled)에 전하가 거의 축적되어 있지 않으므로  $Q_{oled}$ 는 0에 근사한 값이 되고,  $k_1$ 의 값이 커진다. 그 결과,  $V_A$ 의 절대값이 커진다. 따라서, 전원선(10)을  $-V_{DD}$ 로 설정했을 때는 유기 발광 소자(OLED)의 양단에 인가되는 전위차가 커지고, 구동 트랜지스터(Td)로의 인가 전압이 오프 레벨, 또는 오프 레벨 근방인 경우(즉, 발광 휘도가 블랙 레벨, 또는 블랙 레벨에 근사한 경우)에도 유기 발광 소자(OLED)에 많은 발광 전류가 흐르게 된다.

<97> 이에 대하여, 도 11에 나타낸 좌측 도면은 도 9에 나타낸 본 발명에 의한 제어 시퀀스에 있어서 충전 기간으로 부터 발광 기간으로 이행되기 직전의 상태를 나타내고 있다. 본 발명의 시퀀스에서는 기록 기간과 발광 기간 사이에 제공된 충전 기간에 의해 전원선(10)에  $+V_p$ 가 인가되므로 발광 기간으로 이행되기 직전에 있어서 소자 용량(Coled)에는 역바이어스 전압이 인가된 상태가 된다. 따라서, 유기 발광 소자(OLED)에는 소정량의 전하가 축적된다. 그 결과, 도 11의 우측 도면에 나타낸 바와 같이, 발광 기간으로 이행되어 전원선(10)에  $-V_{DD}$ 의 전위가 인가된 직후의 상태에 있어서는, 우선 유기 발광 소자(OLED)에 축적된 용량이 방전되어 유기 발광 소자(OLED)에는 전류가 흐르기 어렵다. 그리고, 유기 발광 소자(OLED)에 축적된 전하가 빠진 후에는 유기 발광 소자(OLED)에 전류가 흐르기 쉬운 상태로 있으므로 구동 트랜지스터(Td)로의 인가 전압에 따라 유기 발광 소자(OLED)에 전류가 흐르게 된다. 따라서, 구동 트랜지스터(Td)로의 인가 전압이 오프 레벨, 또는 오프 레벨 근방인 경우에 발광 기간의 초기에 있어서 유기 발광 소자(OLED)에 발광 전류가 흐르게 되는 현상을 방지할 수 있다. 이 현상은 상술된 수식을 사용하면 이하와 같이 설명될 수 있다.

<98> 즉, 유기 발광 소자(OLED)에 역바이어스를 인가함으로써  $Q_{oled}$ 의 값이 커지고  $k_1$ 의 값이 작아진다. 그 결과, 캐소드 전위( $V_A$ )의 절대값이 작아진다. 따라서, 전원선(10)을  $-V_{DD}$ 로 설정한 직후에 있어서도 유기 발광 소자(OLED)의 양단에 인가되는 전위차를 매우 작게 할 수 있고, 발광 기간의 초기에 있어서 접지선으로부터 유기 발광 소자(OLED)를 통과하는 전류량을 대폭 저감시키는 것이 가능해진다. 또한,  $Q_{td}$ 를 작게 하는 것이  $k_1$ 을 작게 할 수 있고, 그 결과 발광 기간의 초기 단계에 있어서의 유기 발광 소자(OLED)에 흐르는 전류량을 작게 할 수 있으므로  $Coled > CdsTd$ 의 관계를 만족하는 것이 바람직하다.

<99> 도 12는 도 3에 나타낸 종래 시퀀스와 같이 유기 발광 소자(OLED)에 역바이어스 전압을 인가하지 않고 발광 제어를 행한 경우의 발광 시간과 발광 휘도의 관계를 나타내는 도면이다. 또한, 구체적인 수치로서  $V_{ds}$ 를 10V(고정)로 하고  $V_{gs}$ 를  $-1V$ (블랙 레벨)~ $4V$ 까지 변동시키고 있다. 또한, 그래프의 가로축에서는 발광 시간을 대수 플

못하고, 세로축에서는 발광 휘도를 선형 플롯하고 있다.

- <100> 도 12에 있어서 종래의 시퀀스에서는, 예를 들면 동일한 도면의 곡선 K1( $V_{gs} = -1V$ )과 같이, 발광 기간의 초기에 발광 휘도가 순간적으로 커지는 기간이 존재한다. 따라서, 종래의 시퀀스에서는 발광 초기에 있어서 유기 발광 소자(OLED)를 저계조로 발광시킬 때의 발광 휘도가 충분히 작아지지 않고, 블랙 레벨의 휘도가 뜨게 되어 콘트라스트비가 설정값보다 저하되어 버리는 문제점이 발생하게 된다.
- <101> 한편, 도 13은 도 9에 나타낸 본 발명에 의한 제어 시퀀스와 같이, 유기 발광 소자(OLED)에 역바이어스 전압을 인가하기 위한 기간(충전 기간)을 제공하여 발광 제어를 행한 경우의 발광 시간과 발광 휘도의 관계를 나타내는 도면이다. 측정 파라미터 등은 도 12의 경우와 같지만, 상기 충전 기간에 있어서 전원선(10)에 약 6V의 전위를 부여하고 있다.
- <102> 도 13에 있어서 본 발명의 시퀀스에서는, 예를 들면 동일한 도면의 곡선 K2( $V_{gs} = -1V$ )와 같이, 발광 기간의 초기에 있어서 발광 휘도가 극히 작아지고 있다. 따라서, 발광 초기에 있어서 유기 발광 소자(OLED)를 저계조 레벨로 발광시킬 때의 발광 휘도가 충분히 저하되어 콘트라스트비의 저하를 억제하는 것이 가능해진다.
- <103> 또한, 본 실시형태에 있어서는 발광 기간의 초기에 있어서 유기 발광 소자(OLED)의 발광 휘도를 작게 억제하므로, 예를 들면 동일한 도면의 곡선 K3( $V_{gs}=4V$ )과 같은 고계조 레벨로 발광시키는 경우와 같이, 발광 기간의 초기부터 높은 발광 휘도로 발광시킨 쪽이 유리하다고 생각되는 경우에 본 발명을 적용하면 종래보다 화이트 레벨의 발광 휘도가 저하되는 것이 염려되지만, 발광 휘도의 저하가 발생하는 기간은 1프레임에서  $20\mu\text{sec}$  이하로 되어 있으므로 일반적으로 2msec 이상인 발광 기간에 비해서 충분히 짧고 화상 표시 장치의 시인성(視認性)에 주는 영향은 거의 없다. 오히려, 본 실시형태와 같이 발광 기간의 초기에 있어서 저계조 레벨의 발광 휘도를 억제하는 쪽이 화상 표시 장치의 콘트라스트비를 향상시킨다는 점에서 바람직하다.
- <104> 또한, 본 실시형태에 있어서는 구동 트랜지스터( $T_d$ )가 N형인 경우에 관하여 설명하고 있지만 구동 트랜지스터( $T_d$ )가 P형이어도 좋다.
- <105> 또한, 본 실시형태에서는 도 9에 나타낸 제어 시퀀스의 충전 기간에 있어서 준비 기간시의 인가 전위인 전위( $V_p$ )를 인가하도록 하고 있지만, 준비 기간시의 인가 전위와 동전위일 필요는 없다. 중요한 점은 본 충전 기간에 있어서 유기 발광 소자(OLED)에 역바이어스 전압이 인가되는 전하가 소자 용량( $C_{oled}$ )에 축적되도록 제어가 행해지면 좋다. 또한, 충전 기간에 대해서는 유기 발광 소자(OLED)에 대한 확실한 역바이어스 전압 부여의 관점이나 발광 기간을 충분히 확보하는 관점 등을 고려해서 결정하는 것이 바람직하고, 예를 들면 소자 용량( $C_{oled}$ )과 구동 트랜지스터( $T_d$ )에서 정해지는 시정수의 1/2 이상 2배 이하의 시간이 확보되어 있으면 좋다.
- <106> 또한, 본 실시형태에 있어서 유기 발광 소자(OLED)에 대한 역바이어스의 인가는 화상 신호를 기록한 후에 행해지므로 역바이어스의 인가가 데이터의 기록 동작에 주는 영향은 거의 없다. 또한, 전체 화소에 대하여 화상 신호를 기록한 후에 역바이어스를 인가하고 있으므로 전체 화소에서 거의 균일한 기간에 역바이어스의 인가가 가능하다.
- <107> 도 14는 도 9에 나타낸 본 발명에 의한 제어 시퀀스에 의거하여 발광 제어를 행한 경우의 구동 트랜지스터( $T_d$ )의 게이트·소스간 전압( $V_{gs}$ )과 유기 발광 소자(OLED)의 발광 휘도의 관계를 나타내는 도면이다. 도 14에 나타낸 그래프에서는 발광 기간의 길이를 7.8ms라고 했을 때의 적화소에 있어서의 발광 휘도를 나타내고 있다. 또한, 동일한 도면에 나타낸 그래프에서는  $V_{ds}$ 를 10V(고정)로 하고  $V_{gs}$ 를  $-1V$ (블랙 레벨)~ $4V$ 까지 변동시킴과 아울러, 충전 기간에 있어서 전원선(10)의 전위를 0V~6V까지 변동시키고 있다. 또한, 그래프의 가로축에는  $V_{gs}$ 를 선형 플롯하고, 세로축에는 발광 휘도를 대수 플롯하고 있다.
- <108> 도 14에 있어서 전원선(10)의 전위가 0V(즉, 종래 시퀀스 상당: 곡선 M1)일 때에는 저계조 표시( $V_{gs} = -1V$ )의 경우에도  $0.1[\text{cd}/\text{m}^2]$  정도의 발광 휘도가 생기고 있지만, 전원선(10)의 전위가 6V(곡선 M2)일 때에는 같은 블랙 표시에 있어서 발광 휘도가  $0.02[\text{cd}/\text{m}^2]$  정도로 저하되고 있다. 한편, 고계조 표시( $V_{gs} = 4V$ )의 경우에는 전원선(10)의 전위에 의존하는 않고 거의 일정한 휘도를 얻는다. 이와 같이, 본 발명에 의한 제어 시퀀스에 의하면 고계조 표시의 발광 휘도를 유지하고 저계조 표시의 발광 휘도를 저하시킬 수 있으므로 콘트라스트비의 개선이 가능해진다.
- <109> 그런데, 상기의 설명에서는 도 9에 나타낸 바와 같은 제어 시퀀스를 도 2에 나타낸 구성의 화소 회로에 적용하는 경우에 관하여 설명하고 있다. 그러나, 도 2에 나타낸 화소 회로에는 본 발명에 있어서 본질적이지 않은 부분이 많이 포함되어 있다.

- <110> 예를 들면, 도 2에 나타난 화소 회로는 역치 전압을 검출하는 기능을 갖는 화소 회로로서 구성되어 있지만, 본 발명에 있어서는 화상 신호인 데이터 전위를 기록하는 기록 기간과 발광 기간 사이의 단계에 있어서 유기 발광 소자(OLED)에 역바이어스 전압을 인가하는 기간을 제공하고 있으면 좋고, 드라이버 수단인 구동 트랜지스터(Td)의 역치 전압을 검출하는 기간이 존재하는지의 여부는 본 발명에 있어서 본질적이지 않다. 또한, 같은 의의에 있어서 구동 트랜지스터 이외의 제어 트랜지스터의 수도 상기 실시형태에 한정되는 것은 아니다. 또한, 도 2에 나타난 화소 회로는 발광 수단으로서 유기 발광 소자(OLED)를 사용하고 있지만, 발광 수단으로서 LED를 사용해도 좋고 다른 전류 발광형 발광 소자이어도 상관없다.
- <111> 또한, 도 2에 나타난 화소 회로는 전압 제어형 화소 회로로서 구성된 것이지만, 이 구성과는 다른 전류 제어형 화소 회로에 있어서도 본 발명에 의한 제어 시퀀스를 적용할 수 있다.
- <112> 여기서, 전압 제어형 화소 회로와 전류 제어형 화소 회로의 차이에 대해서 도 15 ~ 도 17의 각 도면을 이용하여 간단하게 설명한다.
- <113> 도 15에 나타난 화소 회로는 발광 소자(D1), 발광 소자(D1)에 직렬로 접속되는 구동 소자(Q1), 및 구동 소자(Q1)를 제어하는 컨트롤러(U1)를 구비하고 있고, 도 1에 나타난 화소 회로에 상당하는 것이다. 예를 들면, 발광 소자(D1)는 상기 유기 발광 소자이며 그 애노드가 인가 전압의 고압측 VP 단자(상기 그라운드 전위에 상당)에 접속되고, 그 캐소드가 예를 들면 상기의 구동 트랜지스터(Td)에 상당하는 구동 소자(Q1)의 드레인측에 접속된다. 또한, 구동 소자(Q1)의 소스는 인가 전압의 저압측 VN 단자[상기 전원선(10)에 상당]에 접속되고, 게이트는 컨트롤러(U1)의 출력단에 접속된다. 이 컨트롤러(U1)는 구동 소자(Q1)의 게이트 전압을 제어하기 위한 제어부이며 단수 또는 복수의 TFT[상기 역치 전압 검출용 트랜지스터(Tth), 스위칭 트랜지스터(Ts, Tm)에 상당], 콘덴서 등의 용량 소자[상기 용량(Cs)에 상당] 등으로 구성된다. 또한, 동일한 도면에 나타난 바와 같은 접속 구성은 발광 소자(D1)를 구동 소자(Q1)의 드레인측에 접속한 다음 구동 소자(Q1)의 게이트단을 제어하는 「전압 제어형」의 구성이며, 특히 「게이트·컨트롤/드레인·드라이브」라고 불리고 있다.
- <114> 한편, 도 16은 도 15와 다른 전압 제어형 화소 회로의 구성예를 나타내는 도면이다. 도 16에 나타난 화소 회로는 발광 소자(D2)가 구동 소자(Q2)의 소스측에 접속되어 있다는 점을 제외하고 도 15에 나타난 화소 회로와 동일, 또는 동등한 구성이다. 또한, 도 16에 나타난 화소 회로는 구동 소자(Q2)의 게이트단을 제어하는 「전압 제어형」의 구성인 점은 도 15와 동일하고, 특히 「게이트·컨트롤/소스·드라이브」라고 불리고 있다.
- <115> 도 16에 나타난 화소 회로의 본질적인 점은 도 15에 나타난 회로와 동등하고, 상술된 제어 시퀀스를 도 16에 나타난 화소 회로에 대해서도 마찬가지로 적용할 수 있다.
- <116> 도 17은 도 15 및 도 16과 다른 전류 제어형 화소 회로의 구성예를 나타내는 도면이다. 도 17에 나타난 화소 회로는 발광 소자(D3)가 구동 소자(Q3)의 드레인측에 접속되어 있다는 점은 도 15와 같지만, 구동 소자(Q3)의 게이트가 접지됨과 아울러 구동 소자(Q3)의 소스측의 전류를 컨트롤러(U3)로 제어한다는 점이 상위하다. 또한, 도 17에 나타난 화소 회로는 구동 소자(Q3)의 소스측을 제어하는 구성이고, 「전류 제어형」의 구성 중에서도 특히 「소스·컨트롤/드레인·드라이브」라고 불리고 있다.
- <117> 도 17에 나타난 화소 회로도 발광 기간에 VP 단자의 전위를 변화시킬 때에 도 15 및 도 16의 화소 회로와 마찬가지로 발광 소자(D3)를 저계조로 발광시킬 때의 발광 휘도가 충분히 작아지지 않아 콘트라스트비가 열화된다는 문제점이 발생한다. 따라서, 본 발명에 의한 제어 시퀀스를 도 17에 나타난 화소 회로에 대해서도 마찬가지로 적용할 수 있다.

### 산업상 이용 가능성

- <118> 이상과 같이, 본 발명에 의한 화상 표시 장치의 구동 방법은 화소 회로에 있어서의 콘트라스트비 개선에 크게 기여할 수 있는 발명으로서 유용하다.

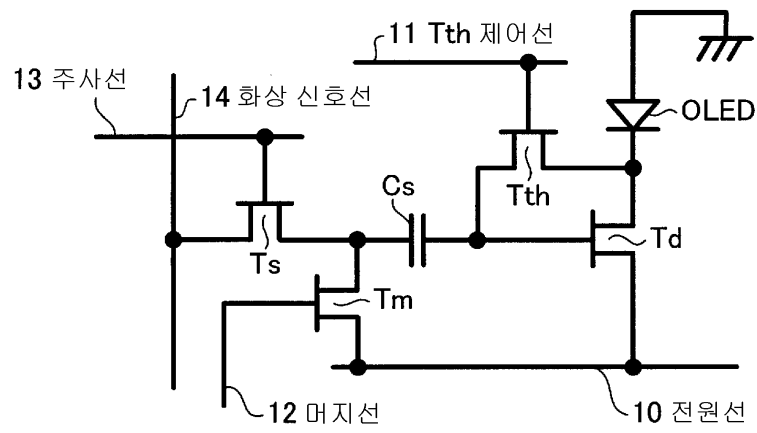
### 도면의 간단한 설명

- <15> 도 1은 본 발명의 실시형태 1을 설명하기 위한 화상 표시 장치의 1화소에 대응되는 화소 회로의 구성을 나타내는 도면이다.
- <16> 도 2는 도 1에 나타난 화소 회로 상에 트랜지스터의 기생 용량 및 소자 용량을 나타낸 회로 구성을 나타내는 도면이다.

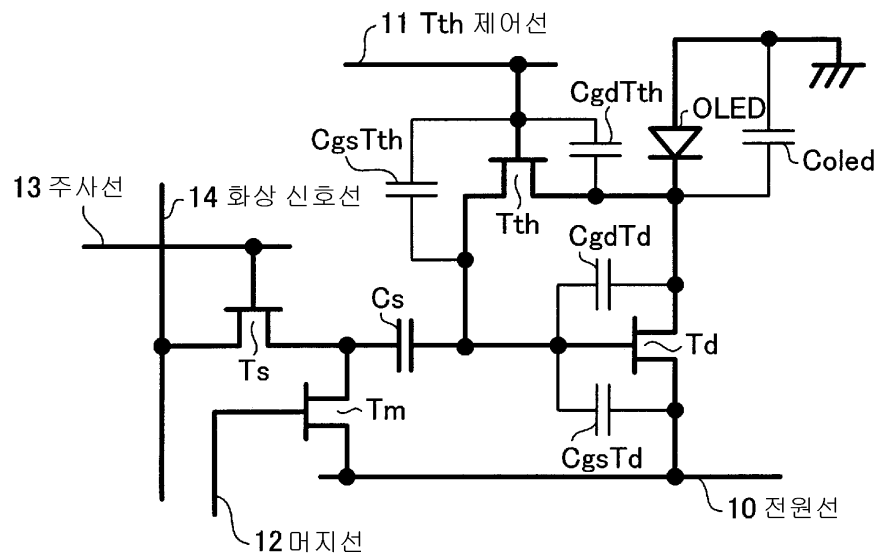
- <17> 도 3은 도 2에 나타난 화소 회로의 일반적인 동작을 설명하기 위한 시퀀스도이다.
- <18> 도 4는 도 3에 나타난 시퀀스의 준비 기간에 있어서의 동작을 설명하는 도면이다.
- <19> 도 5는 도 3에 나타난 시퀀스의 역치 전압 검출 기간에 있어서의 동작을 설명하는 도면이다.
- <20> 도 6은 도 3에 나타난 시퀀스의 기록 기간에 있어서의 동작을 설명하는 도면이다.
- <21> 도 7은 도 3에 나타난 시퀀스의 발광 기간에 있어서의 동작을 설명하는 도면이다.
- <22> 도 8은 구동 트랜지스터(Td)의 게이트·소스간 전압(Vgs)에 대한 전류( $I_{ds}$ )<sup>1/2</sup>의 관계( $V-I^{1/2}$  특성)를 나타내는 도면이다.
- <23> 도 9는 본 발명의 바람직한 실시형태에 의한 제어 방법을 도 2에 나타난 화소 회로에 적용한 경우의 시퀀스도이다.
- <24> 도 10은 도 3에 나타난 종래의 시퀀스에 의거하여 발광 제어를 행한 경우의 동작을 설명하는 도면이다.
- <25> 도 11은 도 9에 나타난 본 발명의 시퀀스에 의거하여 발광 제어를 행한 경우의 동작을 설명하는 도면이다.
- <26> 도 12는 도 3에 나타난 종래 시퀀스에 의거하여 발광 제어를 행한 경우의 발광 시간과 발광 휘도의 관계를 나타내는 도면이다.
- <27> 도 13은 도 9에 나타난 본 발명의 제어 시퀀스에 의거하여 발광 제어를 행한 경우의 발광 시간과 발광 휘도의 관계를 나타내는 도면이다.
- <28> 도 14는 도 9에 나타난 본 발명의 제어 시퀀스에 의거하여 발광 제어를 행할 때의 구동 트랜지스터(Td)의 게이트·소스간 전압(Vgs)과 유기 발광 소자(OLED)의 발광 휘도의 관계를 나타내는 도면이다.
- <29> 도 15는 전압 제어형 화소 회로의 구성예를 나타내는 도면이다.
- <30> 도 16은 전압 제어형 화소 회로의 도 15와는 다른 구성예를 나타내는 도면이다.
- <31> 도 17은 도 15 및 도 16과는 다른 전류 제어형 화소 회로의 구성예를 나타내는 도면이다.
- <32> <도면의 주요 부분에 대한 부호의 설명>
- |                        |                      |
|------------------------|----------------------|
| <33> 10: 전원선           | 11: 제어선              |
| <34> 12: 머지(merge)선    | 13: 주사선              |
| <35> 14: 화상 신호선        | OLED: 유기 발광 소자       |
| <36> Cs: 용량            | Td: 구동 트랜지스터         |
| <37> Tm, Ts: 스위칭 트랜지스터 | Tth: 역치 전압 검출용 트랜지스터 |
| <38> D1, D2, D3: 발광 소자 | Q1, Q2, Q3: 구동 소자    |
| <39> U1, U2, U3: 컨트롤러  |                      |

도면

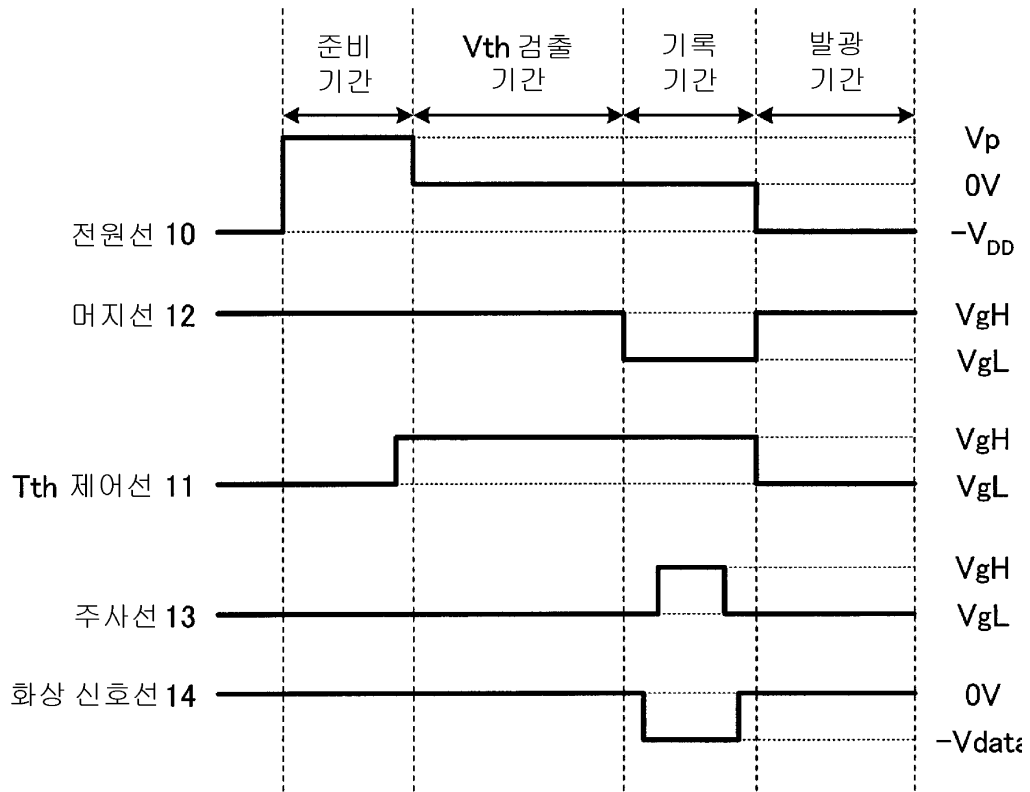
도면1



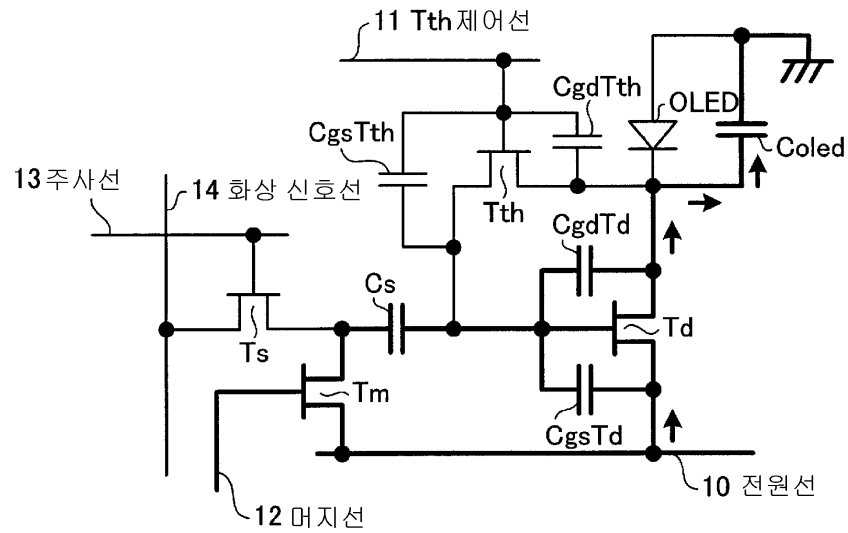
도면2



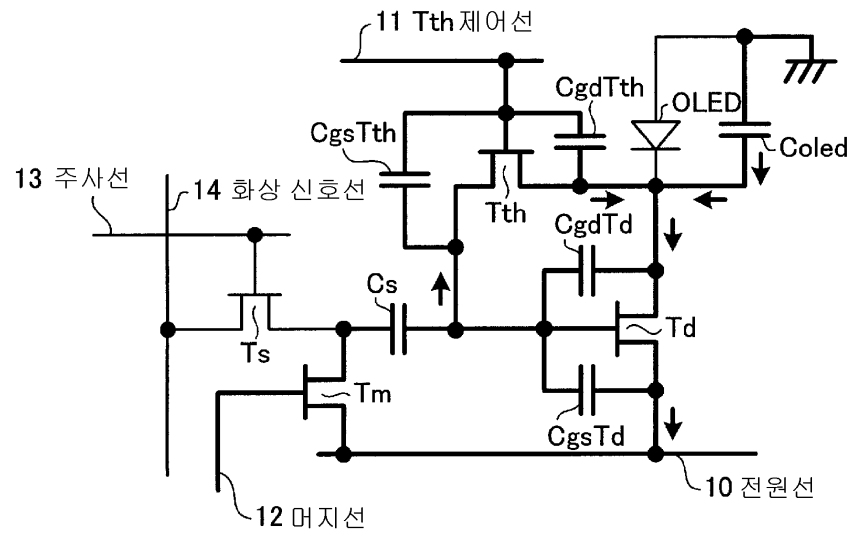
도면3



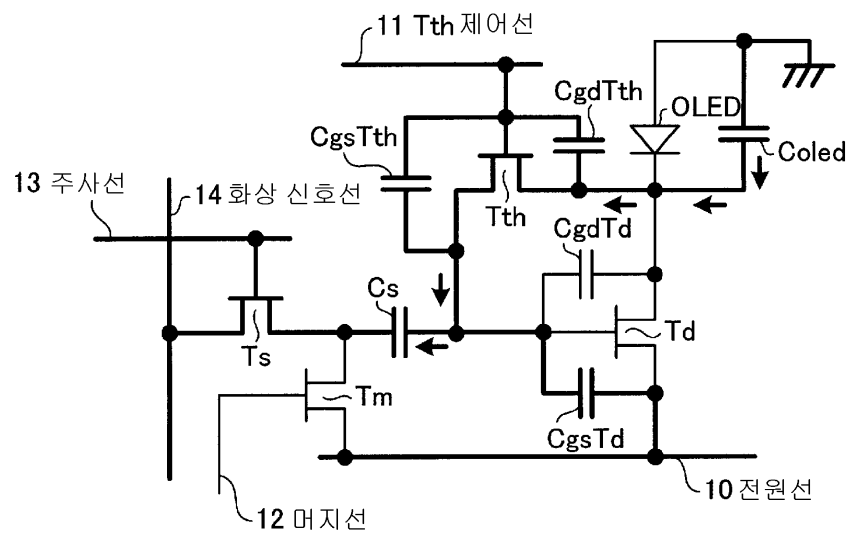
도면4



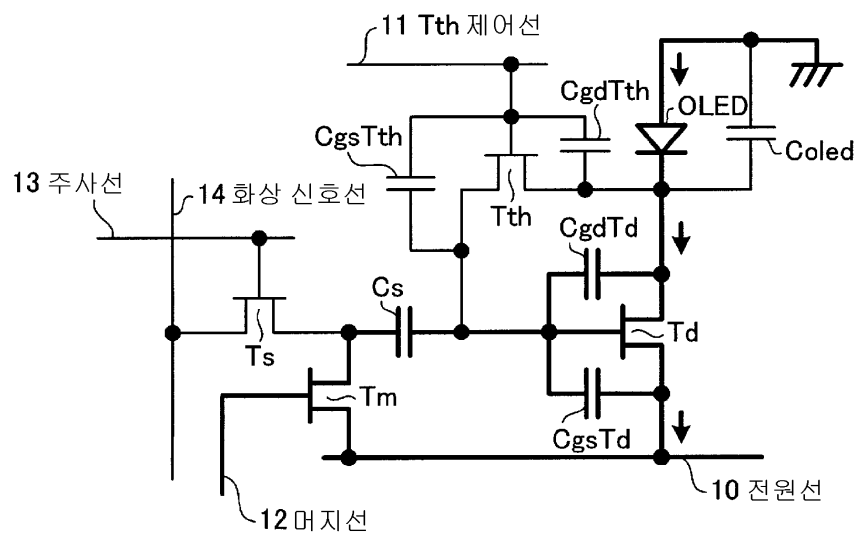
도면5



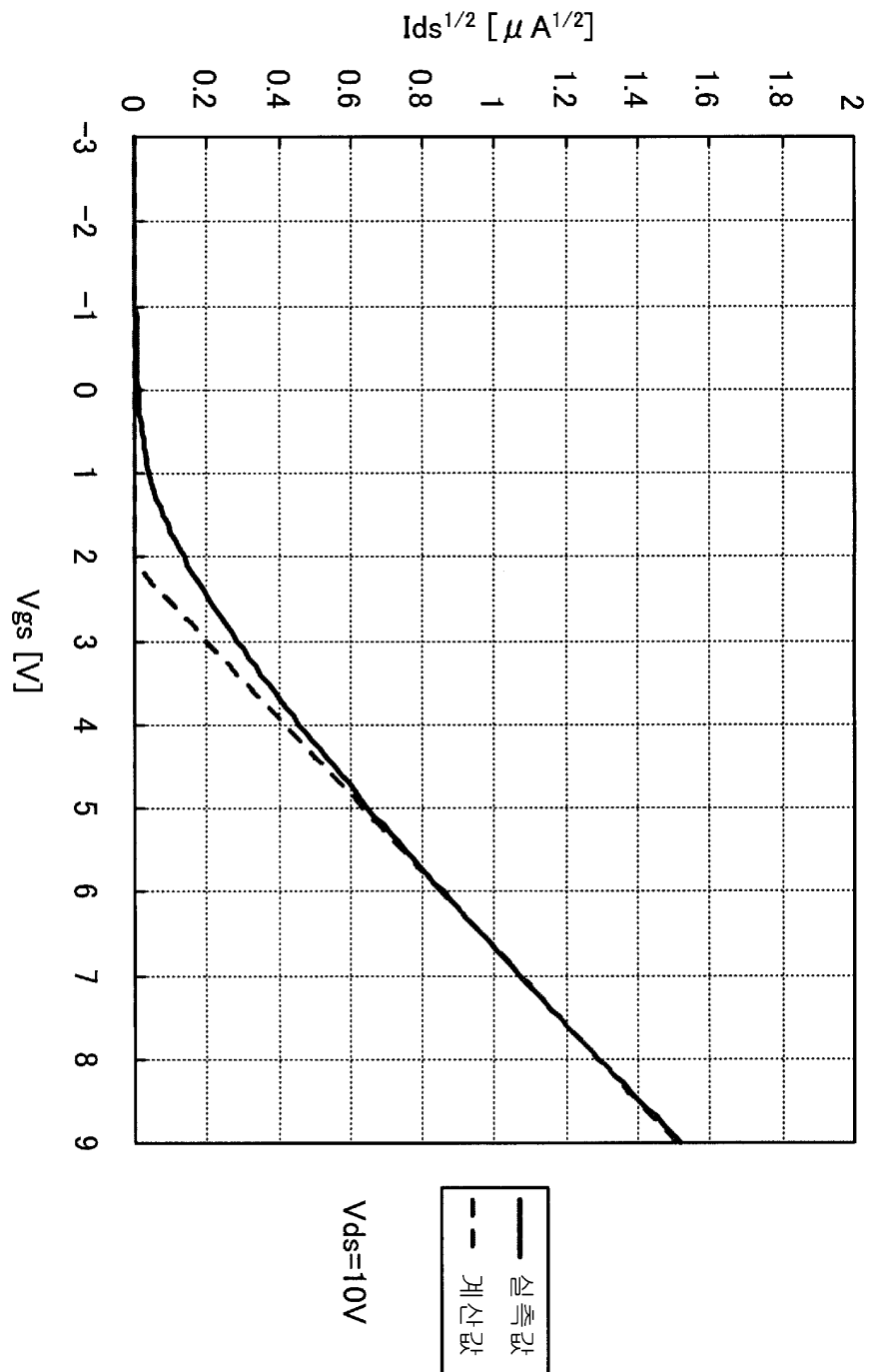
도면6



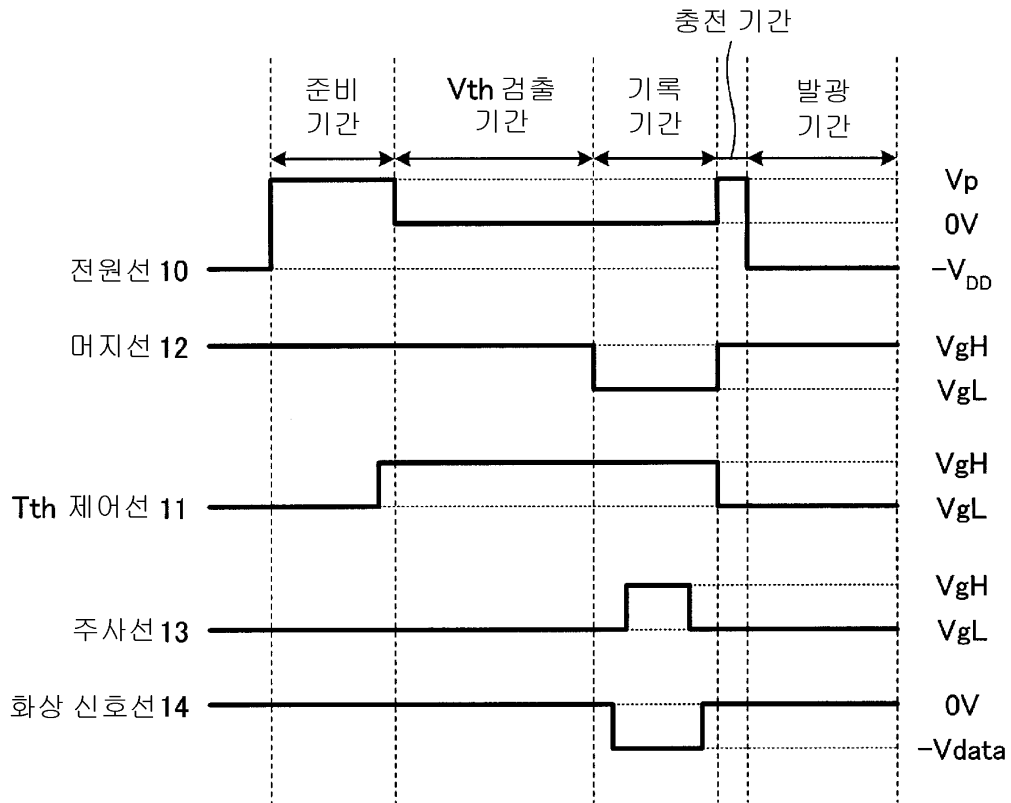
도면7



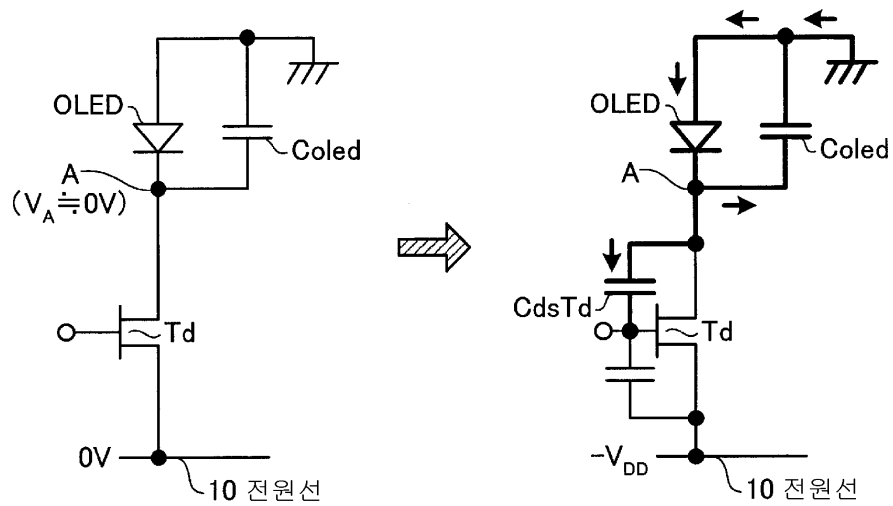
도면8



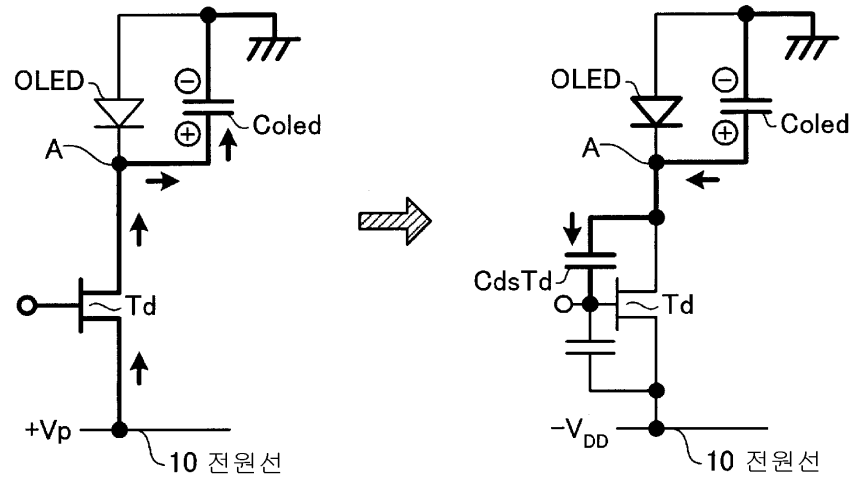
도면9



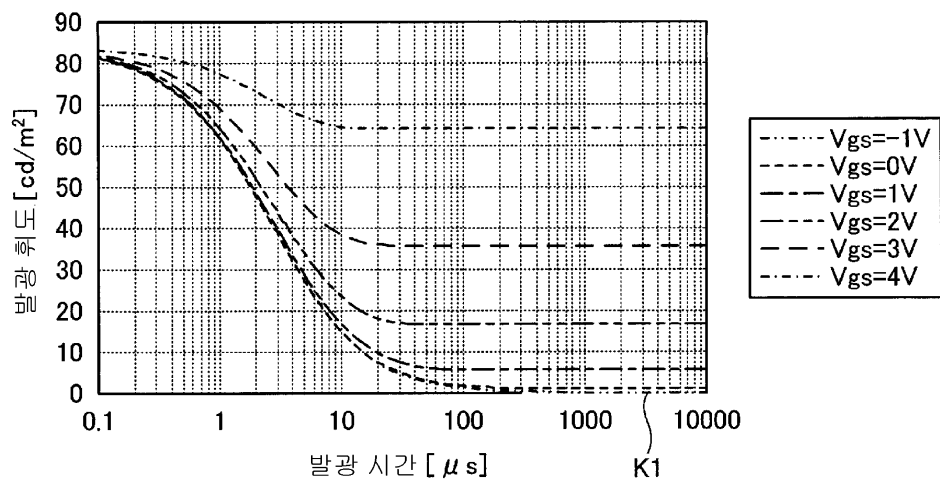
도면10



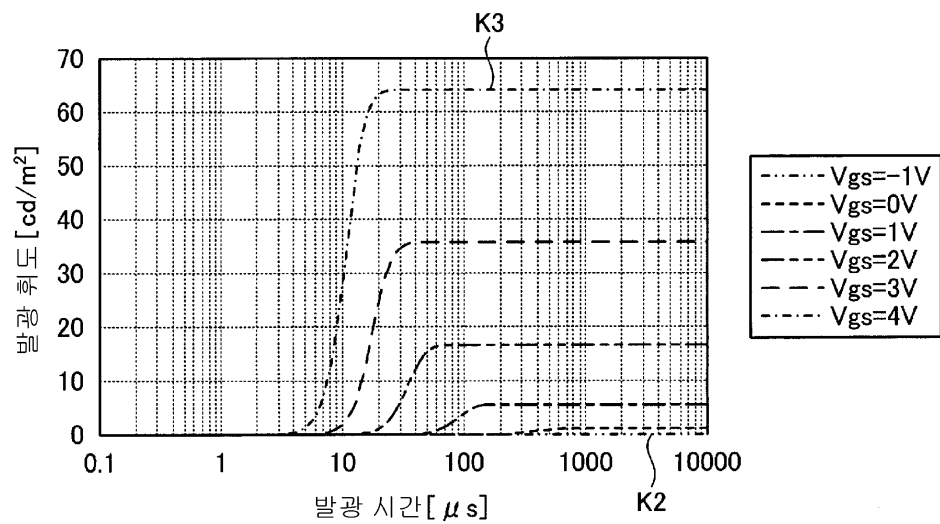
도면11



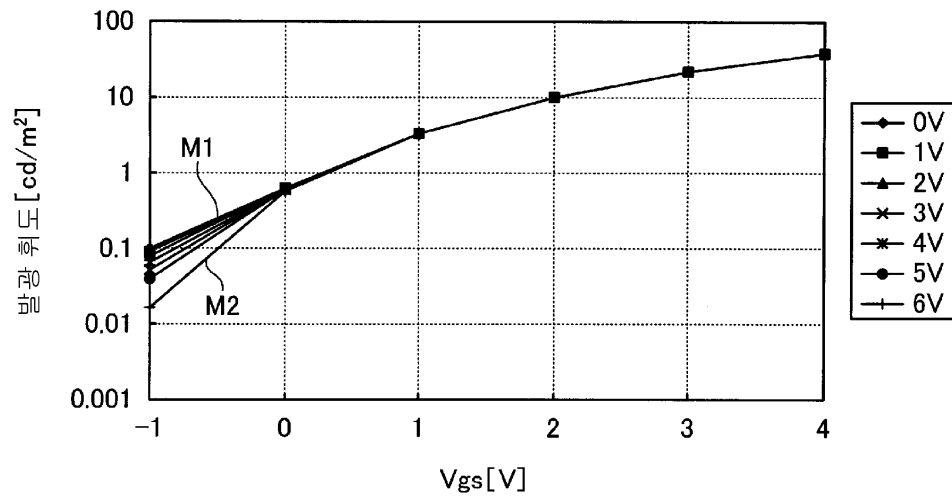
도면12



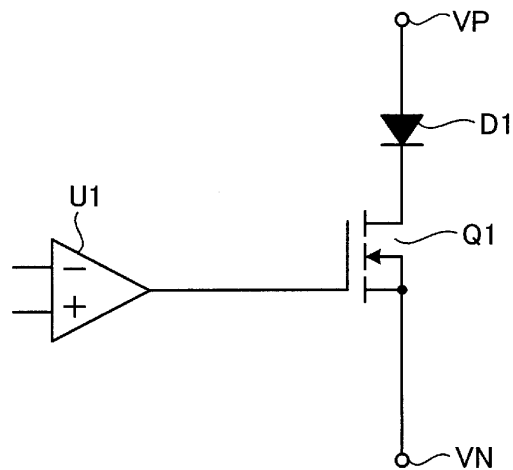
도면13



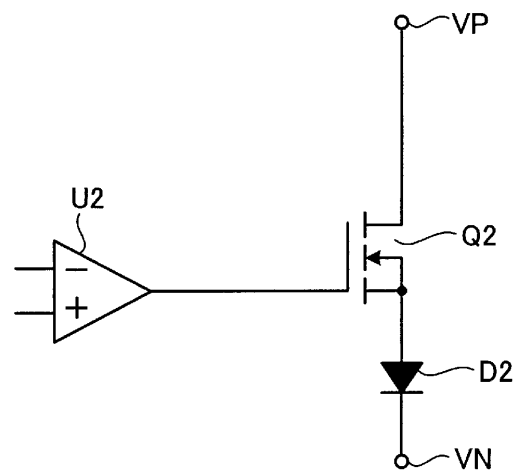
도면14



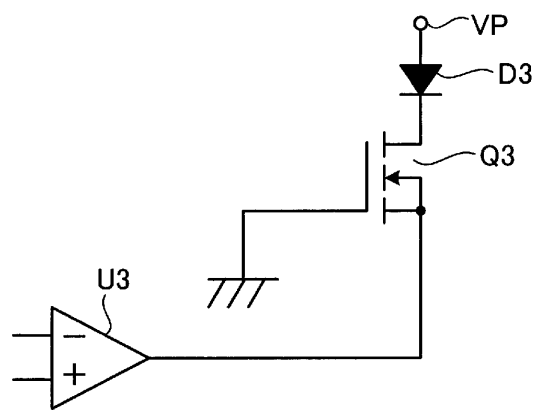
도면15



도면16



도면17



|                |                                                      |         |            |
|----------------|------------------------------------------------------|---------|------------|
| 专利名称(译)        | 驱动图像显示设备的方法                                          |         |            |
| 公开(公告)号        | <a href="#">KR1020090023639A</a>                     | 公开(公告)日 | 2009-03-05 |
| 申请号            | KR1020087031567                                      | 申请日     | 2007-06-29 |
| [标]申请(专利权)人(译) | 京瓷株式会社                                               |         |            |
| 申请(专利权)人(译)    | 京瓷株式会社                                               |         |            |
| 当前申请(专利权)人(译)  | 京瓷株式会社                                               |         |            |
| [标]发明人         | TAKASUGI SHINJI                                      |         |            |
| 发明人            | TAKASUGI, SHINJI                                     |         |            |
| IPC分类号         | G09G3/30 G09G3/20                                    |         |            |
| CPC分类号         | G09G2320/0233 G09G3/3233 G09G2320/0238 G09G2300/0819 |         |            |
| 代理人(译)         | HA , 杨郁                                              |         |            |
| 优先权            | 2006179696 2006-06-29 JP                             |         |            |
| 外部链接           | <a href="#">Espacenet</a>                            |         |            |

#### 摘要(译)

对于图像显示装置，对比度得到改善。提供与有机发光装置（OLED）的发光亮度对应的图像信号的步骤，关于显示装置的图像驱动方法，包括具有有机发光装置（OLED）的多个像素电路和驱动晶体管（Td），其电连接到有机发光装置（OLED）并控制有机发光装置（OLED）对像素电路的辐射，以及授权有机发光装置中的反向偏压的步骤包括发光器件（OLED）和基于图像信号辐射有机发光器件（OLED）的步骤。图像显示装置，有机发光装置和驱动晶体管。

