(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0019633
(43) 공개일자 2009년02월25일

(51) Int. Cl.
G09G 3/30 (2006.01) *G09G 3/32* (2006.01)
G09G 3/20 (2006.01) *H05B 33/12* (2006.01)
(21) 출원번호 10-2007-0084207
(22) 출원일자 2007년08월21일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자
정상훈
경기 안양시 동안구 비산1동 삼성래미안아파트 123동 2504호
이부열
서울 서초구 방배동 3275 동부센트레빌아파트 102-2102
(74) 대리인
허용록

전체 청구항 수 : 총 14 항

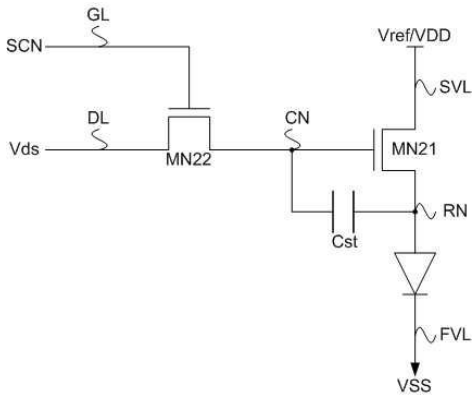
(54) 전계 발광 화소와 이를 구비한 표시 패널 및 표시장치

(57) 요 약

화소 구동 신호에 대하여 안정되고 정확하게 응답하기에 적합한 전계 발광 화소가 개시된다.

전계 발광 화소는, 제1 전위 전압을 전달하는 제1 전압 라인; 제2 전위 전압 및 기준 전위 전압을 교번 전달하는 제2 전압 라인; 상기 제1 전압 라인 및 기준 노드 사이에 접속된 전계 발광 소자; 제어 노드 상의 전압에 응답하여 제2 전압 라인으로부터 기준 노드로 흐르는 전류량을 제어하는 제1 스위치 소자; 게이트 라인 상의 스캔 신호에 응답하여 데이터 라인으로부터 상기 제어 노드에 공급될 화소 구동 신호를 절환하는 제2 스위치 소자; 및 상기 제어 노드 및 상기 기준 노드 사이에 접속된 캐패시터를 구비한다.

대 표 도 - 도2



특허청구의 범위

청구항 1

제1 전위 전압을 전달하는 제1 전압 라인;

제2 전위 전압 및 기준 전위 전압을 교번 전달하는 제2 전압 라인;

상기 제1 전압 라인 및 기준 노드 사이에 접속된 전계 발광 소자;

제어 노드 상의 전압에 응답하여 제2 전압 라인으로부터 기준 노드로 흐르는 전류량을 제어하는 제1 스위치 소자;

게이트 라인 상의 스캔 신호에 응답하여 데이터 라인으로부터 상기 제어 노드에 공급될 화소 구동 신호를 절환하는 제2 스위치 소자; 및

상기 제어 노드 및 상기 기준 노드 사이에 접속된 캐패시터를 구비하는 것을 특징으로 하는 전계 발광 화소.

청구항 2

제 1 항에 있어서,

상기 제1 스위치 소자와 병렬 접속되고 상기 스캔 신호에 응답하는 제3 스위치 소자를 추가로 구비하는 것을 특징으로 하는 전계 발광 화소.

청구항 3

제 1 항에 있어서,

상기 스캔 신호는 상기 기준 전위 전압이 상기 제2 전압 라인에 공급되는 기간에 인에이블되는 것을 특징으로 하는 전계 발광 화소.

청구항 4

제 1 항에 있어서,

상기 기준 전위 전압은 상기 제1 기준 전위 전압과 거의 같고 상기 제2 전위 전압보다 낮은 전압 레벨을 가지는 것을 특징으로 하는 전계 발광 화소.

청구항 5

제 1 항에 있어서,

상기 전계 발광 소자는 상기 기준 전위 전압이 상기 제2 전압 라인에 공급되는 동안에 턴-오프되는 것을 특징으로 하는 전계 발광 화소.

청구항 6

다수의 게이트 라인들;

상기 게이트 라인들과 교차하게 배열된 다수의 데이터 라인;

제1 전위 전압을 전달하는 제1 전압 라인;

제2 전위 전압 및 기준 전위 전압을 교번 전달하는 제2 전압 라인; 및

상기 제1 및 제2 전압 라인에 공통 접속됨과 아울러 상기 데이터 라인 및 게이트 라인과 접속된 다수의 전계 발광 화소들을 구비하고, 상기 전계 발광 화소들 각각이,

상기 제1 전압 라인 및 기준 노드 사이에 접속된 전계 발광 소자;

제어 노드 상의 전압에 응답하여 제2 전압 라인으로부터 기준 노드로 흐르는 전류량을 제어하는 제1 스위치 소자;

상기 게이트 라인 상의 스캔 신호에 응답하여 상기 데이터 라인으로부터 상기 제어 노드에 공급될 화소 구동 신

호를 절환하는 제2 스위치 소자; 및

상기 제어 노드 및 상기 기준 노드 사이에 접속된 캐패시터를 구비하는 것을 특징으로 하는 전계 발광 표시 패널.

청구항 7

제 6 항에 있어서,

상기 제1 스위치 소자와 병렬 접속되고 상기 스캔 신호에 응답하는 제3 스위치 소자를 추가로 구비하는 것을 특징으로 하는 전계 발광 화소.

청구항 8

제 6 항에 있어서,

제어 신호에 응답하여 상기 제2 전압 라인에 공급될 상기 기준 전위 전압 및 상기 제2 전위 전압을 교번적으로 절환하는 전압 스위칭부를 추가로 구비하는 것을 특징으로 하는 전계 발광 표시 패널.

청구항 9

제1 및 제2 전압 라인에 공통 접속됨과 아울러 다수의 게이트 라인 중 대응하는 게이트 라인 및 다수의 데이터 라인 중 대응하는 데이터 라인에 각각 응답하는 다수의 전계 발광 화소들을 구비하고, 상기 전계 발광 화소들 각각이 상기 제1 전압 라인 및 기준 노드 사이에 접속된 전계 발광 소자, 제어 노드 상의 전압에 응답하여 제2 전압 라인으로부터 기준 노드로 흐르는 전류량을 제어하는 제1 스위치 소자, 상기 게이트 라인 상의 스캔 신호에 응답하여 상기 데이터 라인으로부터 상기 제어 노드에 공급될 화소 구동 신호를 절환하는 제2 스위치 소자, 및 상기 제어 노드 및 상기 기준 노드 사이에 접속된 캐패시터로 구성된 전계 발광 표시 패널;

상기 게이트 라인들을 스캔하는 게이트 드라이버;

상기 데이터 라인들에 화소 구동 신호들을 공급하는 데이터 드라이버;

상기 제1 전압 라인에 상기 제1 전위 전압을 공급하는 전압 발생기; 및

상기 제2 전압 라인에 상기 기준 전위 전압 및 상기 제2 전위 전압을 교번 공급하는 스윙 전압 발생기를 구비하는 것을 특징으로 하는 전계 발광 표시 장치.

청구항 10

제 9 항에 있어서,

상기 게이트 드라이버는 상기 기준 전위 전압이 상기 제2 전압 라인에 공급되는 기간에 상기 게이트 라인들을 순차적으로 스캔하는 것을 특징으로 하는 전계 발광 표시 장치.

청구항 11

제 10 항에 있어서,

상기 스윙 전압 발생기는 프레임 기간의 10~50%에 해당하는 기간 동안 상기 기준 전위 전압을 상기 제2 전압 라인에 공급되는 것을 특징으로 하는 전계 발광 표시 장치.

청구항 12

제 9 항에 있어서,

상기 기준 전위 전압은 상기 제1 기준 전위 전압과 거의 같고 상기 제2 전위 전압보다 낮은 전압 레벨을 가지는 것을 특징으로 하는 전계 발광 표시 장치.

청구항 13

표시 패널 상의 전계 발광 화소들에 제1 전위 전압을 공급하는 단계;

상기 전계 발광 화소들에 기준 전위 전압을 공급하는 단계;

상기 전계 발광 화소들 각각에 화소 구동 신호를 기록하는 단계; 및

상기 기준 전위 전압 대신에 제2 전위 전압을 상기 전계 발광 화소들에 공급하여 상기 전계 발광 화소들 각각이 상기 화소 구동 신호의 전압에 해당하는 광을 방사하게 하는 단계를 포함하는 것을 특징으로 하는 전계 발광 표시 장치의 구동 방법.

청구항 14

제 13 항에 있어서,

상기 기준 전위 전압은 상기 제1 기준 전위 전압과 거의 같고 상기 제2 전위 전압보다 낮은 전압 레벨을 가지는 것을 특징으로 하는 전계 발광 표시 장치.

명 세 서

발명의 상세한 설명

기 술 분 야

<1> 본 발명은 전계 발광 소자를 이용한 전계 발광 표시 장치에 관한 것이다.

배 경 기 술

<2> 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시 장치들이 개발되고 있다. 이러한 평판표시장치로는, 액정 표시 장치(Liquid Crystal Display Device), 전계 방출 표시 장치(Field Emission Display Device), 플라즈마 디스플레이 장치(Plasma Display Device) 및 전계 발광 표시 장치(Electro-Luminescence Display Device) 등이 있다. 이들 평면 표시 장치들 중 전계 발광 표시 장치는 플라즈마 디스플레이 장치 및 전계 방출 표시 장치와 함께 스스로 광을 방출하는 자기-발광 타입의 표시 장치로 분류된다.

<3> 전계 발광 표시 장치는, 전자(Electron)와 정공(Hole)의 결합에 의하여 형광 물질이 여기되게 하여 여기된 형광 물질 분자로부터 광이 방사되게 함으로써, 비디오 신호에 해당하는 화상이 표시되게 한다. 이러한 전계 발광 표시 장치는 사용하는 형광 물질에 따라 무기(Inorganic) 전계 발광 표시 장치와 유기(Organic) 전계 발광 표시 장치로 구분된다. 무기 전계 발광 표시 장치는 100~200 V의 높은 전압을 필요로 하는 반면, 유기 전계 발광 표시 장치는 5~20 V 정도의 낮은 전압에 의하여 구동된다. 이에 더하여, 유기 전계 발광 표시 장치는 넓은 시야각, 고속 응답 특성 및 높은 콘트라스트 비율(High Contrast ratio) 등을 가진다. 이러한 관점에서 유기 전계 발광 표시 장치는 차세대 표시 장치로서 주목받고 있다.

<4> 더 나아가, 유기 전계 발광 표시 장치는, 구동 방식에 따라, 패시브 매트릭스 구동 방식과 액티브 매트릭스 구동 방식으로 분류된다. 패시브 구동 방식의 유기 전계 발광 표시 장치는 다수의 게이트 라인의 순차 스캔 동작에 의하여 화소들이 1 라인 분씩 일정한 기간(즉, 하나의 수평 동기 신호의 기간) 씩 발광하게 한다. 이로 인하여, 패시브 매트릭스 구동 방식의 유기 전계 발광 표시 장치에서는, 화소의 발광 기간이 짧기 때문에 충분한 휘도, 휘도의 균일성 및 높은 콘트라스트 비율의 구현이 곤란하다. 이와 달리, 액티브 매트릭스 구동 방식의 유기 전계 발광 표시 장치는 화소 각각이 박막 트랜지스터 및 캐패시터를 포함하게 하여 프레임 기간 동안 지속적으로 발광하게 한다. 이에 따라, 액티브 매트릭스 구동 방식의 유기 전계 발광 표시 장치는 충분한 휘도, 균일한 휘도 및 높은 콘트라스트 비율의 구현을 가능하게 한다. 이러한 이점들에 의하여, 액티브 매트릭스 구동 방식의 유기 전계 발광 표시 장치가 각광받고 있다.

<5> 그러나, 유기 전계 발광 소자의 지속적인 구동은 유기 전계 발광 화소는 물론 그를 포함한 유기 전계 발광 표시 장치의 수명을 단축시킨다. 또한, 유기 전계 발광 소자의 지속적인 구동은 유기 전계 발광 소자의 열화를 초래한다. 이에 더하여, 모든 화소에 공통적으로 공급되는 구동 전압이 그 전달 라인 상의 임피던스 특성 및 스캔 구동의 특성으로 인하여 달라질 수밖에 없다. 이로 인하여, 화소들 각각에 공급되는 구동 전압에는 편차가 생기게 된다. 이러한 유기 전계 발광 소자의 열화 및 화소 구동 전압의 편차는 유기 전계 발광 화소가 화소 구동 신호에 정확하게 응답하지 못하게 한다. 이로 인하여, 유기 전계 발광 표시 패널에서의 휘도가 불균일해지고, 나아가 유기 전계 발광 표시 장치에 의하여 표시되는 화상의 질이 떨어질 수밖에 없었다.

발명의 내용

해결 하고자하는 과제

<6> 본 발명의 일 실시 예의 목적은 화소 구동 신호에 대하여 안정되고 정확하게 응답하기에 적합한 전계 발광 화소를 제공함에 있다.

<7> 본 발명의 다른 실시 예의 목적은 균일한 휘도를 발생하기에 적합한 전계 발광 표시 패널을 제공함에 있다.

<8> 본 발명의 또 다른 실시 예의 목적은 화상의 화질을 향상시키기에 적합한 전계 발광 표시 장치 및 그 구동 방법을 제공함에 있다.

과제 해결수단

<9> 상기 목적을 달성하기 위한 본 발명의 일 실시 예에 따른 전계 발광 화소는, 제1 전위 전압을 전달하는 제1 전압 라인; 제2 전위 전압 및 기준 전위 전압을 교번 전달하는 제2 전압 라인; 상기 제1 전압 라인 및 기준 노드 사이에 접속된 전계 발광 소자; 제어 노드 상의 전압에 응답하여 제2 전압 라인으로부터 기준 노드로 흐르는 전류량을 제어하는 제1 스위치 소자; 게이트 라인 상의 스캔 신호에 응답하여 데이터 라인으로부터 상기 제어 노드에 공급될 화소 구동 신호를 절환하는 제2 스위치 소자; 및 상기 제어 노드 및 상기 기준 노드 사이에 접속된 캐패시터를 구비한다.

<10> 상기 전계 발광 화소는 제1 스위치 소자와 병렬 접속되고 상기 스캔 신호에 응답하는 제3 스위치 소자를 추가로 구비할 수도 있다.

<11> 상기 스캔 신호는 기준 전위 전압이 제2 전압 라인에 공급되는 기간에 인에이블 될 것이다.

<12> 상기 기준 전위 전압은 상기 제1 기준 전위 전압과 거의 같고 상기 제2 전위 전압보다 낮은 전압 레벨을 가질 것이다.

<13> 본 발명의 다른 실시 예에 따른 전계 발광 표시 패널은, 다수의 게이트 라인들; 상기 게이트 라인들과 교차하게 배열된 다수의 데이터 라인; 제1 전위 전압을 전달하는 제1 전압 라인; 제2 전위 전압 및 기준 전위 전압을 교번 전달하는 제2 전압 라인; 및 상기 제1 및 제2 전압 라인에 공통 접속됨과 아울러 상기 데이터 라인 및 게이트 라인과 접속된 다수의 전계 발광 화소들을 구비한다. 상기 전계 발광 화소들 각각은, 상기 제1 전압 라인 및 기준 노드 사이에 접속된 전계 발광 소자; 제어 노드 상의 전압에 응답하여 제2 전압 라인으로부터 기준 노드로 흐르는 전류량을 제어하는 제1 스위치 소자; 상기 게이트 라인 상의 스캔 신호에 응답하여 상기 데이터 라인으로부터 상기 제어 노드에 공급될 화소 구동 신호를 절환하는 제2 스위치 소자; 및 상기 제어 노드 및 상기 기준 노드 사이에 접속된 캐패시터를 구비할 것이다.

<14> 본 발명의 또 다른 실시 예에 따른 전계 발광 표시 장치는, 제1 및 제2 전압 라인에 공통 접속됨과 아울러 다수의 게이트 라인 중 대응하는 게이트 라인 및 다수의 데이터 라인 중 대응하는 데이터 라인에 각각 응답하는 다수의 전계 발광 화소들을 구비하고, 상기 전계 발광 화소들 각각이 상기 제1 전압 라인 및 기준 노드 사이에 접속된 전계 발광 소자, 제어 노드 상의 전압에 응답하여 제2 전압 라인으로부터 기준 노드로 흐르는 전류량을 제어하는 제1 스위치 소자, 상기 게이트 라인 상의 스캔 신호에 응답하여 상기 데이터 라인으로부터 상기 제어 노드에 공급될 화소 구동 신호를 절환하는 제2 스위치 소자, 및 상기 제어 노드 및 상기 기준 노드 사이에 접속된 캐패시터로 구성된 전계 발광 표시 패널; 상기 게이트 라인들을 스캔하는 게이트 드라이버; 상기 데이터 라인들에 화소 구동 신호들을 공급하는 데이터 드라이버; 상기 제1 전압 라인에 상기 제1 전위 전압을 공급하는 전압 발생기; 및 상기 제2 전압 라인에 상기 기준 전위 전압 및 상기 제2 전위 전압을 교번 공급하는 스윙 전압 발생기를 구비한다.

<15> 상기 게이트 드라이버는 상기 기준 전위 전압이 상기 제2 전압 라인에 공급되는 기간에 상기 게이트 라인들을 순차적으로 스캔할 것이다.

<16> 상기 스윙 전압 발생기는 프레임 기간의 10~50%에 해당하는 기간 동안 상기 기준 전위 전압을 상기 제2 전압 라인에 공급할 것이다.

<17> 본 발명의 또 다른 실시 예에 따른 전계 발광 표시 장치의 구동 방법은, 표시 패널 상의 전계 발광 화소들에 제1 전위 전압을 공급하는 단계; 상기 전계 발광 화소들에 기준 전위 전압을 공급하는 단계; 상기 전계 발광 화소들 각각에 화소 구동 신호를 기록하는 단계; 및 상기 기준 전위 전압 대신에 제2 전위 전압을 상기 전계 발광

화소들에 공급하여 상기 전계 발광 화소들 각각이 상기 화소 구동 신호의 전압에 해당하는 광을 방사하게 하는 단계를 포함한다.

효 과

<18> 상기한 구성에 의하여, 본 발명의 실시 예에 따른 전계 발광 화소는 화소 구동 신호가 기준 전위 전압을 기준으로 충전되게 하여 광 방사 시 전계 발광 소자의 문턱 전압 및 구동 전압의 변동분만큼 보상되게 한다. 이 전압 보상으로 인하여 전계 발광 소자에 흐르는 전류가 화소 구동 신호에 의해서만 조절되기 때문에, 전계 발광 소자의 광 방사 특성은 화소 구동 신호(Vds)에 정확하게 응답할 수 있다. 이러한 전계 발광 화소를 포함하는 전계 발광 표시 패널은, 전계 발광 소자의 문턱 전압 및 구동 전압이 변하더라도, 화소 구동 신호에만 정확히 응답하는 일정한 휘도 특성을 가진다. 또한, 적어도 화소 구동 신호의 충전 기간 동안 전계 발광 소자가 턴-오프되기 때문에, 전계 발광 화소 및 이를 포함한 표시 패널 및 장치는 임펄스 방식으로 구동되어 모션 블러링까지도 감소시킬 수도 있다. 이 결과, 본 발명에 따른 전계 발광 표시 패널 및 전계 발광 표시 장치는 양질의 화상을 제공할 수 있다.

<19> 상기 목적들 외에 본 발명의 다른 목적들, 다른 특징들 및 다른 이점들은 첨부한 도면과 결부된 실시 예의 상세한 설명을 통하여 명백하게 드러나게 될 것이다.

발명의 실시를 위한 구체적인 내용

<20> 본 발명의 실시 예들의 설명 전에, 액티브 매트릭스 방식의 유기 전계 발광 표시 패널에 배열된 관련 기술의 유기 전계 발광 화소를 살펴보기로 한다. 도 1은 관련 기술의 유기 전계 발광 화소를 상세하게 설명하는 회로도이다. 도 1를 참조하면, 관련 기술의 유기 전계 발광 화소는 고 전위 전압 라인(HVL)에 접속된 유기 전계 발광 소자(OLED)에 흐르는 전류 량을 제어하기 위한 제1 박막 트랜지스터(MN1)를 구비한다. 제1 박막 트랜지스터(MN1)는, 제어 노드(CN) 상의 전압 레벨에 기초하여, 유기 전계 발광 소자(OLED)의 음극 전극으로부터 저 전위 전압 라인(LVL) 쪽으로 흐르는 전류량이 조절되게 한다. 고 전위 전압 라인(HVL)에는 대략 5 내지 15V 정도의 고 전위 전압(VDD)이 공급되고, 저 전위 전압 라인(LVL)에는 기저 전압(즉, "0V")이 공급된다. 제어 노드(CN)로부터 제1 박막 트랜지스터(MN1)의 게이트 전극에 공급되는 전압이 높아짐에 따라, 고 전위 전압 라인(HVL)으로부터 유기 전계 발광 소자(OLED) 및 제1 박막 트랜지스터(MN1)의 드레인 전극 및 소스 전극을 경유하여 저 전위 전압 라인(LVL) 쪽으로 흐르는 전류 량이 많아진다. 자신을 통해 흐르는 전류 량이 많아짐에 따라, 유기 전계 발광 소자(OLED)는 많은 광을 방사한다.

<21> 도 1의 유기 전계 발광 화소는, 데이터 라인(DL)으로부터 제어 노드(CN)에 공급될 화소 구동 신호(Vds)를 스위칭하는 제2 박막 트랜지스터(MN2), 및 제어 노드(CN) 및 저 전위 전압 라인(LVL) 사이에 접속된 저장 캐패시터(Cst)를 구비한다. 제2 박막 트랜지스터(MN2)는, 게이트 라인(GL) 상의 스캔 신호(SCN)가 인에이블 될 때(즉, 하이 논리를 가질 때), 데이터 라인(DL) 상의 화소 구동 신호(Vds)가 제어 노드(CN)에 공급되게 한다. 반면, 게이트 라인(GL) 상의 스캔 신호(SCN)가 디스에이블(Disable) 되면(즉, 로우 논리를 가지면), 제2 박막 트랜지스터(MN2)는 데이터 라인(DL)으로부터 제어 노드(CN)에 공급될 화소 구동 신호(Vds)가 차단되게 한다. 저장 캐패시터(Cst)는 제2 박막 트랜지스터(MN2)가 턴-온된 기간에 제어 노드(CN)에 공급되는 화소 구동 신호(Vds)를 충전한다. 저장 캐패시터(Cst)에 충전된 화소 구동 신호(Vds)는 제2 박막 트랜지스터(MN2)가 다시 턴-온 될 때까지(즉, 하나의 프레임 기간 동안) 유지된다. 이 저장 캐패시터(Cst)에 의하여 화소 구동 신호가 유지됨에 의하여, 제1 박막 트랜지스터(MN1)는 유기 전계 발광 소자(OLED)에 흐르는 전류 량을 일정하게 유지한다. 이에 따라, 유기 전계 발광 소자(OLED)는 전류 량에 해당하는 광을 지속적으로 방사하여 화점을 표시한다.

<22> 이와 같이, 유기 전계 발광 소자(OLED)는 제1 박막 트랜지스터(MN1)에 의해 조절된 전류 량에 지속적으로 응답하기 때문에, 다수 캐리어의 이동 특성이 열화 될 수밖에 없다. 다수 캐리어 이동 특성의 열화는 유기 전계 발광 소자(OLED)의 문턱 전압(Vel)이 높아지게 한다. 이에 더하여, 저장 캐패시터(Cst) 및 제1 박막 트랜지스터(MN1)의 소스 전극에 인가되는 저 전위 전압(VSS)도, 저 전위 전압 라인(LVL)의 임피던스 특성으로 인하여, 기저 전압(즉, "0V") 보다 높은 정극성 전압 레벨 또는 낮은 부극성의 전압 레벨을 가지게 된다. 이러한 저 전위 전압(VSS)의 변동은 표시 패널의 다른 게이트 라인 상의 다른 전계 발광 화소가 스캔됨에 의하여 더욱 커지게 된다. 이러한 유기 전계 발광 소자(OLED)의 문턱 전압(Vel)의 상승 및 저 전위 전압(VSS)의 편차는 유기 전계 발광 소자의 발광 특성이 화소 구동 신호의 전압 특성에 정확하게 응답할 수 없게 한다. 이로 인하여, 관련 기술의 유기 전계 발광 화소를 포함하는 유기 전계 발광 패널 및 표시 장치에 의하여 표시되는 화상의 휘도가 낮아지게 함은 물론 불균일해지게 한다. 이 결과, 관련 기술의 유기 전계 발광 표시 패널 및 표시 장치는 양질의

화상을 제공하기 곤란하였다.

<23> 다음으로, 본 발명의 실시 예들이 첨부된 도면들과 결부되어 상세하게 설명될 것이다. 도 2는 본 발명의 실시 예에 따른 전계 발광 화소를 상세하게 설명하는 회로도이다. 도 2를 참조하면, 본 발명의 실시 예에 따른 전계 발광 화소는, 기준 노드(RN) 및 제1 전압 라인(FVL) 사이에 접속된 유기 전계 발광 소자(OLED)에 흐르는 전류량을 제어하기 위한 제1 박막 트랜지스터(MN21)를 구비한다. 제1 박막 트랜지스터(MN21)는, 제어 노드(CN) 상의 전압 레벨에 기초하여, 제2 전압 라인(SVL)로부터 기준 노드(RN) 및 유기 전계 발광 소자(OLED)를 경유하여 제1 전압 라인(FVL) 쪽으로 흐르는 전류 량을 조절한다. 제어 노드(CN)로부터 제1 박막 트랜지스터(MN21)의 게이트 전극에 공급되는 전압이 높아짐에 따라, 제2 전압 라인(SVL)으로부터 기준 노드(RN) 및 유기 전계 발광 소자(OLED)를 경유하여 제1 전압 라인(FVL) 쪽으로 흐르는 전류 량이 많아진다. 자신을 통해 흐르는 전류 량이 많아짐에 따라, 유기 전계 발광 소자(OLED)는 많은 광을 방사한다.

<24> 도 1의 유기 전계 발광 화소는, 데이터 라인(DL)으로부터 제어 노드(CN)에 공급될 화소 구동 신호(Vds)를 스위칭하는 제2 박막 트랜지스터(MN22); 그리고 제어 노드(CN) 및 기준 노드(IN) 사이에 접속된 캐패시터(Cst)를 구비한다. 제2 박막 트랜지스터(MN22)는, 게이트 라인(GL) 상의 스캔 신호(SCN)가 인에이블 될 때(즉, 하이 논리를 가질 때), 데이터 라인(DL) 상의 화소 구동 신호(Vds)가 제어 노드(CN)에 공급되게 한다. 반면, 게이트 라인(GL) 상의 스캔 신호(SCN)가 디스에이블(Disable) 되면(즉, 로우 논리를 가지면), 제2 박막 트랜지스터(MN22)는 데이터 라인(DL)으로부터 제어 노드(CN)에 공급될 화소 구동 신호(Vds)를 차단한다.

<25> 캐패시터(Cst)는, 스캔 신호(SCN)가 인에이블된 기간 동안, 화소 구동 신호(Vds)를 충전한다. 방사 기간에는, 캐패시터(Cst)는 충전된 화소 전압 신호(Vds)의 전압을 제1 전압 라인(FVL) 상의 전압 변동분 및 유기 전계 발광 소자(OLED)의 문턱 전압(Vel) 만큼 보상하고 그 보상된 전압을 제1 박막 트랜지스터(MN21)의 게이트 전극에 공급한다.

<26> 이러한 캐패시터(Cst)의 전압 보상 동작은, 저 전위 전압(VSS)이 제1 전압 라인(FVL)에 공급되는 것과는 달리 기준 전위 전압(Vref)과 고 전위 전압(VDD)이 제2 전압 라인(SVL)에 교번-공급되는 것에 의하여 가능하게 된다. 기준 전위 전압(Vref)은, 적어도 스캔 신호(SCN)가 인에이블되는 기간(즉, 화소 구동 신호(Vds)가 캐패시터(Cst)에 충전되는 기간)에, 제2 전압 라인(SVL)에 공급된다. 기준 전위 전압(Vref)은 저 전위 전압(VSS)와 동일한 전압 레벨 또는 그와 거의 같은 전압 레벨을 가지게 설정된다. 반면, 고 전위 전압(VDD)은, 스캔 신호(SCN)가 디스에이블된 기간 (즉, 캐패시터(Cst)가 충전된 화소 구동 신호(Vds)의 전압을 유지하는 기간) 또는 그 일부의 기간에, 제2 전압 라인(SVL)에 공급된다.

<27> 이렇게 캐패시터(Cst)에 의하여 유기 전계 발광 소자(OLED)의 문턱 전압(Vel) 및 저 전위 전압(VSS)의 변동분 만큼 보상된 화소 구동 신호(Vds+Vel+△VSS)에 응답하는 제1 박막 트랜지스터(MN21)는, 화소 구동 신호(Vds)의 전압에 비례하는(또는 상응하는) 전류가 유기 전계 발광 소자(OLED)에 흐르게 한다. 유기 전계 발광 소자(OLED)에서 방사되는 광량은, 유기 전계 발광 소자(OLED)의 문턱 전압(Vel)의 상승 및 구동 전압(즉, 저 전위 전압(VSS))의 변동과 무관하게, 화소 구동 신호(Vds)의 전압에 따라서만 증감된다. 이에 따라, 도 2의 전계 발광 화소는, 유기 전계 발광 소자의 열화 및 전원 전압(즉, 저 전위 전압(VSS))의 변동과 무관하게, 화소 구동 신호(Vds)에 정확하게 응답하는 광 방사 특성을 제공할 수 있다.

<28> 도 3은 도 2의 전계 발광 화소의 구동 방법을 설명하는 타이밍 챠트이다. 도 3에 있어서, 스캔 신호(SCN)는, 프레임 기간 (즉, 하나의 수직 동기 신호의 기간 동안) 중, 수평 동기 신호의 10 내지 50%(바람직하게는 30%)에 해당하는 기간 동안 특정 논리(예를 들면, 하이 논리)로 인에이블 되고 나머지 기간에는 기저 논리(예를 들면, 로우 논리)의 상태로 디스에이블 된다. 화소 구동 신호(Vds)도, 수평 동기 신호의 10 내지 50%(바람직하게는 30%)에 해당하는 기간(즉, 스캔 신호(SCN)가 하이 논리의 상태로 인에이블 되는 기간) 동안, 데이터 라인(DL)에 공급된다. 기준 전위 전압(Vref)은, 스캔 신호(SCN)의 인에이블 기간에만 제2 전압 라인(SVL)에 공급되거나, 또는 스캔 신호(SCN)의 인에이블 기간을 포함한 프레임 기간의 10 내지 50%(바람직하게는 30%)에 해당하는 기간(편의상, "스캔닝 기간(SCT)"이라 함) 동안 제2 전압 라인(SVL)에 공급된다. 마지막으로, 고 전위 전압(VDD)는 스캔 신호(SCN)의 디스에이블 기간 또는 프레임 기간의 50 내지 90%(바람직하게는 70%)에 해당하는 기간(이하, "방사 기간(EMT)"라 함) 동안 제2 전압 라인(SVL)에 공급될 수 있다.

<29> 제2 전압 라인(SVL)에 공급되는 전압이 스위칭됨에 따라, 전계 발광 화소는 스캔 동작(SCT) 및 방사 동작(EMT)을 교번적으로 수행할 수 있다. 다시 말하여, 전계 발광 화소는, 제2 전압 라인(SVL)에 기준 전위 전압(Vref)이 공급되는 기간(SCT)에 스캔 동작을, 그리고 제2 전압 라인(SVL)에 고 전위 전압(VDD)이 공급되는 기간(EMT)엔 방사 동작을 수행한다. 전계 발광 화소의 스캔 동작 기간(SCT)에, 데이터 라인(DL)에는 화소 구동 신호

(Vds)가 지속적으로 공급될 수 있다. 이때, 화소 구동 신호(Vds)의 전압은 스캔 신호(SCN)의 인에이블 기간마다 변경된다.

<30> 이러한 스캔 동작 기간(SCT)는, 전계 발광 화소에 대응하는 게이트 라인(GL) 상의 스캔 신호(SCN)가 인에이블 또는 디스에이블 된 상태에 따라, 샘플링 기간(SPT) 및 플로팅 기간(FLT)으로 세분될 수 있다. 샘플링 동작(SPT)은 전계 발광 화소에 대응하는 게이트 라인(GL) 상의 스캔 신호(SCN)가 특정 논리(즉, 하이 논리)로 인에이블되는 기간에 수행되는 반면, 플로팅 동작(FLP)는 전계 발광 화소에 대응하는 스캔 신호(SCN)가 기저 논리(즉, 로우 논리)로 디스에이블 된 기간에 수행된다. 전계 발광 화소는, 샘플링 동작 기간(SPT)엔 기준 전위 전압(Vref)를 기준으로 하여 데이터 라인(DL)으로부터의 화소 구동 신호(Vds)를 충전하고, 플로팅 동작 기간(FLT)에는 충전된 화소 구동 신호(Vds)를 유지한다.

<31> 샘플링 동작 기간은, 전계 발광 화소의 표시 패널 상의 위치에 따라, 스캔 동작 기간의 시작 부분, 종료 부분 또는 중간 부분(즉, 플로팅 기간의 앞, 뒤 또는 중간)에 배치될 수 있다. 샘플링 동작 기간(SPT)이 플로팅 동작 기간(FLT)의 중간에 위치할 경우, 샘플링 동작 기간 보다 앞선 플로팅 동작 기간(FLTp)에 전계 발광 화소는 이전 프레임에 충전된 화소 구동 신호(Vds)의 전압을 유지하는 반면, 샘플링 동작 기간보다 뒤진 플로팅 동작 기간(FLTu)에서는 전계 발광 화소는 샘플링 동작에 의해 갱신된 현재 프레임의 화소 구동 신호(Vds)의 전압을 유지한다.

<32> 방사 동작 기간(EMT)에는, 화소 구동 신호(Vds) 및 스캔 신호(SCN) 모두가 디스에이블 된다. 다시 말하여, 데이터 라인(DL) 및 게이트 라인(GL) 모두가 플로팅 상태에 있을 수도 있다. 전계 발광 화소는, 방사 동작 기간(EMT)에, 충전된 화소 구동 신호(Vds)의 전압을 유기 전계 발광 소자(OLED)의 문턱 전압(Vel) 및 제1 전압 라인(FVL)에서의 저 전위 전압(VSS)의 변동분만큼 보상한다. 또한, 전계 발광 화소는 보상된 화소 구동 전압에 기초하여 유기 전계 발광 소자(OLED)에 흐르는 전류 량을 조절한다. 이에 따라, 유기 전계 발광 소자(OLED)는, 자신의 문턱 전압(Vel)의 상승 및 저 전위 전압(VSS)의 변동과 무관하게, 화소 구동 신호(Vds)의 전압에 따라 증감되는 량의 광을 방사한다.

<33> 이와 같이, 도 2의 전계 발광 화소는, 제2 전압 라인(SVL) 상의 전압(Vref/VDD)의 레벨 상태 및 스캔 신호(SCN)의 논리 상태에 따라, 샘플링 모드(SPT), 플로팅 모드(FLT) 및 방사 모드(EMT)를 순차적 수행할 수 있다. 이러한 구동 모드에 따른 전계 발광 화소의 동작 상태는 도 4a 내지 도 4c와 같이 설명될 수 있다. 도 4a 내지 도 4c에 있어서, 실선 부분은 동작 회로 부분을 나타내는 반면에 점선 부분은 비 동작 회로 부분을 나타낸다.

<34> 도 4a는 도 2의 전계 발광 화소가 샘플링 모드로 구동된 상태를 설명한다. 샘플링 모드(SPT)에서는, 화소 구동 신호(Vds)가 데이터 라인(DL)에, 저 전위 전압(VSS)이 제1 전압 라인(FVL)에, 그리고 기준 전위 전압(Vref)이 제2 전압 라인(SVL)에 각각 공급된다. 게이트 라인(GL)에 공급되는 스캔 신호(SCN)는 특정 논리(즉, 하이 논리) 상태로 인에이블된다. 특정 논리의 스캔 신호(SCN)에 의하여, 제2 박막 트랜지스터(MN22)는 턴-온되어 데이터 라인(DL) 상의 화소 구동 신호(Vds)가 제어 노드(CN)에 공급되게 한다. 제어 노드(CN) 상의 화소 구동 신호(Vds)는 제1 박막 트랜지스터(MN21)를 턴-온시켜 제2 전압 라인(SVL) 상의 기준 전위 전압(Vref)이 기준 노드(RN)에 공급되게 한다. 유기 전계 발광 소자(OLED)는, 기준 노드(RN) 상의 기준 전위 전압(Vref)이 제1 전압 라인(FVL) 상의 저 전위 전압(VSS) 보다 자신의 문턱 전압(Vel) 만큼 높지 않기 때문에, 턴-오프 된다. 이에 따라, 캐패시터(Cst)는 기준 전위 전압(Vref)를 기준으로하여 제어 노드(CN) 상의 화소 구동 신호(Vds)의 전압을 충전한다. 다시 말하여, 캐패시터(Cst)는 화소 구동 신호(Vds)의 전압과 기준 전위 전압(Vref)간의 차전압을 충전한다.

<35> 도 4b는 도 2의 전계 발광 화소가 플로팅 모드로 구동된 상태를 설명한다. 샘플링 모드(SPT)와 마찬가지로 플로팅 모드(FLT)에서도, 화소 구동 신호(Vds), 저 전위 전압(VSS) 및 기준 전위 전압(Vref)가 데이터 라인(DL), 제1 전압 라인(FVL) 및 제2 전압 라인(SVL)에 각각 공급된다. 반면, 게이트 라인(GL)에 공급되는 스캔 신호(SCN)는 기저 논리(즉, 로우 논리) 상태로 디스에이블된다. 기저 논리의 스캔 신호(SCN)에 의하여, 제2 박막 트랜지스터(MN22)는 턴-오프되어 데이터 라인(DL) 상의 화소 구동 신호(Vds)가 제어 노드(CN)에 공급되지 않게 한다. 제1 박막 트랜지스터(MN21)는, 캐패시터(Cst)에 충전된 화소 구동 신호(Vds)에 의하여, 턴-온되어 제2 전압 라인(SVL) 상의 기준 전위 전압(Vref)이 기준 노드(RN)에 공급되게 한다. 유기 전계 발광 소자(OLED)는, 기준 노드(RN) 상의 기준 전위 전압(Vref)이 제1 전압 라인(FVL) 상의 저 전위 전압(VSS) 보다 자신의 문턱 전압(Vel) 만큼 높지 않기 때문에, 턴-오프 된다. 이에 따라, 캐패시터(Cst)는 기준 전위 전압(Vref)를 기준으로 하여 충전된 화소 구동 신호(Vds)의 전압을 유지하게 된다.

<36> 도 4c는 도 2의 전계 발광 화소가 방사 모드로 구동된 상태를 설명한다. 방사 모드에서는, 스캔 신호(SCN)가

기저 논리(즉, 로우 논리) 상태로 디스에이블됨과 아울러 화소 구동 신호(Vds)가 데이터 라인(DL)에 공급되지 않는다. 반면, 기준 전위 전압(Vref) 대신에 고 전위 전압(VDD)이 제2 전압 라인(SVL)에 공급됨과 아울러 저 전위 전압(VSS)이 제1 전압 라인(FVL)에 여전히 공급된다. 기저 논리의 스캔 신호(SCN)에 의하여, 제2 박막 트랜지스터(MN22)는 턴-오프되어 데이터 라인(DL)을 제어 노드(CN)와 전기적으로 분리시킨다. 제1 박막 트랜지스터(MN21)는, 캐패시터(Cst)에 충전된 화소 구동 신호(Vds)에 의하여, 턴-온되어 제2 전압 라인(SVL) 상의 고 전위 전압(VDD)이 기준 노드(RN)에 공급되게 한다. 유기 전계 발광 소자(OLED)는, 기준 노드(RN) 상의 고 전위 전압(VDD)에 의하여, 턴-온되어 제2 전압 라인(SVL)로부터 제1 박막 트랜지스터(MN21)의 드레인 및 소스 전극들, 기준 노드(RN), 및 유기 전계 발광 소자(OLED)의 애노오드 전극 및 캐소드 전극을 경유하여 제1 전압 라인(FVL)에 이르는 전류 통로를 형성한다. 이때, 기준 노드(RN)에는 저 전위 전압(VSS) 및 유기 전계 발광 소자(OLED)의 문턱 전압(Vel)의 합 전압이 나타난다. 캐패시터(Cst)는, 충전된 화소 구동 신호(Vds)의 전압을 기준 노드(RN) 상의 전압(Vel+VSS)만큼 상승-보상하여, 그 상승-보상된 전압(Vds-Vref+Vel+VSS)을 제어 노드(CN)에 공급한다. 이에 따라, 제1 박막 트랜지스터(MN21)는, 제어 노드(CN) 상의 상승-보상된 전압에 의하여, 화소 구동 신호(Vds)의 전압 레벨에 비례하는(또는 상응하는) 량의 전류가 유기 전계 발광 소자(OLED)에 흐르게 한다. 이는 샘플링 모드(SPT)에서 기준 전위 전압(Vref)이 그리고 방사 모드에서는 기준 전위 전압(Vref) 대신에 고 전위 전압(VDD)이 제2 전압 라인(SVL)에 공급됨에 의하여 캐패시터(Cst)가 유기 전계 발광 소자(OLED)의 문턱 전압(Vth) 및 제1 전압 라인(FVL) 상의 저 전위 전압(VSS)의 변동분(△VSS)이 보상되기 때문이다. 이때, 유기 전계 발광 소자(OLED)에 흐르는 전류량(Ioled)는 수학식 1과 같이 결정된다.

수학식 1

<37> $Ioled = k(Vgs-(Vel+Vth))^2/2,\quad Vgs = Vds-Vref+Vel+VSS,\quad k = \mu_N C_{SiNx} \cdot W/L$

<38> $Ioled = k/2 \cdot (Vds + Vel + VSS - Vref - Vel - Vth)^2$

<39> $= k/2 \cdot (Vds + \triangle VSS - Vth)^2,\quad \triangle VSS=VSS-Vref$

<40> 따라서, 유기 전계 발광 소자(OLED)에 흐르는 전류량(Ioled)은, 유기 전계 발광 소자(OLED)의 문턱 전압(Vel) 및 저 전위 전압(VSS)의 변동과는 무관하게, 화소 구동 신호(Vds)의 전압 레벨의 영향만 받게 된다.

<41> 실제로, 유기 전계 발광 소자(OLED)의 문턱 전압(Vel)이 일정한 전압 레벨로 고정된 상태에서 저 전위 전압(VSS)이 0V를 기준으로 ±1V 범위에서 변동시켰을 경우, 도 1의 관련 기술의 전계 발광 화소의 유기 전계 발광 소자에 흐르는 전류 량은 도 5a에서와 같이 24.11% 정도로 크게 변하게 된다. 이와는 달리, 도 1의 관련 기술의 전계 발광 화소에서 유기 전계 발광 소자(OLED)는 제1 박막 트랜지스터(MN1)의 소스 전극과 저 전위 전압 라인(LVL) 사이에 접속될 수도 있다. 이 경우, 유기 전계 발광 소자(OLED)의 문턱 전압(Vel)이 ±1V 범위에서 변동되면, 유기 전계 발광 소자(OLED)에 흐르는 전류 량이 30% 정도 변하게 된다. 반면, 도 2의 전계 발광 화소에서는, 저 전위 전압(VSS) 및/또는 유기 전계 발광 소자(OLED)의 문턱 전압이 ±1V 정도의 범위에서 변동하더라도, 유기 전계 발광 소자에 흐르는 전류 량은 도 5b에 도시된 바와 같이 3.39% 정도로 작게 변한다.

<42> 이와 같이, 유기 전계 발광 소자(OLED)에 흐르는 전류가 화소 구동 신호(Vds)에 의해서만 조절되기 때문에, 유기 전계 발광 소자(OLED)의 광 방사 특성은 화소 구동 신호(Vds)에 정확하게 응답할 수 있다. 이러한 유기 전계 발광 화소를 포함하는 유기 전계 발광 표시 패널은, 유기 전계 발광 소자(OLED)의 문턱 전압 및 저 전위 전압(VSS)이 변하더라도, 화소 구동 신호(Vds)의 전압에만 정확하게 응답하는 일정한 휘도 특성을 가진다. 또한, 스캔 기간(SCT) 동안 유기 전계 발광 소자(OLED)가 턴-오프되므로, 전계 발광 화소 및 이를 포함한 표시 패널 및 장치는 임펄스 방식으로 구동되어 모션 블러링까지도 감소시킬 수도 있다. 이 결과, 유기 전계 발광 표시 패널 및 유기 전계 발광 표시 장치는 양질의 화상을 제공할 수 있다.

<43> 도 6은 본 발명의 다른 실시 예에 따른 전계 발광 화소를 설명하는 회로도이다. 도 6의 전계 발광 화소는, 제1 박막 트랜지스터(MN21)와 병렬 접속된 제3 박막 트랜지스터(MN23)를 더 구비하는 것을 제외하고는, 도 2의 전계 발광 화소와 동일한 구성을 가진다. 도 2에 도시된 것들과 동일한 기능, 동작 및 명칭을 가지는 도 6의 구성요소들은 도 2에서와 동일한 부호로 인용될 것이다. 또한, 도 2의 것들과 동일한 도 6의 구성요소들에 대한 상세한 설명은, 이미 도 2을 통하여 명백하게 드러나 있기 때문에, 생략될 것이다. 또한, 도 6의 전계 발광 화소는, 도 2의 전계 발광 화소와 마찬가지로, 도 3의 파형도에 따라 도 7a 내지 도 7c에 각각 도시된 바와 같은 샘플링 모드, 플로팅 모드 및 방사 모드로 구동된다. 도 6의 전계 발광 화소의 플로팅 동작 및 방사 동작에 대한

설명은 도 2의 전계 발광 화소의 플로팅 동작 및 방사 동작과 동일하므로 생략될 것이다.

<44> 제3 박막 트랜지스터(MN23)는, 게이트 라인(GL) 상의 스캔 신호(SCN)에 응답하여, 제2 전압 라인(SVL)과 기준 노드(RN) 사이에 보조 전류 통로를 선택적으로 형성시킨다. 구체적으로 설명하면, 제3 박막 트랜지스터(MN23)는, 스캔 신호(SCN)가 특정 논리(즉, 하이 논리) 상태로 인에이블되는 전계 발광 화소의 샘플링 동작 기간(SPT)에만, 도 7b에 도시된 바와 같이, 보조 전류 통로를 형성시킨다. 이 보조 전류 통로는, 제1 박막 트랜지스터(MN21)에 의하여 제2 전압 라인(SVL)과 기준 노드(RN) 사이에 형성되는 메인 전류 통로와 병렬 접속되어, 제2 전압 라인(SVL)과 기준 노드(RN) 사이의 임피던스를 매우 작아지게 한다. 이에 따라, 샘플링 모드에서 화소 구동 신호(Vds)의 전압이 낮더라도 제2 전압 라인(SVL) 상의 기준 전위 전압(Vref)가 감쇠 없이 기준 노드(RN)에 전달되게 한다. 캐패시터(Cst)는, 기준 전위 전압(Vref)를 기준으로 하여, 데이터 라인(DL)로부터 제2 박막 트랜지스터(MN22)를 경유하여 공급되는 화소 구동 신호(Vds)를 정확하게 충전할 수 있다. 다시 말하여, 캐패시터(Cst)는, 화소 구동 신호(Vds)의 전압이 낮더라도, 화소 구동 신호(Vds) 와 기준 전위 전압(Vref)과의 차 전압을 정확하게 충전할 수 있다. 이에 따라, 방사 모드(EMT)에서, 유기 전계 발광 소자(OLED)에 흐르는 전류 량은 낮은 전압의 화소 구동 신호(Vds)에도 정확하게 응답할 수 있다. 나아가, 도 6의 전계 발광 화소는 화소 구동 신호(Vds)에 따라 선형적으로 변하는 광 방사 특성을 제공할 수 있다.

<45> 낮은 전압(예를 들면, 0~3V 정도)의 화소 구동 신호(Vds)가 데이터 라인(DL)에 공급된 경우, 도 2의 전계 발광 화소의 유기 전계 발광 소자(OLED)에 흐르는 전류 량은 도 8a에서와 같이 거의 계단 형태로 변하는 반면, 도 6의 전계 발광 화소의 유기 전계 발광 소자(OLED)에 흐르는 전류 량은 도 8b에 도시된 바와 같이 거의 선형적인 형태로 변한다. 결과적으로, 도 6의 전계 발광 화소는 낮은 전압의 화소 구동 신호(Vds)에 대해서도 정확하게 응답하는 광 방사 특성을 제공할 수 있다.

<46> 도 9은 본 발명의 또 다른 실시 예에 따른 전계 발광 표시 장치를 설명하는 블록도이다. 도 9를 참조하면, 본 발명의 또 다른 실시 예에 따른 전계 발광 표시장치는, 전계 발광 표시 패널(10) 상의 게이트 라인(GL1~GLn)을 순차-스캔하는 게이트 드라이버(12); 및 전계 발광 표시 패널(10) 상의 다수의 데이터 라인(DL1~DLm)을 구동하는 데이터 드라이버(14)를 구비한다. 전계 발광 표시 패널(10)은, 게이트 라인들(GL1~GLn) 및 데이터 라인들(DL1~DLm)에 의하여 매트릭스 형태로 배열된 다수의 화소 영역들로 구분된다. 화소 영역들 각각에는 전계 발광 화소(ELP)가 형성된다. 이들 전계 발광 화소들(ELP) 각각은, 도 2에서와 같이, 유기 전계 발광 소자(OLED), 캐패시터(Cst) 및 제1 및 제2 박막 트랜지스터(MN21,MN22)로 구성될 것이다. 이와는 달리, 전계 발광 화소들(ELP) 각각은, 도 6에 도시된 바와 같이, 유기 전계 발광 소자(OLED), 캐패시터(Cst) 및 제1 내지 제3 박막 트랜지스터(MN21~MN23)로 구성될 수도 있다. 이들 전계 발광 화소들(ELP) 각각의 기능 및 작용 효과는 도 2 내지 도 8의 설명문을 통해 명확하게 드러나 있기 때문에, 그에 대한 상세한 설명은 생략될 것이다.

<47> 게이트 드라이버(12)는 순차적이고 배타적으로 특정 논리(예를 들면, 하이 논리)의 상태로 인에이블 되는 다수의 스캔 신호(SCN1~SCNn)를 발생한다. 스캔 신호들(SCN1~SCNn) 각각의 인에이블 기간은 하나의 수평 동기 신호(Hsync)의 기간의 10 내지 50%(바람직하게는 30%) 정도에 해당한다. 다시 말하여, 게이트 드라이버(12)는 프레임 기간(즉, 하나의 수직 동기 신호의 기간) 중 10 내지 50%(바람직하게는 30%)에 정도에 해당하는 스캔 기간(SCT)에 다수의 게이트 라인(GL1~GLn)을 순차적이고 배타적인 형태로 스캔한다. 이러한 스캔 신호들(SCN1~SCNn) 각각은 전계 발광 표시 패널(10) 상의 대응하는 게이트 라인(GL1~GLn)에 공급된다. 스캔 신호들(SCN1~SCNn)을 발생하기 위하여, 게이트 드라이버(12)는 게이트 제어 신호(GCS)에 응답한다. 게이트 제어 신호(GCS)는 게이트 스타트 펄스(GSP) 및 적어도 하나의 게이트 클럭(GCLK)을 포함한다. 게이트 스타트 펄스(GSP)는 프레임 기간마다(즉, 수직 동기 신호(Vsync)의 주기마다) 한 번씩 특정 논리(예를 들면, 하이 또는 로우 논리)의 상태로 인에이블 된다. 게이트 스타트 펄스(GSP)의 인에이블 기간은 대략 하나의 수평 동기 신호의 10 내지 50%(바람직하게는 30%) 정도에 해당하게 설정된다. 적어도 하나의 게이트 클럭(GCLK)은 수평 동기 신호의 주기의 10 내지 50%(바람직하게는 30%) 정도를 가진다.

<48> 데이터 드라이버(14)는, 수평 동기 신호의 주기의 10 내지 50%(바람직하게는 30%) 정도의 주기마다, 1 라인 분의 화소 데이터(VDi)를 입력하고 그 입력된 1 라인 분의 화소 데이터(VDi)를 아날로그 형태의 화소 구동 신호들(Vds1~Vdsm)로 변환한다. 화소 데이터는 타이밍 컨트롤러(16)로부터 데이터 드라이버(14)에 공급된다. 데이터 드라이버(14)에서 발생된 1 라인 분의 화소 구동 신호들(Vds1~Vdsm)은 화소 데이터의 논리 값에 해당하는 정 극성의 전압 레벨을 가진다. 이러한 1 라인 분의 화소 구동 신호들(Vds1~Vdsm)은 전계 발광 표시 패널(10) 상의 대응하는 데이터 라인(DL1~DLm)에 각각 공급된다. 이러한 화소 데이터의 입력 및 변환 동작을 수행하기 위하여, 데이터 드라이버(14)는 데이터 제어 신호(DCS)에 응답한다. 데이터 제어 신호(DCS)에는, 화소 데이터의 입력 주기를 지시하는 데이터 클럭(DCLK) 및 1 라인 분의 화소 구동 신호들의 출력 기간을 지시하는 데이터

인에이블 신호(DE)를 포함한다.

<49> 타이밍 컨트롤러(16)는 외부의 비디오 소스로부터의 동기 신호(SYNC)를 이용하여 게이트 제어 신호(GCS) 및 데이터 제어 신호(DCS)를 발생한다. 동기 신호(sync)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 클럭(DCLK) 및 데이터 인에이블 신호(DE)를 포함한다. 게이트 제어 신호(GCS)에 의하여, 게이트 드라이버(12) 및 스윙 전압 발생기(20)의 동작 타이밍이 제어된다. 데이터 제어 신호(DCS)는 데이터 드라이버(14)의 동작 타이밍을 제어한다. 이에 더하여, 타이밍 컨트롤러(24)는 외부의 비디오 소스로부터 데이터 드라이버(14)에 공급되는 1 프레임 분의 화소 데이터(VDf)를 프레임 기간의 10 내지 50%(바람직하게는 30%) 정도의 스캔 기간(SCT)에 1 라인 분씩 순차적으로 데이터 드라이버(14)에 전달한다.

<50> 도 7의 전계 발광 표시 장치는, 전계 발광 표시 패널(10)의 구동에 필요한 구동 전압을 발생하는 전압 발생기(18)를 추가로 구비한다. 전압 발생기(18)는 고 전위 전압(VDD) 및 저 전위 전압(VSS)을 발생한다. 고 전위 전압(VDD)은 대략 5~15V 정도의 전압 레벨을 가질 것이고, 저 전위 전압(VSS)은 0V의 기저 전압을 가질 것이다. 고 전위 전압(VDD)은 스윙 전압 발생기(20)에만 공급되고, 저 전위 전압(VSS)는 전계 발광 표시 패널(10) 상의 제1 전압 라인(도 2 및 도 6에서의 FVL) 및 스윙 전압 발생기(20)에 공급된다.

<51> 스윙 전압 발생기(20)는 전계 발광 표시 패널(10) 상의 제2 전압 라인(도 2 및 도 6에서의 SVL)에 기준 전위 전압(Vref)와 고 전위 전압(VDD)를 교대로 공급한다. 이를 위하여, 스윙 전압 발생기(20)는 구동 전압 발생기(16)로부터의 고 전위 및 저 전위 전압들(VDD,VSS)를 이용하여 저 전위 전압(VSS)과 같거나 또는 조금 높거나 낮은 일정한 전압 레벨을 유지하는 기준 전위 전압(Vref)을 생성한다. 또한, 스윙 전압 발생기(20)은 기준 전위 전압(Vref)와 고 전위 전압(VDD)을 전계 발광 표시 패널(10) 상의 제2 전압 라인(SVL)에 교대로 공급한다. 기준 전위 전압(Vref)은, 프레임 기간 중 스캔 기간(SCT) 동안, 전계 발광 표시 패널(10) 상의 제2 전압 라인(SVL)에 공급되는 반면, 고 전위 전압(VDD)은 프레임 기간 중 방사 기간(EMT) 기간 동안 전계 발광 표시 패널(10) 상의 제2 전압 라인(SVL)에 공급된다. 스윙 전압 발생기(20)에서의 기준 전위 전압(Vref)과 고 전위 전압(VDD)의 절환을 위하여, 스윙 전압 발생기(20)는 타이밍 컨트롤러(16)의 제어를 받는다. 예를 들면, 스윙 전압 발생기(20)는 타이밍 컨트롤러(16)에서 발생되는 게이트 스타트 펄스(GSP)에 응답하여 기준 전위 전압(Vref)과 고 전위 전압(VDD)의 절환 동작을 수행할 수 있다. 이 경우, 스윙 전압 발생기(20)는 스캔 기간(SCT)의 설정을 위한 단안정 멀티 바이브레이터를 포함할 수 있다. 다른 방법으로, 스윙 전압 발생기(20)는, 스캔 기간(SCT) 동안, 기준 전위 전압(Vref) 대신에 저 전위 전압(VSS)을 기준 전위 전압(Vref)으로서 전계 발광 표시 패널(10) 상의 제2 전압 라인(SVL)에 공급할 수도 있다. 또한, 스윙 전압 발생기(20)는 전계 발광 표시 패널(10) 상에 형성될 수도 있다. 나아가, 기준 전위 전압(Vref)은 전압 발생기(18)에서 저 전위 및 고 전위 전압(VSS,VDD)과 함께 발생될 수도 있다. 이 경우, 스윙 전압 발생기(20)는 고 전위 전압(VDD)과 기준 전위 전압(Vref)을 입력할 것이다.

<52> 스캔 기간(SCT) 및 방사 기간(EMT)에 따라 기준 전위 전압(Vref)과 고 전위 전압(VDD)이 스위칭 됨에 의하여, 전계 발광 표시 패널(10) 상의 전계 발광 화소들(ELP)은 방사 기간(EMT) 동안에만 화소 구동 신호(Vds)의 전압에 해당하는 광을 동시에 방사한다. 기준 전위 전압(Vref)이 제2 전압 라인(SVL)에 공급되는 스캔 기간(SCT)에, 전계 발광 표시 패널(10) 상의 전계 발광 화소들(ELP)은 대응하는 게이트 라인(GL) 상의 스캔 신호(SCN)이 인에이블 됨에 따라 1 라인 분씩 순차적으로 화소 구동 신호(Vds)를 충전한다. 같은 게이트 라인(GL) 상의 전계 발광 화소들은 ,그 게이트 라인(GL) 상의 스캔 신호(SCN)가 인에이블되는 기간에, 대응하는 데이터 라인(DL) 상의 화소 구동 신호(Vds)의 전압을 자신들의 캐패시터(Cst)에 동시에 충전한다. 이때, 전계 발광 화소들(ELP) 각각의 캐패시터(Cst)에는 기준 전위 전압(Vref)을 기준으로 화소 구동 신호(Vds)의 전압이 충전된다. 다시 말하여, 동일한 게이트 라인(GL) 상의 전계 발광 화소들(ELP) 각각은 대응하는 데이터 라인(DL) 상의 화소 구동 신호(Vds)의 전압과 기준 전위 전압(Vref)과의 차 전압을 충전한다. 또한, 스캔 기간(SCT) 중 대응하는 게이트 라인(GL) 상의 스캔 신호(SCN)가 디스에이블 된 동안(즉, 플로팅 기간(FLT))에는, 전계 발광 화소들(ELP)은 충전된 화소 구동 신호(Vds)의 전압을 유지한다. 또한, 전계 발광 화소들(ELP) 각각에 포함된 유기 전계 발광 소자(OLED)는, 스캔 기간(SCT) 동안, 제1 전압 라인(FVL) 상의 저 전위 전압(VSS)와 거의 같은 기준 전위 전압(Vref)에 의하여 턴-오프되어 광이 방사하지 않는다.

<53> 기준 전위 전압(Vref) 대신 고 전위 전압(VDD)이 전계 발광 표시 패널(10) 상의 제2 전압 라인(SVL)에 공급되는 방사 기간(EMT)에, 전계 발광 표시 패널(10) 상의 전계 발광 화소들(ELP) 모두는 충전된 화소 구동 신호(Vds)의 전압을 유기 전계 발광 소자(OLED)의 문턱 전압(Vel) 및 제1 전압 라인(FVL) 상의 저 전위 전압(VSS)의 변동분(즉, △VSS=VSS-Vref)의 합 전압만큼 동시에 상승-보상한다. 또한, 전계 발광 화소들(ELP)은 상승-보상한 화소 구동 신호의 전압에 의하여 자신들의 유기 전계 발광 소자에 흐르는 전류 량을 동시에 조절한다. 이에 따라,

전계 발광 표시 패널(10) 상의 전계 발광 화소들(ELP)은, 자신들의 유기 전계 발광 소자(OLED)의 문턱 전압(Vel) 및/또는 저 전위 전압(VSS)이 변하더라도, 화소 구동 신호(Vds)의 전압 레벨에 상응하는(또는 비례하는) 량의 광을 방사할 수 있다.

<54> 이와 같이, 유기 전계 발광 소자(OLED)의 광 방사 특성은 화소 구동 신호(Vds)에 정확하게 응답하기 때문에, 전계 발광 표시 패널(10) 상의 전계 발광 화소들(ELP)은 모두, 유기 전계 발광 소자(OLED)의 문턱 전압(Vel) 및 저 전위 전압(VSS)이 변하더라도, 화소 구동 신호(Vds)의 전압에만 정확히 응답하게 된다. 이에 따라, 전계 발광 표시 패널(10)은 균일한 휘도 특성을 안정되게 유지할 수 있고, 나아가 전계 발광 표시 패널 및 유기 전계 발광 표시 장치는 양질의 화상을 제공할 수 있다.

<55> 또한, 스캔 기간(SCT) 및 방사 기간(EMT)에 따라 기준 전위 전압(Vref)과 고 전위 전압(VDD)이 스위칭 됨에 따라, 방사 기간(EMT)에 구동 전압(즉, 제1 및 제2 전압 라인(FVL,SVL) 상의 저 전위 및 고 전위 전압들(VSS,VDD))의 변동이 최소화되됨과 아울러 스캔 기간에 해당하는 비표시기간이 방사 기간에 해당하는 표시 기간과 교번하게 한다. 이에 따라, 방사 기간에 방사되는 광 량이 안정되게 유지될 수 있음과 아울러 전계 발광 표시 패널(10) 상의 전계 발광 화소들(ELP)이 임펄스 방식으로 구동되게도 한다. 전계 발광 표시 패널 및 장치는 균일한 휘도 특성을 안정되게 유지함은 물론 모션 블러링까지도 감소시킬 수 있고, 나아가 화상의 질이 더 향상되게 한다.

<56> 이상과 같이, 본 발명의 실시 예들이 첨부된 도 2 내지 도 9에 국한하여 설명되었으나, 본 발명의 실시 예들이 속하는 기술 분야에 대한 통상의 지식을 가진 자라면 실시 예를 통해 드러난 기술적 사상 및 범위를 일탈하지 않으면서 다양한 변형, 변경 및 균등한 타 실시 예들이 가능하다는 것을 명백하게 알 수 있을 것이다. 따라서, 본 발명의 실시 예들에서 드러난 기술적 사상 및 범위는 실시 예의 설명에 국한될 수는 없고 첨부된 특허청구의 범위에 기재된 사항에 의하여 설정되어야 할 것이다.

도면의 간단한 설명

<57> 도 1 은 관련 기술의 전계 발광 화소를 도시하는 회로도이다.

<58> 도 2 는 본 발명의 실시 예에 따른 유기 전계 발광 화소를 도시하는 회로도이다.

<59> 도 3 은 도 2의 전계 발광 화소의 구동 방법을 설명하는 타이밍 차트이다.

<60> 도 4a 내지 도 4c는 도 2의 전계 발광 화소의 구동 모드 별 동작 상태를 설명하는 등가 회로도들이다.

<61> 도 5a 는 도 1의 유기 전계 발광 화소에 포함된 유기 전계 발광 소자의 전류 특성을 설명하는 도면이다.

<62> 도 5b 는 도 2의 전계 발광 화소에 포함된 유기 전계 발광 소자의 전류 특성을 설명하는 도면이다.

<63> 도 6 은 본 발명의 다른 실시 예에 따른 전계 발광 화소를 설명하는 회로도이다.

<64> 도 7a 내지 도 7c는 도 6의 전계 발광 화소의 구동 모드 별 동작 상태를 설명하는 등가 회로도들이다.

<65> 도 8a 는 도 2의 유기 전계 발광 화소에 포함된 유기 전계 발광 소자의 전류 특성을 설명하는 도면이다.

<66> 도 8b 는 도 6의 전계 발광 화소에 포함된 유기 전계 발광 소자의 전류 특성을 설명하는 도면이다.

<67> 도 9 은 본 발명의 또 따른 실시 예에 따른 전계 발광 표시 장치를 도시하는 블록도이다.

<68> **≪도면의 주요 부분에 대한 부호의 설명≫**

<69> 10 : 전계 발광 표시 패널 12 : 게이트 드라이버

<70> 14 : 데이터 드라이버 16 : 타이밍 컨트롤러

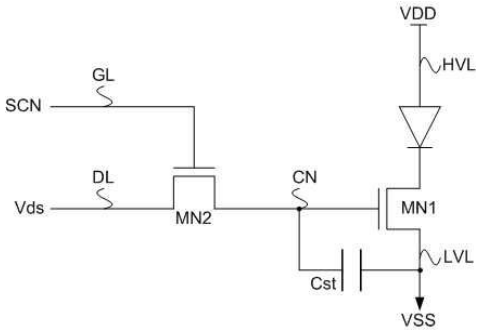
<71> 18 : 전압 발생기 20 : 스윙 전압 발생기

<72> Cst : 캐패시터 MN21~MN23 : 제1~제3 박막 트랜지스터

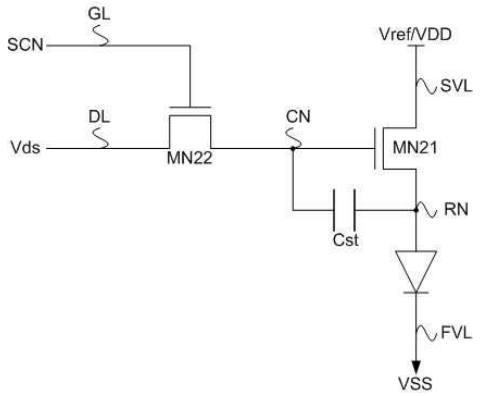
<73> OLED : 유기 전계 발광 소자

도면

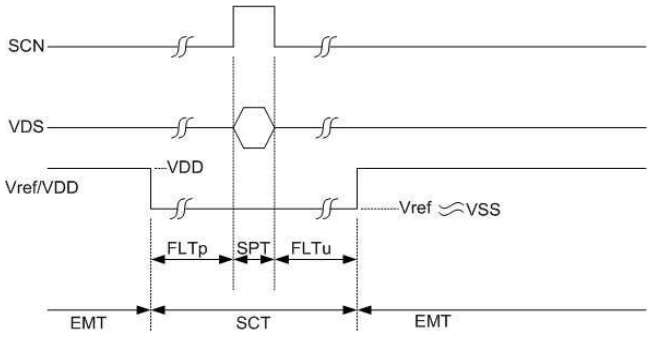
도면1



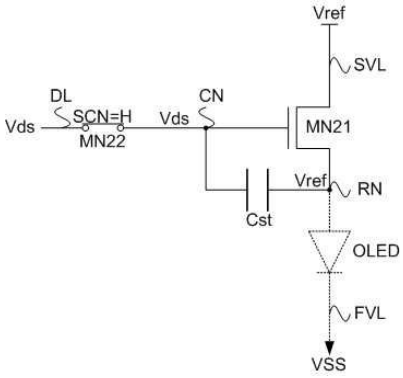
도면2



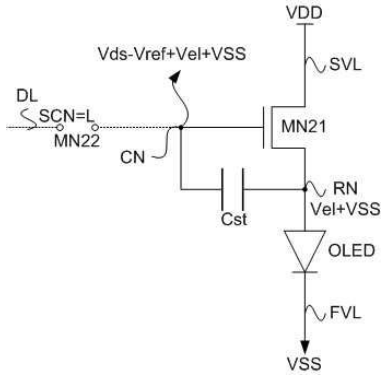
도면3



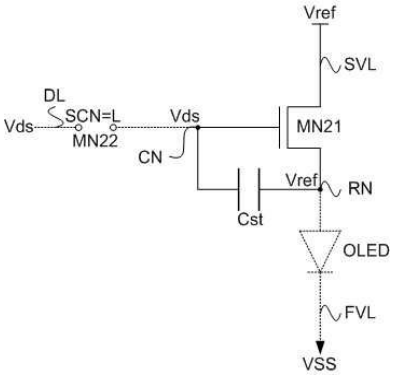
도면4a



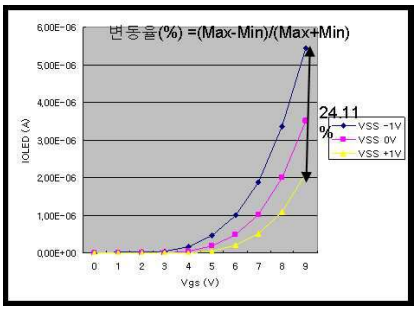
도면4b



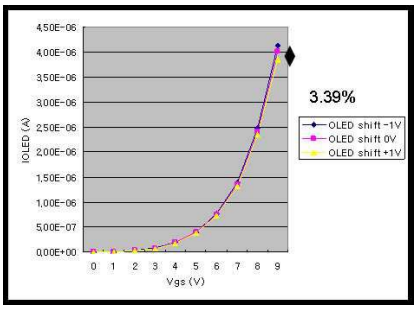
도면4c



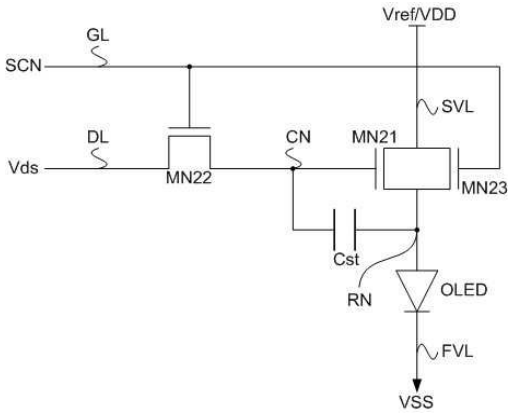
도면5a



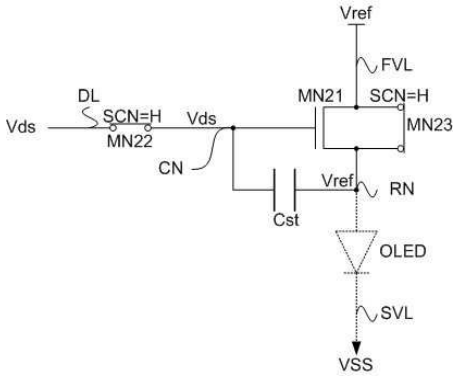
도면5b



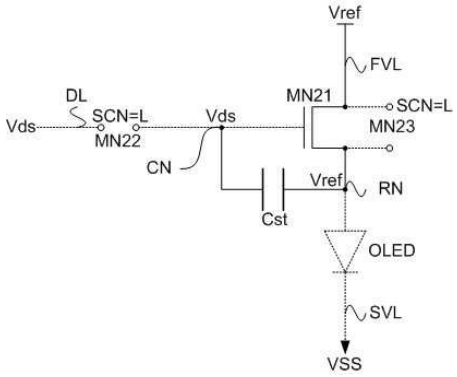
도면6



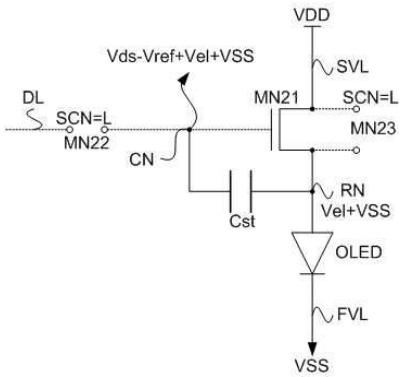
도면7a



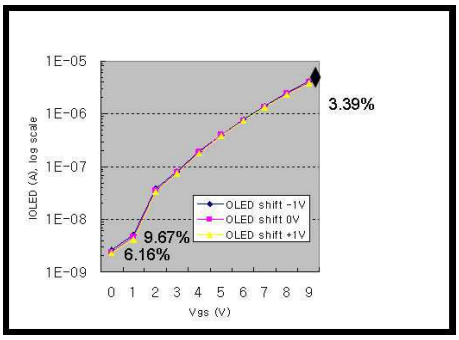
도면7b



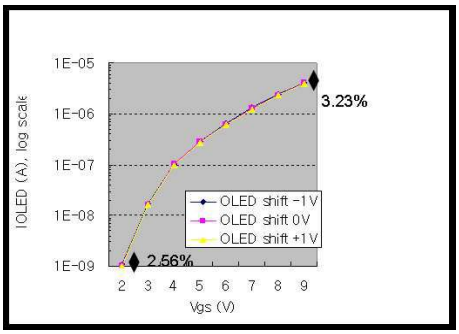
도면7c



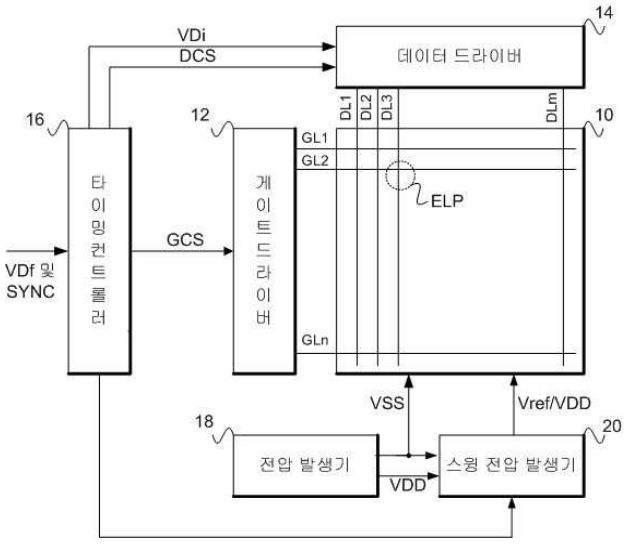
도면8a



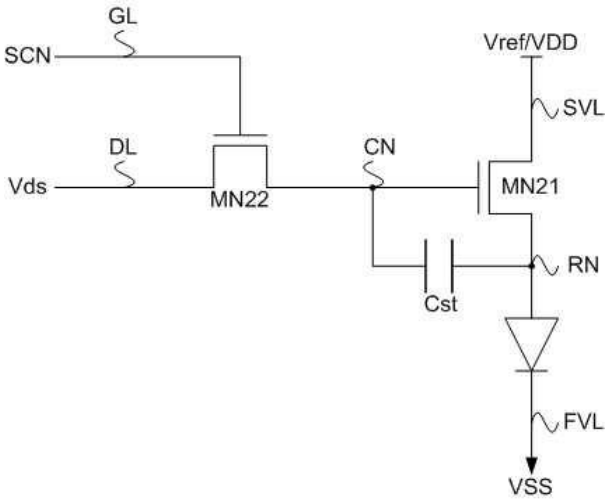
도면8b



도면9



专利名称(译)	电致发光像素，显示面板和具有该电致发光像素的显示装置		
公开(公告)号	KR1020090019633A	公开(公告)日	2009-02-25
申请号	KR1020070084207	申请日	2007-08-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JUNG SANG HOON 정상훈 LEE BU YEOL 이부열		
发明人	정상훈 이부열		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
其他公开文献	KR101396698B1		
外部链接	Espacenet		

摘要(译)

提供电致发光像素和显示面板以及具有该电致发光像素的显示面板和装置，以准确地应答像素驱动信号，因为在电致发光装置中流动的电流由像素驱动信号控制。准备电致发光像素。第一电压线提供第一电位电压。第二电压线交替地传递第二电位电压和参考电位电压。电致发光器件连接在第一电压线和参考节点之间。第一开关装置控制从第二电压线流到参考节点的电流量。第二开关装置从数据线切换要提供给控制节点的像素驱动信号。电容器（Cst）连接在控制节点和参考节点之间。第三开关装置并联连接到第一开关装置并响应扫描信号。