



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0113823
(43) 공개일자 2008년12월31일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0062756

(22) 출원일자 2007년06월26일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

황광조

경기 안양시 동안구 비산동 1155번지 그린빌 주공
아파트 101동1801호

(74) 대리인

특허법인로알

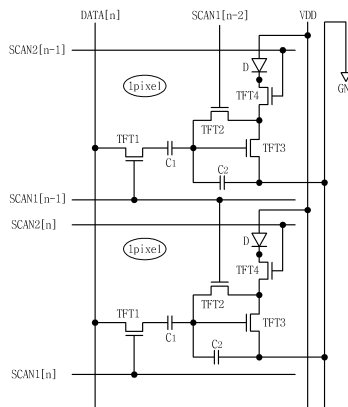
전체 청구항 수 : 총 7 항

(54) 유기전계발광표시장치와 이의 구동방법

(57) 요약

본 발명은, 복수의 제1 및 제2전원 배선, 제1 및 제2스캔 배선 및 데이터 배선에 연결된 서브 픽셀이 매트릭스 형태로 위치하는 표시패널을 포함하되, 서브 픽셀은, 데이터 배선에 제1전극이 연결되고 제1스캔 배선에 게이트가 연결된 제1트랜지스터와, 제1트랜지스터의 제2전극에 제1전극이 연결된 제1커패시터와, 제1커패시터의 제2전극에 제1전극이 연결되고 전단에 위치하는 제1스캔 배선에 게이트가 연결된 제2트랜지스터와, 제1커패시터의 제2전극에 게이트가 연결되고 제2트랜지스터의 제2전극에 제1전극이 연결된 제3트랜지스터와, 제3트랜지스터의 게이트에 제1전극이 연결되고 제3트랜지스터의 제2전극 및 제2전원 배선에 제2전극이 공통으로 연결된 제2커패시터와, 제2스캔 배선에 게이트가 연결되고 제2트랜지스터의 제2전극과 제3트랜지스터의 제2전극에 제1전극이 공통으로 연결된 제4트랜지스터와, 제1전원 배선에 제1전극이 연결되고 제4트랜지스터의 제2전극에 제2전극이 연결된 유기 발광다이오드를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

복수의 제1 및 제2전원 배선, 제1 및 제2스캔 배선 및 데이터 배선에 연결된 서브 픽셀이 매트릭스 형태로 위치하는 표시패널을 포함하되,

상기 서브 픽셀은,

상기 데이터 배선에 제1전극이 연결되고 상기 제1스캔 배선에 게이트가 연결된 제1트랜지스터와, 상기 제1트랜지스터의 제2전극에 제1전극이 연결된 제1커패시터와, 상기 제1커패시터의 제2전극에 제1전극이 연결되고 전단에 위치하는 제1스캔 배선에 게이트가 연결된 제2트랜지스터와, 상기 제1커패시터의 제2전극에 게이트가 연결되고 상기 제2트랜지스터의 제2전극에 제1전극이 연결된 제3트랜지스터와, 상기 제3트랜지스터의 게이트에 제1전극이 연결되고 상기 제3트랜지스터의 제2전극 및 상기 제2전원 배선에 제2전극이 공통으로 연결된 제2커패시터와, 상기 제2스캔 배선에 게이트가 연결되고 상기 제2트랜지스터의 제2전극과 상기 제3트랜지스터의 제2전극에 제1전극이 공통으로 연결된 제4트랜지스터와, 상기 제1전원 배선에 제1전극이 연결되고 상기 제4트랜지스터의 제2전극에 제2전극이 연결된 유기 발광다이오드를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 제1, 제2, 제3 및 제4트랜지스터는,

N-Mos형인 유기전계발광표시장치.

청구항 3

제1, 제2, 제3 및 제4트랜지스터와 제1 및 제2커패시터와 유기 발광다이오드를 포함하는 서브 픽셀이 매트릭스 형태로 위치하는 표시패널을 포함하는 유기전계발광표시장치의 구동방법에 있어서,

상기 제2트랜지스터를 턴 온하고 상기 제1트랜지스터를 턴 온하며 상기 제4트랜지스터를 턴 오프하는 초기 단계와,

상기 제2트랜지스터를 턴 오프한 후 턴 온 하고 상기 제1트랜지스터를 턴 오프하며 상기 제4트랜지스터를 턴 온한 후 턴 오프하는 감지 단계와,

상기 제2트랜지스터를 턴 오프하고 상기 제1트랜지스터를 턴 온하며 상기 제4트랜지스터를 턴 오프하고 상기 제1 및 제2커패시터에 데이터를 저장하는 쓰기 단계와,

상기 제2트랜지스터를 턴 오프하고 상기 제1트랜지스터를 턴 오프하며 상기 제4트랜지스터를 턴 온하고 상기 제1 및 제2커패시터에 저장된 데이터 전압으로 상기 제3트랜지스터를 턴 온하여 상기 유기 발광다이오드를 발광시키는 발광 단계를 포함하는 유기전계발광표시장치의 구동방법.

청구항 4

제3항에 있어서,

상기 제1트랜지스터는 제1스캔 배선을 통해 공급된 스캔신호에 의해 선택 구동하고 상기 제2트랜지스터는 전단에 위치하는 제1스캔 배선을 통해 공급된 스캔신호에 의해 선택 구동하며 상기 제4트랜지스터는 제2스캔 배선을 통해 공급된 스캔신호에 의해 선택 구동하는 유기전계발광표시장치의 구동방법.

청구항 5

제4항에 있어서,

상기 감지 단계에서, 상기 스캔신호는,

상기 제4트랜지스터를 먼저 턴 온하고 상기 제4트랜지스터가 턴 오프되기 전 일부 구간에 상기 제2트랜지스터가 중첩되어 턴 온되도록 공급하는 유기전계발광표시장치의 구동방법.

청구항 6

제3항에 있어서,

상기 감지 단계 및 상기 쓰기 단계에서,

상기 전단에 위치하는 제1스캔 배선에 공급되는 스캔신호와 상기 제1스캔 배선에 공급되는 스캔신호는 상호 중첩되지 않도록 공급하는 유기전계발광표시장치의 구동방법.

청구항 7

제4항에 있어서,

상기 제1, 제2, 제3 및 제4트랜지스터는 N-mos형이고 상기 스캔신호가 로직 하이(HIGH)일 때 턴온하는 유기전계발광표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 유기전계발광표시장치와 이의 구동방법에 관한 것이다.
- <15> 최근, 평판표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정 디스플레이(Liquid Crystal Display: LCD), 플라스마 디스플레이 패널(Plasma Display Panel: PDP), 전계방출표시장치(Field Emission Display: FED), 유기전계발광표시장치(Organic Light Emitting Device) 등과 같은 여러 가지의 평면형 디스플레이가 실용화되고 있다.
- <16> 이러한 유기전계발광표시장치를 구동하는 방식에는 수동 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor; 이하 트랜지스터)를 이용한 능동 매트릭스(active matrix) 방식이 있다. 여기서, 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 매트릭스 방식은 박막 트랜지스터를 각 ITO(Indium Tin Oxide) 화소 전극에 연결하고 박막 트랜지스터의 게이트 전극에 연결된 커패시터에 유지된 전압에 따라 구동하게 된다.
- <17> 종래 유기전계발광표시장치의 서브 픽셀은 2개 이상의 트랜지스터와 1개 이상의 커패시터(Capacitor)를 사용하는 것이 일반적이었다.
- <18> 한편, 도 1은 종래 서브 픽셀 구조에 포함된 구동 트랜지스터의 게이트 전압을 나타낸 도면이고, 도 2는 종래 서브 픽셀 구조에 포함된 유기 발광다이오드의 구동전류를 나타낸 도면이다.
- <19> 도 1 및 도 2에 도시된 바와 같이, 종래 서브 픽셀 구조는 구동 트랜지스터의 특성 불균일성이나 경시 특성 예를 들면, 문턱 전압(V_{th}) 변화에 기인하여 구동 트랜지스터의 전류가 감소하게 되고 서브 픽셀 내에 위치하는 소자 즉, 유기 발광다이오드에 공급되는 전류가 감소하는 문제를 유발하게 되었다. 이와 같은 문제는 특히, EQE(External Quantum Efficiency) 감소 및 휘도 감소 등을 야기하기 되어 결국, 유기전계발광표시장치의 표시 품질을 저하하게 됨은 물론 수명 확보에 많은 제약 사항이 되므로 이의 개선이 필요하다.

발명이 이루고자 하는 기술적 과제

- <20> 상술한 문제점을 해결하기 위한 본 발명의 목적은, 구동 트랜지스터의 문턱 전압 변동 특성을 보상할 수 있는 서브 픽셀을 제공하여 유기전계발광표시장치의 표시품질을 향상시키는 물론 수명을 확보하는 것이다.

발명의 구성 및 작용

- <21> 상술한 과제를 해결하기 위한 본 발명은, 복수의 제1 및 제2전원 배선, 제1 및 제2스캔 배선 및 데이터 배선에 연결된 서브 픽셀이 매트릭스 형태로 위치하는 표시패널을 포함하되, 서브 픽셀은, 데이터 배선에 제1전극이 연결되고 제1스캔 배선에 게이트가 연결된 제1트랜지스터와, 제1트랜지스터의 제2전극에 제1전극이 연결된 제1커

패시터와, 제1커패시터의 제2전극에 제1전극이 연결되고 전단에 위치하는 제1스캔 배선에 게이트가 연결된 제2트랜지스터와, 제1커패시터의 제2전극에 게이트가 연결되고 제2트랜지스터의 제2전극에 제1전극이 연결된 제3트랜지스터와, 제3트랜지스터의 게이트에 제1전극이 연결되고 제3트랜지스터의 제2전극 및 제2전원 배선에 제2전극이 공통으로 연결된 제2커패시터와, 제2스캔 배선에 게이트가 연결되고 제2트랜지스터의 제2전극과 제3트랜지스터의 제2전극에 제1전극이 공통으로 연결된 제4트랜지스터와, 제1전원 배선에 제1전극이 연결되고 제4트랜지스터의 제2전극에 제2전극이 연결된 유기 발광다이오드를 포함하는 유기전계발광표시장치를 제공한다.

<22> 제1, 제2, 제3 및 제4트랜지스터는, N-Mos형일 수 있다.

<23> 한편, 다른 측면에서 본 발명은, 제1, 제2, 제3 및 제4트랜지스터와 제1 및 제2커패시터와 유기 발광다이오드를 포함하는 서브 픽셀이 매트릭스 형태로 위치하는 표시패널을 포함하는 유기전계발광표시장치의 구동방법에 있어서, 제2트랜지스터를 턴 온하고 제1트랜지스터를 턴 온하며 제4트랜지스터를 턴 오프하는 초기 단계와, 제2트랜지스터를 턴 오프한 후 턴 온 하고 제1트랜지스터를 턴 오프하며 제4트랜지스터를 턴 온한 후 턴 오프하는 감지 단계와, 제2트랜지스터를 턴 오프하고 제1트랜지스터를 턴 온하며 제4트랜지스터를 턴 오프하고 제1 및 제2커패시터에 데이터를 저장하는 쓰기 단계와, 제2트랜지스터를 턴 오프하고 제1트랜지스터를 턴 오프하며 제4트랜지스터를 턴 온하고 제1 및 제2커패시터에 저장된 데이터 전압으로 제3트랜지스터를 턴 온하여 유기 발광다이오드를 발광시키는 발광 단계를 포함하는 유기전계발광표시장치의 구동방법을 제공한다.

<24> 제1트랜지스터는 제1스캔 배선을 통해 공급된 스캔신호에 의해 선택 구동하고 제2트랜지스터는 전단에 위치하는 제1스캔 배선을 통해 공급된 스캔신호에 의해 선택 구동하며 제4트랜지스터는 제2스캔 배선을 통해 공급된 스캔신호에 의해 선택 구동할 수 있다.

<25> 감지 단계에서, 스캔신호는, 제4트랜지스터를 먼저 턴 온하고 제4트랜지스터가 턴 오프되기 전 일부 구간에 제2트랜지스터가 중첩되어 턴 온되도록 공급할 수 있다.

<26> 감지 단계 및 쓰기 단계에서, 전단에 위치하는 제1스캔 배선에 공급되는 스캔신호와 제1스캔 배선에 공급되는 스캔신호는 상호 중첩되지 않도록 공급할 수 있다.

<27> 제1, 제2, 제3 및 제4트랜지스터는 N-Mos형이고 스캔신호가 로직 하이(HIGH)일 때 턴온할 수 있다.

<28> <일 실시예>

<29> 도 3은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 서브 픽셀 구조도 이다.

<30> 도 3을 참조하면, 본 발명의 일 실시예에 따른 유기전계발광표시장치는 복수의 제1 및 제2전원 배선(VDD, GND), 제1 및 제2스캔 배선(SCAN1[n], SCAN2[n]) 및 데이터 배선(DATA[n])에 연결된 서브 픽셀(1pixel)이 매트릭스 형태로 위치하는 표시패널을 포함한다.

<31> 여기서, 하나의 서브 픽셀(1pixel)은 데이터 배선(DATA[n])에 제1전극이 연결되고 제1스캔 배선(SCAN1[n])에 게이트가 연결된 제1트랜지스터(TFT1)를 포함한다.

<32> 또한, 제1트랜지스터(TFT1)의 제2전극에 제1전극이 연결된 제1커패시터(C1)를 포함한다. 또한, 제1커패시터(C1)의 제2전극에 제1전극이 연결되고 전단에 위치하는 제1스캔 배선(SCAN1[n-1])에 게이트가 연결된 제2트랜지스터(TFT2)를 포함한다.

<33> 또한, 제1커패시터(C1)의 제2전극에 게이트가 연결되고 제2트랜지스터(TFT2)의 제2전극에 제1전극이 연결된 제3트랜지스터(TFT3)를 포함한다. 또한, 제3트랜지스터(TFT3)의 게이트에 제1전극이 연결되고 제3트랜지스터(TFT3)의 제2전극 및 제2전원 배선(GND)에 제2전극이 공통으로 연결된 제2커패시터(C2)를 포함한다.

<34> 또한, 제2스캔 배선(SCAN2[n])에 게이트가 연결되고 제2트랜지스터(TFT2)의 제2전극과 제3트랜지스터(TFT3)의 제2전극에 제1전극이 공통으로 연결된 제4트랜지스터(TFT4)를 포함한다. 또한, 제1전원 배선(VDD)에 제1전극이 연결되고 제4트랜지스터(TFT4)의 제2전극에 제2전극이 연결된 유기 발광다이오드(D)를 포함한다.

<35> 앞서 설명한 제1, 제2, 제3 및 제4트랜지스터(TFT1, TFT2, TFT3, TFT4)의 제1전극과 제2전극은 각각 소스와 드레인 또는 드레인과 소스 전극으로 선택될 수 있다. 덧붙여, 유기 발광다이오드(D)의 제1전극과 제2전극 또한 서브 픽셀 회로 구성에 따라 각각 애노드와 캐소드 또는 캐소드와 애노드로 선택될 수 있다.

<36> 상기와 같은 유기전계발광표시장치는 표시패널에 위치하는 복수의 제1 및 제2전원 배선(VDD, GND)에 전원을 공급하고 제1 및 제2스캔 배선(SCAN1[n], SCAN2[n])에 스캔신호를 공급한 후, 데이터 배선(DATA[n])에 데이터신호를

공급하게 되면, 제1 및 제2스캔 배선(SCAN1[n],SCAN2[n])에 의해 선택된 서브 픽셀이 발광을 하여 표시패널 상에 영상을 구현할 수 있게 된다.

- <37> 한편, 제1 및 제2전원 배선(VDD,GND)과 제1 및 제2스캔 배선(SCAN1[n],SCAN2[n])과 데이터 배선(DATA[n])에 구동에 필요한 전원 및 신호를 공급하는 장치는 표시패널 또는 표시패널 외부 등에 선택적으로 위치할 수 있다. 이러한 장치들은 일반적으로 전원을 공급하는 전원부, 스캔신호를 공급하는 스캔 구동부 및 데이터신호를 공급하는 데이터 구동부 등을 포함할 수 있다. 그리고 이러한 장치들은 외부로부터 공급된 영상신호를 저장하는 메모리부 및 타이밍 제어부 등과 상호 연동하여 구동하게 된다.
- <38> 이하, 도 4를 참조하여 본 발명의 일 실시예에 따른 유기전계발광표시장치의 구동방법에 대해 설명한다.
- <39> 도 4는 본 발명의 일 실시예에 따른 구동 파형의 예시도 이다.
- <40> 본 발명의 일 실시예에 따른 유기전계발광표시장치의 표시패널은 도 3을 참조하여 설명한 바와 같이 제1, 제2, 제3 및 제4트랜지스터(TFT1,TFT2,TFT3,TFT4)와 제1 및 제2커패시터(C1,C2)와 유기 발광다이오드(D)를 포함하는 서브 픽셀(1pixel)이 매트릭스 형태로 위치한다.
- <41> 설명의 이해를 돕기 위해 도 3 및 도 4를 함께 참조하면, 본 발명의 일 실시예에 따른 구동방법은 크게 초기 단계(Reset), 감지 단계(Vth Sensing), 쓰기 단계(Writing) 및 발광 단계(Emission)를 포함한다.
- <42> 먼저, 초기 단계(Reset)는 제2트랜지스터(TFT2)를 턴 온하고 제1트랜지스터(TFT1)를 턴 온하며 제4트랜지스터(TFT4)를 턴 오프하는 단계이다. 초기 단계(Reset)에서는 해당 서브 픽셀에 연결된 배선 상에 위치하는 불필요한 데이터나 신호 등을 초기화하는 단계이다.
- <43> 이후, 감지 단계(Vth Sensing)는 제2트랜지스터(TFT2)를 턴 오프한 후 턴 온 하고 제1트랜지스터(TFT1)를 턴 오프하며 제4트랜지스터(TFT4)를 턴 온한 후 턴 오프하는 단계이다. 감지 단계(Vth Sensing)에서는 해당 서브 픽셀에 위치하는 제2 및 제4트랜지스터(TFT2,TFT4)의 게이트를 턴 온하여 제3트랜지스터(TFT3)의 문턱 전압(Vth)을 감지하기 위한 단계이다.
- <44> 이후, 쓰기 단계(Writing)는 제2트랜지스터(TFT2)를 턴 오프하고 제1트랜지스터(TFT1)를 턴 온하며 제4트랜지스터(TFT4)를 턴 오프하고 제1 및 제2커패시터(C1,C2)에 데이터를 저장하는 단계이다.
- <45> 쓰기 단계(Writing)에서는 해당 서브 픽셀에 위치하는 제1 및 제2커패시터(C1,C2)에 전류를 공급하여 제1 및 제2커패시터(C1,C2)의 용량에 공급된 양만큼을 전압 즉, 데이터 전압으로 저장하는 단계이다.
- <46> 이후, 발광 단계(Emission)는 제2트랜지스터(TFT2)를 턴 오프하고 제1트랜지스터(TFT1)를 턴 오프하며 제4트랜지스터(TFT4)를 턴 온하고 제1 및 제2커패시터(C1,C2)에 저장된 데이터 전압으로 제3트랜지스터(TFT3)를 턴 온하여 유기 발광다이오드(D)를 발광시키는 단계이다.
- <47> 발광 단계(Emission)에서는 제4트랜지스터(TFT4)가 턴 온하게 됨으로써, 제1전원 배선(VDD)를 통해 전원이 유기 발광다이오드(D)로 공급된다. 이때, 제1 및 제2커패시터(C1,C2)에 저장된 데이터 전압은 제3트랜지스터(TFT3)의 문턱 전압(Vth) 이상의 값을 게이트에 공급하게 된다. 그러면, 제3트랜지스터(TFT3)가 턴 온하게 되고 이들의 구동에 의해 제1전원 배선(VDD)부터 제2전원 배선(GND)까지 형성된 경로를 통해 전류가 흐르게 되어 결국, 유기 발광다이오드(D)가 발광을 하게 되는 단계이다.
- <48> 앞서 설명한 단계에서, 제1트랜지스터(TFT1)는 제1스캔 배선(SCAN1[n])을 통해 공급된 스캔신호에 의해 선택 구동하고 제2트랜지스터(TFT2)는 전단에 위치하는 제1스캔 배선(SCAN1[n-1])을 통해 공급된 스캔신호에 의해 선택 구동하며 제4트랜지스터(TFT4)는 제2스캔 배선(SCAN2[n])을 통해 공급된 스캔신호에 의해 선택 구동할 수 있다.
- <49> 여기서, 감지 단계(Vth Sensing)에서 공급되는 스캔신호는, 제4트랜지스터(TFT4)를 먼저 턴 온하고 제4트랜지스터(TFT4)가 턴 오프되기 전 일부 구간에 제2트랜지스터(TFT2)가 중첩되어 턴 온되도록 한다. 이는, 감지 단계(Vth Sensing)에서 구동 트랜지스터인 제3트랜지스터(TFT3)의 문턱 전압(Vth)을 효과적으로 감지하기 위한 일례로 이에 한정되진 않는다.
- <50> 그리고 감지 단계(Vth Sensing) 및 쓰기 단계(Writng)에서, 전단에 위치하는 제1스캔 배선(SCAN1[n-1])에 공급되는 스캔신호와 제1스캔 배선(SCAN1[n])에 공급되는 스캔신호는 상호 중첩되지 않도록 공급한다. 이는, 이후에 실행되는 쓰기 단계(Writing)에서 두 개의 서브 픽셀이 선택되지 않고 하나의 서브 픽셀만 선택되어 데이터신호를 공급할 수 있도록 하기 위함이다.

- <51> 한편, 본 발명의 일 실시예에 따른 유기전계발광표시장치의 서브 픽셀 구조에 포함된 제1, 제2, 제3 및 제4트랜지스터(TFT1, TFT2, TFT3, TFT4)가 N-Mos형이므로, 제1, 제2, 제3 및 제4트랜지스터(TFT1, TFT2, TFT3, TFT4)는 스캔신호가 로직 하이(HIGH)일 때 턴 온하게 된다.
- <52> 앞서 설명한 일 실시예와 같은 서브 픽셀 구조를 이용하여 표시패널을 형성하게 되면, 유기 발광다이오드를 구동하는 구동 트랜지스터인 제3트랜지스터의 문턱 전압(V_{th})이 이동함으로써 발생하는 문제를 보상할 수 있게 된다.
- <53> 이와 관련된 설명을 부가하기 위하여, 본 발명인 도 5 및 도 6은 물론 종래 기술인 도 1 및 도 2를 첨부하고 종래 서브 픽셀 구조와 본 발명에 따른 서브 픽셀 구조에 대해 비교 설명을 한다.
- <54> 도 5는 본 발명에 따른 서브 픽셀 구조에 포함된 구동 트랜지스터의 게이트 전압을 나타낸 도면이고, 도 6은 본 발명에 따른 서브 픽셀 구조에 포함된 유기 발광다이오드의 구동전류를 나타낸 도면이다.
- <55> 종래 서브 픽셀 구조에 포함된 구동 트랜지스터는 도 1과 같이 문턱 전압(V_{th}) 이동에 의해 게이트 전압이 변동되면, 도 2와 같이 유기 발광다이오드의 구동전류 감소율 폭이 큼을 알 수 있다.
- <56> 그러나 본 발명에 따른 서브 픽셀 구조에 포함된 구동 트랜지스터는 도 5와 같이 문턱 전압(V_{th}) 이동에 의해 게이트 전압이 변동되더라도, 도 6과 같이 유기 발광다이오드의 구동전류 감소율 폭이 작음을 알 수 있다.
- <57> 여기서, 도 2의 종래 기술과 도 6의 본 발명을 좀더 세부적으로 비교하여 설명하면, 도 2의 종래 구조에서는 구동 트랜지스터의 문턱 전압(V_{th}) 변동에 의해 유기 발광다이오드의 구동전류가 대략 85% 정도의 전류 감소율을 보이게 됨을 알 수 있다. 그러나, 도 6의 본 발명에 따른 구조에서는 구동 트랜지스터의 문턱 전압(V_{th}) 변동에 의해 유기 발광다이오드의 구동전류가 대략 25% 정도의 전류 감소율을 보이게 됨을 알 수 있다.
- <58> 이상의 설명에서도 알 수 있듯이, 본 발명의 서브 픽셀 구조를 적용하게 되면 구동 트랜지스터의 문턱 전압 변동 특성을 보상할 수 있게 되어 유기전계발광표시장치의 표시품질을 향상시키는 물론 수명을 확보할 수 있는 효과를 얻을 수 있게 된다. 그리고 EQF(External Quantum Efficiency) 감소 및 휘도 감소 등이 야기되는 문제를 해결할 수 있게 된다.
- <59> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

발명의 효과

- <60> 상술한 바와 같이 본 발명은, 구동 트랜지스터의 문턱 전압 변동 특성을 보상할 수 있는 서브 픽셀을 제공하여 유기전계발광표시장치의 표시품질을 향상시키는 물론 수명을 확보할 수 있는 효과가 있다.

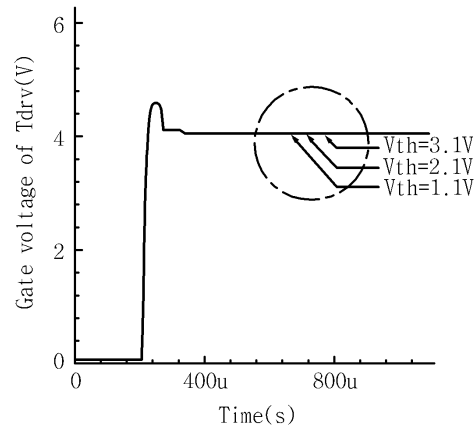
도면의 간단한 설명

- <1> 도 1은 종래 서브 픽셀 구조에 포함된 구동 트랜지스터의 게이트 전압을 나타낸 도면.
- <2> 도 2는 종래 서브 픽셀 구조에 포함된 유기 발광다이오드의 구동전류를 나타낸 도면.
- <3> 도 3은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 서브 픽셀 구조도.
- <4> 도 4는 본 발명의 일 실시예에 따른 구동 파형의 예시도.
- <5> 도 5는 본 발명에 따른 서브 픽셀 구조에 포함된 구동 트랜지스터의 게이트 전압을 나타낸 도면.
- <6> 도 6은 본 발명에 따른 서브 픽셀 구조에 포함된 유기 발광다이오드의 구동전류를 나타낸 도면.
- <7> <도면의 주요 부분에 관한 부호의 설명>
- <8> VDD : 제1전원 배선 GND : 제2전원 배선
- <9> TFT1, TFT2, TFT3, TFT4 : 제1, 제2, 제3 및 제4 트랜지스터

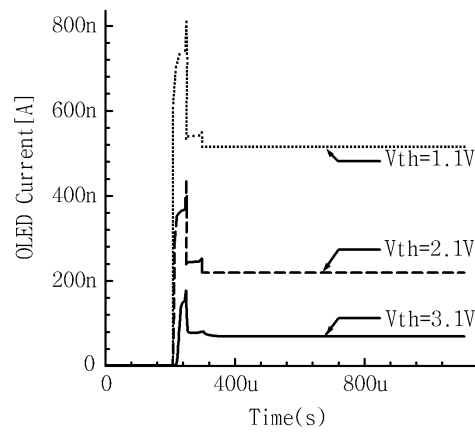
- <10> SCAN1[n] : 제1스캔 배선 SCAN2[n] : 제2스캔 배선
- <11> SCAN1[n-1] : 전단에 위치하는 제1스캔 배선
- <12> DATA[n] : 데이터 배선 D : 유기 발광다이오드
- <13> C1,C2 : 제1 및 제2커패시터

도면

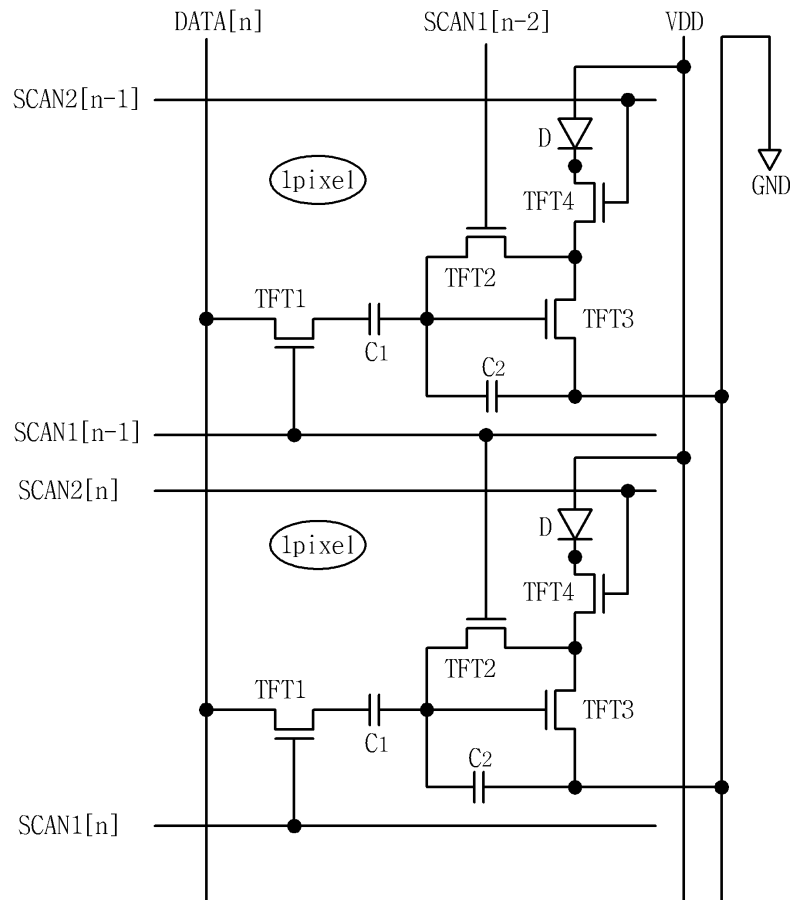
도면1



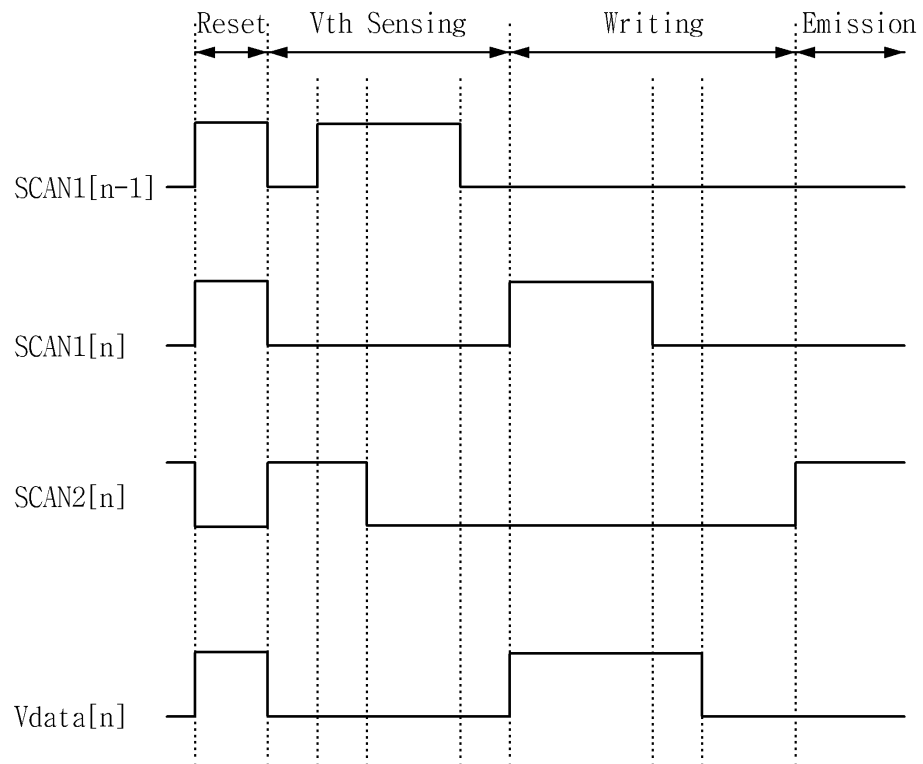
도면2



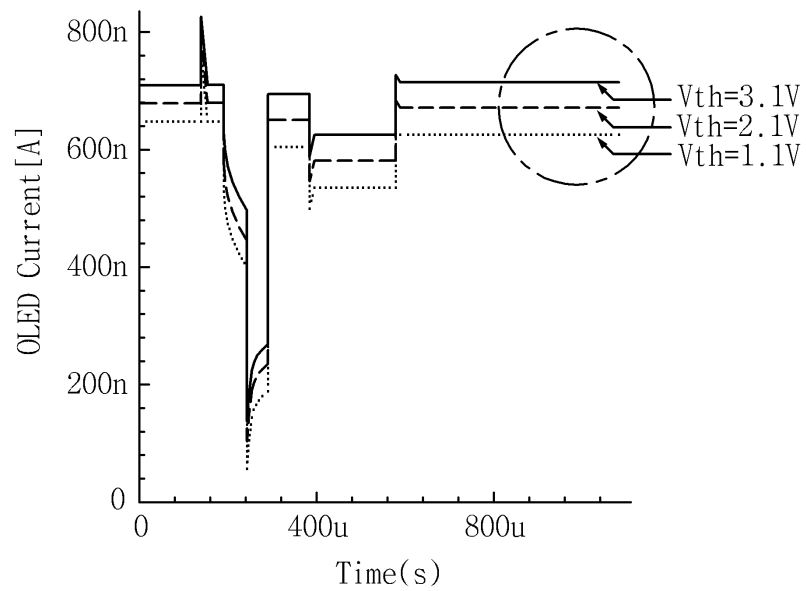
도면3



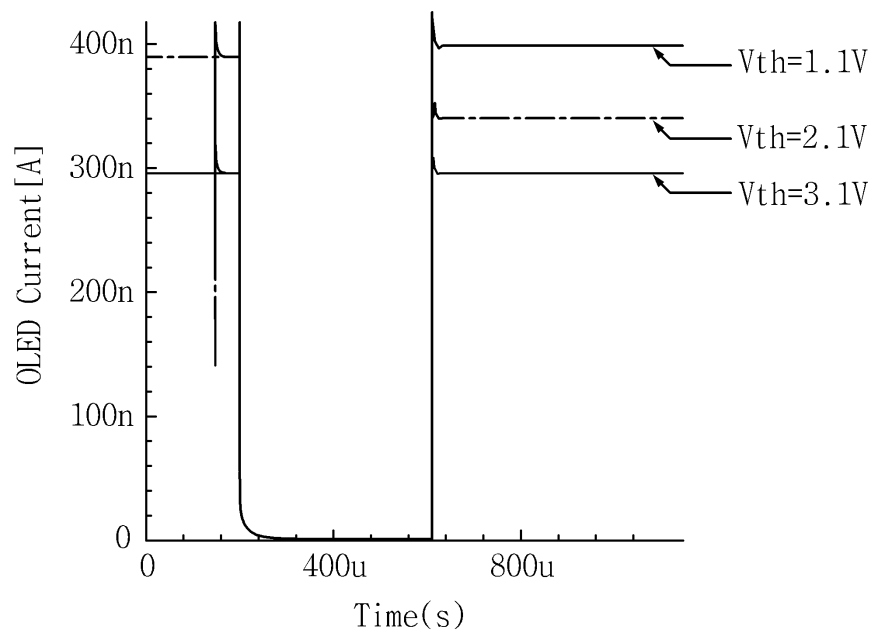
도면4



도면5



도면6



专利名称(译)	有机电致发光显示装置及其驱动方法		
公开(公告)号	KR1020080113823A	公开(公告)日	2008-12-31
申请号	KR1020070062756	申请日	2007-06-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HWANG KWANG JO		
发明人	HWANG, KWANG JO		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
CPC分类号	G09G3/2074 G09G3/3258 G09G2300/0426 G09G2300/043 G09G2320/043		
其他公开文献	KR101380525B1		
外部链接	Espacenet		

摘要(译)

本发明中，但多个第一和第二电源布线，所述第一和第二扫描线，并连接到像素，包括位于在基质中的显示面板的数据线子的，所述子像素包括在所述数据线的第二电极在这第一方面，并连接到所述第一和所述第一晶体管的栅极的第二电极的第一电极连接到所述扫描配线，并且所述第一电极连接到第一晶体管的第二电极，第一电容器剪切的第二电容器第三晶体管，其栅极连接到第一电容器的第一电极，第一电极连接到第二晶体管的第二电极，并且第三晶体管的第二电极连接到第三晶体管的第二电极。三个晶体管中的第二个以及包括第一晶体管，第一晶体管，第一晶体管，第一晶体管，第一晶体管和第二晶体管的有机发光二极管，提供。

